

3-레벨 IGBT ZVS PWM DC/DC 컨버터의 성능 향상

송 인호, 유상봉, 현동석

A Study on the 3-level IGBT ZVS PWM DC/DC Converter with High Performance

In-Ho Song, Sang-Bong Yoo, Dong-Seok Hyun

요약

3-레벨 ZVS PWM DC/DC 컨버터는 풀 브리지 ZVS PWM DC/DC 컨버터와 같은 동작 특성을 가지면서 입력전압의 반을 스위칭 소자의 차단전압으로 갖기 때문에 높은 입력을 갖는 DC-DC 변환 시스템에 적합한 구조라 할 것이다. 그러나 부유 인덕턴스의 영향으로 인한 내외측 소자간의 차단전압 불균형의 문제와 경부하에서 영전압 스위칭 동작을 하지 못하므로 부하 범위가 작다는 문제점을 가지고 있다. 이와 같은 문제점들은 시스템의 신뢰도를 낮추며, 경부하로 갈수록 효율을 떨어뜨리게 된다. 철도 차량과 같은 고압, 대용량의 시스템에서 이러한 문제들은 더욱 두드러진다.

본 논문에서는 내외측 소자간의 차단전압 불균형의 문제를 암시하며, 무부하에서 전부하까지 모든 부하 영역에서 영전압 스위칭 동작을 할 수 있는 새로운 3-레벨 ZVS PWM DC/DC 컨버터를 제시한다. 제안한 회로의 동작 특성과 타당성을 시뮬레이션 및 실험 결과를 통하여 입증한다.

ABSTRACT

As the Three-Level(TL) ZVS PWM DC/DC converter operate likewise Full-Bridge(FB) ZVS PWM DC/DC converters and the blocking voltage of each switching device of TL ZVS PWM DC/DC converters is a half of the DC-link voltage, they are suitable for the high input voltage applications. However, they have some problems as follows : the blocking voltages between inner and outer switching devices are unbalanced and it causes the power losses of the inner switching devices to be increased. Also, they have a limited load range so that the switching losses are increased and the efficiency is reduced as it goes to the light load. This paper presents a novel TL ZVS PWM DC/DC converter, which can eliminate the unbalance of the blocking voltage sharing between the switches at turn-off due to the stray inductances, and operate from no load to full load. The characteristics and performances of the proposed TL ZVS PWM DC/DC converter are verified by simulations and experimental results.

Key Words: Three-level, Zero-Voltage-Switching, Pulse-Width-Modulation, Balanced voltage sharing

1. 서론

풀 브리지 ZVS PWM DC/DC 컨버터는 부가적인 소자(커패시터와 인더터 등)의 사용 없이 트랜스포머의 누설 인덕턴스와 스위칭 소자의 내부 커패시턴스만으로 영전압 스위칭을 할 수 있으며, 낮은 전압과 전류 스트레스를 갖는다는 장점으

로 DC-DC 변환 분야에서 가장 널리 연구되어 왔다.^[1]

그러나 풀 브리지 구조에서 각 스위칭 소자는 DC 입력 전압을 모두 차단 전압으로 감당해야 하므로 높은 DC 입력 전압을 갖는 DC-DC 변환 시스템에서는 - DC 1500V 또는 DC3300V의 입력 전압을 갖는 유럽의 철도 차량 시스템에 있어서는 DC 입력 전압을 인버터 입력 전압으로 낮추기 위해

서, 즉 인버터 입력 전압을 조절하기 위해서 그리고, 보조 전원 장치를 위한 배터리를 충전하기 위해서 높은 DC 입력 전압을 감당할 수 있는 DC-DC 컨버터가 필요하다.^{[2], [3]} – 소자의 전압 정격을 높이기 위해 스위칭 소자를 직렬 연결하여 사용하여 왔다. 스위칭 소자의 직렬 연결 시 각 소자의 내재적인 특성이 다르기 때문에 스위칭 동작의 동기화가 어려우며, 또 직렬 연결한 소자간에 차단 전압 불균형이 발생하게 된다. 이 문제를 해결하기 위해서는 큰 용량의 커패시터를 사용하여야 하는 단점이 있다.

따라서 풀 브리지 ZVS PWM DC/DC 컨버터와 같은 동작 특성을 가지면서 DC 입력 전압의 반을 스위칭 소자의 차단 전압으로 갖는 3-레벨 ZVS PWM DC/DC 컨버터는 높은 DC 입력 전압을 갖는 DC-DC 변환 시스템에 있어서 좋은 대안이라 할 수 있다.^[1]

그러나, 3-레벨 ZVS PWM DC/DC 컨버터는 몇 가지 문제점을 가지고 있다. 첫째는 DC 입력단과 스위칭 소자 사이에 존재하는 부유 인덕턴스에 의해 나타나는 내외측 소자의 과전압으로 인한 내외측 소자간의 차단 전압 불균형의 문제이다. 둘째로 3-레벨 ZVS PWM DC/DC 컨버터는 영전압 스위칭을 확보하기 위해서 일정 전류 이상을 필요로 하며 이로 인해 부하 범위가 제한된다는 것이다. 이러한 문제들은 철도 차량과 같은 고압, 대용량의 시스템에서 더욱 두드러진다. 차단 전압 불균형의 문제를 해결하기 위해서 내측 소자간에 병렬로 커패시터를 연결하거나 또는 각 스위칭 소자에 저항을 병렬로 연결함으로써 차단 전압 균형을 이루기도 한다.^[4]
^[5] 그러나 전자의 경우 미리 커패시터를 충전시켜야 하므로 이를 위한 제어를 해주거나 초기 충전 장치를 마련해야 한다. 그리고 DC-링크 커패시터와 같은 큰 전해커판을 사용하여야 하는 단점이 있다. 후자의 경우 무손실 스너버회로의 장점이 없어지고, 부가적인 소자가 필요하게 되는 단점이 있다.

본 논문에서는 스너버 커패시터의 크기와 수, 커패시턴스 값을 줄이면서 내외측 스위칭 소자간에 차단 전압 균형을 이루고, 병렬 공진 인덕터를 첨가함으로써 모든 부하 영역에서 영전압 스위칭 동작을 확보할 수 있는 새로운 3-레벨 ZVS PWM DC/DC 컨버터 구조를 제시한다. 먼저 기존의 3-레벨 ZVS PWM DC/DC 컨버터의 문제점을 살펴보고, 이러한 문제점을 해결할 수 있는 새로운 3-레벨 ZVS PWM DC/DC 컨버터의 특성을 자세히 설명한다.

2. 기존의 3-레벨 ZVS PWM DC/DC 컨버터

그림 1은 부유 인덕턴스를 고려한 기존의 3-레벨 ZVS PWM DC/DC 컨버터이다. L_{s1} , L_{s2} , L_{s3} 은 DC-링크와 스위칭 소자 사이에 존재하는 부유 인덕턴스를 나타낸 것이다.

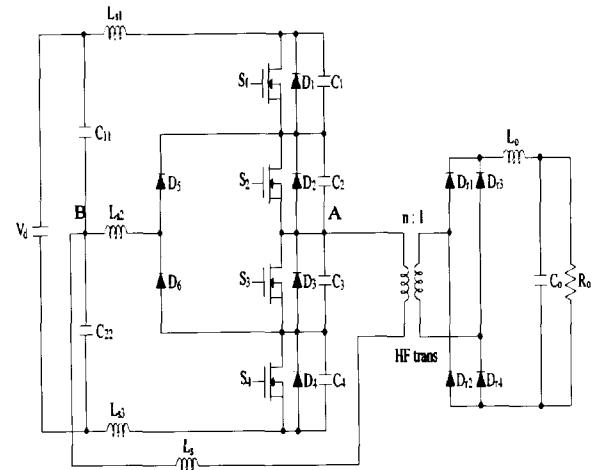


그림 1 부유 인덕턴스의 영향을 고려한 기존의 3-레벨 ZVS PWM DC/DC 컨버터

Fig. 1 Conventional TL ZVS PWM DC/DC converter topology considering the stray inductances

2.1 내외측 소자간의 차단 전압 불균형

부유 인덕턴스는 스위칭 소자를 턠-오프 할 때 스위치 양단에 과전압을 야기한다. 외측 소자(S_1, S_4)의 턠-오프 시 부유 인덕턴스에 의해 스위칭 소자 S_1, S_4 에 과전압이 나타나게 되고 각 소자의 차단 전압은 브랜치다이오드 D_5, D_6 에 의해서 항상 $V_d/2$ 로 제한된다. 내측 소자(S_2, S_3)의 턠-오프 시 부유 인덕턴스에 의해 S_2, S_3 에 과전압이 유기 되나 내측 스위칭 소자의 차단 전압은 과전압이 방전할 독립적인 경로를 갖지 못하기 때문에 $V_d/2$ 보다 큰 상태에서 그림 2와 같이 전체 경로, 즉 외측 소자의 차단 전압과 함께 충방전한다.

따라서, 내외측 소자간에 차단 전압 불균형이 발생한다. 고압, 대용량 시스템의 경우에는 내측 소자의 손실이 더욱 증가하게 되며 시스템의 신뢰도를 저하시키는 결과를 초래한다. 부유 인덕턴스의 영향을 살펴보기 위한 시스템 파라메타 값은 입력 전압 $V_d = 600V$, 출력 전압 $V_o = 60V$, 출력 전류 $I_o = 30A$, 스위칭 주파수 $f_s = 50kHz$, 드티비 $D = 0.75$, 턴수 $n = 3$, 공진 인덕턴스 $L_s = 23\mu H$, 스너버 커패시턴스 $C_1 = C_2 = C_3 = C_4 = 4nF$, 부유 인덕턴스 $L_{s1} = L_{s2} = L_{s3} = 0.2\mu H$ 이다.

그림 3은 시뮬레이션 결과를 보여 주고 있다. 시뮬레이션 결과에서 알 수 있듯이 내측 스위칭 소자 S_2 의 턠-오프 시 부유 인덕턴스 L_{s2} 는 S_2 양단에 과전압을 유기 하면서 S_1, S_3 과 S_4 스위칭 소자의 차단 전압 V_{c1} 과 $V_{c3} + V_{c4}$ 를 낮춘다. 그리고 $C_2 \rightarrow C_1 \rightarrow L_{s1} \rightarrow C_{11} \rightarrow C_{22} \rightarrow L_{s3} \rightarrow D_4 \rightarrow D_3$ 의 방전 경로와 $C_{11} \rightarrow L_{s3} \rightarrow C_1 \rightarrow C_2 \rightarrow S_3 \rightarrow S_4 \rightarrow L_{s1} \rightarrow C_{22}$ 의 충전 경로를 가지면서 차단 전압 불균형 상태가 계속된다.

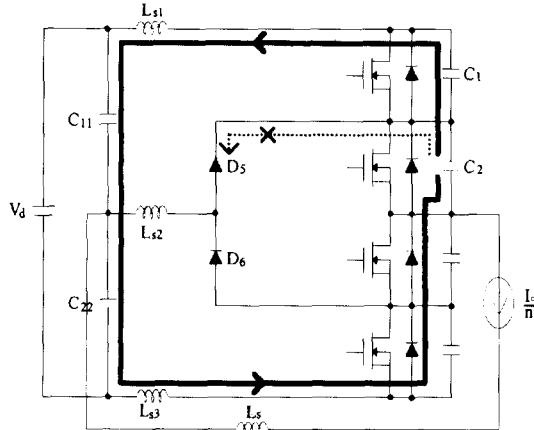
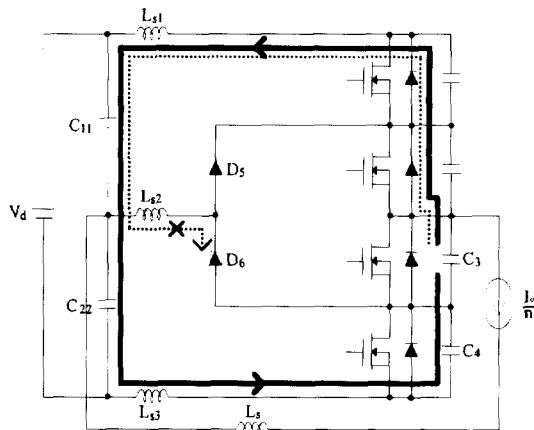
(a) 스위치 S_2 의 턴-오프 경우(b) 스위치 S_3 의 턴-오프 경우

그림 2 내외측 소자간의 차단전압 불균형

Fig. 2 Unbalanced blocking voltage state between the switching devices

2.2 제한된 부하 범위

3-레벨 ZVS PWM DC/DC 컨버터는 영전압 스위칭 동작을 하기 위한 최소의 부하 전류를 요구한다. 내측 스위칭 소자 S_2 (S_3)가 턴-오프 할 때 커퍼시터 C_2 (C_3)는 $V_d/2$ 까지 충전되어야 하며, C_1+C_4 (C_1+C_2)는 S_3 과 S_4 (S_1 과 S_2) 스위치의 영전압 턴-온을 확보하기 위해 영전압으로 방전하여야 한다. 영전압 스위칭 동작을 위한 최소 전류는 식 (1)로 주어진다.¹⁾

$$I_{o,min} = \sqrt{\frac{1.5 \cdot C}{L_s}} \cdot \frac{n \cdot V_d}{2} \quad (1)$$

(단, $C=C_1=C_2=C_3=C_4$)

시뮬레이션 조건으로부터 $I_{o,min}$ 값은 14.5A이다. 따라서 컨버터는 48%이하의 부하에서는 영전압 스위칭 동작을 하지

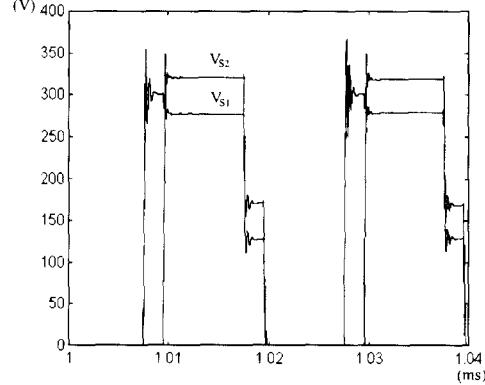
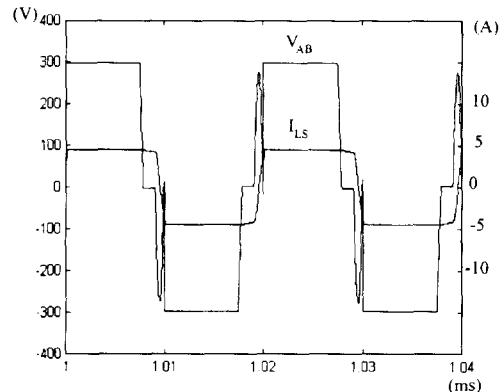
그림 3 부유 인덕턴스를 고려한 기존의 3-레벨 ZVS PWM DC/DC 컨버터의 내외측 스위치 S_1 , S_2 의 차단전압 시뮬레이션 파형Fig. 3 Simulation waveforms of the blocking voltage of the inner and outer switches S_1 , S_2 in the conventional TL ZVS PWM DC/DC converter considering the stray inductances그림 4 컨버터 출력전압(V_{AB})과 출력전류(I_{ls})의 시뮬레이션 파형 (45% 부하조건)

Fig. 4 Simulation waveforms of the converter output voltage and output current in the conventional TL ZVS PWM DC/DC converter(condition:45% load)

못한다. 그림 4는 45%의 부하 상황에서 컨버터 출력 전압과 출력 전류의 시뮬레이션 파형이다. 그림 4에서 S_2 (S_3) 스위치의 턴-오프 시 V_{C2} (V_{C3})전압이 $V_d/2$ 까지 상승하지 못하고, $V_{C3}+V_{C4}$ ($V_{C1}+V_{C2}$)전압이 영전압으로 되기 전에 S_3 과 S_4 (S_1 과 S_2) 스위치가 턴-온 된다. 따라서 영전압 스위칭이 확보되지 못하므로 경부하로 갈수록 손실이 증가하고, 효율이 떨어진다.

3. 새로운 3-레벨 ZVS PWM DC/DC 컨버터

본 논문에서는 부유 인덕턴스로 인한 내외측 소자간의 차단전압 불균형 문제와 좁은 부하 범위의 문제를 해결하기 위해

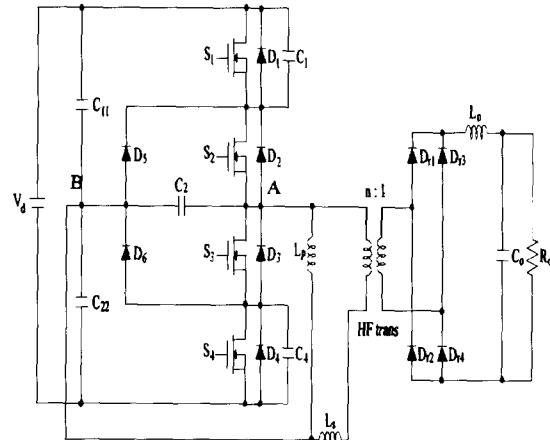


그림 5 새로운 3-레벨 ZVS PWM DC-DC 컨버터 회로
Fig. 5 Novel TL ZVS PWM DC/DC converter topology

그림 5와 같은 새로운 3-레벨 ZVS PWM DC/DC 컨버터 회로를 제안하였다. 제안된 회로는 3개의 턠-오프 스너버 커패시터(C_1, C_2, C_4)와 2개의 공진 인덕터(L_s, L_p)로 이루어져 있으며 모든 조건은 기존의 것과 동일하다.

3.1 기본 동작

회로의 동작 설명을 위하여 모든 소자는 이상적이라고 가정

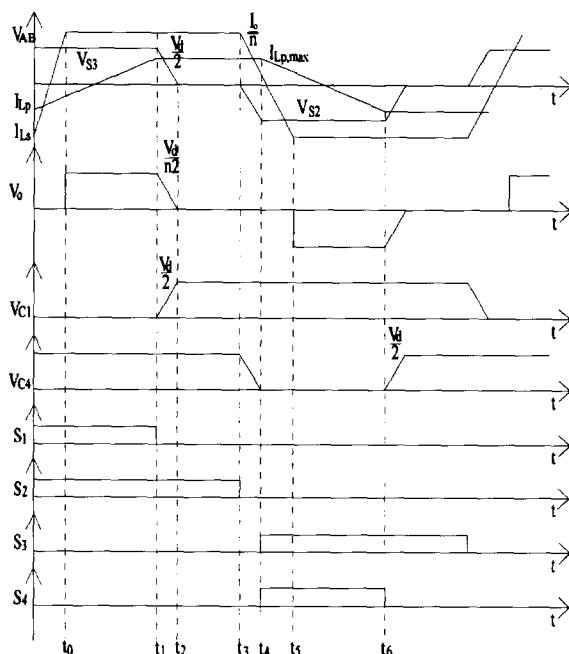


그림 6 스위칭 신호에 따른 전압, 전류 파형
Fig. 6 Voltage and current waveforms according to the switching signals

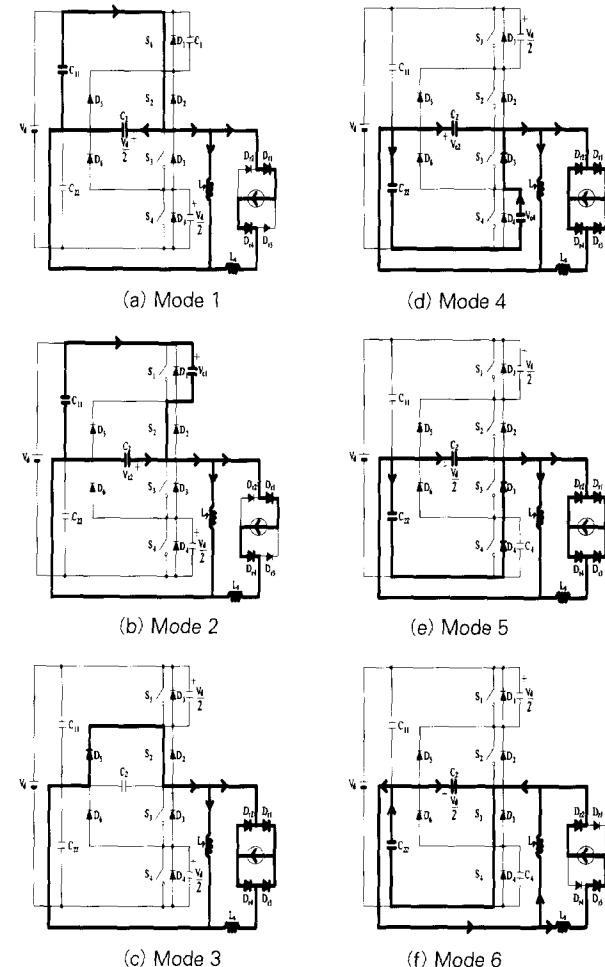


그림 7 새로운 3-레벨 ZVS PWM DC-DC 컨버터의 각 동작 모드
Fig. 7 Operation mode of the novel TL ZVS PWM DC/DC converter

하고, 출력단은 전류원으로 생각한다. 각 소자의 전압, 전류 파형과 스위칭 동작을 그림 6에 제시하였다. 그림 7에 각 동작 모드를 보였으며 상세한 설명은 다음과 같다.

a) Mode 1 (t_0-t_1)

I_{Ls} 가 부하 전류에 도달하면서 전력이 윗단의 커패시터로부터 부하로 전달된다. I_{LP} 는 선형적으로 증가하고 V_{C2} 와 V_{C4} 는 각각 $V_d/2$ 를 유지한다. 이 기간을 조절함으로써 PWM동작을 수행한다. 즉, 출력 전압을 제어한다.

b) Mode 2 (t_1-t_2)

S_1 스위칭이 턠-오프되면서 Mode 2가 시작된다. V_{C1} 이 영 전압에서 $V_d/2$ 까지 증가할 때 V_{C2} 는 $V_d/2$ 에서 영전압으로 감소한다. V_{C4} 는 $V_d/2$ 를 계속 유지하고 I_{LP} 는 t_1 에서 최대값 $I_{LP,max}$ 에 도달한다.

c) Mode 3 (t_2-t_3)

V_{C1} 이 $V_d/2$ 가 되면 브랜치다이오드 D_s 가 도통하고 부하 전류는 프리휠링한다. 이 기간 동안 전압 V_{AB} 는 영이 되므로 입력으로부터 에너지 전달은 없으며, I_{LP} 는 $I_{LP,max}$ 를 유지한다.

d) Mode 4 (t_3-t_4)

t_3 에서 스위치 S_2 는 턴-오프되고 V_{C2} 는 극성이 바뀌어서 $V_d/2$ 로 상승하기 시작한다. V_{C2} 는 영전압까지 떨어지게 되고 V_{C2} 가 $V_d/2$ 가 될 때 Mode 4가 끝난다. I_{LP} 와 I_{LS} 는 선형적으로 감소하기 시작한다.

e) Mode 5 (t_4-t_5)

I_{LS} 가 다이오드 D_3, D_4 를 통하여 흐르면서 선형적으로 감소하기 시작한다. 이때 스위치 S_3, S_4 는 영전압과 영전류에서 턴-온된다.

f) Mode 6 (t_5-t_6)

I_{LS} 가 부하 전류에 이르렀을 때 에너지는 아랫단의 커패시터로부터 부하로 전달된다.

나머지 반주기의 동작은 위의 설명과 동일하다.

3.2 내외측 소자간의 차단 전압 균형

그림 8에 부유 인덕턴스를 고려한 새로운 3-레벨 ZVS PWM DC/DC 컨버터 회로를 제시한다. 새로운 3-레벨 ZVS PWM DC/DC 컨버터의 특성을 살펴보기 위한 각 소자의 파라메타 값은 앞에서 제시한 값과 동일하다. 단 스너버 커패시터 $C_1=C_2=C_4=4nF$ 이며, 병렬 공진 인덕턴스 $L_p=203\mu H$ 이다.

외측 소자의 턴-오프 시 차단 전압은 기존의 것과 동일하게 $V_d/2$ 로 제한된다.

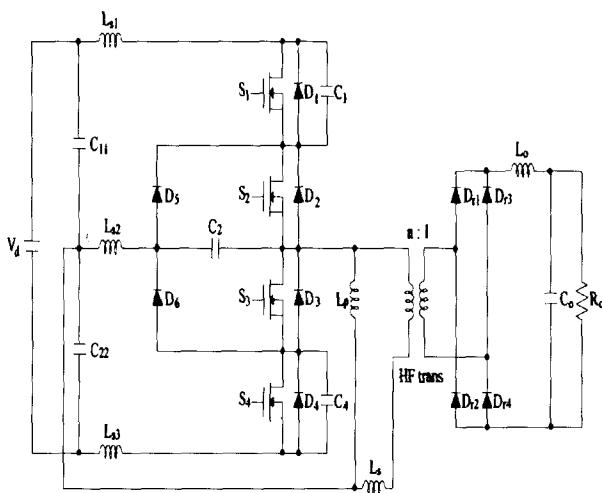
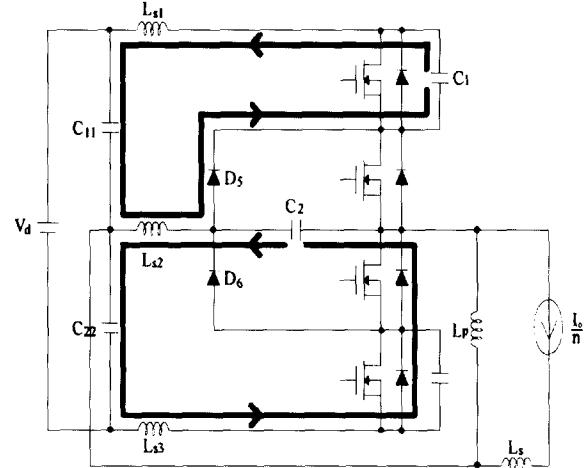
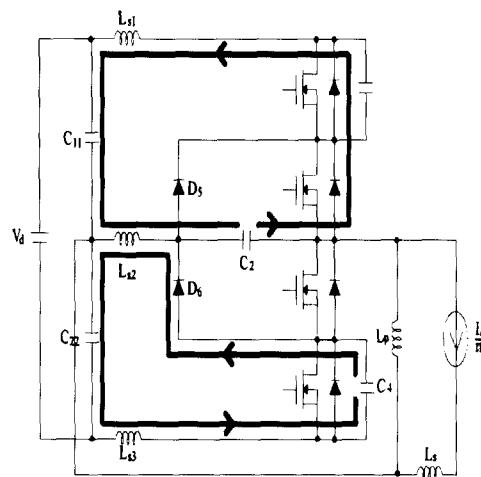


그림 8 부유 인덕턴스의 영향을 고려한 새로운 3-레벨 ZVS PWM DC-DC 컨버터

Fig. 8 Novel TL ZVS PWM DC/DC converter topology considering the stray inductances



(a) 스위치 S_2 의 턴-오프 경우



(b) 스위치 S_3 의 턴-오프 경우

그림 9 내외측 소자간의 차단전압 균형

Fig. 9 Unbalanced blocking voltage state between the switching devices

그림 9에서 알 수 있듯이 내측 스위칭 소자 S_2, S_3 의 턴-오프 시 C_2 에 발생한 과전압은 독립적인 경로를 가지고 $V_d/2$ 로 제한된다. 즉 스위치 S_2, S_3 의 차단 전압은 $V_d/2$ 로 제한되며 내외측 소자간에 차단 전압 불균형도 발생하지 않는다. 그림 10에 시뮬레이션 결과를 제시하였다.

3.3 넓은 부하 영역에서의 영전압 스위칭

무부하에서 전부하 영역까지 모든 부하 영역에서 영전압 스위칭을 하기 위해서는 V_{C2} 전압을 $V_d/2$ 까지 충전하기에 충분한 에너지가 있어야 한다. 컨버터 출력단에 병렬로 공진 인덕터 L_p 를 첨가하여 부하 전류에 관계없이 항상 영전압 스위칭 동작을 확보하기 위한 최소 전류를 흐르게 하므로써 부하 범

위를 넓히고 경부하에서의 효율을 향상시킬 수 있다. 그림 11의 시뮬레이션 결과에서 알 수 있듯이 무부하 상태에서도 I_{LP} 전류에 의해 영전압 스위칭 동작을 할 수 있다.

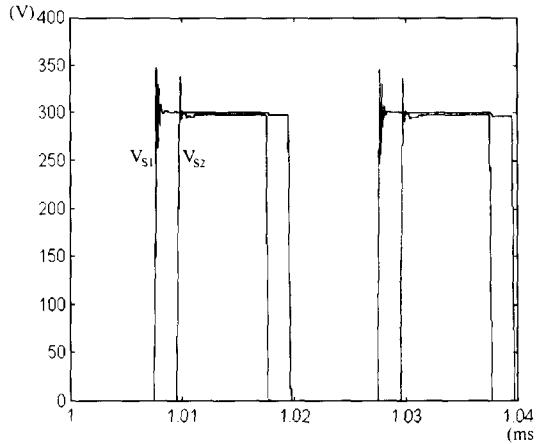


그림 10 부유 인더턴스를 고려한 새로운 3-레벨 ZVS PWM DC-DC 컨버터의 내외측 스위치 S_1, S_2 의 차단전압 시뮬레이션 형상

Fig. 10 Simulation waveforms of the blocking voltage of the inner and outer switches S_1, S_2 in the novel TL ZVS PWM DC/DC converter considering the stray inductances

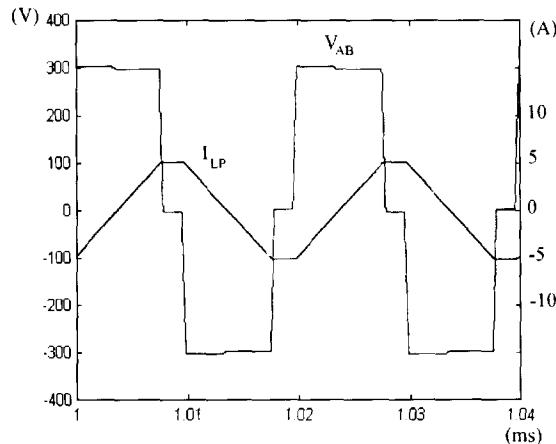


그림 11 무부하조건에서의 컨버터 출력전압(V_{AB})과 출력전류(I_{LP})의 시뮬레이션 파형

Fig. 11 Simulation waveforms of the converter output voltage and output current in the novel TL ZVS PWM DC/DC converter at no load condition

4. 출력 특성과 영전압 스위칭 동작 해석

그림 6의 출력 파형에 의하면 출력 전압은 식 (2)로 나타내 어지며,

$$V_o = \frac{V_d \cdot (t_1 - t_0)}{n \cdot T_s} \quad (2)$$

t_0 은 식 (3)으로 결정되므로 출력 전압은 식 (4)와 같이 나타낼 수 있다.

$$t_0 = \frac{4 \cdot L_s \cdot I_o}{n \cdot V_d} \quad (3)$$

$$V_o = \frac{V_d \cdot t_1}{n \cdot T_s} - \frac{4 \cdot L_s \cdot I_o}{n^2 \cdot T_s} \quad (4)$$

듀티비 d 를 식 (5)와 같이 정의하면 출력 특성 방정식은 식 (6)과 같이 된다.

$$d = \frac{2 \cdot t_1}{T} \quad (5)$$

$$\frac{V_o}{V_d} = \frac{d}{2 \cdot n} - \frac{4 \cdot L_s \cdot I_o \cdot f_s}{n^2 \cdot V_d} \quad (6)$$

Mode 4에서 V_{c2} 는 영전압에서 $V_d/2$ 까지 증가하고, V_{c4} 는 $V_d/2$ 에서 영전압까지 떨어져야만 영전압 턴-온이 가능하다. 이 때 V_{c2} 의 전압은 식 (7)과 같다.

$$V_{c2} = \sqrt{\frac{L_s \cdot L_p}{(C_2 + C_4) \cdot (L_s + L_p)}} \cdot \frac{I_o}{n} \cdot \sin(\omega t) \\ = \sqrt{\frac{L_s}{(C_2 + C_4)}} \cdot \frac{I_o}{n} \cdot \sin(\omega t) \quad (7)$$

$$\text{Where } \omega = \sqrt{\frac{L_s \cdot L_p}{(C_2 + C_4) \cdot (L_s + L_p)}}$$

스위치 S_3, S_4 가 턴-온 되기 전에 V_{c2} 전압은 $V_d/2$ 가 되어야 하므로 S_3, S_4 가 턴-온 되는 시점에서 V_{c2} 를 $V_d/2$ 가 되게 하는 부하 전류를 영전압 스위칭 확보를 위한 최소 전류로 본다면,

$$I_{o,min} = \sqrt{\frac{C_2 + C_4}{L_s}} \cdot \frac{n \cdot V_d}{2} \quad (8)$$

영전압 스위칭 확보를 위해서 부하 전류는 $I_o > I_{o,min}$ 을 만족해야 한다. 기존의 3-레벨 ZVS PWM DC/DC 컨버터에서는 직렬 공진 인더터 L_s 를 크게 함으로써 $I_{o,min}$ 을 작게 하여 부하 범위를 넓힐 수 있었으나 L_s 에서의 전압 강하를 크게 하여 출력 전압을 감소시키는 단점이 있다. 그러나 병렬 공진 인더터 L_p 를 첨가함으로써 영전압 스위칭을 위한 최소 전류를 확보하여 모든 부하 영역에서 영전압 스위칭 동작을 하면서도 위

와 같은 문제가 발생하지 않게 되는 장점을 가진다. $I_{o,min}$ 이상의 전류가 흐르게 하기 위한 최대의 $I_{P,max}$ 값은 식 (9)에 의해 구할 수 있다.

$$\begin{aligned} L_{P,max} &= \frac{n \cdot V_d \cdot (t_1 - t_2)}{4 \cdot I_{o,min}} \\ &= \frac{V_d}{4 \cdot I_{o,min}} \cdot \left[\frac{n \cdot d}{2 \cdot f_s} - \frac{4 \cdot L_s \cdot I_o}{V_d} \right] \quad (9) \end{aligned}$$

5. 시스템 파라메타 설계

앞 절에서 얻은 수식을 이용하여 각 시스템 파라메타의 값을 설계한다. L_s 에서의 전압 강하를 고려할 때 드티비 d 는 0.75가 얻어진다. 스너버 커패시터의 커패시턴스 값 선정에 있어서 식 (1)과 식 (8)을 비교해 볼 때 스너버 커패시터의 값이 모두 같다고 하면 기존의 3-레벨 컨버터는 1.5라는 인자가 나오고, 새로운 3-레벨 컨버터는 2라는 인자가 나옴을 알 수 있다. 이는 기존의 스너버 커패시터의 3/4만으로도 기존의 3-레벨 컨버터와 같은 동작 특성을 나타냄을 의미한다. 스너버 커패시터의 값에 따른 영전압 스위칭을 위한 최소 부하전류의 값은 그림 13과 같다. 스너버 커패시터의 값은 스위칭 주파수를 고려하여 턴-오프 손실을 최소한으로 하는 값을 선정한다. 최소 부하 전류에 따른 병렬 공진 인덕터의 값은 식 (9)에 의해 구할 수 있으며 그림 14와 같다.

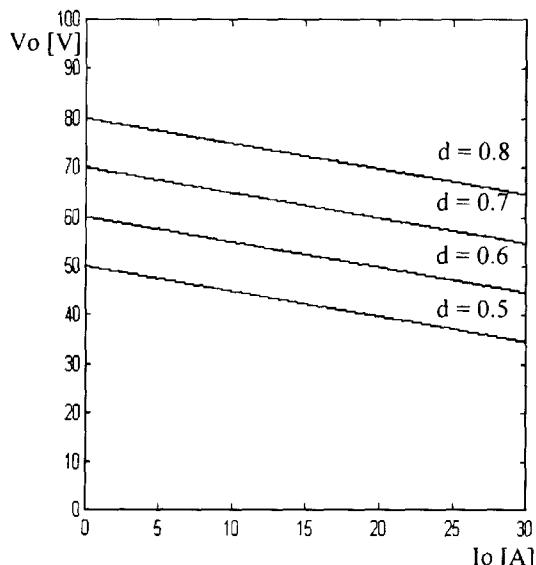


그림 12 각각의 드티비에 따른 출력전압(V_o)과 부하전류(I_o)의 관계
Fig. 12 Output characteristic waveform of voltage(V_o) and current(I_o), for different value of duty ratio d

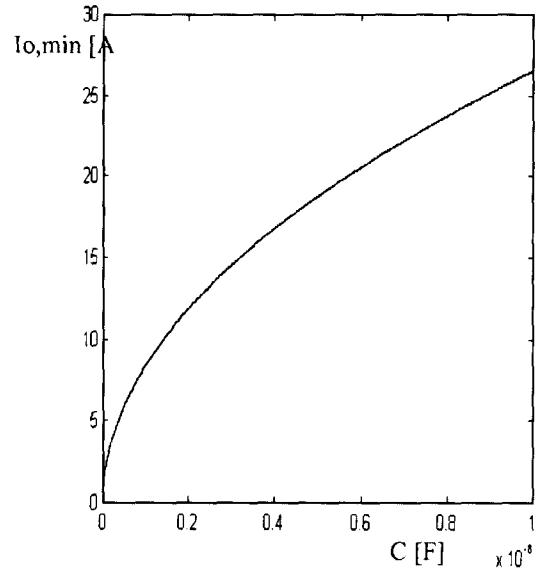


그림 13 스너버 커패시터의 값에 따른 최소 부하전류의 값
Fig. 13 Minimum loadcurrent according to the snubber capacitance.

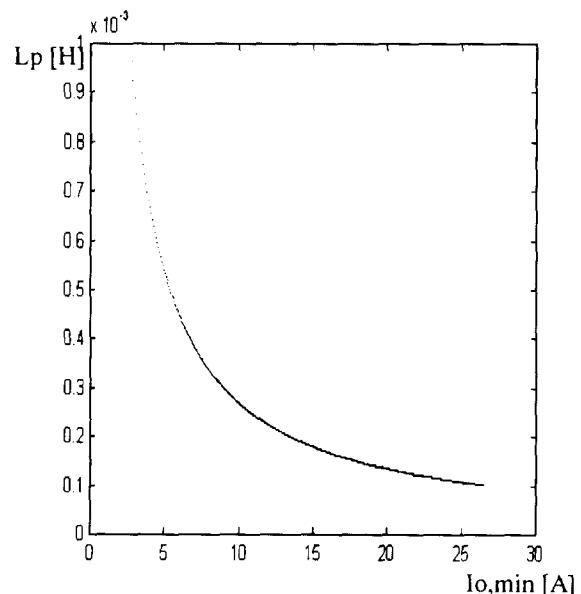


그림 14 최소 부하전류에 따른 병렬 공진 인덕턴스 값
Fig. 14 L_p values according to the minimum load current

6. 실험 결과

시뮬레이션 결과의 타당성을 살펴보기 위하여 시뮬레이션과 유사한 최적의 조건에서 실험을 하였다. 새로운 3-레벨 ZVS PWM DC/DC 컨버터의 파워단은 스위칭 소자로써 미

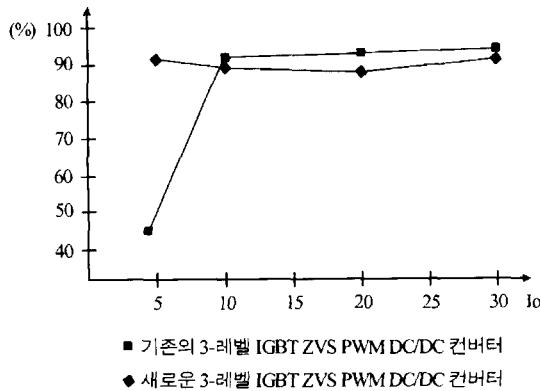


그림 15 기존의 3-레벨 IGBT ZVS PWM DC/DC 컨버터와
새로운 IGBT ZVS PWM DC/DC 컨버터의 효율 비교

Fig. 15 Comparision of conventional TL ZVS PWM DC/DC converter and novel TL ZVS PWM DC/DC converter in efficiency

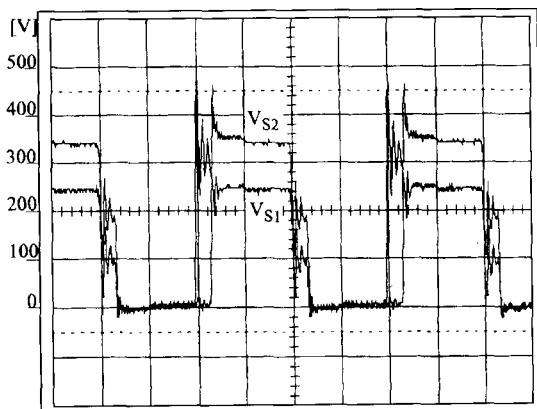


그림 16 부유 인더턴스를 고려한 기존의 3-레벨 ZVS PWM DC-DC 컨버터의 내외측 스위치 S_1 , S_2 의 차단전압 실험 파형

Fig. 16 Experimental waveforms of the blocking voltage of the inner and outer switches S_1 , S_2 in the conventional TL ZVS PWM DC/DC converter considering the stray inductances (time : 2us/div.)

쓰비시사의 IGBT 모듈(CM50DY-12H)을 사용하였으며, 브랜치다이오드로는 GBPC600J 패스트 리커버리 다이오드를 병렬로 사용하였다. 시스템에 사용된 인더턴스는 TDK사의 페라이트 EI 70을 사용하였다.

그림 15는 여러 가지 부하 상황에서 효율을 측정한 것이다. 이것은 경부하로 갈수록 영전압 스위칭을 하지 못하므로 스위칭 손실이 증가하여 효율이 떨어지는 것이다. 새로운 컨버터는 모든 부하영역에서 영전압 스위칭 동작을 할 수 있는 장점을 갖는다. 하지만 영전압 확보를 위한 최소의 부하를 훌륭

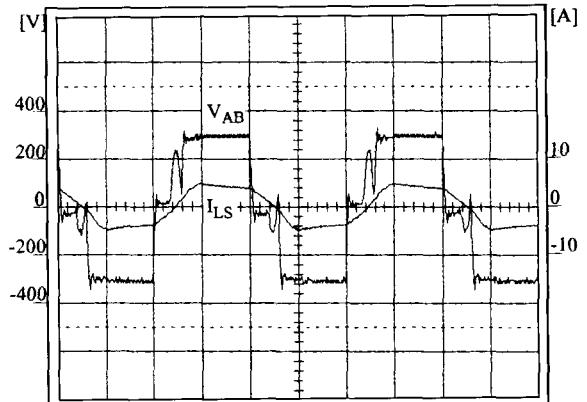


그림 17 컨버터 출력전압(V_{AB})과 출력전류(I_P)의 실험 파형
(45%부하조건)

Fig. 17 Experimantal waveforms of the converter output voltage and output current in the conventional TL ZVS PWM DC/DC converter at the 45% load condition (time : 2us/div.)

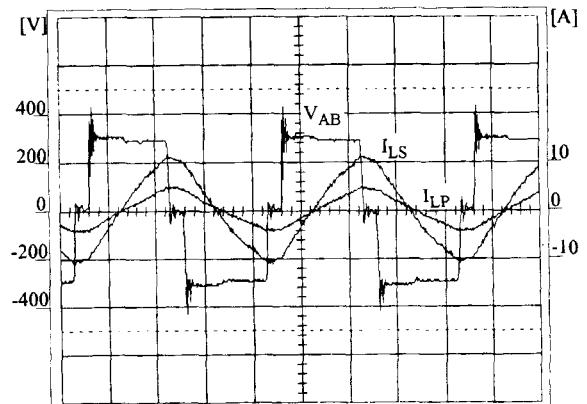


그림 18 새로운 3-레벨 ZVS PWM DC-DC 컨버터의 출력전압
(V_{AB})와 출력전류(I_{LS} , I_P)의 실험 파형

Fig. 18 Experimantal waveforms of the converter output voltage and output current in the novel TL ZVS PWM DC/DC converter (time : 2us/div.)

주어야 하므로 전체적인 손실은 약간 증가함을 알 수 있다.

그림 16와 그림 17에 기존의 3-레벨 ZVS PWM DC/DC 컨버터의 실험 파형을 제시하였다. 그림 16의 실험 파형을 통하여 알 수 있듯이 DC-링크와 스위치간의 부유 인더턴스로 인해 내외측 소자간에 차단 전압 불균형이 나타남을 알 수 있다. 그림 17은 45%의 부하 조건에서 수행한 실험 결과이며 시뮬레이션 결과와 동일함을 알 수 있다.

모든 조건이 동일한 상태에서 새로운 3-레벨 ZVS PWM DC/DC 컨버터 회로를 적용한 경우의 컨버터 출력 전압(V_{AB})

과 두 개의 공진 인덕터전류(I_{LS} , I_{LP})의 실험 파형과 S_1 , S_2 스위치의 전압 파형을 그림 18과 그림 19에 나타내었으며, 무부하 상황에서의 V_{AB} 전압과 I_{LP} 전류의 파형을 그림 20에 나타내었다. 병렬 공진 인덕터의 전류에 의해 무부하 상황에서도 영전압 스위칭 동작이 확보됨을 알 수 있다.

7. 결 론

기존의 3-레벨 ZVS PWM DC/DC 컨버터가 갖는 문제점

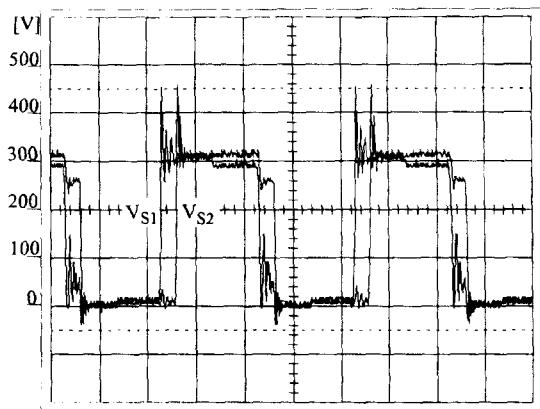


그림 19 부유 인덕턴스를 고려한 새로운 3-레벨 ZVS PWM DC-DC 컨버터의 내외측 스위치 S_1 , S_2 의 차단전압 실험 파형
Fig. 19 Experimental waveforms of the blocking voltage of the inner and outer switches S_1 , S_2 in the novel TL ZVS PWM DC/DC converter considering the stray inductances (time : 2us/div.)

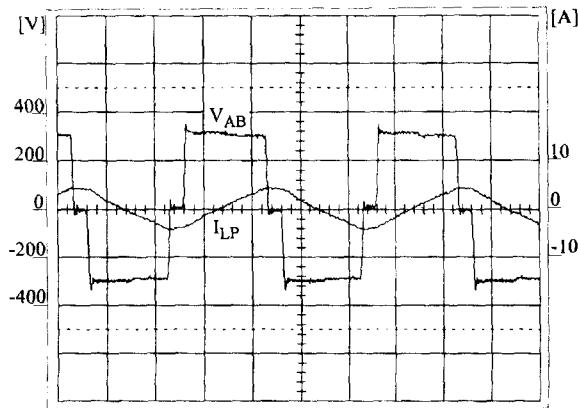


그림 20 무부하조건에서의 컨버터 출력전압(V_{AB})과 출력전류(I_{LP})의 실험 파형
Fig. 20 Experimental waveforms of the converter output voltage and output current in the novel TL ZVS PWM DC/DC converter at no load condition (time : 2us/div.)

을 효과적으로 해결할 수 있는 새로운 3-레벨 ZVS PWM DC/DC 컨버터를 제안하였다. 제안한 회로의 동작과 특성을 설명하였으며 이론적 배경을 바탕으로 각 소자의 파라메타 값을 선정하여 시뮬레이션과 실험을 하였다. 새로이 제안한 회로는 다음과 같은 특징을 갖는다.

- 1) 스위칭 소자 직렬 연결의 어려움 없이 소자의 전압 정격 을 높일 수 있다.
 - 2) 스너버 커패시터의 크기와 수, 커패시턴스 값을 줄일 수 있다.
 - 3) 내외측 스위칭 소자간의 차단 전압 균형을 이룬다.
 - 4) 모든 부하 영역에서 영전압 스위칭 동작을 한다.
- 따라서, 높은 DC 입력 전압을 갖는 철도 차량과 같은 시스템에 효과적으로 적용될 수 있을 것으로 사료된다.

본 연구는 한양대학교 산업과학연구소 연구비 지원으로 수행되었음

참 고 문 헌

- (1) J. R. Pinherio, I. Barbi, "The Three-Level ZVS PWM Converter-A New Concept in High-Voltage DC-to-DC Conversion," IEEE-IECON Conf. Rec., vol. 1, pp.173~178, 1992.
- (2) B. V. Borges, G. Gaciro, V. Anunciada, "A 6kW/4kV Input DC-DC High Frequency Parallel Resonant Converter for Railways Applications," Proc. of IEEE International Symposium on Industrial Electronics, vol. 2, pp.747~752, 1995.
- (3) J. Bocker, C. Endrikat, S. Liu, "A SYSTEMATIC APPROACH TO STATE FEEDBACK CONTROLLER DESIGN FOR DC/DC LINE-SIDE TRACTION CONVERTERS," 6th European Conference on Power Electronics, vol.1, pp.314~318, 1995.
- (4) J. R. Pinherio, I. Barbi, "WIDE LOAD RANGE THREE-LEVEL ZVS PWM DC-TO-DC CONVERTER," IEEE-PESC Conf. Rec., pp.171~177, 1993.
- (5) Y. S. Kim, B. S. Suh, D. S. Hyun, "A new N-level high voltage inversion systems," IEEE-IECON Conf. Rec., vol. 2, pp.1252~1257, 1993.

〈 저 자 소 개 〉



송인호(宋仁皓)

1971년 3월 30일생. 1995년 한양대 공대 전기
공학과 졸업. 1997년 동 대학원 전기공학과 졸업
(석사). 현재 POSCON 기술연구소 연구원.



유상봉(庾相鳳)

1954년 10월 26일생. 1980년 부산대 공대 전
기공학과 졸업. 1986년 한양대 대학원 전기공학
과 졸업(석사). 1979년~1996년 쌍용양회 근
무. 1997년 현재 쌍용엔지니어링 근무. 1993년
건축전기설비 기술사, 전기응용 기술사 자격 취
득. 1995년 발송배전 기술사 자격 취득. 현재 한양대 대학원 전기공학과
박사과정.



현동석(玄東石)

1950년 4월 8일생. 1973년 한양대 공대 전기공
학과 졸업. 1978년 동 대학원 전기공학과 졸업
(석사). 1986년 서울대 대학원 전기공학과 졸업
(공부). 1984~1985년 미국 토레도대학 교환교
수. 1988~1989년 원천공과대학 교환교수. 현
재 한양대 공대 전기공학과 교수.