

論文97-34S-2-12

# 동기 정류기를 이용한 클램프 모드 포워드 다중 공진형 컨버터

## (Clamp Mode Forward Multi-Resonant Converter with Synchronous Rectifier)

安康淳\*, 金熙峻\*

(Kang Soon Ahn and Hee Jun Kim)

### 요 약

본 논문에서는 클램프 모드 포워드 영전압 스위칭 다중 공진형 컨버터의 정류부에 동기 정류기를 적용한 경우 이 컨버터의 효율 개선에 관하여 논하였다.

MOSFET의 등가 모델을 이용하여 컨버터의 동기정류기의 손실을 해석하였으며 이를 쇼트키 다이오드를 사용한 컨버터의 정류부에서의 손실과 비교하였다. 해석결과로부터 전 부하 범위에서 쇼트키를 사용한 경우에 비해 동기정류기를 사용한 경우에 컨버터의 효율이 향상되었다. 해석의 타당성을 입증하기 위해 33W의 출력을 갖는 클램프 모드 다중공진형 컨버터를 제작하여 실험을 하였다. 실험결과로부터 쇼트키 다이오드를 사용한 정류기에 비해 동기정류기를 이용한 동기정류기에서 약 1W의 손실이 감소되었으며 컨버터의 효율에 있어서 약 3% 향상됨을 알 수 있었다.

### Abstract

The Clamp Mode(CM) Forward Zero Voltage Switching Multi Resonant Converter(ZVS-MRC) with self-driven synchronous rectifier is studied.

The loss at the synchronous rectification stage of the converter is analyzed using MOSFET piecewise linear model and is compared with the loss at the conventional schottky diode rectification stage of the converter. From the results of the analysis, it is known that the use of MOSFETs as a synchronous rectifier reduces the loss at the rectification stage over the whole load range comparing the use of schottky diodes as a conventional rectifier in the converter.

In order to verify the validity of the analysis, we have built a 33W(3.3V/10A) CM Forward ZVS-MRC with self-driven synchronous rectifier, in which switching frequency is 1MHz, and tested.

From the experimental results, it is known that the synchronous rectification achieved about 1W improvement in the loss at the rectification stage and about 3% in the efficiency at the converter as compared with the conventional schottky diode rectification.

### I. 서 론

전자 장비의 분배 전원 시스템(Distributed Power System, DPS)에는 주로 on-board형 전원 장치가 많

이 응용되고 있다. 이 on-board형 전원 장치에 있어서 정류부에는 주로 쇼트키 다이오드가 이용되는데 이 경우 다이오드의 순방향 전압 강하에 의한 손실이 전체 손실의 약 30% 이상을 차지 함으로써 시스템의 고 효율화에 큰 장애 요인이 되고 있다. 이를 온저항( $R_{DSon}$ )이 낮은 MOSFET를 사용하여 ON전압 강하가 쇼트키 다이오드 보다 낮은 동기 정류기로 구성함으로써 정류 손실을 저감 시킬 수 있으며, 이에 대한 연구가 활발히 진행되고 있다<sup>[1][2]</sup>.

\* 正會員, 漢陽大學校 電氣工學科 電力電子制御 研究室  
(Power Electronics Control Lab. Dept. of  
Electrical Eng. Hanyang University)

接受日字: 1996年12月20日, 수정완료일: 1997年2月6日

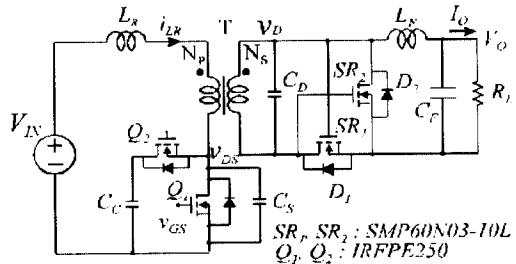
영전압 스위칭 다중 공진형 컨버터(Zero Voltage Switching Multi Resonant Converter : ZVS-MRC)는 주 스위치와 정류부에서 영전압 스위칭이 이루어짐으로써 높은 스위칭 주파수 동작에 의한 소형 경량화가 가능한 컨버터로써 On-board형 전원 장치에의 응용에 매우 적합한 회로로 보고되고 있다<sup>[3]~[6]</sup>. 또한 이 컨버터의 정류부를 MOSFET를 이용한 동기 정류기로 하였을 때 출력 측의 공진 커패시터가 동기 정류기의 기생 커패시터를 흡수하므로 게이트 구동 회로에 있어서 구동 손실이 아주 작다는 장점도 갖게 된다<sup>[7]</sup>. 그러나 이 컨버터는 공진 현상으로 나타나는 주 스위치의 높은 전압 스트레스로 인해 전압 정격이 높은 소자를 선택 해야 하며, 이러한 특성은 주 스위치의 도통 손실을 증가시키는 원인이 된다. 이러한 단점을 극복하기 위하여 클램프 모드 다중 공진형 컨버터(CM ZVS-MRC)가 제안 되었다<sup>[8]</sup>. 이 회로는 소프트 스위칭 능동 클램프 회로를 사용하여 주 스위치 양단의 전압을 클램핑 함으로써 기존의 영 전압 스위칭 다중 공진형 컨버터의 장점을 그대로 살리면서 전압 스트레스를 입력 전압의 2배에서 3배 사이의 최소값으로 줄일 수 있는 장점을 갖고 있다<sup>[9]</sup>.

회로 Q<sub>2</sub>와 C<sub>c</sub>를 통하여 V<sub>DS</sub>의 전압이 최소값으로 클램프되고 있음을 알 수 있다. 정류부에 있어서는 기존의 쇼트키 다이오드 대신에 MOSFET SR<sub>1</sub>과 SR<sub>2</sub>를 사용하여 동기 정류기를 구성하고 있으며 각 게이트 단자를 서로 다른 MOSFET의 드레인 단자에 접속하여 트랜스포머 2차 측 전압으로 이를 직접 구동 시키는 자기 구동 방식으로 되어 있다.

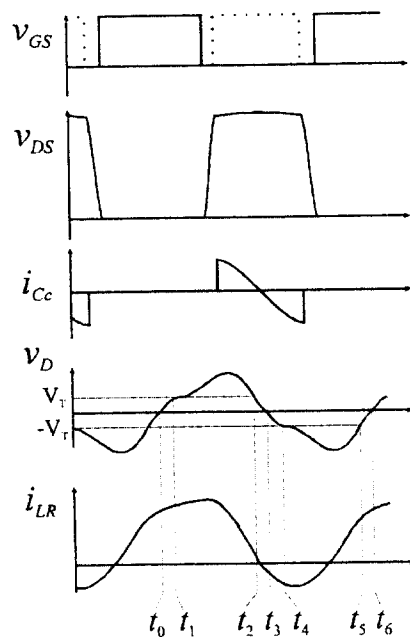
본 논문에서는 클램프 모드 포워드 영전압 스위칭 다중 공진형 컨버터의 정류부에 동기 정류기를 적용한 경우 이 컨버터의 효율 개선에 관하여 논하였다. 우선 컨버터의 동작에 있어서 한 주기를 6개의 구간으로 나누어 각 구간별로 동작 해석을 함으로써 동기 정류기의 동작을 명확히 하였으며 동기 정류기로 사용된 MOSFET의 등가 모델을 이용하여 손실 해석을 하였다. 또한 이 해석 결과를 기존의 쇼트키 다이오드를 정류기로 사용한 경우의 결과와 비교하여 손실 저감의 특성을 밝혔다. 이러한 특성은 실험을 통하여 입증하였으며 특히 효율 측정을 통하여 동기 정류기를 사용한 경우 쇼트키 다이오드를 정류기로 사용한 경우에 비해 효율이 전 부하에 걸쳐 개선되고 있음을 밝혔다.

## II. 회로 동작 해석

그림 1은 클램프 모드 포워드 다중 공진형 영전압 스위칭 컨버터에 동기 정류기를 적용한 경우 주 회로와 각 부의 이론적인 파형을 나타낸다. 주 스위치 Q<sub>1</sub>의 드레인-소스간 전압 V<sub>DS</sub>의 파형을 보면 영전압 스위칭이 이루어짐과 동시에 소프트 스위칭 능동 클램프



(a) Circuit diagram



(b) Theoretical waveforms

그림 1. 동기 정류기를 이용한 클램프 모드 포워드 영전압 스위칭 다중 공진형 컨버터

Fig. 1. CM Forward ZVS-MRC with Synchronous Rectifier(SR).

그림 1에서 공진 커패시터 C<sub>D</sub>양단에 걸리는 전압V<sub>D</sub>의 파형을 보면 동기 정류기의 동작은 SR<sub>1</sub> 및 SR<sub>2</sub>의 도통 및 차단 상태에 따라 한 주기를 6구간으로 나누어 해석할 수 있다. 동기 정류기의 동작 해석을 위해

MOSFET의 선형 모델을 이용하였으며 해석의 간편함을 위하여 컨버터의 출력부를 출력 필터의 인덕턴스 값이 충분히 크다는 가정하에 등가 정전류원  $I_o$ 로 대체하였다.

위의 가정을 토대로 컨버터의 출력부를 포함하는 정류부의 등가 회로를 그림 2에 나타내었다. 이 그림에서 MOSFET의 선형 모델은 이상적인 스위치  $S(S_1, S_2)$ , 채널의 on저항  $R_{dson}$  ( $R_{dson1}, R_{dson2}$ ), 그리고 역병렬 다이오드의 등가 모델로 구성되는데, 다이오드의 등가 모델은 이상적인 다이오드  $D(D_1, D_2)$ , 순방향 전압 강하  $V_f(V_{f1}, V_{f2})$ , 그리고 다이오드 벌크 저항  $R_b(R_{b1}, R_{b2})$ 로 구성된다.

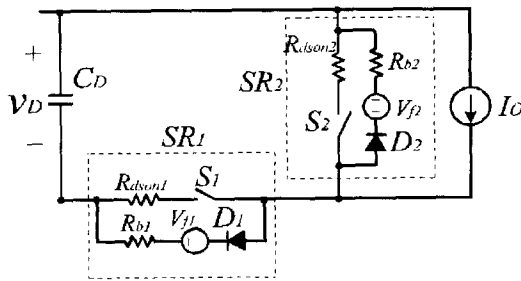


그림 2. 정류부의 등가 회로  
Fig. 2. Equivalent circuit of rectification stage.

동기 정류기의 동작은 그림 1의 파형과 그림 2의 등가 회로를 통하여 다음과 같이 구간별로 해석할 수 있다.

① Mode 1 [ $t_0 \sim t_1$ ]

$t_0$  시점에서 트랜스포머 2차 측 전압  $V_D$ 가 양(+)으로 증가하면 출력 전류  $I_o$ 는 MOSFET  $SR_1$ 의 역병렬 다이오드  $D_1$ 을 통해 흐르며, 이 구간은  $V_D$ 가  $SR_1$ 의 문턱 전압에 도달할 때 까지 계속된다.

② Mode 2 [ $t_1 \sim t_2$ ]

$t_1$  시점에서  $V_D$ 가  $SR_1$ 의 문턱 전압에 이르게 되면 역병렬 다이오드  $D_1$ 은 off되고  $SR_1$ 의 채널 스위치  $S_1$ 이 도통되면서 출력 전류  $I_o$ 는  $SR_1$ 의 채널을 통하여 흐르게 된다.

③ Mode 3 [ $t_2 \sim t_3$ ]

$t_2$  시점에서  $V_D$ 가  $SR_1$ 의 문턱 전압 이하로 떨어지게 되면  $I_o$ 는 다시 역병렬 다이오드  $D_1$ 을 통해 흐른다. 이 구간은 Mode 1의 상태와 동일한 동작을 하는 구간으로  $V_D$ 의 전압이 0으로 감소할 때까지 계속된다.

Mode 1에서 Mode 3의 구간 동안  $SR_2$ 의 게이트

소스간 전압은 0이 되고, 역병렬 다이오드에는 역전압이 걸리므로  $SR_2$ 는 off 상태를 유지한다.

④ Mode 4 - Mode 6 [ $t_3 \sim t_6$ ]

Mode 4부터 Mode 6의 동작은 위의 세가지 동작 모드와 대칭이 되는 동작 구간으로서 단지  $SR_1$ 대신에  $SR_2$ 가 on이 되고  $SR_2$ 대신에  $SR_1$ 이 off가 되고 있다. 따라서 위의 세가지 동작 모드의 해석의 내용 중에서 단지  $SR_1$ 과  $SR_2$ 를 서로 바꾸어 주는 것만으로써 동일한 해석이 가능하게 된다.

표 1은 각 동작 모드에서 각 소자들이 on되는 상황을 정리하여 나타내고 있다.

표 1. 동기 정류기의 등가 회로에서 각 스위칭 소자의 도통 구간

Table 1. Conduction time interval of switching devices in the equivalent circuit of SR

| Mode | 구간          | $D_1$ | $S_1$ | $D_2$ | $S_2$ |
|------|-------------|-------|-------|-------|-------|
| 1    | $t_0 - t_1$ | O     |       |       |       |
| 2    | $t_1 - t_2$ |       | O     |       |       |
| 3    | $t_2 - t_3$ | O     |       |       |       |
| 4    | $t_3 - t_4$ |       |       | O     |       |
| 5    | $t_4 - t_5$ |       |       |       | O     |
| 6    | $t_5 - t_6$ |       |       | O     |       |

III. 손실 해석

2장에서 해석한 컨버터의 동기 정류기에서의 손실은 크게 MOSFET의 채널과 역병렬 다이오드에 흐르는 전류로 인한 도통 손실과 MOSFET의 기생 커패시터와 컨버터의 트랜스포머의 2차측 사이에 흐르는 순환 전류로 인한 손실의 두 부분으로 구분할 수 있다. 도통 손실에 있어서 손실 요소는 채널의 on저항  $R_{dson}$ , 역병렬 다이오드의 벌크 저항  $R_b$ , 그리고 순방향 전압 강하  $V_f$ 가 되고 순환 전류에 의한 손실 요소는 게이트 접합 저항  $R_g$ 와 채널의 on 저항  $R_{dson}$ 이 된다. 위와 같은 사항을 토대로 하여 각 손실별로 해석을 하였으며 그 결과를 통하여 클램프 모드 포워드 영전압 스위칭 다중 공진형 컨버터에 동기 정류기를 적용하였을 경우 동기 정류기에서의 손실을 이론적으로 확립하였다.

1. 출력전류에 의한 도통손실

도통 손실을 해석함에 있어서 해석의 간편함을 위해서 그림 1의  $V_D$ 의 파형을 그림 3과 같이 정현파의 파형으로 근사하는 것으로 한다. 이 그림에서  $V_T$ 는 동기

정류기로 사용한 MOSFET의 문턱전압 레벨을 나타내고, 전압의 최대치는 이 회로가 반파 정류 회로가 되므로  $\pi V_o$ 가 된다. 또한, 동기 정류기의 MOSFET SR<sub>1</sub>과 SR<sub>2</sub>를 동일한 소자를 사용하는 것으로 하면 그림 2의 등가 회로에서 벌크 저항은  $R_{b1} = R_{b2} = R_b$ , 채널의 on 저항은  $R_{ds(on)1} = R_{ds(on)2} = R_{ds(on)}$ , 순방향 전압 강하는  $V_{f1} = V_{f2} = V_f$ 로 놓을 수 있다.

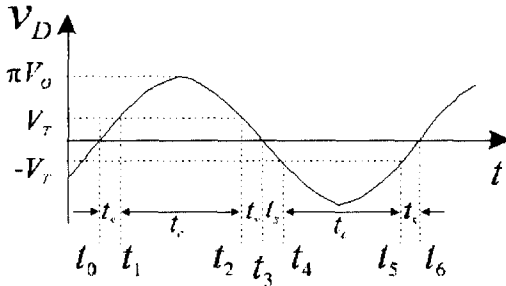


그림 3. 근사화된 V<sub>D</sub>의 파형  
Fig. 3. The approximated waveform of V<sub>D</sub>.

표 1과 그림 2 및 그림 3으로부터 역병렬 다이오드가 도통하는 구간은 Mode 1, Mode 3, Mode 4, Mode 6의 4구간이고 각 구간의 시간격 t<sub>s</sub>는 동일함을 알 수 있으며 다음과 같이 구할 수 있다.

$$t_s = \frac{1}{\omega} \sin^{-1} \left( \frac{V_f}{\pi V_o} \right) \quad (1)$$

따라서 역병렬 다이오드의 도통 때의 한 구간에서 나타나는 도통 손실은

$$P_d = \frac{\omega t_s}{2\pi} \left[ I_o (V_f + I_o R_b) \right] \quad (2)$$

가 된다.

한편 채널이 도통하는 구간도 Mode 2와 Mode 5의 2 구간이 되며 각 구간의 시간격 t<sub>c</sub>는 식(1)과 그림 3으로부터

$$t_c = \frac{\pi}{\omega} - st_s \quad (3)$$

로 구할 수 있다. 따라서 채널의 도통에 의하여 한 구간에서 나타나는 도통 손실은 식(4)로 나타난다.

$$P_c = I_o^2 \cdot R_{ds(on)} \left( \frac{1}{2} - \frac{\omega t_s}{\pi} \right) \quad (4)$$

이상의 결과로부터 동기 정류기의 전체 도통 손실

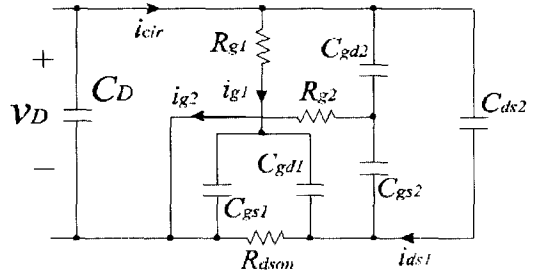
$P_{cond}$ 은 역병렬 다이오드가 시간격 t<sub>s</sub>로 주어지는 구간 의 4구간에서 도통을 하고 채널이 시간격 t<sub>c</sub>로 주어지는 구간의 2구간에서 도통하고 있으므로 식(2) 및 (4)로부터 다음과 같이 구할 수 있다.

$$P_{cond} = 4P_d + 2P_c = \left[ I_o (V_f + I_o R_b) \right] \frac{2\omega t_s}{\pi} + I_o^2 \cdot R_{ds(on)} \left( 1 - \frac{2\omega t_s}{\pi} \right) \quad (5)$$

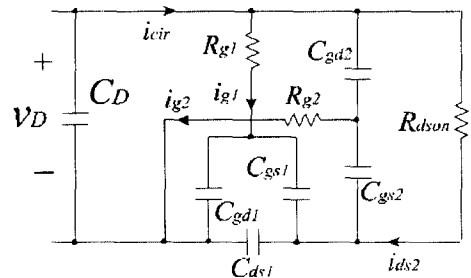
이 결과로부터 동기 정류기의 도통 손실 P<sub>cond</sub>는 출력 전류, 스위칭 주파수, 역병렬 다이오드의 도통 시간, 순방향 전압 강하, 채널의 on저항, 다이오드의 벌크 저항 등에 비례함을 알 수 있고, 특히 R<sub>ds(on)</sub>과 V<sub>f</sub>가 작은 소자를 사용함으로써 도통손실을 대폭 저감할 수 있음을 알게 된다.

2. 순환 전류에 의한 손실

동기 정류기의 손실의 한 부분으로써 MOSFET의 기생 커패시터와 컨버터의 트랜스포머의 2차측 사이에 흐르는 순환 전류에 의한 손실을 고려할 수 있다.



(a) Mode 1 ~ Mode 3 (t<sub>0</sub>-t<sub>3</sub>)



(b) Mode 4 ~ Mode 6 (t<sub>3</sub>-t<sub>6</sub>)

그림 4. MOSFET동기 정류기의 등가 회로  
Fig. 4. Equivalent circuits of MOSFET SR.

그림 4는 Mode 1에서 Mode 3까지의 구간(t<sub>0</sub>~t<sub>3</sub>)과 Mode 4에서 Mode 6까지의 구간(t<sub>3</sub>~t<sub>6</sub>)에서 동기

정류기로 사용한 MOSFET의 기생 커패시턴스를 포함하는 동기 정류기의 등가 회로를 나타낸다. 이 그림에서 순환 전류는  $i_{cir}$ 로 나타내고 있으며, 출력전류  $I_o$ 는 순환 전류에 의한 손실에 있어서 손실요소가 되지 않으므로 표시를 생략하였다.

그림 4(a)로부터 순환 전류  $i_{cir}$ 은 각각의 기생 커패시터에 흐르는 전류  $i_{g1}$ ,  $i_{g2}$ ,  $i_{ds1}$ 으로 구성됨을 알 수 있다. 따라서 순환 전류에 의한 손실분은 각각의 기생 커패시터에 흐르는 전류에 의한 손실의 합으로 나타낼 수 있다. 게이트 저항  $R_{g1}$ ,  $R_{g2}$  및 채널 저항  $R_{ds(on)}$ 에서의 전압 강하가 매우 작은 값으로 무시한다고 가정했을 때, 각각의 기생 커패시터에 흐르는 전류는 근사적으로 다음과 같이 구할 수 있다.

$$i_{g1} \cong C_{g1} \frac{dV_d}{dt} = C_{g1} \pi V_o \omega \cos \omega t \quad (6)$$

$$i_{g2} \cong C_{g2} \frac{dV_d}{dt} = C_{g2} \pi V_o \omega \cos \omega t \quad (7)$$

$$i_{ds1} \cong C_{ds1} \frac{dV_d}{dt} = C_{ds1} \pi V_o \omega \cos \omega t \quad (8)$$

여기서  $C_{g1} = C_{gd1} + C_{gs1}$ 이고  $V_D$ 는 그림 3에서와 같이 정현파로 가정했다. 또한 이 구간 동안  $SR_1$ 의 전류는 채널에만 흐르는 것으로 가정 하였다. 따라서 Mode 1 ~ Mode 3 구간에서 순환 전류에 의한 손실  $P_{cir1}$ 은

$$P_{cir1} = I_{g1}^2 \cdot R_{g1} + I_{g2}^2 \cdot R_{g2} + I_{ds1}^2 \cdot R_{ds1} \quad (9)$$

로 구할 수 있다. 여기서  $I_{g1}$ ,  $I_{g2}$ ,  $I_{ds1}$ 은 각각  $i_{g1}$ ,  $i_{g2}$ ,  $i_{ds1}$ 의 실효치를 나타낸다. 같은 방법으로 Mode 4 ~ Mode 6구간에서 순환 전류에 의한 손실  $P_{cir2}$ 를 구하면 다음과 같다.

$$P_{cir2} = I_{g2}^2 \cdot R_{g2} + I_{g1}^2 \cdot R_{g1} + I_{ds2}^2 \cdot R_{ds2} \quad (10)$$

$SR_1$ 과  $SR_2$ 를 동일한 MOSFET로 사용했다고 가정했을 때  $R_{g1} = R_{g2} = R_g$ ,  $C_{ds1} = C_{ds2} = C_{ds}$ ,  $C_{gd1} = C_{gd2} = C_{gd}$ ,  $C_{g1} = C_{g2} = C_g$ 가 되므로 순환 전류에 의한 전체 손실  $P_{cir}$ 은 다음과 같이 구할 수 있다.

$$P_{cir} = P_{cir1} + P_{cir2} \\ = \pi^2 \omega^2 V_o^2 [C_g^2 \cdot R_g + C_{ds}^2 \cdot R_{ds} + C_{gd}^2 \cdot R_g] \quad (11)$$

식(11)로부터 이 컨버터의 동기 정류기에 있어서 순환 전류에 의한 손실분은 MOSFET의 게이트 저항  $R_g$ , 채널의 on 저항  $R_{ds(on)}$ , 기생 커패시턴스의 제곱에

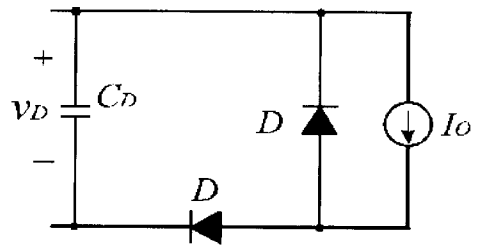
비례하고 있음을 알 수 있다. 따라서 이 손실을 저감시키기 위해서는 기생 커패시터 및 저항 성분이 작은 MOSFET를 사용해야 함을 알 수 있게 된다.

동기정류기에서의 손실은 출력전류에 의한 도통 손실과 순환 전류에 의한 손실을 더함으로써 구할 수 있다. 식(5)와 식(11)로부터 클램프 모드 다중공진형 컨버터의 동기정류기에서의 손실은 다음과 같이 구할 수 있다.

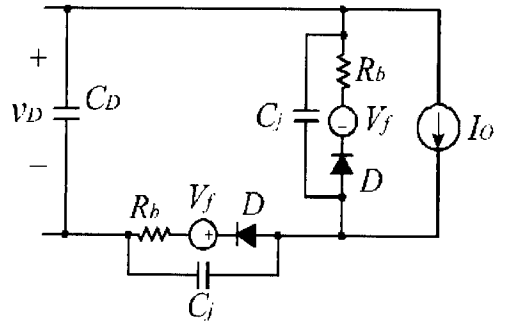
$$P_{SR} = P_{cond} + P_{cir} \\ = [I_o (V_f + I_o R_b)] \frac{2\omega t_s}{\pi} + I_o^2 \cdot R_{ds(on)} \left(1 - \frac{2\omega t_s}{\pi}\right) \\ + \pi^2 \omega^2 V_o^2 [C_g^2 \cdot R_g + C_{ds}^2 \cdot R_{ds} + C_{gd}^2 \cdot R_g] \quad (12)$$

### 3. 쇼트키 다이오드 정류기에서의 손실

클램프 모드 포워드 다중 공진형 컨버터의 정류부를 동기 정류기로 했을 경우 정류부에서의 손실을 같은 컨버터의 정류부에 기존의 쇼트키 다이오드를 사용한 경우의 손실과 비교함으로써 동기 정류기의 손실 저감 특성을 확인 할 수 있다.



(a) 쇼트키 다이오드 정류기



(b) 쇼트키 다이오드 정류부의 등가회로

그림 5. 쇼트키 다이오드를 이용한 정류부의 등가회로  
Fig. 5. Equivalent circuit of schottky diodes rectifier.

그림 5는 쇼트키 다이오드를 정류기로 사용한 컨버터의 정류부와 다이오드의 등가 모델을 이용한 쇼트키 다이오드 정류부의 등가 회로를 나타낸다. 정류의 등가 회로에서 쇼트키 다이오드의 등가 모델은 이상적인 다이오드 D, 벌크 저항  $R_b$ , 순방향 전압강하  $V_f$ , 그리고 접합 커패시턴스  $C_j$ 로 구성되어 있다. 이 등가회로에 앞서 해석한 방법을 적용하면 쇼트키 다이오드를 사용한 정류부에서의 손실  $P_{SCH}$ 을 다음과 같이 구할 수 있다.

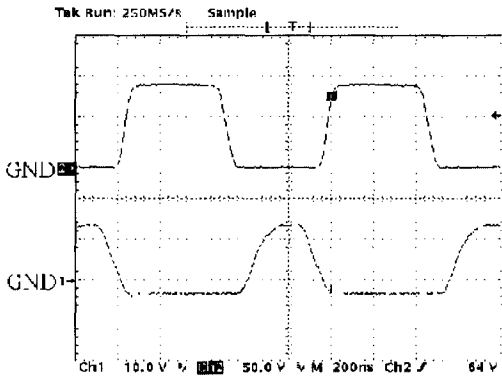
$$P_{SCH} = P_{cond} + P_{cir} = I_o(V_f + R_b I_o) + \omega \pi V_o C_j (V_f + \omega \pi V_o C_j R_b) \quad (13)$$

#### IV. 실험 결과 및 고찰

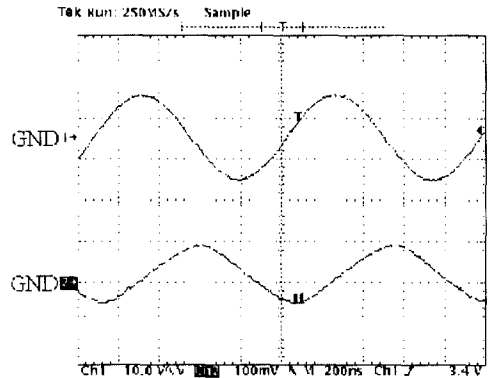
입력 전압 50V, 출력33W(3.3V, 10A), 최고 스위칭 주파수 1MHz를 갖는 클램프 모드 포워드 다중 공진형 컨버터의 정류부에 동기 정류기를 이용한 회로를 제작하여 실험을 하였다.

그림 6은 주 스위치의 전압 스트레스와 게이트 구동 파형을 나타낸다. 파형으로 부터 측정된 주스위치의 전압 스트레스는 123V로 입력 전압의 약 2.4배로 클램프 됨을 알 수 있다.

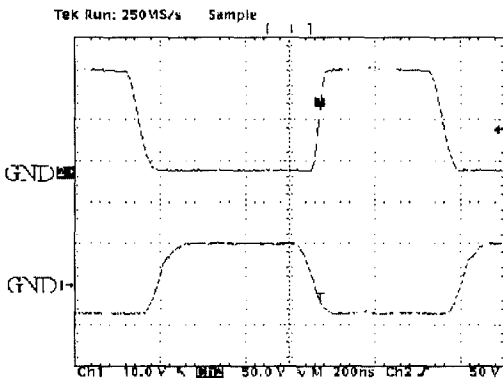
그림 7은 트랜스포머 2차 측 전압과 공진 인덕터의 전류를 나타낸다. 트랜스포머 2차 측 전압은 사인파 형태로  $SR_1$ 과  $SR_2$ 를 공진 형태로 구동한다.



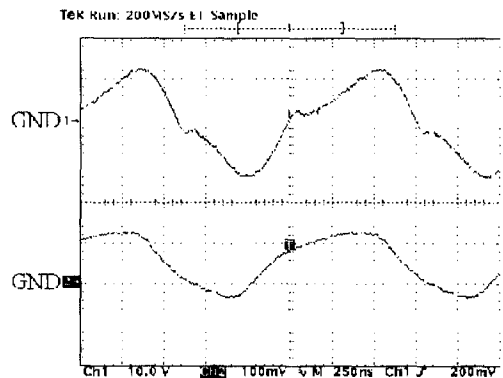
(a) at light load ( $I_o=1A$ )



(a) at light load( $I_o=1A$ )



(b) at full load ( $I_o=10A$ )



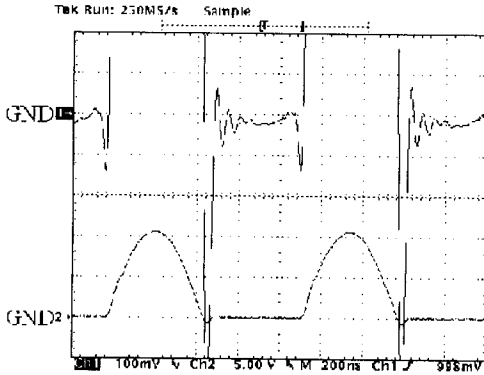
(b) at full load( $I_o=10A$ )

그림 6. CH1 : 주스위치의 드레인 전압,  $V_{DS}$  (50V/div) CH2 : 주스위치의 게이트 전압,  $V_{gs}$  (10V/div)

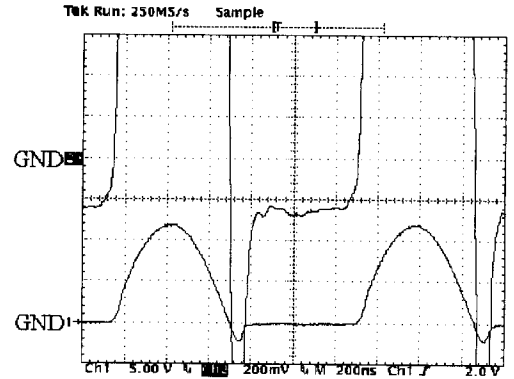
Fig. 6. CH1 : Voltage across the main switch,  $V_{DS}$  (50V/div) CH2 : Drive voltage of the main switch,  $V_{gs}$  (10V/div).

그림 7. CH1 : 트랜스포머 2차 측 전압,  $V_C$  (10V/div) CH2 : 공진 인덕터 전류,  $i_{LR}$  (1A/div)

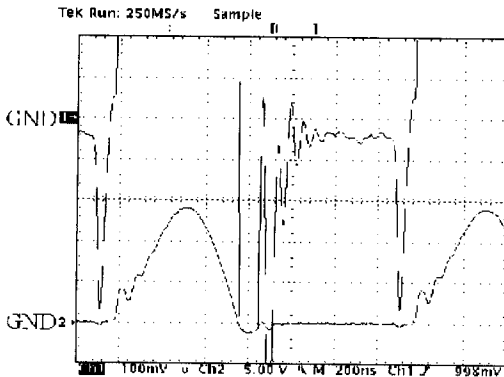
Fig. 7. CH1 : Secondary side voltage of transformer,  $V_C$  CH2 : Resonant inductor current,  $i_{LR}$  ( $I_o=10A$ , 200nS/div).



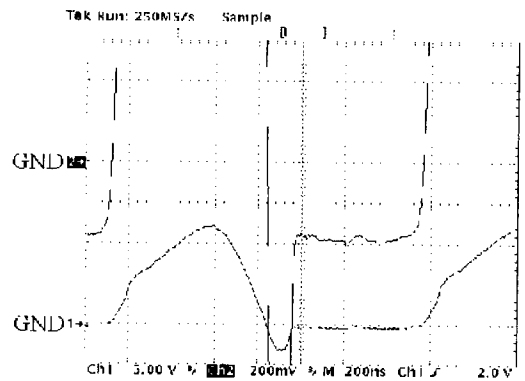
(a) at light load( $I_o=1A$ )



(a) at light load( $I_o=1A$ )



(b) at full load( $I_o=10A$ )



(b) at full load( $I_o=10A$ )

그림 8. 동기정류기의 전압강하,  $V_{SD}$

Fig. 8. The voltage drop of MOSFET SR<sub>1</sub> CH1 (100mV/div), CH2 (5V/div) (200nS/div).

그림 8은 동기 정류기인 MOSFET의 드레인-소스 간 전압을 나타내며 그림에서 위의 파형은 아래 파형을 확대한 파형이다. 파형으로부터 전부하에서 MOSFET의 전압 강하는 약 56mV로 측정되었다.

정류기에서의 전압강하를 비교하기 위해, 동기정류기 대신에 쇼트키 다이오드 정류기를 사용하였다. 이때 쇼트키 다이오드ESAC83-004가 정류 소자로 사용되었다. 쇼트키 다이오드를 정류기를 사용 했을 때의 전압 강하를 그림 9에 나타내었으며 전부하에서 측정된 전압은 약 370mV이다.

식(12)와 식(13)을 이용하여 손실을 계산함으로써 두 손실을 비교할 수 있으며 그 결과를 실험 결과와 함께 그림 10에 나타내었다. 여기서  $P_{SR}$ 은 동기 정류기에

그림 9. 쇼트키 다이오드의 전압강하,  $V_{SD}$

Fig. 9. The voltage drop of the schottky diode CH1 (200mV/div), CH2 (5V/div) (200nS/div).

있어서  $P_{cond}$ 와  $P_{cir}$ 을 합한 전체 손실을 나타낸다. 이 때 계산에 이용된 각 정수 결정에는 MOSFET SMP60N03-10L( $C_g=3.2nF$ ,  $C_{ds}=1.3nF$ ,  $R_g=1.5\Omega$ ,  $R_{dson}=10m\Omega$ ,  $V_f=0.55V$ ,  $R_b=17m\Omega$ )와 쇼트키 다이오드 ESAC83-004( $V_f=0.26V$ ,  $R_b=15m\Omega$ ,  $C_j=1.2nF$ )의 데이터를 참고로 하였다. 이 결과로부터 동기 정류기를 사용한 경우, 거의 전 부하에 걸쳐 쇼트키 다이오드를 사용한 경우에 비해 손실이 저감 됨을 알 수 있다.

또한 출력 전류가 증가함에 따라 손실의 차가 커지고 있는데, 이는 MOSFET의 낮은 on전압 강하에 기인하여 나타난 결과이다. 따라서 부하가 증가하면 증가할수록 동기 정류기에 의한 효과가 증대하고 있음을

알 수 있다.

그림 11은 동기 정류기를 사용한 클램프 모드 다중 공진형 컨버터의 측정 효율을 나타낸다. 또한 비교를 위해 동일한 컨버터에 쇼트키 정류기를 사용한 경우의 효율을 함께 표시하고 있다. 이 결과로부터, 동기 정류기를 사용했을 경우 전 부하에 걸쳐 약 3%이상의 효율 상승의 효과가 나타남을 알 수 있다.

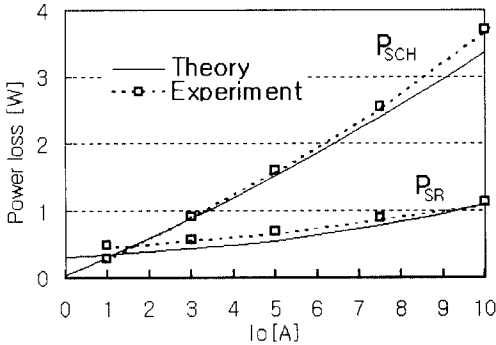


그림 10. 동기 정류기와 쇼트키 정류기에서 측정된 손실  
(PSR : 동기 정류기의 손실, PSCH : 쇼트키 다이오드의 손실)

Fig. 10. Measured power losses in schottky diode rectifier and synchronous rectifier.

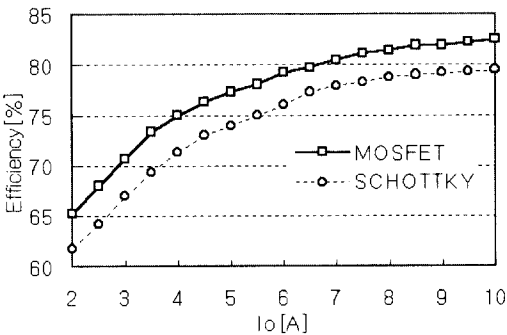


그림 11. 동기 정류기와 쇼트키 다이오드를 이용한 클램프 모드 파워드 영전압 스위칭 다중공진형 컨버터의 측정된 효율

Fig. 11. Measured efficiencies of the CM Forward ZVS-MRC with two different types of rectifier.

### V. 결론

클램프 모드 파워드 다중 공진형 컨버터의 정류부에 기존의 쇼트키 다이오드 대신에 MOSFET 동기 정류기

를 사용 하였을 때 손실 저감의 특성을 논하였다.

MOSFET의 등가 모델을 이용하여 도통 손실을 해석하였으며 기생 커패시턴스의 전류에 의해 나타나는 순환 전류에 의한 손실을 해석함으로써 동기 정류기에서의 전체 손실을 확립할 수 있었다. 또한 손실 개선을 통하여 기존의 쇼트키 다이오드 정류기를 이용했을 때의 손실과 비교하여 동기 정류기의 이용을 통한 손실 저감 특성을 명확히 하였다.

50W 입력, 33W (3.3V, 10A)출력을 갖는 컨버터를 제작하여 실험한 결과 동기 정류기를 이용한 경우 기존의 쇼트키 다이오드를 이용한 경우에 비해 정류부 손실에서 약 1W이상, 컨버터의 효율에서 약 3%이상의 손실 저감 효과를 얻을 수 있었다.

### 참고 문헌

- [1] J.A. Cobos, J. Sebastian, J. Uceda, E. de la Cruz and J.M. Gras, "Study of the application of Self-Driven Synchronous Rectification to Resonant Topologies," IEEE, Power Electronics Specialists Conference Rec., pp. 933-940, 1992
- [2] H. K. Ji, H. J. Kim, "Active Clamp Forward Converter with MOSFET Synchronous Rectifier," IEEE, Power Electronics Specialists Conference Rec., June 20-25, pp. 895-901, 1994
- [3] W.A. Tabiz and F.C. Lee, "Zero-voltage-switching multi-resonant technique-A novel approach to improve performance of high-frequency quasi-resonant converters," IEEE Power Electronics Specialists Conference Rec., pp. 9-17, 1988
- [4] W. Tang, W. tabiz, A. lofti, F.C. Lee and V. Vorperian, "DC analysis and design of forward zero-voltage-switched multi-resonant convertter," IEEE Power Electronics Specialists Conference Rec., pp. 333-340, 1990.
- [5] J.A. Cobos, J. Arau, J. Sebastian, J. Uceda, R. Lorenzo, L.R. Castell, "Design of a Forward ZVS-MRC Practical Considerations," European Space Power Conference, pp. 63-74, 1991.



- [6] W. tabiz, and F.C. Lee, "Design of High-density On-Board Single- and Multiple-Output Multi-Resonant Converters," Proceedings of the High Frequency Power Conversion Conference, pp. 45-57, May 6-11, 1990.
- [7] W. tabiz, F.C. Lee and Dan Y. Chen, "A MOSFET Resonant Synchronous Rectifier for High-Frequency DC/DC Converter," IEEE, PESC, pp. 769-779, 1990.
- [8] H.J. Kim, C.S.,Leu, R.Farrington, and F.C. Lee, "Clamp Mode Zero-Voltage-Switched Multi- Resonant Converters," IEEE Power Electronics Specialist Conference June 29-July 3, pp. 78-84, 1992.
- [9] 金昌宣, 金熙峻, "고전력밀도를 갖는 300W, 1MHz 클램프모드 포워드 다중공진형컨버터 파워모듈의 개발," 전기학회 논문지,44권, pp.619-626, 1995년, 5월

---

 저 자 소 개
 

---



安康淳(正會員)

1996년 6월 7일생. 1995년 2월 한양대 공대 전기공학과 졸업. 1997년 2월 한양대 대학원 기전공학과 졸업(공학석사). 1997년 현재 LG산전 연구소 연구원



金熙峻(正會員)

1954년 11월 16일생. 1976년 한양대 공대 전자공학과 졸업. 1978년 한양대 대학원 전자공학과 졸업(공학석사). 1986년 일본九州대학 대학원 전자공학과 졸업(공학박사). 1991년 ~ 1992년 미국 버지니아 공대 교환교수. 1997년 현재 한양대 공대 전기공학과 부교수