

단일 처리기를 사용한 원자력발전소 SOE 계통의 성능개선에 관한 연구

이병채 · 서 영 · 문채주*

한국원자력연구소, *한국전력기술(주) 전력기술개발연구소

A Study on the Retrofit of SOE System Using Single Processor on Nuclear Power Plant

Byoung Chae Lee, Young Suh and Chae Joo Moon*

Korea Atomic Energy Research Institute

*Power Engineering Research Institute, Korea Power Engineering Company

요 약

원자력발전소에서 사용되는 SOE 계통은 발전소 자료수집계통의 일부분이다. 기존 원자력발전소 SOE 계통은 컴퓨터의 하드웨어 및 소프트웨어를 자료수집계통과 공유하고 3개의 프로세서를 사용하여 사고나 트립신호를 처리하는 복잡한 구조를 갖고 있다. 더구나 발전소 컴퓨터계통에서 3개의 SOE 프로세서로 동기신호가 전송될때 이 신호와 발전소 컴퓨터 계통으로 전송되는 데이터와 충돌 가능성이 매우 높다. 이러한 문제는 SOE 계통의 고장을 발생시켜 사고나 트립의 추이분석을 불가능하게 한다. 본 논문에서는 기존 SOE 계통의 제약사항을 검토하고 단일 프로세서를 갖는 새로운 SOE 계통을 제안한다. 그리고 제안된 SOE 계통에 대한 시험계통을 설계, 구현 및 시험하였다.

Abstract— The Sequence Of Event (SOE) system used in nuclear power plants is a part of the Plant Data Acquisition System (PDAS). The SOE system of the existing nuclear power plant shares the computer H/W and S/W with PDAS, and requires more complicated structure using three processors to provide the events or trip signals. Moreover, there are high potential of collision between synchronization signals and data transmitted to the Plant Computer System (PCS) when the synchronization signals are sent from PCS to the three SOE processors. When this collision happens the SOE system will break down, thus it is not possible to analyze the trend of events or trips. This paper issues the limitations item of the existing SOE system and proposes the novel SOE system using single processor. And the test system for proposed SOE system is designed, implemented and tested.

1. 서 론

발전소에 사용되는 모든 설비는 안정적으로 운전되어야 하며, 특히 원자력발전소의 경우에는 우선적으로 안전성이 확보되어야 하므로 발전소에서 발생하는 사고 또는 비상 정지상태는 반드시 그 원인과 발생장소가 규명되어야 하고 이에 대한 해결 방안이 강구되어야 한다. 이러한 문제 때문에 모든 발전소에 SOE 계통이 설치되고 있으며, 이 계통은 사고 또는 비상정지 상태가 발생

한 이후에 그 장소와 시간 등에 대한 정보를 순차적으로 기록하는 기능을 갖고 있다. 최근 화력발전소에 설치되는 SOE 계통은 분산제어계통(Distributed Control System: DCS)에 포함되어 있으며, 그 성능은 분해능이 1 ms로 사고시 원인규명을 위한 유용한 설비로 활용되고 있다. 원자력발전소의 경우 SOE 계통은 발전소 자료수집계통에 포함되어 있으며, 그 성능은 4 ms 분해능을 갖고 있기 때문에 사고시 원인규명에 어려움을 갖는다. 따라서, 성능향상을 위해 지속적으로 연구가 진행되고

있으나 제작사 및 관련기관의 개발여유 부족으로 성능 개선이 이루어지지 못하였다^{1,3)}.

한국표준형 원자력발전소의 SOE 계통은 발전소 자료 수집계통(Plant Data Acquisition System: PDAS)에 포함되어 있으며, 3개로 분산된 프로세서를 이용하여 동기 신호에 의한 시간 비교방식으로 사고발생의 순서를 기록하고 있다. 이 방법은 발전소 자료수집계통에 쓰이는 컴퓨터와 소프트웨어를 공유하므로써 사고신호를 처리하는 과정이 복잡하고 처리능력이 4 ms로 제한되며, 하나의 프로세서가 고장시 그 채널로 들어오는 사고신호는 물론 전체적인 사고신호 감지에 문제를 일으킬 수 있다. 또한, 사고기록을 발생순서대로 표시해주는 발전소 컴퓨터계통과 사고신호를 보내주는 자료수집계통간의 데이터 전송시 3개 프로세서에 대한 동기신호와 데이터 충돌이 발생할 가능성이 내포되어 있으며, 이로 인한 SOE 계통의 정지상태도 예견된다^{4,6)}.

본 논문에서는 이러한 SOE 계통의 성능을 개선하기 위해 하드웨어와 소프트웨어의 구조 및 기능을 분석하고 예상되는 제약사항을 검토하였다. 그리고 이러한 문제를 해결하기 위한 성능개선 방안의 도출과 이를 구현하기 위한 시스템의 설계, 구현 및 시험을 하고자 한다.

2. SOE 시스템 구조

2-1. 하드웨어 구조

2-1-1. 계통구성

한국표준형 원자력발전소에 적용되고 있는 SOE 계통

은 Fig. 1에 나타낸 바와같이 발전소 자료수집계통의 비안전 채널인 PDAS-N1, PDAS-N2, PDAS-N3 및 상태변화 (Change of State: COS) 입력카드 그리고 SOE processor로 구성된다. 비안전계통에서 발생하는 사고신호는 hard-wired 케이블을 통해 직접 N1, N2 또는 N3 채널로 연결되고, 안전계통에서 발생하는 SOE 신호는 격리기를 거쳐 N1, N2, N3 채널에 나누어 입력된다. Table 1에는 채널별 SOE 입력을 표시하였다. 각각의 PDAS-N 채널에서 처리된 SOE 데이터는 fiber optic modem과 광케이블을 통해 발전소 컴퓨터계통(Plant Computer System: PCS)에 전달된다.

2-1-2. 계통기능

한국표준형 원자력발전소에 설치된 SOE 시스템은 원자로의 사고 또는 비상 정지시 이와 관련된 주요 장비에서 오는 접점입력 신호를 감지하여 기록한다. 접점입력은 채널당 한개씩 설정되며, 접점 회로카드 한개에 16개의 채널을 수용할 수 있다. 사고발생시 상태변화의

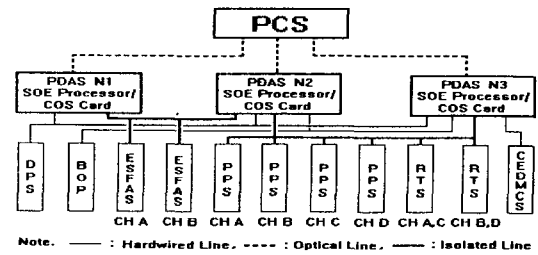


Fig. 1. Plant SOE configuration.

Table 1. SOE inputs.

System	Channel	SOE Inputs			
		Quantity	Subsum	Spare	Sum
Plant Protection System	N1	56			
	N2	53	112		
	N3	3			
Engineered Safety Features Actuation System	N1	14			
	N2	14	28		
Reactor Trip Switchgear System	N1	4		22	256
	N2	4	8		
Diverse Protection System	N2	3			
	N3	5	8		
Control Element Drive Mechanism Control System	N3	78	78		
Balance Of Plant	N1	90			
	N2	44	147	109	256
	N3	13			
SOE Inputs per Channel	N1	164			
	N2	118		381	
	N3	99			

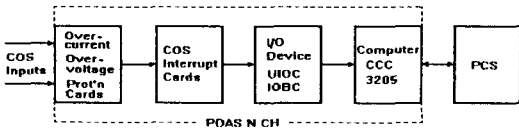


Fig. 2. Hardware structure of SOE system.

발생순서에 대한 구별능력은 4 msec 이내가 되도록 구성되어 있고, SOE 발생 시각정보는 자체 clock에 의해 기록되며, SOE 처리를 위한 3 채널의 동기화는 PCS가 생성하는 동기신호에 의해 처리된다. 상태를 변화시키는 접점신호에 대한 식별값은 종속적인 데이터처리를 위해 각 접점마다 관련된 시간기록과 함께 저장된다.

PCS는 SOE 정보처리를 위해 디지털 신호의 천이상태를 기록하고 사고 발생시의 시간기록을 유지하기 위한 동기신호를 발생시킨다. PCS는 각각의 비안전 PDAS 채널에 있는 SOE processor로부터 data link를 통해 주기적으로 사고신호 정보를 수신하고 분류 알고리즘을 이용하여 SOE 발생순서를 재조정 하고 이 정보를 기록 및 출력한다. SOE 신호처리 과정에 대한 하드웨어 구성을 Fig. 2에 나타냈다.

2-2. SOE 계통의 소프트웨어 구조

발전소 자료수집계통에서 SOE 처리를 위해 사용되는 소프트웨어는 그림 3과 같이 LINKPROC와 SOEPROC 모듈이 있고, 그외에 INSCAN, OUTSCAN 및 CONLINK 모듈이 있다. LINKPROC은 PDAS의 SOE 데이터 링크에 대한 모든 통신망을 관장하고, SOEPROC은 전반적인 SOE를 처리하는 모듈로서 9개의 subroutine으로 구성되어 있다. Fig. 3에서 SOEPROC을 제외한 나머지 4개의 모듈은 SOE 계통이 발전소 자료수집계통과 공유하는 모듈이며, SOE 계통이 동작할때만 사용되고 그외는 자료수집계통 처리에 사용된다. 5개의 모듈 사이에 소프트웨어적인 인터럽트 상호관계는 Fig. 4와 같다.

2-2-1. INSCAN

입출력 카드로부터 모든 입력신호를 읽어 들인다.

2-2-2. LINKPROC

LINKPROC은 발전소 자료수집계통과 발전소 컴퓨터 계통 간의 전체적인 통신을 처리하는 모듈로서 3개의 부속 모듈로 구성되어 있다. LINKCPU1은 PDAS와 PCS CPU1과의 통신을 관장하고 LINKCPU2는 PDAS와 PCS CPU2를 관장한다. LINKICMS는 PDAS 안전 계통간의 데이터링크를 관장한다. 그리고 SOEPROC 모듈에서 오는 SOE 인터럽트에 대응하여 동작하는 기능을 갖고 있으며 SOE와 관련된 subroutine은 LINKQ, LINKSCMD 및 LINKINIT 등이 있다.

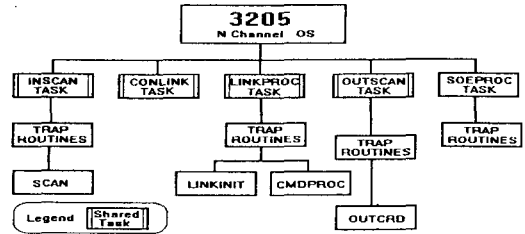


Fig. 3. Hierarchical structure of SOE software.

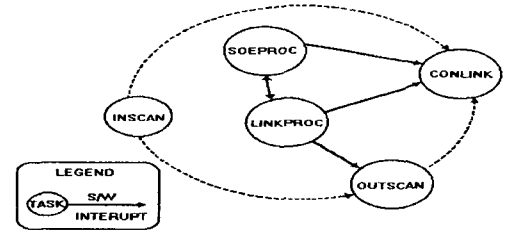


Fig. 4. Control flow diagram of SOE software.

2-2-3. SOEPROC

SOEPROC은 사고발생의 순서를 처리하는 모듈이다. 각 분야에서 발생하는 사고신호는 상태변환 감지카드의 입력버퍼를 ON-OFF 또는 OFF-ON으로 변환시킨다. 따라서, SOEPROC은 이들 상태변화가 처음 발생한 것을 기준으로 512개 발생하거나 또는 2분 동안 발생한 것을 처리하여 PCS에 보낸다. 만일 2분 이내에 512개의 SOE가 발생하면 SOEPROC은 그 512개 데이터가 저장된 첫번째 버퍼를 즉시 PCS로 전송하고, 두번째 버퍼를 시작해 그 이후의 SOE를 기록한다. 즉 하나의 버퍼를 2중 버퍼로 사용한다.

2-2-4. CONLINK 및 OUTSCAN

CONLINK는 콘솔에 에러 메시지를 보내고 OUTSCAN은 출력카드를 통하여 외부 장치에 신호를 보낸다.

3. 문제점 분석

3-1. 데이터 충돌

data link를 통해 SOE processor와 PCS 사이에 명령어를 주고 받을때 데이터의 충돌현상이 발생할 수 있다. Fig. 5에 데이터의 충돌가능성에 대한 분석도를 나타냈다. Fig. 5를 보면 N1 채널에서 SOE 신호가 발생하여 PCS에서 동기신호를 받고 N1 processor가 큰용량의 SOE 버퍼정보를 PCS로 송신하고 있는 동안에 N2 SOE processor가 버퍼정보를 송신하고 또다른 다른 SOE 신호가 발생하여 PCS에 동기신호를 요구하면 PCS는 각각의 SOE processor로 SYNC_SOE를 보낸다.

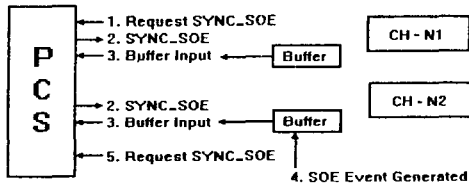


Fig. 5. Analysis diagram for data collision.

이때 N1에서 보내고 있는 SOE 버퍼신호와 PCS에서 나오는 SYNC_SOE 신호간에 충돌이 일어날 수 있다.

3-2. 고장발생 및 데이터 순서상실

Table 1에서 설명된 바와 같이 현장의 각계통에서 발생하는 SOE 신호가 N1, N2, N3에 분산 입력되어 3개 채널에 의한 고장확률이 높아지며, 어느 채널에 이상이 생길 경우 그 채널에 연결된 계통의 SOE 신호는 감지할 수 없다. 또한 이로 인하여 나머지 두 채널 신호에 대한 전체적인 사고추이도 혼란스럽거나 분석이 어려울 수 있다.

3-3. 신호처리 분해능의 한계

SOE 신호를 감지하는 상태변환 인터럽트 카드는 1 MHz의 clock을 사용해 1 μsec의 처리속도를 갖고 있으므로 한 채널의 processor만 동작할 경우에는 충분히 4 msec 이상의 SOE 정보를 처리할 수 있다. 그러나 현재 방식에서는 3개 채널에 대해 동기신호를 맞추어야 하고, 순서적으로 time-tagging을 하는데 걸리는 시간과, 신호처리를 위해 여러가지 입출력 카드를 거치는데 소요되는 시간 등으로 4 msec 이내에 SOE 정보를 처리 및 기록하는 것은 어렵다.

3-4. 복잡성과 비능률성

SOE processor가 PDAS에 포함되어 있으며, PDAS에서 사용되는 여러가지 소프트웨어와 동시에 처리되고 또한 여러개의 입출력 카드를 거쳐서 처리되므로 그 처리과정이 복잡하여 오차발생 가능성이 높아진다. 또한 소프트웨어 구조가 모든 하드웨어 정보를 운영체제(OS/32)의 장치에 정보를 저장하고 있는 방식이기 때문에 카드위치의 변경 등과 같이 자주 발생하는 수정 작업시 OS를 재생성하는 비능률성이 있다.

4. 개선안 검토

SOE 처리능력과 하드웨어 및 소프트웨어 구조를 개선하기 위한 SOE processor의 설치방법을 검토하면 다음과 같이 3가지 방법으로 그 특성이 요약된다.

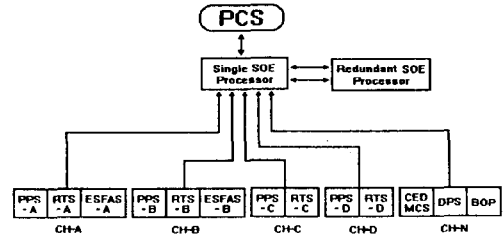


Fig. 6. Configuration diagram of SOE using single processor.

4-1. 계통별 processor 설치

- ① 동기신호 문제가 여전히 존재한다.
- ② 각 계통은 4 msec 이내의 분해능을 만족시켜야 하기 때문에 각 계통의 CPU에 큰 부담이 된다.
- ③ 데이터의 충돌 가능성이 계속 존재한다.
- ④ 안전계통에 대한 개별적인 격리가 필요하다.

4-2. 안전 또는 비안전 계통에 processor 설치

- ① NPX80+에서 제시하고 있는 방법이며, 여전히 동기신호에 문제가 있다.
- ② 격리문제를 처리하기가 수월하다.
- ③ 2개의 processor와 PCS 사이에 데이터의 충돌 가능성이 존재한다.

4-3. 단일 processor를 설치하는 방법

- ① SOE의 처리과정이 단순화되므로 오차 발생률이 줄어든다.
- ② 동기신호가 자체 clock으로 해결되므로 time tagging이 수월해지고 따라서 처리능력이 개선된다.
- ③ 데이터 충돌이 발생하지 않고 PCS로 전송이 편리하다.
- ④ processor 성능에 따라 분해능의 개선이 용이하다.
- ⑤ 안전계통에 대한 격리가 필요하다.

개선방안을 검토한 결과 시간동기와 데이터 충돌 문제를 해결하고 처리능력을 향상시키기 위해서는 단일 processor를 사용해 독립적인 SOE 처리 시스템을 구성하는 것이 가장 좋은 방법으로 판단된다. Fig. 6에 단일 processor를 사용한 SOE 계통에 대한 구조를 제시하였다. 여기서 고려된 것은 processor의 고장을 대비해 다중 processor를 사용하는 방안이다.

5. 개선된 SOE 계통구현

단일 processor를 사용하여 SOE 계통을 구현하기 위한 시험장비 구성은 Fig. 7과 같다. 하드웨어 구성설비는 PEP Modular사의 VME bus(Versa Module Euro

bus), VM30 CPU, VMOD-2 입출력 인터페이스 카드 및 PB-CIO2 상태변화 interrupt 카드를 사용하였고 소프트웨어는 실시간 운영체제인 OS-9을 사용하였다. 기존계통과 비교하면 PC는 PCS 기능을 수행하며 나머지 하드웨어 및 소프트웨어 구성은 유사하다.

제안된 SOE 계통의 구현에 사용된 하드웨어와 소프트웨어의 구조 및 기능은 다음과 같다.

5-1. 하드웨어 설비

5-1-1. 상태변환 카드

PB-CIO2 상태변환 카드는 20 채널, 24V DC의 표준 piggyback 카드로 상태변환 패턴 인식용 16개 라인과 범용의 4개 라인으로 구성된다. 두개의 독립적인 8비트 포트가 OR, AND, OR priority, encoded, vector 모드 중에서 서로 다른 3개의 모드를 조합하여 프로그램 가능하다.

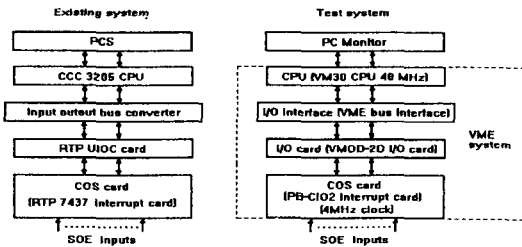


Fig. 7. Test system structure.

즉 다중모드에서 상태변환 패턴인식을 위한 비트 프로그램이 가능하다. 모든 VME bus 상의 interrupt vector와 bus line을 사용하고 이를 사용자 환경에 맞게 수정할 수 있다. PB-CIO2는 주로 상태변환에 대한 검출, 입력 패턴 인식 등의 독립적인 제어가 필요한 상태제어에 사용된다. 한개의 카드가 16개의 입력을 처리하기 때문에 본 시험에서는 2개가 장착되도록 설계하였다.

5-1-2. 입출력 카드

입출력 카드 VMOD-2D는 사용목적에 맞게 변수를 설정할 수 있도록 설계된 VME bus 입출력 인터페이스 module이다. VMOD-2D 보드는 8개의 기본주소를 사용해 설치되는 각 piggyback 카드마다 11개의 주소와 8~16 비트의 데이터 버스를 제공한다. VMOD-2D의 piggyback 카드에 대한 local reset 기능과 소프트웨어를 사용한 원격 설정이 가능하도록 board ID byte를 사용하였다. 여러가지 다른 종류의 piggyback 즉 입출력, 스위칭, 신호조정 및 변환, 직렬통신 등의 piggyback module이 VMOD-2D에 장착 가능하나 본 시험에서는 1개의 piggyback 카드가 장착되도록 설계하였다. VMOD-2D 카드의 base address 설정은 각 address에 대응하는 jumper를 사용해 설정한다.

5-1-3. CPU Board

VM30 CPU 보드는 12 MIPS 처리능력을 갖고 있는 3개의 프로세서, 즉 MC68302 IMP(Intelligent Multiprotocol Processor)와 32-bit 68EC030 범용 마이크로 프

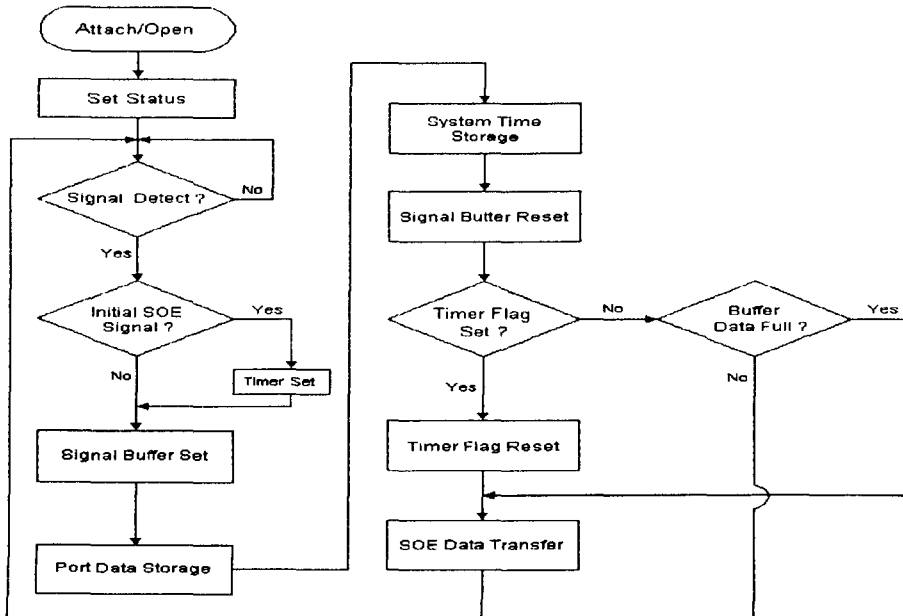


Fig. 8. Software flow diagram.

로세서 및 MC68882 co-processor를 탑재한 중앙처리 컴퓨터로서 멀티 프로세싱과 multitasking 및 실시간 처리 기능을 수행한다. VM30 보드는 network을 이용한 통신 제어를 위해 PROFIBUS 시스템을 사용할 수 있고 실시간 kernel 운영체제로는 본 시험에서 사용된 OS-9 이외에 VxWorks, Spectra 등을 사용할 수 있다.

5-2. 소프트웨어

제안된 SOE 계통의 구현에 사용된 운영체제는 Microware사의 OS-9으로서 이를 채택한 것은 실시간 multitasking OS중에서 가장 먼저 출시된 제품으로서 그 성능이 충분히 검증되었기 때문이다. OS-9은 모토롤라 68000 계열의 CPU 상에서 개발된 시스템 운영체제로서 시스템 자원(메모리, CPU time, I/O device, co-processor, interrupt, 내부통신 프로세스 등)을 관리하며 사용자와 입출력 장비 및 컴퓨터를 연결시켜주는 실시간 multi-tasking 운영체제이다.

6. 시험 및 결과검토

6-1. 시험환경 설정

SOE 계통에 대한 하드웨어 구성은 PEP Modular사의 VME bus와 VM30 CPU 및 VMOD-2D 입출력 인터페이스 카드, PB-CIO2 상태변환 인터럽트카드로 구성하였고 이에 대한 실시간 운영체제로는 OS-9 소프트웨어를 사용하였다. 입출력 카드에 대한 설정작업은 VME 시스템과 PC를 RS-232C 케이블로 연결하여 PC에서 수행하였다.

PB-CIO2 인터럽트 카드는 16개의 디지털 입력을 처리하고, VMOD-2D I/O 카드는 2장의 PB-CIO2 카드를 내장할 수 있으므로 VMOD-2D 카드 한개당 32개의 SOE 신호를 처리할 수 있다. 원자력 발전소에서 발생하는 SOE 신호의 종류는 512개 이나 실제로는 381개가 연결되어 있다. 따라서 381 개의 SOE 신호를 처리하기 위해서는 12개의 VMOD-2D I/O 카드가 VME bus에 장착

Table 2. Test results.

Inputs (Hexa code)	Outputs (Hexa code)	Time Tag	Card Locaton
1000 0001 (\$81)	1000 0001 (\$81)	1996.07.30 / 18:36:15:0029	카드1 포트A
1000 0010 (\$82)	1000 0010 (\$82)	1996.07.30 / 18:36:15:0030	카드1 포트A
1000 0011 (\$83)	1000 0011 (\$83)	1996.07.30 / 18:36:15:0031	카드1 포트A
1000 0100 (\$84)	1000 0100 (\$84)	1996.07.30 / 18:36:15:0032	카드1 포트A
1000 0101 (\$85)	1000 0101 (\$85)	1996.07.30 / 18:36:15:0033	카드1 포트A
1000 0110 (\$86)	1000 0110 (\$86)	1996.07.30 / 18:36:15:0034	카드1 포트A
1000 0111 (\$87)	1000 0111 (\$87)	1996.07.30 / 18:36:15:0035	카드1 포트A
1000 0000 (\$88)	1000 1000 (\$88)	1996.07.30 / 18:36:15:0036	카드1 포트A
1000 0001 (\$89)	1000 1001 (\$89)	1996.07.30 / 18:36:15:0037	카드1 포트A
1000 1010 (\$8A)	1000 1010 (\$8A)	1996.07.30 / 18:36:15:0038	카드1 포트A
1000 1011 (\$8B)	1000 1011 (\$8B)	1996.07.30 / 18:36:15:0039	카드1 포트A
1000 1100 (\$8C)	1000 1100 (\$8C)	1996.07.30 / 18:36:15:0040	카드1 포트A
1000 1101 (\$8D)	1000 1101 (\$8D)	1996.07.30 / 18:36:15:0041	카드1 포트A
1000 1110 (\$8E)	1000 1110 (\$8E)	1996.07.30 / 18:36:15:0042	카드1 포트A
1000 1111 (\$8F)	1000 1111 (\$8F)	1996.07.30 / 18:36:15:0043	카드1 포트A
1001 0001 (\$91)	1001 0001 (\$91)	1996.07.30 / 18:36:15:0044	카드1 포트A
1001 0010 (\$92)	1001 0010 (\$92)	1996.07.30 / 18:36:15:0045	카드2 포트A
1001 0011 (\$93)	1001 0011 (\$93)	1996.07.30 / 18:36:15:0046	카드2 포트A
1001 0100 (\$94)	1001 0100 (\$94)	1996.07.30 / 18:36:15:0047	카드2 포트A
1001 0101 (\$95)	1001 0101 (\$95)	1996.07.30 / 18:36:15:0048	카드2 포트A
1001 0110 (\$96)	1001 0110 (\$96)	1996.07.30 / 18:36:15:0049	카드2 포트A
1001 0111 (\$97)	1001 0111 (\$97)	1996.07.30 / 18:36:15:0050	카드2 포트A
1001 1000 (\$98)	1001 1000 (\$98)	1996.07.30 / 18:36:15:0051	카드2 포트A
1001 1001 (\$99)	1001 1001 (\$99)	1996.07.30 / 18:36:15:0052	카드2 포트A
1001 1010 (\$9A)	1001 1010 (\$9A)	1996.07.30 / 18:36:15:0053	카드2 포트A
1001 1011 (\$9B)	1001 1011 (\$9B)	1996.07.30 / 18:36:15:0054	카드2 포트A
1001 1100 (\$9C)	1001 1100 (\$9C)	1996.07.30 / 18:36:15:0055	카드2 포트A
1001 1101 (\$9D)	1001 1101 (\$9D)	1996.07.30 / 18:36:15:0056	카드2 포트A
1001 1110 (\$9E)	1001 1110 (\$9E)	1996.07.30 / 18:36:15:0057	카드2 포트A
1001 1111 (\$9F)	1001 1111 (\$9F)	1996.07.30 / 18:36:15:0058	카드2 포트A
1010 0000 (\$A0)	1010 0000 (\$A0)	1996.07.30 / 18:36:15:0059	카드2 포트A
1010 0001 (\$A1)	1010 0001 (\$A1)	1996.07.30 / 18:36:15:0060	카드2 포트A

되어야 한다. 그러나, 본 시험에서는 1개의 VMOD-2D 카드를 사용해 32개의 SOE 인터럽트를 처리할수 있도록 설계하였다.

6-2. SOE 처리 알고리즘

SOE 처리 알고리즘은 기존계통의 기능을 유지하도록 설계하였으며, Fig. 8과 같이 OS-9 운영체제에서 인터럽트를 사용하여 SOE 신호를 처리한다.

6-3. 계통시험 및 결과검토

Fig. 7에 나타낸 시험장비를 사용하여 시험하였다. 시험방법은 먼저 입력이 없을 때 출력이 0인지 확인한다. 다음에 1 ms 단위로 데이터를 순차적으로 입력하여 출력값이 입력과 동일한지 확인하여 데이터의 진위를 확인하고 출력이 입력과 동일하면 이때의 시간을 기록한다. 최종 시험결과는 Table 2와 같으며, 모든 데이터가 정상적으로 기록되고 시간 분해능이 1 ms 단위로 기록되어 설계된 성능개선 시스템이 정상동작 되는 것을 확인하였다. 본 시험에서는 다중 processor를 고려하지 않았으며, 추후 상용화시 고려되어야 한다.

7. 결 론

원자력발전소의 SOE 계통은 발전소 사고발생 이후에 그 사고의 추이 및 최초 원인을 분석하기 위하여 발전소 사고에 관련된 신호의 발생시각을 감지하여 순서적으로 기록하는 계통이며, 안전성과 관련이 없는 비안전계통이다. 본 논문에서는 한국표준형 원자력발전소의 SOE 계통에 대한 설계상의 문제점을 분석하여 이를 개선하기 위한 보완방안을 검토하였고, 단일 processor를 사용한 방안을 제시하였다. 또한, 이 방안을

검증하기 위해 하드웨어를 설계하고 실시간 운영체제를 사용하여 제안된 시스템의 성능을 검증하였다. 결론적으로 본 논문에서 제시된 단일 processor를 사용한 SOE 시스템은 기존 계통의 여러가지 문제점이 발생되지 않기 때문에 매우 유용하게 사용할 수 있을 것으로 판단된다. 향후 계속되어야 하는 과제는 인허가 문제와 실제 계통과 신호 연결시 격리문제를 해결하는 것이다.

참고문헌

1. 문재주의: "원자력발전소 SOE 계통의 성능개선에 관한 조사연구," 대한전기학회 하계학술대회 논문집, pp. 1275-1277, (1996).
2. "Technical Information for Distributed Digital Control System Specification of Yonghungdo Thermal Power Plant Unit 1 & 2," KEPCO.
3. Ben-Yaacov, *et al*; "Advanced Sequence of Event Monitoring Facility at the Connecticut Yankee Nuclear Power Plant," Proceedings of the Thirtieth Power Instrumentation Symposium, pp. 63-69, (1987).
4. B.A. AmEnde: "Plant Data Acquisition System Design Specification for YGN 3 & 4," (1989).
5. D.H. Kim: "Design Specification for the Plant Data Acquisition System for UCN 3 & 4, (1993).
6. Y. Suh,: "Design Specification for the Plant Data Acquisition System for YGN 5 & 6, (1996).
7. RTP Series Technical Manual, CPI, (1989).
8. VM30 68EC030 Microprocessor User's Manual, 544-UM-0304, PEP Modular Computers Corp., (1995).
9. OS-9 Technical References, Microware Systems Corp., (1993).