

〈主 題〉

초고속 위성망을 위한 ATM 전송기술의 동향

최형진, 김병균, 김신재, 김동규
(성균관대학교 전자공학과)

□ 차 례 □

- | | |
|----------------------------|-----------------|
| I. 서 론 | IV. 위성 ATM 셀 전송 |
| II. 배경 이론: B-ISDN/ATM 프로토콜 | V. 결 론 |
| III. 위성 B-ISDN 구조 | |

요 약

초고속정보통신망의 구축이 효율적이고 신뢰성 있는 서비스를 제공하기 위하여 위성/지상망을 통합한 혼합망 구조로 개발됨에 따라 지상 광파이버를 기반으로 개발된 ATM 전송프로토콜을 위성망에 직접적으로 적용하기 위한 기술개발이 요구된다. 이러한 점을 고려하여 본 고에서는 위성 ATM(Asynchronous Transfer Mode) 전송에 따른 문제점 분석, 개선방안 및 성능평가를 수행하였다. 혼합망 구성에 따른 위성망의 구조를 접속된 지상노드의 유형 및 위성시스템 특성에 따라 3가지 유형으로 분류하여 제시하였고, 위성 ATM 전송에 따른 기술적인 문제점을 채널 BER과 위성지연 측면으로 분류하여 제시하였다. 위성채널 BER 성능개선을 위한 2가지 방안(인터리빙, HEC 보강)을 제시하였으며 위성지연분석은 고정지연(Fixed delay)과 셀지연변이(CDV : Cell Delay Variation)측면에서 성능평가를 수행하였다.

I. 서 론

전세계적으로 정보통신의 중요성이 나날이 증가함에 따라 각국은 정부주관 하에 자국의 정보통신기반 구축을 위한 다각적인 노력을 기울이고 있다. 특히, 차세대 정보통신기반의 핵심적인 역할을 수행하리라 예상되는 초고속정보통신망 구축사업은 정부주관 하

에 기업, 연구소 등이 참여하여 체계적으로 진행되고 있다. 국내의 경우에도 초고속정보통신망 구축을 위한 세부적인 계획을 수립하고 체계적으로 진행하고 있다.

초고속정보통신망 구축의 초기에는 주로 지상 광파이버에 의존하는 형태가 제안되었으나 점차적으로 지상망과 위성망을 결합한 혼합망의 구성이 바람직하다는 인식에 따라 지상망과의 연동을 고려한 차세대 초고속 위성망 구축에 관한 연구가 매우 활발히 진행되고 있다.

혼합망 형태의 초고속정보통신망 구축에 있어 위성망의 역할 및 장점은 다각적인 측면에서 해석할 수 있다. 초고속정보통신망에서 주요전송 매체는 지상망 광파이버가 되며 위성망은 지상망에 口대한 보조적(보완적) 역할을 수행하게 된다. 초기망 구축시 폭넓은 서비스 영역에 신속한 서비스를 제공할 수 있으며, 동보/방송 서비스에 있어 지상망보다 매우 유리하다. 그리고 지상 광케이블 설치가 불가능하거나 경제적으로 불리한 해상, 산간, 도서지역에 대한 초고속 서비스의 제공이 가능해지며, 수요와 트래픽 용량의 동적인 조정이 손쉬우며 대역효율의 극대화가 가능하다. 특히, 위성망은 폭넓은 지역에 대한 서비스 제공이 가능하므로 국제적인 단일망으로의 확장에 매우 용이하다. 이와 같은 초고속정보통신망에서 위성망을 이용함에 따른 다양한 이점을 충분히 얻기 위해서는 지상망과의 연동을 고려한 위성망의 체계적인 기술개

발이 무엇보다도 중요하다.

지상 초고속정보통신망은 신뢰성 있는 채널특성과 폭넓은 대역폭을 확보할 수 있는 지상광파이버를 기반으로 개발된 B-ISDN/ATM 전송방식을 적용하기 때문에 채널특성이 상대적으로 열악한 위성망에서 ATM 전송방식을 적용하기 위해서는 다양한 문제점이 발생된다. 지상망에 비해 매우 큰 위성지연의 분석[4], 지상 광파이버 비해 상대적으로 저하된 위성 채널은 BER(Bit Error Ratio) 개선[3][4][5], 고속전송을 위한 위성시스템 개발, 혼합망의구조 [27], 위성 지구국의 ATM 인터페이스 장비 개발 등의 다양한 문제점이 유발된다.

이와 같은 배경으로 본 고에서는 위성망에서 ATM 전송에 따른 문제점 해석, 개선방안의 제안 및 성능평가를 수행하였다. 본 고의 전체적인 구성은 I 장 서론을 비롯하여 II 장에서는 위성 ATM 전송기술 개발을 위한 배경 이론으로서 B-ISDN/ATM 프로토콜을 분석하였으며, III 장에서는 위성 B-ISDN 구조를 3가지 유형으로 분류하여 제시하였고, IV 장에서는 위성 ATM 전송기술을 채널 BER 측면 및 위성지연측면에서 분석하였다.

II. 배경 이론: B-ISDN/ATM 프로토콜

위성 ATM 전송기술 개발을 위해 요구되는 기본적인 B-ISDN/ATM 프로토콜[1]을 간략하게 제시한다. 또한 본 고에서 제시하고자 하는 위성 ATM 전송기술 분석과의 상호관계, 연구의 범위 및 접근방식에 대한 전반적인 사항을 제시한다.

1. B-ISDN/ATM 표준 프로토콜 모델(Reference Protocol Model)

B-ISDN/ATM 표준 프로토콜 모델은 관리평면(Management Plane), 제어평면(Control Plane) 및 사용자평면(User Plane)으로 구성되며, 계층화된 구조를 지니고 있다. 세부적인 모델도는 다음과 같다.

본 고에서는 전체적으로 사용자평면의 물리계층(Physical Layer) 및 ATM(Asynchronous Transfer Mode)계층에 대한 문제점 및 해결방안을 제시한다. 위성 B-ISDN의 망구조, 위성망의 지연보상 및 물리계층의 비트에러가 상위계층에 미치는 영향분석 등에서 제어평면과 AAL(ATM Adaptation Layer)에 관한 분석이 일부 수행된다.

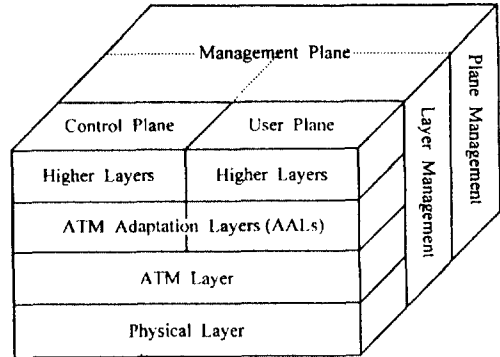


그림 1. B-ISDN/ATM 기준 프로토콜 모델
Figure 1. B-ISDN reference protocol model

2. 계층별 역할 및 기능

본 고에서의 주요 분석 대상인 물리계층 및 ATM 계층에 대한 역할 및 기능을 간략하게 정의하고 위성 B-ISDN의 설계 및 운용에 있어 고려할 사항을 부가적으로 제시한다.

2.1 물리 계층

물리계층은 물리매체(PM : Physical Medium) 부계층(Sublayer)과 전송수렴(TC : Transmission Convergence) 부계층으로 세분화된다.

- (1) 물리매체부계층 : 물리 매체 그 자체에 관련된 기능과 라인코딩(Line coding)이 주된 역할에 해당되며 본 고에서는 고려하지 않는다.
- (2) 전송수렴부계층 : 전송시스템의 유료부하용량을 동일하게 하기위해 빈 셀을 삽입하고 정보 셀만을 추출하는 세를 분리 기능, ATM 셀 헤드의 오류제어를 수행하기 위한 HEC(Head Error Correction)발생 및 복원하는 기능, 셀동기를 위한 ATM 셀 경계식별 기능, 전송프래임 발생 및 복원기능(셀기반 전송시스템인 경우 필요하지 않음.) 등이 수행된다. 본 고에서는 위성망에서의 ATM 셀 전송 및 위성 B-ISDN망구조 분석에서 전송수렴부계층의 기능에 대한 고찰을 수행하였다. 전송수렴 부계층의 대부분 기능은 위성 송수신지구국의 ATM 인터페이스 장치에서 주로 수행된다.

2.2 ATM 계층

UNI(User-Network-Interface)에서의 접속제어 기능인 일반흐름제어(GFC : Generic Flow Control), 셀해

드의 발생 및 추출 기능, 노드에서의 VPI/VCI의 새로운 값을 지정하는 셀 VPI/VCI 번역기능, 서로 다른 VP/VC를 갖는 ATM 셀을 다중화하고 역다중화하는 기능 등을 수행한다. 본 고에서는 ATM 계층에서의 성능평가로서 셀단위 QoS(CLR, CIR, SER, SECR) 측면에서 수행하였다.

3. ATM 셀 구조

ATM 셀의 전체적인 구조는 5byte의 헤더(header)와 48byte의 유효부하(Payload) 구성되며 전체 53byte의 길이를 가진다. ATM셀 헤더는 UNI 및 NNI(Network-Node-Interface)에 따라 다소 차이가 있지만 전체적으로 4byte의 헤더정보영역과 에러검출

및 정정을 위한 1byte HEC로 구성된다. 가입자망 및 중계망에서의 ATM 셀 헤더 구조는 그림2와 같다.

NNI에서는 중계 노드간의 인터페이스이므로 UNI에서의 GFC대신 4비트를 VPI에 추가함으로써 VPI가 12비트로 구성된다. 본 고에서는 위성망에서 ATM 셀 전송에 따른 성능평가에서 이러한 차이점을 직접적으로 수용하였다.

4. 물리계층 비트에러가 상위계층에 미치는 영향

물리계층에서의 비트에러는 물리계층내의 전송품질 뿐만 아니라 B-ISDN/ATM 프로토콜의 특성에 따라 상위계층에 성능에 지대한 영향을 미치게 된다. 물리계층에 비트에러가 B-ISDN/ATM 프로토콜의 상위

| | | | | | | | | |
|-----|-----|-----|-------|-----|----|---|-----|---|
| 비트 | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 |
| 바이트 | 1 | GFC | | VPI | | | | |
| 2 | VPI | | | | | | | |
| 3 | | | V C I | | | | | |
| 4 | | | | | PT | | CLP | |
| 5 | HEC | | | | | | | |

| | | | | | | | | |
|-----|-----|-----|-------|---|----|---|-----|---|
| 비트 | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 |
| 바이트 | 1 | VPI | | | | | | |
| 2 | | | V C I | | | | | |
| 3 | | | V C I | | | | | |
| 4 | | | | | PT | | CLP | |
| 5 | HEC | | | | | | | |

(a) UNI(User Network Interface) (b) NNI(Network Node Interface)

그림 2. 가입자망 및 중계망에서의 ATM 셀 헤더의 구조
Figure 2. ATM cell header structure at the UNI and NNI

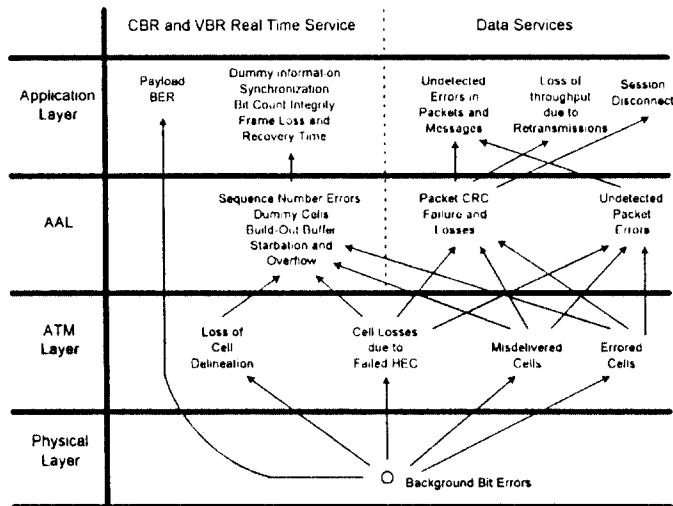


그림 3. 물리계층 비트에러의 영향
Figure 3. Effect of physical layer bit error

계층에 미치는 영향을 정성적으로 분석해 보면 그림3과 같다.

ATM 전송은 셀 단위 전송이므로 주요해석의 관점은 ATM 계층에 미치는 영향을 중심으로 분석하여야 한다. 특히, 위성 ATM 전송의 경우, 지상망과 비교 평가가 매우 중요한 연구항목이다.

III. 위성 B-ISDN 구조

위성 B-ISDN 구조는 지구국에서 접속된 지상노드의 유형 및 위성체의 능력에 따라 3가지로 분류할 수 있다.

- ◆ 가입자 부분에 대한 응용
- ◆ 중계노드 부분에 대한 응용
- ◆ 위성 ATM 스위치

1. 가입자 부분에 대한 응용

위성시스템이 지상 B-ISDN/ATM 망의 가입자를 수용하는 구조에서 위성링크는 지상가입자와 지상 ATM 스위치를 직접적으로 연결하게 된다[27]. 간략화된 구조도는 그림4와 같다.

가입자망에 위성을 적용하는 경우 위성망은 분산된 다수의 NT를 수용하는 가입자 종단장치의 기능을 수

이므로 가입자부분에 위성망을 구축함으로써 대도시를 제외한 영역에 까지 설치가 불가능한 지역을 위성망을 이용하여 B-ISDN 서비스를 제공할 수 있을 것이다. 특히, 산간 도서지역이 많은 국내의 지리적 여건에 적합한 구조로 사료된다.

위성중계기를 비재생(non-regenerative) 위성시스템으로 가정했을 때, VP/VC의 설정 및 해제를 위한 신호체계의 성립이 요구된다. 이러한 경우 각 가입자의 위성망에 대한 임의적인 접속은 제한적인 위성용량의 효율적 운용이라는 측면에서 어려울 것이다. 그러므로 위성망을 이용하는 송수신단말기를 사전에 ATM 스위치에 등록하고 사용되어야 한다. VP/VC 설정을 위한 시그널링의 제어는 부가적인 SNC(Satellite Network Controller)에 의해 수행되는 것이 바람직하며 SNC는 지상 ATM 스위치에 의해 제어된다.

2. 중계노드 부분에 대한 응용

지상 B-ISDN/ATM 망의 중계노드를 위성링크를 통하여 직접적으로 연결하는 구조이다. 간략화된 구조도는 다음과 같다[27].

지상노드의 ATM 스위치를 위성을 이용하여 연결하는 경우, 위성의 이간은 다음의 두가지 측면에서

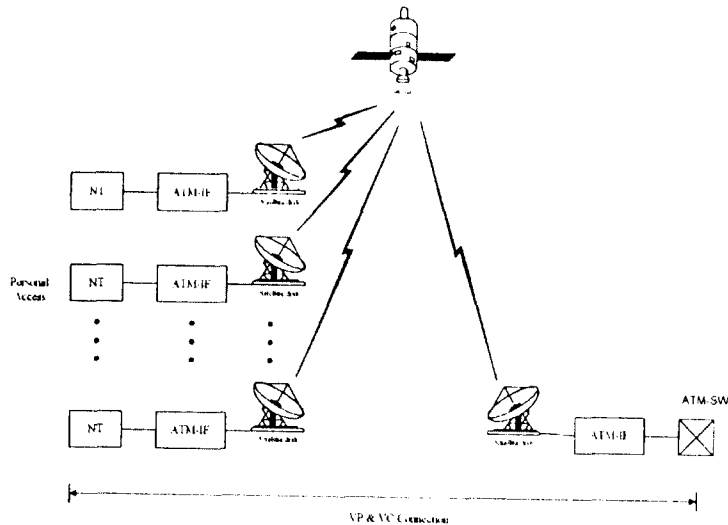


그림 4. 가입자부분에 대한 응용

Figure 4. Application to the user access portion

행하게 된다. 지상 B-ISDN 구축의 초기단계에는 대도시지역만이 지상선로(광파이버)의 설치가 완료될

해석할 수 있다. 첫번째, 지상망의 노드에 트래픽이 과잉인 경우를 대비한 보완망(Back-up network)으로

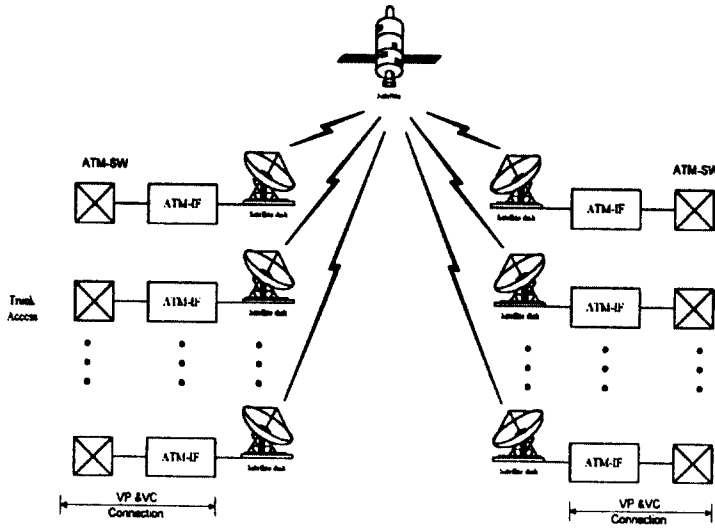


그림 5. 중계노드 부분에 대한 응용

Figure 5. Application to the trunk node portion

서의 역할을 수행하며, 두번째 국제적인 장거리 전송에 이용하는 방안을 들 수 있다. 그러므로 기능적으로 위성망은 공간적으로 넓게 분산된 다수의 입출력 포트를 가진 가상적인 ATM 교환기로 볼 수 있다. 시그널링 정보를 위한 SNC가 ATM 스위치를 연결하는 구조에서도 요구된다. SNC는 통화지구국과는 별도의 제어지구국을 이용하여 송수신 통화지구국의

연결 설정을 위한 제어링크를 설정하게 된다. 제어링크의 구성은 통화채널과는 독립적으로 설계하는 것이 위성채널의 관리에 있어 효율적으로 될 것이다. 위성채널의 설정을 살펴보면 일차적으로 ATM 인터페이스 장비는 시그널링 채널을 중단시키고 위성제어링크를 통하여 SNC에 관련 정보를 전송하게 된다. 전송된 제어신호를 이용하여 SNC 위성채널의 해제 및 설

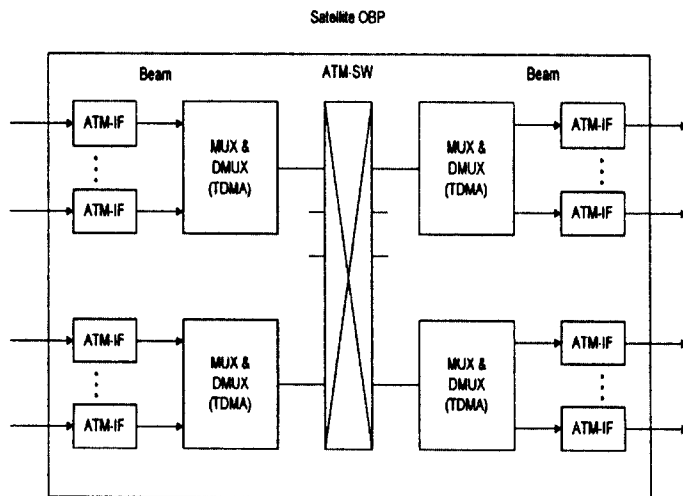


그림 6. 위성 ATM 스위치

Figure 6. Satellite ATM switch

정을 수행한다.

3. 위성 ATM 스위치

위성체에 ATM 스위치를 장착하는 경우로서 B-ISDN/ATM을 위성에서 수용함에 있어 가상 바람직한 구조로 볼 수 있다. ATM 스위치를 장착한 위성 OBP의 기본적인 구조도는 그림 6과 같다.

위성시스템을 지상망 노드의 교환기로 볼 수 있다. 입출력단 MUX/DEMUX를 이용하여 빔간의 연결 설정을 지원하게 된다. 동일빔내의 다수 지상 가입자를 수용하기 위해서는 입력버퍼형 스위치를 이용하는 것이 바람직할 것으로 예상된다. 다양한 전송속도를 효율적으로 지원하기 위해 버스트 길이는 고정적으로 할당하고 프레임당 버스트의 수를 가변적으로 할당하는 방식이 바람직하다.

IV. 위성ATM 셀 전송

1. 채널 BER

ATM 전송의 기본 매체인 광섬유의 에러 특성은 다른 통신 매체에 비해 랜덤한 단일 비트 에러 특성을 가지면서 에러율은 $10^{-9} \sim 10^{-11}$ 정도의 매우 낮은 상태로 운용이 된다. 따라서 이러한 매체를 기반으로한 ATM 기술은 기존 통신방식의 에러 정정능력에서 기본적인 것만을 유지함으로써 대역효율을 극대화시켰다[1].

기존의 위성망에서는 채널보호화를 사용하여 지상망에 비해 상대적으로 열악한 상황에 있는 BER 성능을 개선시켰으나, 에러 특성이 랜덤한 단일비트 에러에서 연집에러 특성으로 변하는 단점을 가지게 되었다. 연집에러는 ATM처럼 셀 단위 전송을 할 때 전송품질을 저하시키는 주원인으로서 작용하게 된다. 특히 셀 헤더는 유료부하(Payload)보다도 연집에러에 의해 심한 영향을 받게 된다. 따라서 위성 링크를 통한 ATM 서비스를 해 주기 위해서는 ATM QoS 성능을 광섬유 링크와 같은 성능 비율(BER 대비)이 될 수 있는 방안에 대한 연구가 요구된다[2][3][4][5].

본 장에서의 주제는 ATM QoS의 정의를 내리고, 에러 특성에 따른 이론적인 분석을 행하며, 위성채널에서 발생하는 연집에러에 의해 전송 품질이 저하되는 것을 방지하기 위한 방안을 제시하는 것이다. 따라서 본 장의 구성은 먼저 ATM QoS에 대한 간단한 정의와 수식적인 접근을 통하여 랜덤한 단일비트 에러에 의한 영향과 연집에러에 의한 영향을 비교 검토

하고, 다음으로 ATM QoS를 개선하기 위한 방안들을 제시한다.

1.1 에러 특성에 따른 ATM QoS의 분석

1.1.1 ATM QoS의 정의

ATM 셀 헤더는 앞에서 보인 것처럼 32비트의 정보영역과 이를 보호하는 HEC 8비트가 있게 된다. HEC는 헤더의 1비트 에러 정정과 다수비트 에러 검출능력을 지니고 있다[1]. ATM 셀 헤더정보를 보호하기 위한 HEC의 성능은 단일비트에러정정(single bit error correction) 및 다수비트에러검출(multiple bit error detection)이 가능하며 ATM QoS에 직접적인 영향을 미치게 된다. HEC의 운용은 정정모드 및 검출모드를 가지는 이중모드로 알고리즘을 통하여 작동하게 된다.

ATM 셀 구조 및 HEC 이중모드 알고리즘 운용에 따른 ATM QoS를 순차적으로 정의하면 다음과 같다. 셀 손실률(CLR : Cell Loss Ratio)은 전체 전송된 셀에 대한 HEC 알고리즘에 의해 폐기된 셀의 비율로서 정정모드에서 2비트 이상의 에러가 있는 경우, 검출모드에서 1비트 이상의 에러가 발생하는 경우가 폐기 셀에 해당된다. 이것은 ATM QoS에 있어 가장 주요한 성능지표이다. 셀 오삽입률(CIR : Cell misInsertion Ratio) 전체 전송된 셀에 대한 오삽입셀(잘못된 VPI/VCI의 해석으로 인한 VP/VC의 잘못된 연결설정으로 정의)의 비율로서 정의된다. 오삽입셀은 다수비트에러에 의한 HEC의 부적절한 운용에 의해 발생되며, HEC의 비트수에 의존한다. 유료부하영역에서의 QoS 파라메타로서 CER(Cell Error Ratio)은 목적지에 성공적으로 도착한 셀들 중에서 유료부하영역에서 한 비트 이상의 에러가 발생할 비율이며 SECR(Severely Errored Ratio)은 목적지에 성공적으로 도착한 셀들 중에서 유료부하영역에서 두 비트 이상의 에러가 발생할 비율로서 가정된 비트에러의 수에 따라서 정의가 달라진다. 유료부하 영역에서의 에러정정은 ATM 계층에서는 불가능하며 AAL 계층에서 수행된다.

1.1.2 에러특성에 의한 ATM QoS 해석

단일비트 에러특성을 가지는 채널에서 일정 블록 길이 안에서 다수의 에러가 동시에 발생할 확률은 다음과 같이 정의할 수 있다.

$$P_r(n) = \binom{L}{n} P^n (1-P)^{L-n} \tag{1}$$

여기서, P는 BER, L은 설정된 블록의 수 (셀 헤더 : 40), n은 비트에러의 수를 의미한다. FEC 코딩으로

인한 연집에러 특성을 가지는 채널에서의 일정 블록 길이 안에서 에러 확률은 Neyman - A contagious model[3]을 사용하여 구할 수 있다.

$$P_b(n) = \frac{\bar{B}^n}{n!} e^{-\frac{L}{B}} \sum_{j=0}^{\infty} \left(\frac{L}{B} e^{-B} \right)^j \frac{j^n}{j!} \quad (2)$$

여기서 \bar{B} 는 평균 연집에러의 길이로서 Convolutional coding(구속장 : 7, 속도 : 1/2, 다항식 : (133,177))과 Soft-decision Viterbi decoding을 사용하였을 경우 6정도가 된다[8].

위 식(1)과 식(2)는 각 채널에서의 에러특성에서 일정 길이당 임의의 에러비트수들을 내포할 확률을 나타내고 있으며 맞에서 정의될 ATM QoS들의 P(0)와 P(1)들에 대해 각 특성 채널에서 구분하여 사용할 수 있다.

HEC의 이중모드 에러검출/정정 알고리즘을 적용한 경우의 CLR에 대한 근사화 식을 구하게 되면 다음과 같다.

$$\begin{aligned} CLR &= P(\text{정정모드}) \cdot P(1) \cdot 1 \text{ 헤더 에러} + P(\text{검출모드}) \cdot (P \geq 1 \text{ 헤더 에러}) \\ &= P(0)[1-P(0)-P(1)] + [1-P(0)]^2 \\ &= 1-P(0)-P(0) \cdot P(1) \end{aligned} \quad (3)$$

CIR은 ATM 주소에서 에러가 발생되더라도 이를 검출하지 못해 다른 VPI/VCI로 연결이 된 것으로 정의하였다. 머저 다수개의 에러비트가 발생하여도 셀 헤더의 HEC에 의해 검출이 안될 확률을 구해 보면 다음식 처럼 된다.

$$P = \frac{2^{22}}{2^{22}} \times 41 \times (1-P(0)-P(1)) \cong \frac{(1-P(0)-P(1))}{6} \quad (4)$$

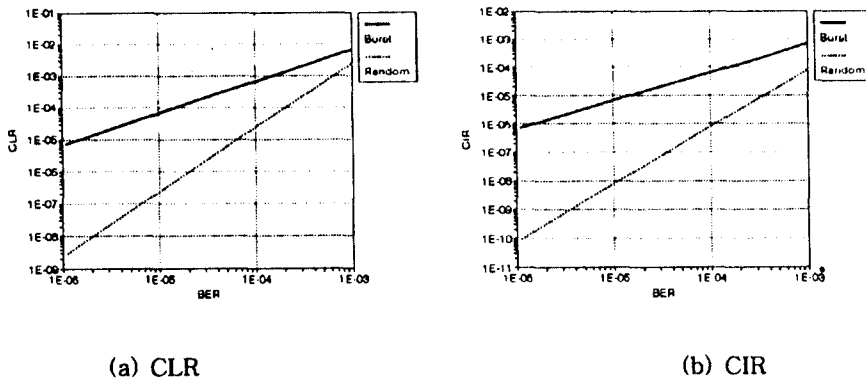
실제로 다른 주소로 연결되는 셀은 위 식(4)에다 주소 비트수(UNI : 24, NNI : 28)를 전체 헤더 비트수로 나눈 값을 곱한 것이 CIR이 된다.

$$CIR \cong \frac{(1-P(0)-P(1))}{6} \times \frac{N}{40} \quad N: \text{주소 비트 개수} \quad (5)$$

식(3)과 식(5)에서 단일비트에러 및 연집비트에러 환경에서의 에러특성에 따른 식(1)과 식(2)를 사용하여 BER 변화에 따른 CLR 및 CIR을 비교한 결과를 그림 7에 제시하였다. 그림에서 실선은 연집에러에서 CLR과 CIR에 관한 결과이며 점선은 랜덤 단일비트에서 구한 결과이다.

그림 7로부터 위성채널의 연집에러특성이 ATM 전송품질에 미치는 영향을 알 수 있다. CLR 측면에서 랜덤 단일비트에러는 BER의 자승으로 비례하나 연집에러에서는 BER에만 비례함을 알 수 있다. CIR 측면에서 평가하여도 연집에러의 성능이 랜덤 단일비트 에러에서의 성능에 비해 크게 저하되고 있음을 알 수 있다. 따라서 위성망에서 발생하는 연집에러를 랜덤 단일비트 에러로 변환이 필요한 것임을 고찰할 수 있다.

유료부하영역에 대한 비트에러의 영향을 분석하기 위한 CER, CECR에 대한 수학적 정의를 제시한다. CER은 ATM 유효셀(목적지에 성공적으로 전송된 셀) 유료부하영역에 1 비트 이상의 에러가 발생할 확



(a) CLR

(b) CIR

그림 7. 단일비트에러 및 연집비트에러 환경에서의 CLR 및 CIR

Figure 7. CLR and CIR in the random single bit error and burst bit error environment

를로서 다음과 같이 정의된다.

$$CER = P(\geq 1 \text{ 유효부하 영역 에러}) \cdot (1-CLR) \quad (6)$$

$$= \{1-P(0)\} \cdot (1-CLR)$$

SECR은 유효셀의 유효부하영역에 다수개(N) 이상의 에러가 발생하는 경우로서, N의 정의에 따라 달라진다.

$$SECR = P(\geq N \text{ 유효부하 영역 에러}) \cdot (1-CLR) \quad (7)$$

$$= \{1-P(0)-P(1)-\dots-P(N)\} \cdot (1-CLR)$$

식(7)에서 N의 값을 변화시키면서 식(1)과 식(2)를 이용하여 N값에 따른 SECR값을 나타내면 그림 8과 같다. (a)는 랜덤 단일비트 에러 환경에서 N의 값을 1, 2, 3, 4까지 변화시키면서 구한 결과이며, (b)는 연집비트 에러 환경에서 N 값을 1, 3, 5, 7, 9, 11으로 설정하여 구한 결과이다.

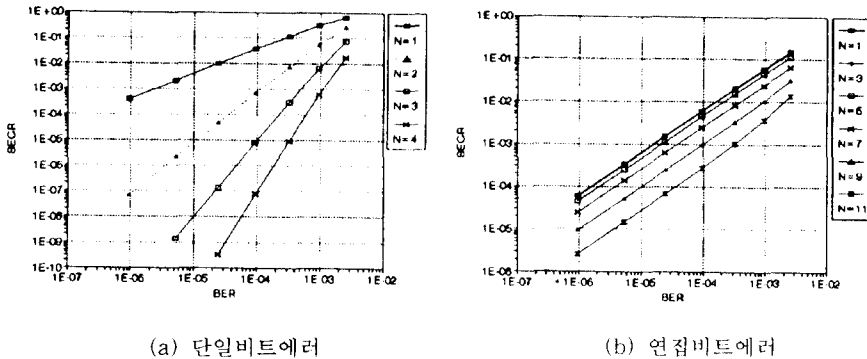


그림 8. 단일비트에러 및 연집비트에러 환경에서의 SER 및 SECR

Figure 8. SER and SECR in the random single bit error and burst bit error environment

랜덤 단일비트 상황에서는 디코더 출력 BER에 N승 배로 비례해서 SECR이 감소함을 알 수 있다. 그러나 연집비트에러 상황에서는 N=1 부터 N=5 까지 값의 차이가 거의 없으며 그 이상이 되면 다소 감소가 되기는 하나 그 감소의 변화율은 거의 비슷함을 알 수 있다. 위 결과는 디코더 출력의 에러비트 수는 같으나 에러의 특성이 변함으로서 AAL 계층에서 유효부하 에러 정정 능력에 영향을 줄 수 있음을 시사해 주고 있다. 예를 들어 AAL 3/4 서비스인 경우 ATM 셀 단위로 에러 정정능력이 있게 되어 랜덤한 단일비트에러 형태로 변화시켜주는 것이 에러 정정에 중요한 역할을 한다.

1.2 ATM QoS 성능 향상을 위한 방법

1.2.1 인터리버 사용

인터리빙 방법은 추가로 소요되는 오버헤드가 적어서 대역의 비 효율화를 방지할 수 있으며, 연집에러 발생시 헤더에서 발생한 연집에러를 분산시켜 랜덤 단일비트에러 형태로 변환함으로써 기존의 HEC를 이용하여 연집에러에 대한 셀 손실률을 개선할 수 있다. 인터리빙에 의해 셀 지연이라는 단점을 지니고 있으나 이는 위성의 전송지연 시간에 비한다면 작은 시간이 된다. 위성에서 재전송 프로토콜을 사용할때 위성의 전송지연의 시간을 고려하면, 다소 인터리빙에 의한 셀 지연이 생기더라도 전송능력의 향상으로 인한 재 전송율을 감소시켜 얻을 수 있는 장점이 더욱 크다고 볼 수 있다.

인터리빙을 ATM 셀에 적요하는 방법을 고려하면 셀 헤더간을 인터리빙하는 블록단위 인터리빙 방법과 한 개의 셀 전체에 대해 인터리빙하는 셀단위 방법을

고려할 수 있다. 블록단위 인터리빙을 지속적으로 일정한 속도로 발생하는 셀들에 대해서 셀 헤더간에 인터리빙을 한다. 셀 단위 인터리빙을 셀 발생률이 일정하지 않을 때 한개의 ATM 셀 전체에 대해서 인터리빙을 행하는 방식으로 인터리버에 의한 셀 전송 지연을 최소화시킬 때 적당한 방법이 된다. 따라서 전자인 경우에는 셀 전송량이 많은 중계망(NNI : Node Network Interface)에 적절하고, 후자인 경우에는 셀 전송이 불균일한 가입자망(UNI : User Network Interface)에 적절한 방식으로 판단할 수 있다.

셀 헤더의 인터리버 구조 설계시 두 가지의 기본 조건을 만족시켜야 한다. 첫째로, HEC 이중모드 알고리즘의 이중모드 동작(검출모드에서의 1비트 에러는

셀손실)을 고려해야 한다. 둘째로, FEC 코딩 사용에 의한 연결에러 길이가 30정도로 가정[9]할 때 헤더의 인접비트 거리는 최소한 연결에러의 길이(30) 이상 유지하도록 설계해야 한다.

- ◆ 인접셀간의 거리는 최소 1셀 이상 유지 → HEC 이중 모드 알고리즘 고려

- ◆ 인접비트간의 거리는 최소 30 비트 이상 유지

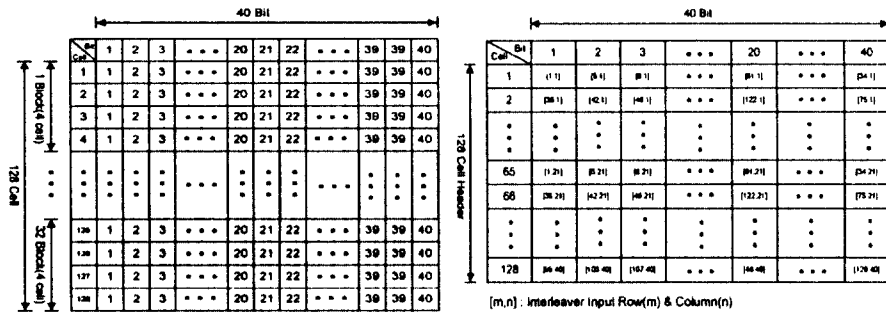
위의 두조건을 바탕으로 중계망과 가입자망에 적당한 인터리버를 제안한다.

먼저 일반적인 인터리버 구조를 바탕으로 중계망에 적합한 셀 헤더들에 대한 인터리빙을 행하는 블럭단위 인터리버를 설계한다. 행의 길이는 40 개의 행(40비트의 ATM 셀 헤더)으로 구성하고, 열의 개수는 위의 두조건을 만족시키기 위해서 60 열 이상(인접비트간의 길이 : 30, 인접셀간의 거리 : 최소 1셀)으로 구성한다. 이상의 제반 사항을 고려하여 2^n ($n=6$ or 7)개의 ATM 셀 헤더를 가지는 인터리버 구조를 그

림 9에 제안한다.

HEC 이중모드 알고리즘을 고려하여 2^n 개의 ATM 셀 헤더를 세부적으로 몇개의 블록으로 나누어서 ATM 셀간의 거리를 두기로 하고 이를 인터리버-N 구조로 정의한다. 그림 9 는 블록 인터리버중에서 2^n 개의 ATM 셀 헤더를 이용한 인터리버 -32 구조의 예이다. 그림 9에서 [m,n]은 인터리버 입력구조에서 m번째 열, n번째 행을 의미하고 N은 전체 인터리버 구조를 N개의 블록으로 나눈 것을 뜻한다. 이러한 방식으로 출력된 인터리버 출력비트는 바로 인접비트와는 N 만큼 떨어져 있으며 인접 ATM 셀간은 $2^n/N$ 개의 셀만큼 거리가 생겨 두 가지 인터리버 구성조건을 만족시킬 수 있게 된다.

가입자망 서비스를 위해서는 인터리버에 의한 지연이 작은 셀단위 인터리버 구조를 그림10에 제시한다. 셀 단위 인터리빙 방법은 셀 헤더의 40 비트들을 유류부하 상으로 분산시키는 방법으로서 전체 424 비트의 셀 전체에 최대한 셀 헤더 비트들을 균일하면서



(a) 블럭 인터리버 입력

(b) 블럭 인터리버 출력

그림 9. ATM 셀 블럭 인터리버 구조(인터리버-32 구조)

Figure 9. ATM cell Block interleaver structure

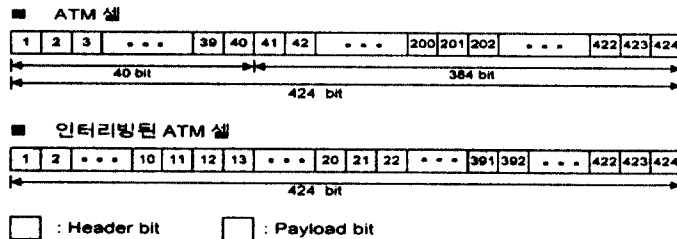


그림 10. 셀 단위 인터리버 구조

Figure 10. Intra cell interleaver structure

최대거리를 가지도록 분포시키는 것이다. 셀 헤더간의 최대거리를 확보하기 위해서 10 비트 간격으로 셀 헤더 비트를 유료부하 비트사이에 분산 배치시킨다.

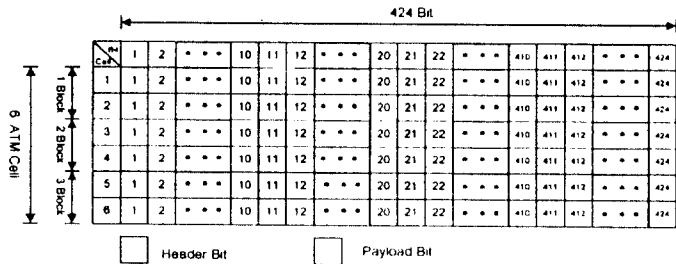
이 구조는 인터리버에 의한 셀 지연을 최소화시킬 수 있는 장점을 지니고 있으나 10비트 이상의 연접에러를 완전히 랜덤한 단일 비트 에러로 만들 수 없는 단점을 지니고 있다. 따라서 이러한 단점을 극복하면서 셀 지연을 최소화시켜 전송 품질을 개선할 수 있는 효과적인 방법인 Inter-Intra Cell 인터리버 구조를 그림 11에 제시한다. 이 구조는 연접에러에 효과적으로 대처할 수 있는 블록인터리버 구조의 장점과 셀 지연을 최소화시키는 셀단위 인터리버의 장점을 혼합한 것이다. 헤더의 인접비트간의 거리를 최소한 연접에러 길이 보다도 크게 하면서 인접셀간의 거리도 한 셀의 차이가 나도록 하는 구조이다. 여기서 6개의 ATM 셀로 정한 것은 연접에러가 30까지 발생하는 경우에는 필요한 최소한의 셀이기 때문이다.

Inter-Intra 셀 단위 인터리버 입력은 먼저 셀 단위로 인터리빙된 ATM 셀 6개의 인터리버 메모리 내에 차례로 입력시키며 출력 순서는 3개의 내부 블록으로 나눈후 블록인터리빙과 같은 순서로 처리한다.

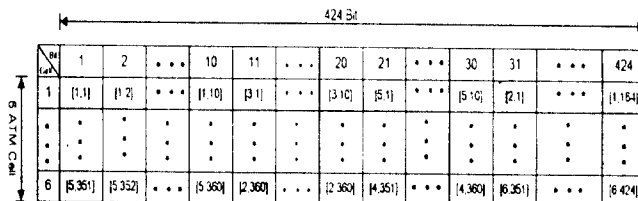
제안된 인터리버 구조에 대한 성능 평가는 주로 셀 손실률 측면에서 시행하였으며 그림 12의 모의수행 결과는 위에서 제안한 세 가지 방식에 대한 CLR 이다. NO Int는 연접에러 환경하에서의 결과이고 다른 세 실선은 각 제안 인터리버의 구조에 대한 CLR 결과이다.

이 결과를 보면 셀 단위 인터리버의 경우 셀 손실률의 성능이 다른 구조에 비해 떨어짐을 볼 수 있으며, 블록 인터리버 구조와 Inter-Intra 셀 단위 인터리버의 셀 손실률 결과는 거의 일치함을 볼 수 있다. 이는 둘다 인접비트간의 거리가 최소 30 비트 이상 분리되어 있으며 인접셀간의 거리 또한 1 셀 이상 차이를 두었기 때문이다.

Inter-Intra 셀 단위 인터리버 구조는 셀 유료부하와 헤더가 같이 혼합되어 인터리빙을 시행함으로써 주로 셀 헤더에 대한 전송품질 성능개선 방향에 초점을 맞추어 설계한 것이므로 유료부하에서의 에러 특성을 벗어나지 못하여 CECR 적인 측면에서 성능저하가 생기는 단점이 있다. 그러나 블록 인터리버와 같이 셀 헤더와 셀 유료부하에서 따로 인터리버가 가능한 경우에 유료부하에도 인터리빙을 시행함으로써



(a) Inter-Intra 셀 인터리버 입력



[m,n]: Interleaver Input Row(m) & Column(n)

(b) Inter-Intra 셀 인터리버 출력

그림 11. Inter-Intra 셀 인터리버 출력

Figure 11. Inter-Intra cell interleaver structure

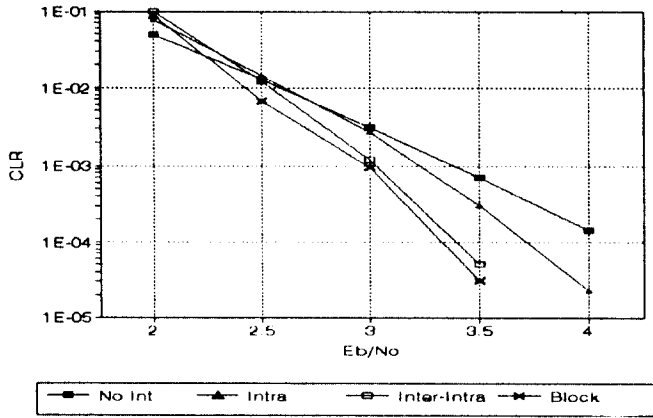


그림 12. 인터리버 구조의 성능 평가

Figure 12. Performance evaluation of interleaver structures

유료부하에 대해서도 랜덤한 단일비트 에러로 수정이 가능하다. 이러한 변환은 AAL 서비스 형태에 따른 에러 정정 능력에서 유용한 작용을 할 수 있다.

1.2.2 HEC 보강에 의한 방법

BER이 열악한 환경하에서 1비트 에러정정이 가능한 기존의 HEC로서는 셀 손실률이 커서 재전송 요구가 커지게 되어 망이 과부하에 상태에 놓일 위험성이 있다. 셀 손실률을 개선하기 위한 방법으로 셀 헤더의 에러 정정능력을 강화하기 위해 HEC의 비트수를 보강하는 방식이 제안되고 있다. 이러한 제안 방식은 헤더의 40비트 이외에도 에러정정을 위한 별도의 HEC를 두는 것으로서 그림 13과 같이 제시할 수 있다. 제시된 방안 (a)는 기존의 ATM 전송방식을

그대로 사용하기 위해 기존의 HEC 이외에 별도의 HEC 2 바이트를 두어서 셀 헤더에서 발생하는 2 비트 에러 정정이 가능하도록 한 방식이다. 그러나 이 방식은 내부 정정 HEC와 외부정정 HEC를 따로 두기 때문에 내부정정 HEC는 1비트 에러 정정능력을 잃게 되고 단지 기존의 ATM 프로토콜에 맞춘 형식이 된다. 즉 3비트 이상의 에러가 발생되는 경우 전체 HEC 3 바이트에도 불구하고 에러 정정 능력이 없게 된다. 따라서 대역 효율에 있어 각 ATM 셀마다 1바이트의 비효율적인 특성을 가지게 된다. 이러한 비효율적인 내부의 HEC를 제거하는 대신에 3비트 정정 가능한 CRC-24를 채용한 ATM 셀 헤더 방안을 (b)에 제시하였다. (b)에 제시된 방안을 (a)에서 제

| 비트 \ 바이트 | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 |
|----------|-----|---|---|-------|---|-----|---|---|
| 1 | GFC | | | VPI | | | | |
| 2 | VPI | | | | | | | |
| 3 | | | | V C I | | | | |
| 4 | | | | PT | | CLP | | |
| 5 | HEC | | | | | | | |
| 6 | HEC | | | | | | | |
| 7 | HEC | | | | | | | |

(a) 기존의 셀 헤더 보강

| 비트 \ 바이트 | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 |
|----------|-----|---|---|-------|---|-----|---|---|
| 1 | GFC | | | VPI | | | | |
| 2 | VPI | | | | | | | |
| 3 | | | | V C I | | | | |
| 4 | | | | PT | | CLP | | |
| 5 | HEC | | | | | | | |
| 6 | HEC | | | | | | | |
| 7 | HEC | | | | | | | |

(b) 새로운 HEC에 의한 보강

그림 13. 3바이트 HEC를 가지는 ATM 셀 헤더

Figure 13. ATM cell header with 3 byte HEC

시된 방안과 같은 대역효율을 가지지만 에어 정정능력이 3비트로 증가함으로써 매우 낮은 BER 환경하에서도 안정적인 셀 전송능력을 가지게 된다. 그러나 이러한 방식은 기존의 ATM 전송 프로토콜이 53 바이트의 셀로 구성된 표준 전송방식과는 다른 크기 (53+2)를 갖게 되어 기존 프로토콜과의 호환성 문제를 해결해야 하는 단점을 가지고 있다. 또한 특히(b)와 같은 전송 프로토콜을 선택시 송신 위성 지구국은 기존의 1바이트 HEC를 삭제한 후 새로운 CRC-24를 생성해야 하고 수신 위성 지구국은 복조한 후 이를 삭제하고 1바이트의 HEC를 다시 첨가해야 하는 이중의 작업이 필요하게 된다.

그림 14는 위에서 제시된 두 가지의 방식에 대한 수식적 결과 및 모의수행 결과를 같이 제시한 것이다. 전자는 실선으로 나타내었으며 후자는 심벌로서 나타내었다.

이 결과는 모두 랜덤한 환경하에서 구한 결과로서 차례로 기존의 5바이트 셀 헤더, 제안 방식 (a), 그리고 제안 방식 (b)에 대한 결과를 보여 주고 있다. 결과에서 볼 수 있듯이 (a)와 (b)는 같은 대역효율을 가지나 셀 손실을 개선은 제안 방식 (b)에 의한 성능 개선이 가장 좋을음을 볼수 있다. (b)와 같은 방식을 사용하여 셀 전송을 할 경우 BER 10⁻⁴ 정도에서도 안정적인 셀 전송이 이루어짐을 고찰할 수 있다.

2. 위성 지연

ATM 망에서 점대점 지연(end-to-end delay)은 주로 스위치 노드의 버퍼에서 발생하는 큐잉 시간, 선

과 시간, 그리고 패킷화/역패킷화하는 데 소요되는 시간으로 이루어 진다. ATM 망은 400Km의 거리에서 약 2 msec의 지연이 소요되며 위성링크의 일주주기(round trip) 소요시간은 정지궤도 위성의 경우 약 250 msec이상이 되므로 위성링크의 전파지연이 지상 ATM 망보다 상대적으로 대단히 큼을 알 수 있다. 그러므로 위성링크가 ATM 망의 정보 전송경로의 일부로 이용될 경우 위성요소의 지연으로 인해 발생하는 문제점들을 고려해야 한다[16][4]. 위성채널은 지상 ATM 망에 비해 대역이 제한되어 있으므로 폭주를 미연에 방지하기 위해 보다 치밀한 대역할당 알고리즘이 필요하며 큰 전파 지연으로 인해 폭주제어에 필수적인 피드백 메카니즘의 대기시간(latency)이 심각하게 증가하여 폭주에 대해 즉각적인 대응을 하지 못하게 되며, 셀 손실과 오류로 인하여 수신원의 데이터재전송 요구 방법과 전파지연에 대한 적절한 위도우의 크기를 고려해야만 하고 전송 정보를 지상망 전송 체계에서 위성링크의 다중접속체계로 변환하는 과정에서 셀 간의 간격이 변화하여 CDV 발생하게 되므로 이것을 적절하게 보상할 수 있는 프로토콜이 필요하게 된다. 그림 15는 송신원으로부터 전송된 셀이 수신원에 도착하기까지 겪는 총 지연에 대한 상황을 잘 보이고 있다. 고정 지연(fixed delay)은 대부분 지상링크와 위성링크의 전파지연이며 지연 변화(delay variation)는 노드의 큐잉과정에서 발생하는 지연이다[17].

2.1 위성망에서 트래픽, 폭주 제어

ATM 망의 전달매체인 강화이버에 비해 위성채널

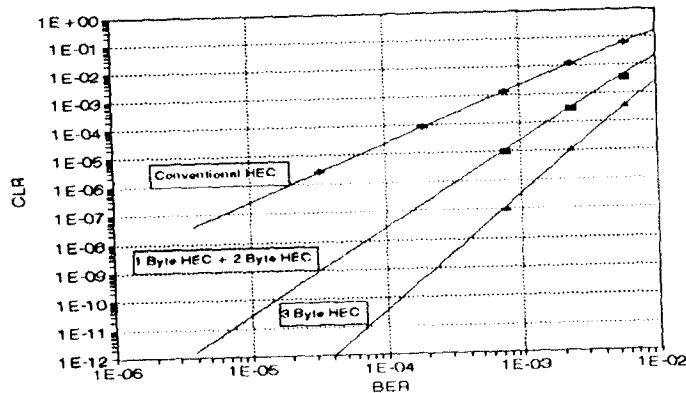


그림 14. 바이트의 HEC에 의한 셀 손실률 성능평가
Figure 14. CLR performance evaluation of 3 byte HEC

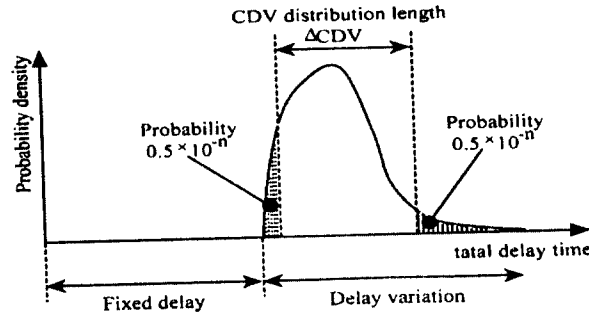


그림 15. 지연
Figure 15. Delay

은 대역이 한정되어 있고 위성링크의 시작부분인 지상관문국의 수는 ATM 망내 노드의 수에 비해 작으므로 다수의 ATM 망 노드로부터 지상관문국으로 집중되는 트래픽에 대해 각각 전송에 필요한 대역을 할당해야 하므로 대역 효율을 극대화하기 위해서 더 치밀한 트래픽 제어와 폭주 제어가 필요하다. 사용자가 호 설정을 요구하여 사용자-망간의 호 설정에 대한 협약이 이루어질 때 망은 사용자의 희망 대역과 망의 가용 대역의 크기를 비교하여 호 설정여부를 결정한다[1][18]. 이 때 수신원의 목적지가 위성요소를 경유하는 경로일 경우 망은 사용자가 제시한 트래픽에 대한 파라미터를 이용하여 망과 지상관문국간에 대역할당 가능여부를 결정하는 절차가 추가로 필요하게 될 것이다. 특히 CBR(Constant Bit Rate)과 VBR(Variable Bit Rate) 서비스형태에 대해서는 연결 수락 제어(Connection Admission Control), 사용자/망 파라미터 제어(Usage/Network Parameter Control), 고속 대역 예약 방식 등을 이용하여 트래픽을 제어할 수 있으나

ABR(Available Bit Rate) 서비스형태에 대해서는 최소한의 대역만 보장되면 호가 설정되어 망의 상태에 따라 피드백을 이용하여 송신원의 전송율을 제어하므로 위성링크의 큰 전파 지연으로 망의 상태에 따른 즉각적인 제어가 불가능해질 수 있다. 특히 ABR 서비스형태는 그림 16과 같은 전송율 기반의 전송방식으로 정보 셀과 함께 주기적으로 대역관리 셀(RM cell : resource management cell)을 전송하며 수신원은 대역관리 셀을 송신원으로 되돌려 전송한다. 경로내 임의의 스위치 노드가 부하가 많이 걸릴 경우 스위치 노드는 통과하는 셀에 폭주정보를 신게 되고 수신원은 폭주를 감출하게 되면 대역관리 셀에 폭주정보를 실어 송신원으로 재전송한다.

또한 위성채널이 입력 트래픽의 평균전송율을 기초로 하여 고정적으로 할당되어 있다면 위성채널의 효율은 좋아지나 최대 셀 지연이 증가하게 되고 반대로 위성채널이 입력트래픽의 최대전송율을 기초로하여 고정적으로 할당되어 있다면 최대 셀 지연은 감소하

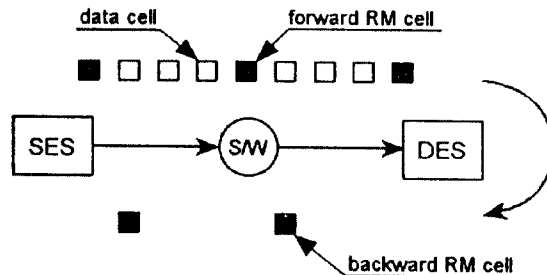


그림 16. 전송율 기반 전송방식의 폭주 제어
Figure 16. Rate-based control control

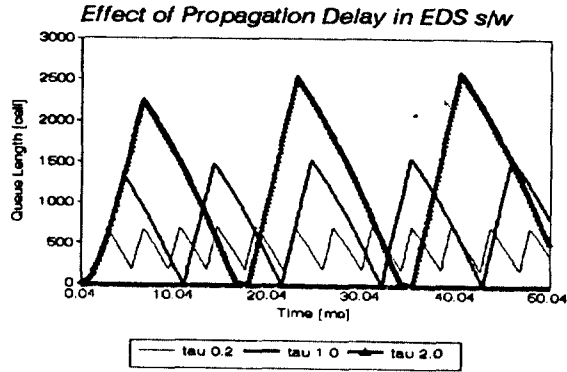
나 위성채널 효율은 심각하게 떨어진다. 고속 데이터 통신 트래픽의 전송율은 급격하게 변하므로 적절한 대역할당 방법을 통한 트래픽 제어가 필요하게 된다 [19][20]. 그러므로 전파 지연에 민감하지 않은 트래픽 제어와 함께 망 구조의 설계가 필요하다.

폭주 제어로는 망 상태에 따라 예방 제어와 반응 제어의 두 가지 모드로 운영될 수 있다. 예방 제어로는 현재 망의 부하를 고려하여 호 설정 요구를 거부하는 연결 수락 제어이며 반응 제어는 일반적으로 선택적 셀 폐기와 피드백을 이용한 송신원의 전송율 제어를 들 수 있다. 두 가지 방법 모두 전파 지연으로 인해 지상망이 위성과 연동하는 데는 여러 가지 문제점들이 남아 있다. 선택적 셀 폐기방법은 망이 폭주 상태에 돌입할 때 노드에서 우선순위가 낮은 셀을 폐기하고 우선순위가 높은 셀만을 전송하므로써 노드의 부하를 낮추어 폭주를 해결하는 방법이다. 즉 가상 채널을 통해 전송되는 셀은 CLP(cell loss priority)값을 가지는데 우선순위가 높은 셀의 CLP는 0이며 우선순위가 낮은 셀의 CLP는 1이 된다. 폭주가 발생하면 망은 CLP가 1인 셀을 먼저 선택적으로 폐기를 시도한다. 또다른 선택가능한 기능으로는 셀 표시(cell tagging)라하여 셀을 폐기하지 않고 셀의 CLP의 값을 0에서 1로 변경할 수도 있다. 하지만 이런 기능은 호 설정시 사용자와 망간에 체결되는 사용자의 희망 서비스 품질(QoS)을 보장하지 못하는 결과를 초래하게 되며 더 나아가 위성을 경유한 호일 경우 손실된 셀에 대한 재전송 과정이 발생하므로 전파지연이 큰 링크에서는 효율의 감소를 야기하게 된다. 그리고 다른 방법인 피드백을 이용한 제어 방법의 목적은 망이 폭주정보를 폭주를 야기한 송신원에 보내어서 송신원이 적절한 대처를 하여 전송율을 낮추므로써 트래픽 부하를 감소시키는 데 있으며 송신원에 되돌려 보내는 폭주정보 전달방법으로 EFCI(explicit forward congestion indication), EPRCA(enhanced proportional rate control algorithm) 등이 정의되었다[21][22][23][24]. 송신원에 폭주정보가 도착하는 데 최소한 송수신원 간의 단방향 전파시간 이상이 소요되므로 송신원이 폭주 정보 검출 후 대처하는 데에 있어서 위성환경에서는 전파지연에 의해 그 성능은 제한되어 버린다. 그림 17은 송신원의 트래픽특성이 ABR 서비스형태일 때 지연에 따른 특정 파라미터에 대한 EPRCA 스위치의 필요 버퍼량을 도시 한 것[22]으로 위성지연에 의한 송신원의 전송율 제어가 어려워짐을 알 수 있다. 이런 이유로 COMSAT에서는 더 빠른 통보방법

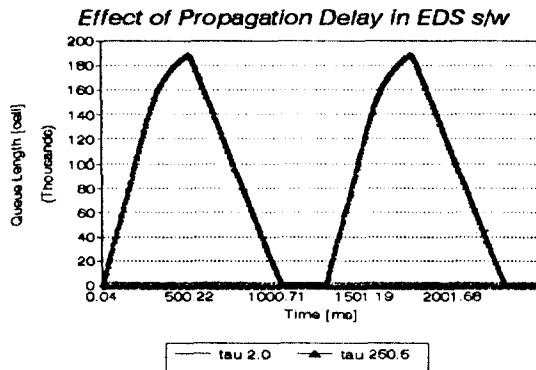
인 BECN(backward explicit congestion notification)을 추가로 사용하고 있는 실정이다. 이 방법은 폭주가 발생한 망 노드가 폭주정보를 직접 과부하를 일으킨 경로로 보내는 방법으로 ATM 표준안으로 채택되지 못한 알고리즘이지만 일반적으로 BECN은 위성링크가 경로에 포함되어 있고 송신원이 보다 빨리 폭주를 감지한다는 점에서 EFCI보다 뛰어나다고 볼 수 있다. 그러나 망 환경과 송신원의 트래픽 특성에 따라서 두 방법의 이용도는 달라지며 BECN 기능은 모든 ABR 트래픽이 망의 가용 대역을 평등하게 사용해야 한다는 fairness에 적합하지 못하므로 보완 기능이 추가되어야 한다. 또한 긴 일주시간의 영향을 줄이기 위해서 경로내의 스위치 노드 혹은 지상관분국이 가상 송/수신기 기능을 수행하는 모델도 고려해 볼 만하다 [21][24]. 가상 송/수신기 모델은 그림 18과 같이 경로 내의 한 개 이상의 스위치 노드가 송신기(destination end system)에 대해서 가상 송신기 역할을 하므로써 전체 일주시간을 감소시킬 수 있다. 하지만 하나의 노드가 동시에 송, 수신기 역할을 하므로 그 구조와 가상 송, 수신기 간의 연동이 복잡해진다. 위성 ATM 망은 최소의 셀 손실을 위한 망 효율을 극대화할 수 있는 방법과 지연에 민감하지 않는 다양한 제어알고리즘이 필요하다.

2.2 신뢰성있는 데이터 전송 전략 - SSCOP

ATM 전송방식은 오류발생율이 극히 적은 광화이버를 전달매체로 하기 때문에 오류에 대한 대응방법이 그리 크게 요구되지 않는다. 하지만 위성채널 환경의 오류발생 특성은 이외는 달리 버스트하다. 그러므로 지상망과 위성요소간의 연동을 위해서는 전송중에 발생한 오류에 대한 대책이 추가로 필요하다. 신뢰성있는 데이터 전송을 위한 오류 정정은 일반적으로 코딩을 이용하여 이루어질 수 있다. 그러나 전송율이 크고 오류발생율이 높은 환경에서는 그 성능이 제한될 수 밖에 없다. 다른 방법으로 BISDN 망에서 시그널링에 대해 표준화된 ALL(ATM adaptation layer) 내의 SSCOP(service-specific connection oriented protocol)를 이용하는 것이 있다[4]. AAL 계층은 다양한 서비스를 제공하기 위해 정의되었으며 SSCOP의 근본적인 역할은 신뢰성있는 데이터 전송을 보장하는 것으로 일반적인 특성으로는 선택적 재전송 요구, 큰 윈도우의 크기, 송신원의 전송율 제어 등이 있다[25]. 전송도중 발생한 셀 손실 혹은 셀 내의 오류를 수신원이 검출하여 재전송을 요구하는 경우에 일반적으로 손실된 시퀀스번호부터 시작하여 데



(a) 지상 지연(0.2, 1.0, 2.0 msec)



(b) 지상(2 msec), 위성 지연(250 msec)

그림 17. 지연에 대한 EPRCA 스위치의 필요 버퍼량 (ABR 서비스)
Figure 17. Required queue length of EPRCA for delay (ABR service)

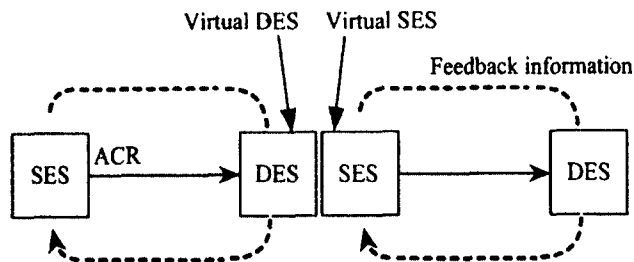


그림 18. 가상 송, 수신기 모델
Figure 18. Virtual source/destination model

이터를 재전송하는 Go-back-N 방법과 손실된 시퀀스 번호에 해당하는 데이터만을 재전송하는 선택적 재전송 방법이 있다. 고속전송시 Go-back-N 방법은 negative acknowledgement 메시지에 나타난 시퀀스 번호의 데이터부터 재전송하므로써 추가로 지연이 발생하게 되므로 후자가 전자보다 효율과 전체 데이터를 전송하는 데 소요되는 시간측면에서 나은 것으로 알려져 있다. 또한 프로토콜의 윈도우 크기도 고려대상이 된다. 윈도우의 크기는 시퀀스번호에 할당된 비트수로 정해진다. 프로토콜의 윈도우 크기는 송신원이 연속해서 보낼 수 있는 단위데이터의 개수를 의미하며 단위데이터에 N비트의 시퀀스번호가 할당되면 송신원은 2^N개보다 많은 단위데이터를 연속해서 보낼 수 없게 되며 윈도우의 크기가 작으면 송신원은 전송 데이터에 대한 수신원 acknowledgement를 수신할 때까지 데이터 전송을 보류하게 된다. SSCOP에는 시퀀스번호에 24비트 모듈이 할당되어 있으므로 충분한 큰 시퀀스번호 공간을 확보되어 있고 유동적으로 윈도우의 크기를 변화시킬 수 있다. 위성요소의 전파지연은 포함한 전체 지연에 대한 적정 윈도우의 크기를 정하여 AAL 측면에서 송신원의 전송율을 효율적으로 제어를 유도할 수 있다. 또한 전송을 기반 제어 메타니즘을 윈도우 크기 제어기능과 결합하여 보다 나은 송신원의 트래픽제어를 수행할 수 있을 것이다.

2.3 CDV(cell delay variation)의 보상

다음으로 고려해볼 사항으로는 전송되는 ATM 셀을 위성링크의 전송 프레임으로 재배치하면서 발생하는 CDV의 범위를 줄이는 방안이다. CDV는 특정 호를 통해 연속적으로 전송되는 셀들간의 간격이 변화하는 현상으로 주로 스위칭 노드의 다중화 과정에서 다른 호의 여러 셀 스트림 삽입으로 발생한다. 특히 멀티미디어와 같은 실시간 처리를 요하는 데이터는 CDV에 민감한 영향을 받게 된다. 서비스 품질은 셀 손실을, 전송지연과 CDV에 크게 의존하므로 CDV를 간과할 수가 없다. 지상망에서 위성링크로 셀이 전송되기 위해서는 ATM셀들이 위성 다중접속 방식으로 변환되어야 한다. 위성시스템이 예를 들어 TDMA 방식이며 셀이 위성링크를 경유할 경우 지상관문국에서는 ATM/TDMA 변환과정이 필요하다[17][26]. TDMA시스템은 결정적 다중화방식으로 셀이 미리 예약된 슬롯으로 전송되며 변환/역과정을 거치면서 CDV가 증가되므로 이것을 보상할 수 있는 프로토콜을 고려해야 한다. 일반적으로 LB(Leaky Bucket) 방법, CNCP(Cell Number Counting Protocol) 등이 있

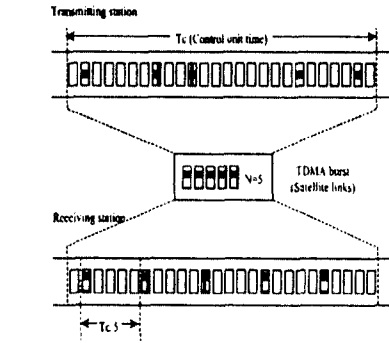
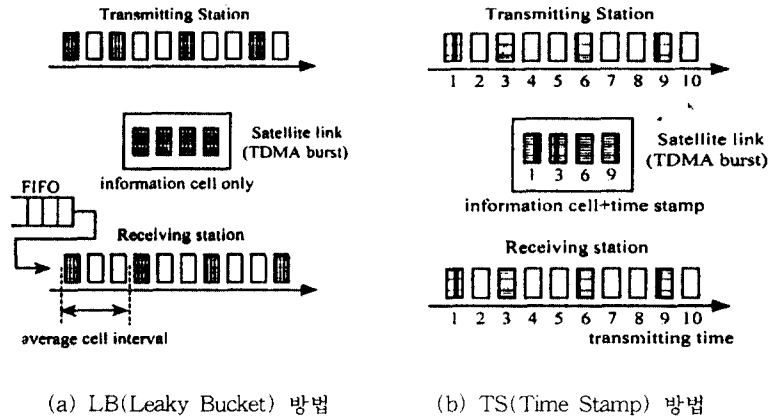
다. LB 방법은 그림 19 (a)와 같이 수신 지상관문국이 FIFO 버퍼에 수신한 셀을 입력한 후 평균셀 간격에 따른 일정 비율로 출력하여 전송하는 방법으로 버스트 트래픽으로 인한 망의 과부하를 막을 수 있지만 적절한 CDV치를 제어할 수 없어 멀티미디어 서비스에는 부적절하다는 단점이 있다. TS 방법은 그림 19 (b)와 같이 송신 지상관문국이 각 셀에 대응되는 시간정보를 셀과 함께 전송하는 방법으로 정확히 셀간 간격을 복원할 수 있지만 추가적으로 시간정보를 전송하므로 대역효율을 감소시키며 시간정보에 오류가 발생할 경우 복원이 어렵다는 단점이 있다. CNCP는 그림 19 (c)와 같으며 지상망으로부터 입력되는 셀들을 일정 단위시간 주기로 나눠 단위시간 내의 평균 전송율 정보를 셀과 함께 전송하는 방식으로 CDV를 단위시간이하로 억압할 수 있는 장점이 있으나 이 때 전송율에 따른 최적 단위시간의 크기를 정해야 한다. 그림 20은 CNCP를 이용한 경우 단위시간의 주기를 변화시켰을 때 최대 전송율에 대한 최대 CDV 길이 분포(그림 15에서 ΔCDV)를 도시한 것이다.

V. 결 론

본 고에서는 효율적인 초고속정보통신망 구축을 위한 일환으로 위성 ATM 전송기술에 대한 문제점분석, 개선방안 및 성능평가를 수행하였다.

위성 ATM 전송망의 구조를 가입자를 위성을 이용하는 중계노드에 접속하는 구, 중계노드간을 위성을 이용하여 접속하는 경우와 위성체에 ATM 스위치를 장착하는 경우로 분류하여 제시하였다. 위성 ATM전송기술은 채널 BER과 위성지연으로 분류하여 해석을 수행하였다. ATM 전송방식의 성능평가 v 파라메타인 CLR, CIR, CER, SECR 등의 ATM QoS에 대한 수학적 해석을 랜덤한 단일비트에러와 연결레리에 대해 수행하였다. 위성채널의 연결에러 환경에 따른 전송품질 저하를 개선하기 위한 방법으로서 블록인터리버, 셀 단위 인터리버, 그리고 Inter-Intra 셀 인터리버 구조를 제시하였으리 이에 대한 평가를 CLR 측면에서 시행하였다. 보다 적극적인 전송품질 개선을 위해 HEC를 강화시키는 방법으로서 시행하였다. 보다 적극적인 전송품질 개선을 위해 HEC를 강화시키는 방법으로서 CRC-24를 부가함으로써 헤더에러의 3비트 정정이 가능한 방안을 모의수행을 통하여 고찰하였다.

위성지연측면에서의 분석은 위성망을 포함한 혼합



(c) CNCP(Cell Number Counting Protocol)

그림 19. ATM/TDMA 변환방식
Figure 19. ATM/TDMA conversion method

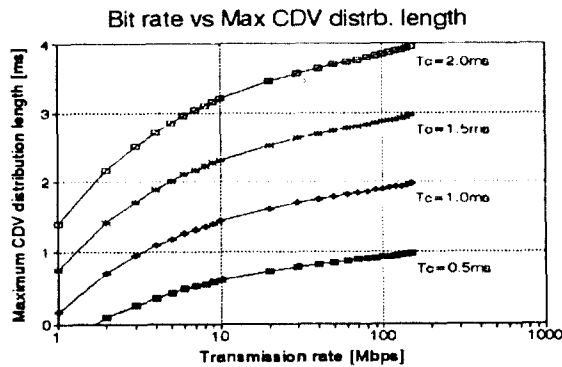


그림 20. 최대 전송율에 대한 최대 CDV 길이 분포(CNCP 방식)
Figure 20. Maximum CDV distribution length of maximum transmission ratio(CNCP)

망에서의 위성지연을 고려한 트래픽 및 폭주제어, 신뢰성 있는 데이터전송을 위한 재전송 메타니즘, 위성 TDMA 전송방식에 따른 CDV를 고찰하였다.

본 고에서 제시한 위성 ATM 전송기술의 분석은 전 세계적으로 초고속전송을 위한 위성 B-ISDN 구축을 위한 기술개발이 활발히 진행되고 있는 여건을 고려해 볼 때 매우 의미있는 연구라 사료되며, 고속전송을 위한 위성시스템 개발, 위성망망과 지상망과의 효율적인 연동을 위한 ATM 인터페이스 장치에 대한 지속적인 연구가 진행되어야 한다.

참 고 문 헌

[1] D. E. McDyasan, D. L. Spohn, *ATM : Theory and Application*, McGraw-Hill, 1994

[2] S. Ramseier, T. Kaltenschnee, "ATM over Satellite : Analysis of ATM Qos Parameters", Proc. of ICC'95, Vol. 3, pp 1562-1566, 1995

[3] S. Ramseier, T. Kaltenschnee, "Impact of Burst Errors on ATM over Satellite-Analysis and Experimental Results" ICDSC-10, pp 236-243, 1995

[4] D. M. Chitre, D. S. Gokhale, T. Henderson, J. L. Lunsford, N. Mnthews, "Asynchronous Transfer Mode(ATM) Operation via Satellite : Issues, Challenges and Resolutions", Int. Journal of Satellite Comm, Vol. 12, pp. 211-222, May-June 1994

[5] J. Lunsford, S. Narayanaswamy, D Chitre, M. Neibert, "Link Enhancement for ATM over Satellite Links", ICDSC-10, pp 129-136, 1995

[6] Stephen B. Wicker, *Error Control Systems for Digital Communication and Storage*, Prentice Hall,

[7] G. D. Forney, "The Viterbvi Algorithm", IEEE Proceedings, Vol. 61, No. 3, pp 268-278, March 1973

[8] A. Franchi, R. A. Harris, "On the Error Burst Properties of Viterbi Decoding", Proc. of ICC'93, pp. 1086-1091, June 1993

[9] D. J. Kennedy, M. B. Nakhla, "Burst Error Characterizations of FEC Coded Digital Channels", ICDSC. Vol 10, pp243-250, 1992

[10]CCITT "Blue Book", Vol. 1, Fascicle I.3, "Terms and Definitions" Rec. M. 60 n.34, Rec.Q.9 n.0222

[11]J. A. Heller, I. M. Jacobs, "Viterbi Decoding for Satellite and Space Communication". IEEE Trans. Commun. Technol., Vol. COM-19, No. 5, pp 835-848, October 1971

[12]J. L. Ramsey, "Realization of Optimum Interleavers", IEEE Trans, Information Theory, Vol. IT-16, No. 3, May 1970

[13]Z. Sun, F. P. Coakley, B. G. Evans, "Implementation of ATM via Satellite for B-ISDN", ICDSC. Vol 10, pp 137-142, 1995

[14]E. Auer, W. Bodenschatz, P. Battenschlag, K. Schneider, "Satellite Modem Equipment Using Advanced Coding and Modulation Techniques for Current and Potential Intelsat Services", ICDSC-10, pp 24-40, 1995

[15]S. Agnelli, V. Dewhurst, "LAN Interconnection via ATM Satellite Links for CAD Applications : The UNOM Experiment", Proc. of ICC'96, pp 931-935, 1996

[16]D. M. Chitre, "The Role fo Satellite Communication in the ISDN Era," International Journal of Satellite Communications, vol. 10, pp. 209-215, 1992

[17]Atsushi Ohta, Kazuyasy Okada, and Hideki Muzuno, "Performance Ealuation fo ATM/TDMA Conversion Protocol by Using MMPP Arrival Model," GLOBECOM '94 pp. 1351-1357, 1994

[18]The ATM Forum, "ATM User-Network Interface (UNI) Specification Version 3.1," Prentice Hall, 1995

[19]Tarif Zein, Gerard Maral, "A Dynamic Allocation Protocol for a Satellite Network Integrated with a B-ISDN," The 14th International Communication Satellite Systems Conference and Exhibit, pp. 185-192, 1992

[20]Yuichi Sagawa and Kazuyasu Okada, "Adaptive Satellite Channel Assignment Scheme in High-Speed ATM Data Communications," GLOBECOM '95 pp. 1652-1656, 1995

[21]Hiroyuki Ohsaki, Masayuki Murata, and Hiroshi Suzuki, "Rate-Based Congestion Control for ATM Networks," ACM SIGCOMM Computer Communication Review, vol. 25, April 1995

[22]Hiroyuki Ohsaki, Masayuki Murata, Hiroshi Suzuki, Chinatsu Ikeda and Hideo Miyahara, "Analysis fo

Rate-based Congestion Control Algorithms for ATM Networks-Park 1 : Steady State Analysis," GLOBECOM '95 pp. 296-303, 1995

[23]Thomas M. Chen, Steve S. Liu, and Vijay K. Samalam, "The Available Bit Rate Service for Data in ATM Networks," IEEE Communications Magazine, vol. 34, No. 5, pp. 56-71, May 1996

[24]Raj Jain, "Congestion Control and Traffic Management in ATM Networks : Recent Advances and A Survey," <http://www.cis.ohio-state.edu/~jain/atmforum.html>

[25]ITU-T Recommendation Q.2110 "B-ISDN ATM Adaptation Layer-Service Specific Connection Oriented Protocol (SSCOP)"

[26]Kazuyasy Okada, Atsushi Ohta, Kiyoshi Shimucawaand Hideki Muzuno, "A Study on Satellite-Switched TDMA Systems for Applying to the Asynchronous Transfer Mode," ICC '92 pp. 355-359, 1992

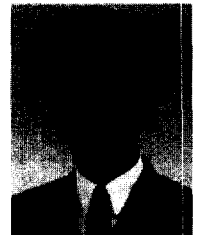
[27]Kazuyasu Okada, Atsushi Ohta, Makoto Kawai, "A Study of the Satellite TDMA System for B-ISDN Application", Proceeding of APCC'93

[28]E. G. Cuevas, B. Doshi, S. Dravida, "Performance Modeels for ATM Applications over 45 Mb/s Satellite Facilities", ICDS-10, pp 228-235, 1995



최형진

- 1974년 : 서울대학교 전자공학과 졸업
- 1976년 : 한국과학기술원 전기전자공학과 졸업
- 1976년~1979년 : 주식회사 금성사 중앙연구소
- 1979년~1982년 : University of Southern California 전기공학과 박사(Ph.D)
- 1982년~1989년 : LinCom Corp. 연구원
- 1989년~현재 : 성균관대학교 전자공학과(부교수).
- 관심분야 : 디지털통신, 무선통신, 이동통신, 위성통신 및 동기화 기술을 포함한 Modern 기술



김병균

- 1992년 : 성균관대학교 전자공학과 졸업
- 1994년 : 성균관대학교 공과대학원 전자공학과 졸업
- 1994년~현재 : 성균관대학교 대학원 박사과정
- 관심분야 : 위성통신, 이동통신, 디지털통신 기술 등임



김 신 재

- 1995년 : 성균관대학교 전자공학과 졸업
- 1995년 ~ 현재 : 성균관대학교 대학원 석사과정
- 관심분야 : 위성통신, 이동통신, 디지털통신 기술
등임



김 동 규

- 1995년 : 성균관대학교 전자공학과 졸업
- 1994년 : 성균관대학교 대학원 석사과정
- 관심분야 : 위성통신, 이동통신, 디지털통신 기술
등임