

〈主 題〉

CDMA BTS 구현기술

김 명 진

(한국전자통신연구소 이동통신기술연구단)

□ 차 례 □

I. 서론	IV. BTS RF 유닛
II. CDMA 변복조 ASIC과 수신기	V. 결 론
III. BTS의 구조 및 동작	

I. 서 론

직접대역확산 CDMA 기술에 근거한 디지털 셀룰러 시스템의 상용 시제품이 한국전자통신 연구소와 CDMA 장비 제조업체에서 공동 개발이 완료 되었으며, 제조업체에서 상용제품이 개발되어 최근에 사용 서비스를 시작했다. 본고에서는 한국전자통신연구소에서 개발한 CDMA 상용 시제품인 CMS(CMS mobile system)의 구조에 대하여 기술한다. 기지국은 BTS(base station transceiver subsystem), BSC(base station controller), BSM(base station manager)으로 구성된다. BTS는 이동국과 무선 링크를 통해 접속된다. 순방향 링크에서 BTS는 정보 데이터를 코딩 및 변조하여 이동국에 공중으로 전송한다. 역방향 링크에서 BTS는 안테나로부터 수신한 이동국 신호를 복조하고 디코딩 한 후 유선망에 정합될 수 있는 형태로 트래픽 패킷을 재구성 한 후 유선망으로 전송한다. 기본적으로 무선접속 규격은 북미 디지털 셀룰러 표준인 IS-95[1]를 기반으로한 한국 디지털 셀룰러 무선접속 규격인 TTA-62[2]를 따르도록 구현되었다. BTS의 설계요구사항과 설계원칙은 다음과 같다.

1. 설계요구사항

CMS 설계에서 고려된 전반적인 요구사항은 다음과 같다.

1) 채널구조

순방향 및 역방향 링크에서는 길쌈부호화, 인터리빙, 의사잡음(PN) 대역확산, Walsh covering(순방향)/Walsh 변조(역방향), QPSK 변조(순방향)/OQPSK 변조(역방향)를 수행하며, 이러한 채널 구조는 TTA-62 또는 IS-95 표준에 기술되어 있다.

2) 서비스

기본 서비스는 음성의 활성화에 따라 데이터율이 가변하는 vocoder 알고리즘에 의해 동작하는 가변율 음성 서비스이다. 또한 CDMA 시스템은 단문(short message) 서비스, G3 팩스, 데이터 서비스 등을 제공할 수 있는 구조를 가져야 한다.

3) 무선링크 용량

시스템의 용량은 AMPS 용량의 10배 정도까지 되어야 한다.

4) 핸드오프

이동국이 현재 접속되어 있는 셀 또는 섹터 영역을 벗어나서 다른 영역으로 이동할 때 소프트 핸드오프가 지원되어야 한다. 전자의 경우를 셀간 소프트 핸드오프라 하고 후자의 경우를 셀내 소프트 핸드오프라 한다.

5) 섹터구조의 셀

기지국은 3개까지의 섹터 구조로 동작할 수 있어야 한다. 이러한 섹터구조의 셀은 지향성 안테나로 구현되며 단일섹터의 셀보다 큰 용량을 가질 수 있다.

6) 전력제어

시스템은 순방향 링크 및 역방향 링크 전력제어를

지원해야 한다.

7) 이중화

어떤 모듈의 고장은 기지국 전체의 장애를 초래할 수 있다. 주요 모듈은 이중화 되어야 하며, 시스템은 장애를 일으킨 모듈을 감지할 수 있어야 한다.

2. 설계원칙

BTS의 설계에서는 다음과 같은 관점이 고려되었다.

1) 기지국 동기

CDMA 시스템에 있어서의 동기는 매우 중요하다. 이는 한 칩이라도 동기가 어긋나면 전체 시스템의 동작에 치명적인 효과를 가져오기 때문이다. 단말기의 획득모드 및 핸드오프 상태에서 단말기의 탐색을 위하여 기지국은 절대시각을 알아야 한다. 또한 소프트 핸드오프에 관계된 기지국들은 서로 동기가 맞아 있어야 한다. 이러한 이유로 모든 BTS는 GPS 수신기와 클럭 발생장치를 갖추고 있다.

2) 프레임 staggering

자연스러운 통화상태를 유지하기 위하여 시스템은 delay budget이 주어져 있다. 기지국을 패킷 교환망으로써 설계하는 경우 BTS와 BBC 사이에 한정된 개수의 트렁크가 존재하기 때문에 큐잉지연이 불가피하게 된다. 주어진 delay budget하에 트렁크 효율을 증대시키기 위하여 frame staggering이 사용되었다. 이러한 기능을 지원하기 위하여 기지국과 단말기는 프레임임을 의도적으로 늦추고 또한 이러한 프레임임을 정렬하여 처리할 수 있도록 설계 되었다.

3) 소프트 핸드오프 및 소프터 핸드오프

셀간 소프트 핸드오프를 위하여 단말기 보코더로부터 수신된 디지털 음성신호는 양쪽 기지국으로 전송되며 다시 BSC로 전송되어 좋은 품질의 프레임이 선택된 후 보코딩이 된다. 한편 셀내의 소프트 핸드오프의 경우 두개의 섹터로부터 수신된 신호를 CDMA ASIC이 처리할 수 있기 때문에 컴바이닝이 BTS내에서 이루어진다.

4) 장애처리

시스템은 디바이스의 오동작을 감지하고 상태를 BSM으로 보고하도록 설계한다. 이중화된 디바이스의 장애가 검출되면 대기 모듈이 고장 디바이스의 역할을 맡게 된다. 디바이스의 장애는 그 심각성에 따라서 여러 그룹으로 분류되며 치명적인 장애 발생시에는 경보가 울리게 된다.

5) HPA(high power amplifier) 출력의 안정도

모든 증폭기가 트랜지스터와 같은 비선형 소자를

가지고 있기 때문에 그 출력특성은 온도에 따라 변화한다. CDMA 시스템의 성능이 전력제어 의하여 많은 영향을 받기 때문에 HPA출력레벨은 필요레벨에서 안정적이어야 한다.

6) 데이터 수집 및 성능 평가

CDMA 시스템의 성능을 평가하기 위하여 BTS 및 BSC의 특정 모듈은 성능평가 관련 데이터를 저장하여 후에 데이터 처리를 할 수 있도록 설계한다. 성능평가 항목의 예를 들면 프레임에러율(FER:frame error rate), 전력제어 오차의 분산, 송수신 전력의 통계특성, 핸드오프 통계특성 등이 있다. 필요한 통계특성을 산출하기 위하여 핑거에너지, 전력제어 임계치, 송신 디지털 이득, 무선접속 메시지 등이 수집된다.

3. BTS의 구조

BTS는 RF유닛, 디지털 유닛, BIN(BTS interconnection network), BCP (BTS control processor)로 구성되어 있다. RF 유닛은 수신된 UHF 신호를 IF 대역 신호로 변환한 후 기저대역으로 다시 변환한다. 기저대역 수신 신호는 디지털 유닛에서 디지털 신호로 변환된 후 복조된다. 디지털 유닛의 채널카드에서는 역방향 링크의 경우, PN(pseudorandom) 역확산, Viterbi 채널복조, 데이터 복조 및 레이크 컴바이닝이 수행된다.

순방향 링크에서 디지털 유닛은 정보신호를 코드화하고 변조한 후 IF대역으로 변환한다. 이 IF대역 신호는 RF유닛으로 보내져서 UHF대역으로 변환된 후 안테나를 통해 이동국으로 송신된다. BCP는 BTS내의 디바이스 초기화 및 호처리에 관련된 BTS 제어 기능을 수행한다. BCP는 호설정시 CDMA 주파수 할당, Walsh 코드채널, 프레임 읍셋, 전력할당 등을 관리한다. BIN은 패킷 교환망으로서, BSC와 BTS 사이의 제어 신호 패킷과 통화패킷이 BIN을 통하여 전달된다. (그림1)에 BTS블럭도를 보인다.

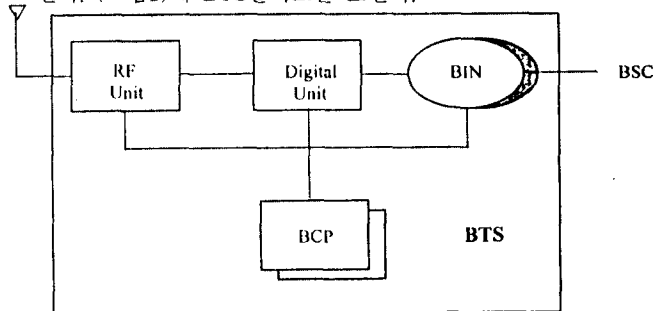


그림 1. BTS의 블럭도

II. CDMA 변복조 ASIC과 수신기

1. 기지국 수신기

1) 기지국 복조기

역방향 링크에서 이동국은 정보데이터를 길쌈부호화, 블럭 인터리빙, 64-ary 직교변조, 직접 대역확산, OQPSK 변조를 하여 기지국으로 전송한다. 기지국에서의 복조는 CDMA 채널카드의 핑거에 의하여 수행된다. I와 Q채널 데이터는 두개의 PN수열을 이용하여 역확산되고 Walsh 칩 주기동안(4개의 PN칩에 해당)축적된다. 축적된 I와 Q채널 데이터에 대해 64개의 가능한 Walsh 수열들과 코릴레이션을 취함으로써

FHT(fast hadamard transform)을 계산한다. 코릴레이션 값 중에서 최대치에 해당하는 Walsh 심볼을 복조된 Walsh 심볼로 선택한다. 복조를 수행하기 이전에 기지국은 이동국을 먼저 획득하여야 하는데 이는 이동국 프리앰블 탐색을 통하여 이루어진다. DS/SS CDMA시스템은 수신기의 칩 타이밍이 전송된 신호와 동기 되어야만 동작한다. 이러한 코드 동기는 두 단계로 이루어진다. 즉 탐색기(searcher)에 의해 수행되는 코드 획득과 핑거(finger)에 의해 수행되는 코드 추적이다. (그림2)에 기지국 복조기의 블럭도를 보인다.

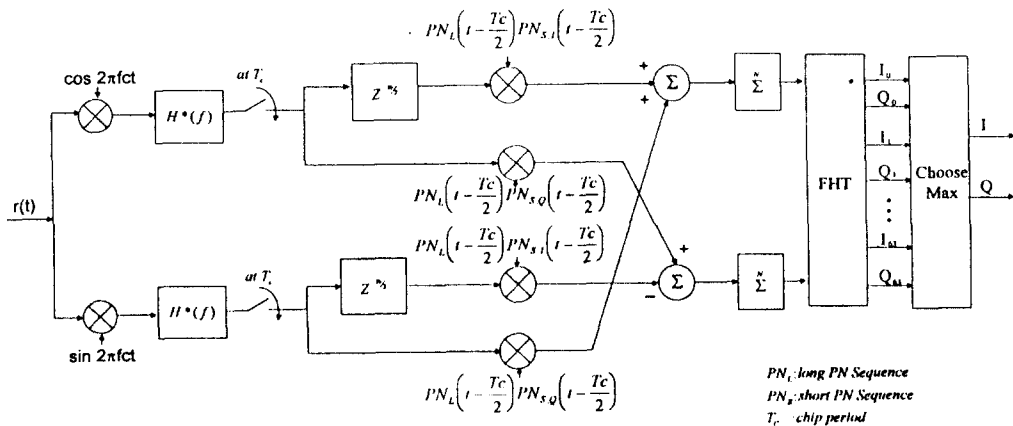


그림 2. 기지국 복조기의 블럭도

2) 코드 획득 및 코드 추적

역방향 링크 코드 동기의 목적은 액세스 채널의 액세스 프리앰블의 획득과 트래픽 채널의 트래픽 프리앰블의 획득, 그리고 멀티패스 신호의 탐색에 있다. 탐색기에 의한 코드 획득으로부터 새로운 이동국 또는 복조를 위한 새로운 경로가 획득되는데 1/2 칩 정밀도의 조야한 정밀도로 획득된다. 1/8칩 정밀도와 같은 좀더 정밀한 타이밍 정렬은 복조 과정에서의 코드 추적으로부터 얻어진다. 경로 다이버시티는 여러 개의 복조기로부터 레이크 수신기를 구현함으로써 얻어진다. 탐색 결과와 핑거 관련 정보, 즉 핑거가 lock 되어 있는 상태(lock status), 핑거가 lock되어 있는 경로, 심볼 에너지 등을 이용하여 핑거를 새로운 경로에 할당할 것인지를 결정하게 된다.

기지국에서 코드 획득의 불확실 영역은 셀 크기에 관계된다. 현재의 시스템 구현에 있어서 최대 셀 크기는 50km로 제한되어 있으며, 복조기는 384 PN 칩

(15 역방향 링크 Walsh 심볼 길이에 해당)보다 더 지연되어 들어온 신호는 처리할 수 없다. 따라서 기지국이 코드 획득을 위하여 수행하는 시험 횟수는 768회(1/2칩 정밀도로 384×2회)이다. 현재 구현되어 있는 상태와 같이 8개의 탐색기 형상에서는 각 탐색기는 96(768/8)회의 시험을 수행하게 된다. 각 시험에 대한 적분 구간을 512 PN칩으로 가정하면 모든 가설에 대한 시험(hypothesis testing)수행하는데는 40msec(96×512PN칩)가 걸린다. 코드 획득을 위한 가설 시험에 있어서 적절히 낮은 오관확률(false alarm probability)을 얻기 위하여는 판단 임계치의 정교한 설정이 필요하다. 이동국의 획득이 완료되어 통화모드로 넘어가면, 기지국은 이동국의 트래픽 프레임 검출 후 트래픽 패킷을 이동국으로 전송하기 시작한다. 기지국으로부터 유효한 프레임을 수신한 후, 이동국은 트래픽 프리앰블 전송을 중지하고 트래픽 데이터를 전송하기 시작한다. 만일 판단 임계치가

너무 낮게 설정되면 기지국은 잡음을 신호로 오인하기 쉬우며, 그 결과 이동국 프리앰블 검출 상태로 되돌아 가지 못하여 호가 끊어지게 된다. 이러한 판단 임계치 설정 요구사항을 만족시키기 위하여 기지국 변복조기는 단일 fixed dwell time 검출기에 의한 maximum-likelihood 탐색 기술을 사용하여 초기 코드 획득을 수행한다[6]. 1.2288MHz의 PN 칩율로부터 간단히 deacy-lock loop를 완전 디지털 기술로 구현 가능하다. 디지털 기술로 구현하는 경우, 아날로그 기술로 구현할 때 발생할 수 있는 arm balancing 문제를 제거할 수 있다. 1.25 msec(전력제어 그룹)마다 PN 코드 위상은 코드 추적 루프에 의하여 계속 변경된다. CDMA 시스템에서 이동국은 데이터를 버스트 모드로 전송하며 따라서 어떤 전력제어 그룹에는 데이터가 전송되지 않는다. 이러한 경우, 코드 추적 루프에 오차가 발생할 수 있다. 그러므로 코드추적 루프는 전력제어 그룹 동안 신호가 존재하는 경우에만 새로운 오차 크기로 변경된다. 또한 코드추적 루프는 컴바인된 Walsh 심볼이 핑거에서 복조된 심볼과 같은 경우에만 변경되도록 동작시킬 수 있다.

3) 레이크 수신기

레이크 수신기는 핑거 들로부터 복조된 Walsh 심볼을 컴바인함으로써 구현된다. 컴바인된 코릴레이션 값이 최대가 되는 Walsh 심볼이 복조된 Walsh 심볼로 선택된다. 심볼 컴바인을 위하여 수신된 신호를 모든 가능한 64 Walsh 심볼과 코릴레이션을 계산하여야 하는데, 이는 계산의 복잡도를 증가시킨다. 퀄컴사의 기지국 ASIC[3]을 이용하여 CDMA 레이트 수신기를 구현하는 경우, 4개의 핑거는 채널 엘리먼트 프로세서에게 winning Walsh 심볼의 코릴레이션 결과만을 제공한다. 채널카드에서 채널엘리먼트 프로세서는 코릴레이션 결과가 정해진 임계치보다 큰 winning Walsh 심볼을 6비트 데이터로 변환한다. 심볼을 컴바인하기 이전에 프로세서는 코릴레이션 결과값에 적당한 가중치를 곱한다. 6비트 데이터와 각 비트에 대한 가중치는 6차원 벡터로 변환된다. 그 다음 프로세서는 심볼벡터를 더한후 Viterbi 복조기에 입력시켜서 소프트 관정 채널 복조가 수행되도록 한다.

2. 기지국 변복조 ASIC

기지국 CDMA 변복조기는 기지국내 호 처리를 담당하는 주요 모듈인 기지국 채널카드 내에 구현되어 있다. 시험 시스템 및 현재 개발되어 있는 상용 시스템에서 채널카드는 퀄컴사에서 개발한 두 종류의

CDMA ASIC을 이용하여 구현되어 있다. 제1세대 CDMA 변복조기는 4개의 기지국 복조기, 1개의 기지국 변조기, 1개의 serial Viterbi 복조기로 구성되어 있다. 1994년 퀄컴사는 CSM(cell site modem)이라는 제2세대 기지국 CDMA ASIC을 소개하였다. 이 CSM칩에는 기존 1세대의 6개 ASIC 칩이 집적화 되어 있으며, 이는 CDMA 변복조기의 구조와 변복조 제어 방법을 간단하게 하였다. 그 결과로 1개의 마이크로 프로세서가 여러개의 CDMA 변복조기를 서로 다른 채널 모드로 동작하도록 제어할 수 있으며, 디지털 유닛의 크기를 상당히 줄일 수 있다.

1) 제1세대 CDMA ASIC

제1세대 CDMA 변복조기는 3종류의 6개 ASIC으로 구성되어 있다. 즉, 4개의 복조기, 1개의 변조기, 그리고 serial viterbi 복조기이다. 복조기는 신호처리 블럭, 신호 인터페이스, 마이크로 프로세서 인터페이스, 클럭 발생기로 구성되어 있다. 신호처리 블럭은 다시 한 개의 복조용 핑거와 두개의 Searcher로 구성되어 있다. 핑거는 데이터의 복조와 코드 추정을 위하여 사용되며, 두개의 Searcher는 다른 강한 멀티패스 신호를 계속적으로 살피는데 사용된다. 신호 인터페이스 블럭은 6개의 입력데이터 수열로부터 한 가지를 선택하여 핑거나 Searcher에게 보내주는 역할을 한다. 핑거나 Searcher의 입력은 서로 독립되어 있다. 마이크로 프로세서 인터페이스는 신호처리 블럭에서 처리된 데이터를 intel 960 프로세서로 보내서 rake combing 이나 새로운 경로에 대한 핑거 할당 등 추가 신호처리를 수행하도록 한다. 클럭 발생부는 외부의 클럭 신호를 수신하여 복조에 사용되는 내부 클럭 신호를 발생시켜서 분배한다. 좀 더 상세한 복조기 ASIC에 대한 설명은 [3]을 참조한다.

각 안테나를 통하여 입력되는 신호는 기저 대역으로 하향 변환되고 PN 칩율의 8배(19.6608MHz:시스템 클럭이라고 부름)로 표본화되어 offset two's complement 형태로 디지털 데이터 수열로 만들어진 다. 세개의 섹터로 구성된 기지국의 경우 세 섹터 안테나들로부터 수신된 데이터는 24개의 데이터 라인을 통하여 복조기로 입력된다. 이 데이터 라인들은 8개씩 3개 그룹으로 나누어진다. 각 그룹은 특정 섹터로부터의 데이터를 나타내며 I와 Q채널로 분리된다. 한 섹터에 있는 두개의 수신 안테나로부터 취해진 데이터는 이 데이터라인으로 시간상으로 다중화된다. 입력신호 인터페이스 블럭은 i960CA 프로세서의 제어 하에 핑거나 Sercher로 입력되는 데이터를 제어한다.

현재의 복조기 ASIC에는 lock검출기와 코드추적 루프의 동작에 결함이 있어서 i960의 소프트웨어로 처리하고 있다. 또한 각 복조기는 CPU에게 winning 심볼에 대한 크기만을 넘겨주기 때문에 i960은 소프트웨어 심볼 combining을 수행하지 못한다.

변조기 ASIC은 순방향 링크 정보 데이터에 대하여 길쌈부호화, 인터리빙, 필스 정형화, 순방향 채널을 직교화하기 위한 Walsh 커버링, 심볼확산 등을 수행한다. 또한 역방향 링크 데이터에 대하여는 수신된 데이터를 역인터리빙하여 Viterbi 복조기로 보낸다. 변조기는 두개의 전송 블록으로 구성되어 있다. 각 블록에 대하여 전송된 심볼은 서로 다른 Walsh 수열로 커버링되고 서로 다른 PN 수열로 확산된다. 두 전송블록은 독립적으로 동작할 수 있으며 각기 다른 디지털 이득을 부여할 수 있다. 이러한 구조는 셀내의 softer 핸드오프가 가능하게 한다. 즉, 셀 내에서의

섹터간 핸드오프를 한개의 채널카드에서 처리할 수 있다. 각 전송블럭은 파일럿 채널 신호를 독립적으로 보낼 수 있으므로, 변조기는 두개의 전송 블럭을 이용할 수 있어서 파일럿 신호와 함께 sync 또는 페이징 채널 데이터를 동시에 전송할 수 있다.

Serial Viterbi 복조기(SVD)는 양자화되고 동기된 코드 심볼열로부터 채널복조를 위하여 Viterbi 알고리즘을 사용한다. 이 칩은 단말기와 기지국에서 모두 사용될 수 있다. Viterbi 복조기는 직렬로 들어오는 데이터 버퍼를 가지고 있으며, 채널 복조된 데이터의 출력버퍼와 마이크로프로세서 인터럽트로써 마이크로프로세서와 시스템 프레임 타이밍을 격리시킨다. SVD는 또한 심볼에러 갯수, CRC 검사결과, 최적 state metric에 대한 품질 비트와 같은 상태정보를 제공한다. SVD는 통화채널과 같은 모드와 같이 가변율로 동작하는 채널모드에서는 심볼율에 대한 정보를

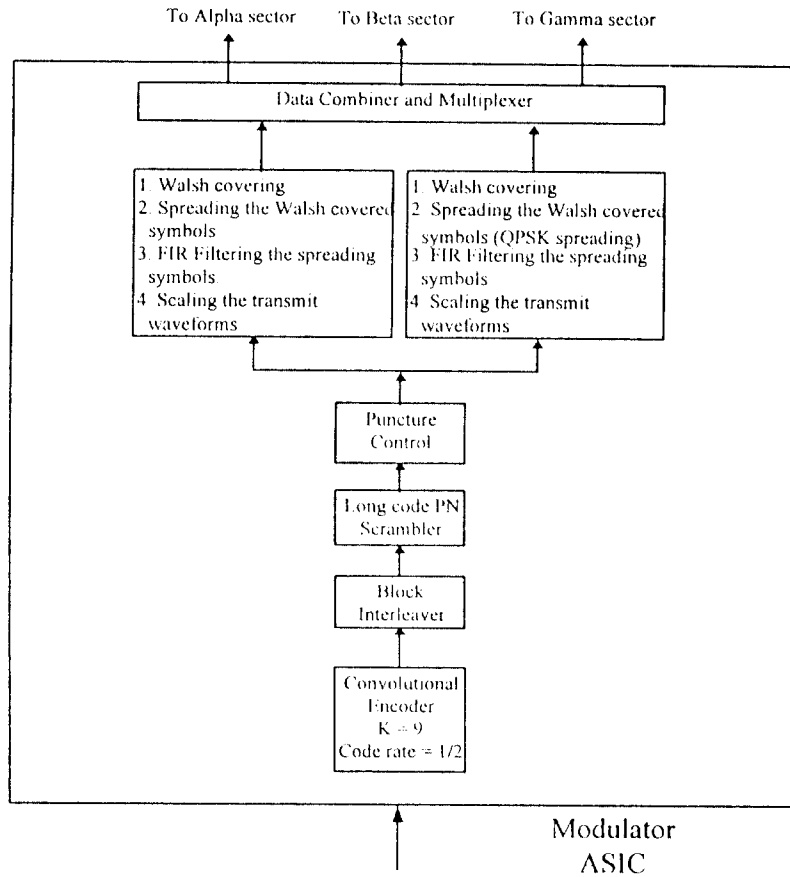


그림 3. 순방향 링크에서 CDMA ASIC 내에서의 데이터 흐름

가지고 있지 않다. 따라서 SVD는 가능한 4개의 속도 (1, 1/2, 1/4, 1/8)에 대하여 채널 복조를 시도하여 위에서 언급한 상태 데이터를 계산한다. 이러한 상태 데이터로부터 어떤 속도의 데이터가 전송되었는지 마이크로프로세서가 결정하도록 한다. SVD는 또한 채널 복조한 프레임이 유효한 프레임인지를 나타내는 지표가 되기도 한다. 채널 복조된 데이터는 다시 채널 부호화하여 입력된 코드열과 비교하여 심볼에러

갯수를 계산한다. 4개의 가능한 데이터율에 대하여 채널 복조한 결과는 출력버퍼에 저장되며, 가장 가능성 있는 데이터율을 결정한 후 마이크로프로세서는 출력버퍼에 있는 값을 읽어간다.

좀더 상세한 SVD의 동작은 [3]을 참조한다. 순방향 링크와 역방향 링크에서 CDMA ASIC내에서의 데이터 흐름과 동작과정을 (그림 3)과 (그림 4)에 각각 보인다.

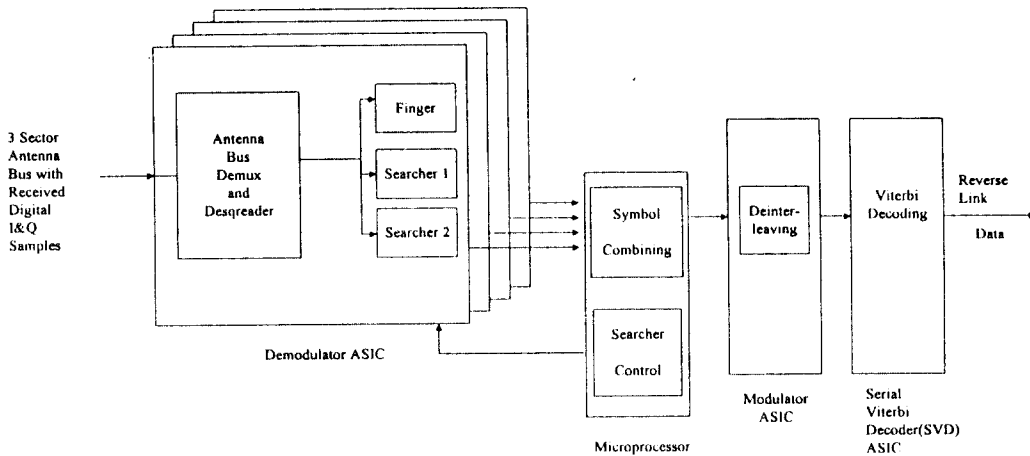


그림 4. 역방향 링크에서 CDMA ASIC 내에서의 데이터 흐름

2) 제2세대 CDMA ASIC

윌컴사는 1994년에 cell site modem(CSM)이라는 ASIC을 소개하였다. 이 단일 칩은 6개의 기존 1세대 CDMA ASIC들을 대체할 수 있다. 이 칩은 기존의 칩과 달리 lock 검출, 심볼 단위의 복조, 윗셋 단위의 탐색, 탐색 결과의 sorting 등과 같은 물리계층의 기본 동작을 칩내에서 수행하기 때문에 마이크로세서의 부담이 현저히 줄어들어 한 개의 마이크로프로세서가 동시에 여러개의 CDMA 변복조 ASIC을 제어할 수 있다. 또한 심볼 combining이 칩 내에서 이루어 지기 때문에 soft combining 능력이 향상된다. 기존의 ASIC에 비하여 다른 특징으로서 변조기 모듈에 한 개의 전송부가 더 추가되어 3-way soft 핸드오프가 가능하다. (그림 5)에 CSM의 블록도를 보이며, 상세한 칩 동작은 [4]를 참조한다.

network), BCP(BTS control processor)로 구성되어 있다. BTS의 구조와 연결도를 (그림 6)에 보인다. 순방향 링크에서 ACC(analog common card)는 디지털 셀프 내에서 채널카드로부터 오는 기저대역 아날로그 신호를 통합한다.

채널 엘리먼트마다 있는 변조기 ASIC으로부터 출력된 디지털 신호는 채널카드의 디지털 컴바이너에 의해 통합된 후 아날로그 신호로 변환된 후 백플레인

III. BTS의 구조 및동작

1. BTS의 전체구조

BTS는 RF 유닛, 디지털 유닛, BIN(BTS interconnection

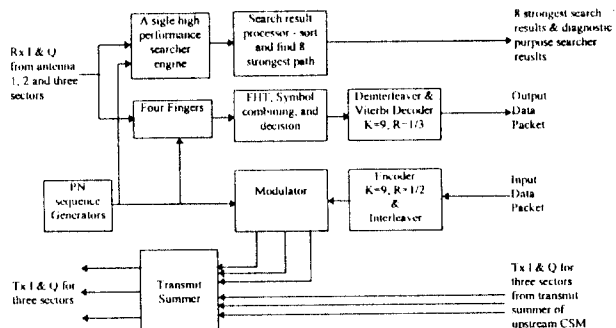


그림 5. CSM ASIC의 블록도

을 통하여 ACC로 보내어진다. ACC는 이 신호들을 더한 후 SIC(sector interface card)로 전송한다.

역방향 링크에서는 두 개의 안테나로부터 수신된 신호가 RF유닛을 거쳐 IF 대역으로 변환된 신호가 ACC로 입력된다. 이 IF 대역 신호는 저역통과 필터

와 AGC 루프를 통한 후, 기저대역으로 변환되어 디지털 신호로 표본화된다. A/D 변환기 (9.8304 MHz로 동작하는 4개의 4-bit A/D 변환기)출력은 19.6608 MHz, 8비트 출력이 되도록 다중화된다.

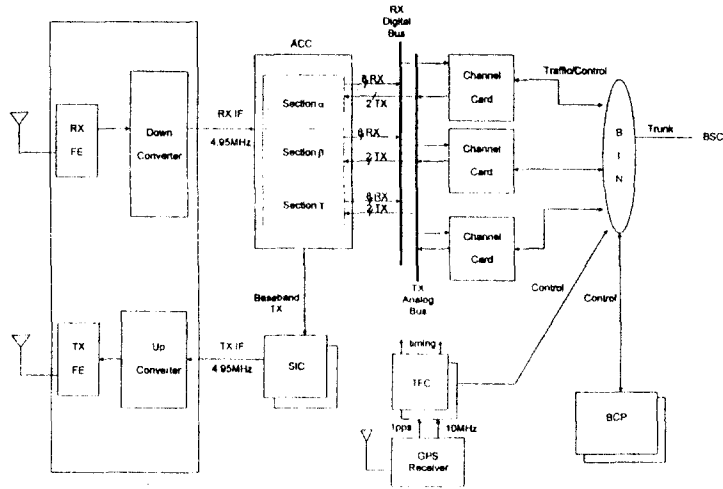


그림 6. BTS의 구조와 연결도

2. 채널카드

채널카드는 채널 엘리먼트, 채널카드제어기, 패킷전송망 접속부로 구성되어 있다. 각 채널 엘리먼트는 순방향 채널 및 역방향 채널을 위해 필요한 CDMA 신호처리를 수행한다. 채널 카드는 채널의 종류에 관계없이 동일한 하드웨어에서 동작하도록 설계되었다. 채널 엘리먼트는 순방향 링크의 경우 파워러 채널, 싱크 채널, 베이징 채널, 트래픽 채널의 송신부 기능을 하며, 역방향 링크의 경우 액세스 채널, 트래픽 채널의 수신부 기능을 하는데, 동일한 하드웨어에 서로 다른 소프트웨어를 수행시킴으로서 구별한다. BTS조기화 과정에서 BCP는 채널 엘리먼트 소프트웨어와 채널 엘리먼트의 종류를 결정하는 형상 파라미터를 다운로드 한다. 대부분의 CDMA 신호처리는 ASIC에서 수행된다. 앞에서 설명한 두 종류의 CDMA ASIC으로 구현한 채널 카드에 대하여 기술하기로 한다.

(그림 7)에는 퀄컴사의 제 1세대 ASIC 칩으로 구현한 채널카드의 블록도를 보인다. 채널카드는 두 개의 채널 엘리먼트와 한 개의 공통부로 구성되어 있다. 각 채널 엘리먼트는 4개의 복조기, 한 개의 변조기, 한 개의 serial viterbi decoder, 채널 엘리먼트 프로세서로 구성되어 있다. 채널카드 공통부는 채널카드 제어기, 디지털 컴바이너, D/A 변환기로 구성되어 있

다. 채널카드 제어기는 채널 엘리먼트와 TSB (transcoding and selection block), BCP와 같은 기지국 망요소간의 트래픽 및 제어 데이터를 목적지로 보내어 준다. 순방향 링크의 경우, 채널 엘리먼트는 TSB로부터 오는 트래픽 및 제어 데이터 패킷을 분해하여 트래픽과 제어정보를 분리시킨 다음, 트래픽 데이터를 이동국으로 보내는 무선 패킷으로 재구성하여 무선 타이밍에 동기시켜 전송한다. 변조기 ASIC은 김쌍부호화, 인터리빙, 스크램블링, Walsh covering, PN 확산을 수행한다. 두 개의 채널 엘리먼트로부터 출력된 I 채널 및 Q 채널 디지털 신호는 디지털로 합해진 후 기저대역 아날로그 신호로 변환된다. 여러개의 채널카드에서 출력되는 기저대역 아날로그 신호는 ACC 및 SIC에서 IF 대역으로 변환된다.

역방향 링크의 경우, 채널 엘리먼트 프로세서는 복조를 위하여 섹터와 안테나를 각 복조기에 할당한다. ACC로부터 채널카드로 입력되는 수신 디지털 신호는 chip rate의 16배인 19.6608 MHz로 돌아가는 24비트의 비스에 실려서 들어온다. 채널 엘리먼트 프로세서는 시간 및 공간 다이버시티의 효과를 위하여 모든 복조기ASIC으로부터 출력되는 복조 심볼들을 컴바인한다. 컴바인된 데이터는 변조기 ASIC에서 역인터리빙되고 serial Viterbi decoder에서 채널 복조된다. 복

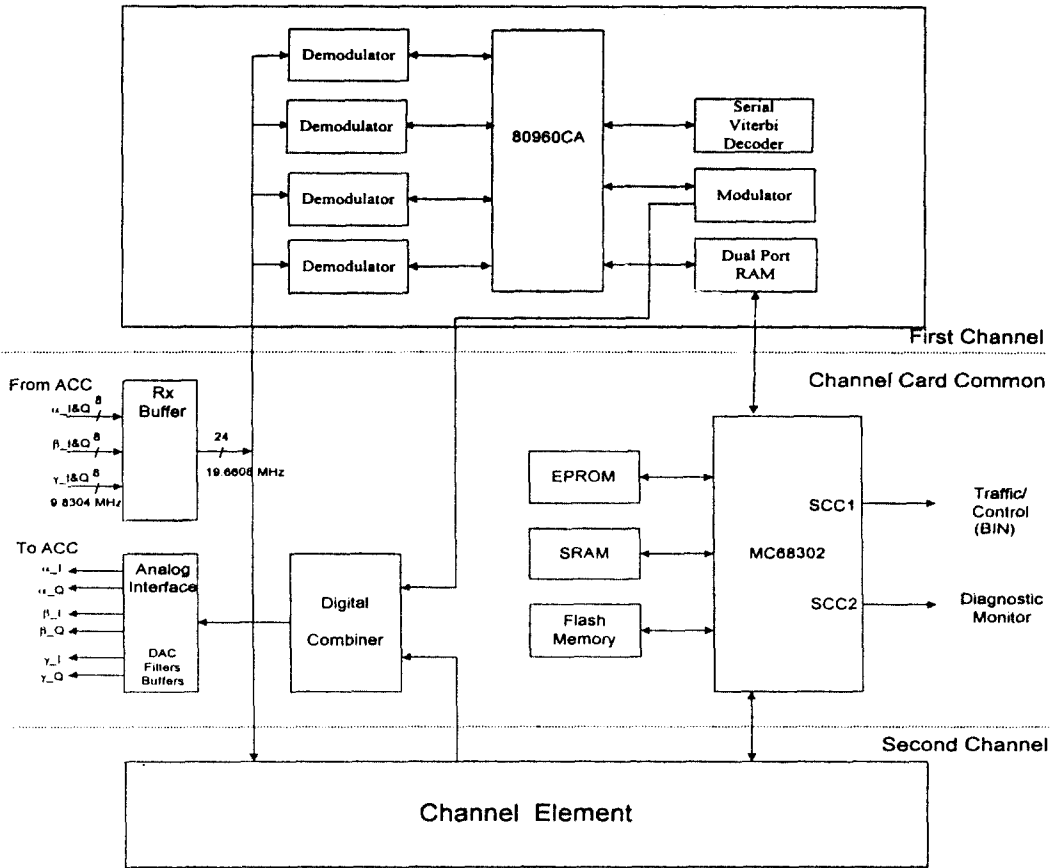


그림 7. 제 1 세대 ASIC으로 구현한 채널카드의 블럭도

조된 음성/데이터는 BTS-BBC 인터페이스 규격에 맞도록 패킷으로 재구성 되어 패킷 교환망을 통하여 BSC내의 TSB로 전송된다.

퀄컴사의 제 2 세대 기지국 ASIC인 CSM(cell site modem)을 사용한 채널카드의 구조를 (그림8)에 보인다. 3종류, 6개의 1세대 ASIC이 한 개의 칩으로 집적화되어 있다. 제1세대 ASIC에서 처리하지 못하고 채널 엘리먼트의 소프트웨어로 처리되었던 많은 기능들이 CSM칩 내에서 처리되므로 채널카드는 한 개의 프로세서가 여러개의 CSM을 제어하는 구조가 가능하다. 구현된 채널카드는 한 개의 보드 내에 8개의 CDMA 채널을 지원할 수 있도록 설계되었으며, 8개의 CSM ASIC은 한 개의 Intel 960 프로세서로 제어된다. 구현된 채널 카드의 성능을 분석한 결과 프로세서 한 개로 16개의 채널 엘리먼트를 구현하는데 충분함을 알 수 있었다.

3. ACC(analog common card)

1) 역방향 링크 기능

물리적으로 ACC는 디지털 슬롯 슬롯중에 가운데에 위치한다. 이것은 타이밍 신호가 슬롯을 통하여 분배될 때 모든 슬롯 간의 위상차가 최소로 유지되도록 하기 위함이다. 역방향 링크에서는 RF unit으로부터 4.95 MHz IF(Intermediate Frequency)로 6개의 신호가 입력된다. 이들 6개의 IF 신호는 α, β, γ 의 각 색채로부터 두개의 수신 안테나를 통하여 입력된 신호이다. (그림 9)에 하나의 안테나 신호를 수신하여 처리하는 역방향 링크의 시스템 블럭도를 나타내었다. IF 신호는 IF 신호는 IF 주파수에 중심을 둔 대역 통과 필터를 통과하며, 수신 전력이 일정한 수준이 되도록 이득이 조정된다. ACC는 주파수 4.950 MHz의 기준 주파수를 사용한 mixer와 저역통과 필터를 통과시킴으로써 IF 신호를 동상 성분 I와 직교 성분 Q의 기저 대역 신호를 만들고, 이들 I와 Q의 기저 대역 신호는 9.8304 MHz로 기준 신호의 8배

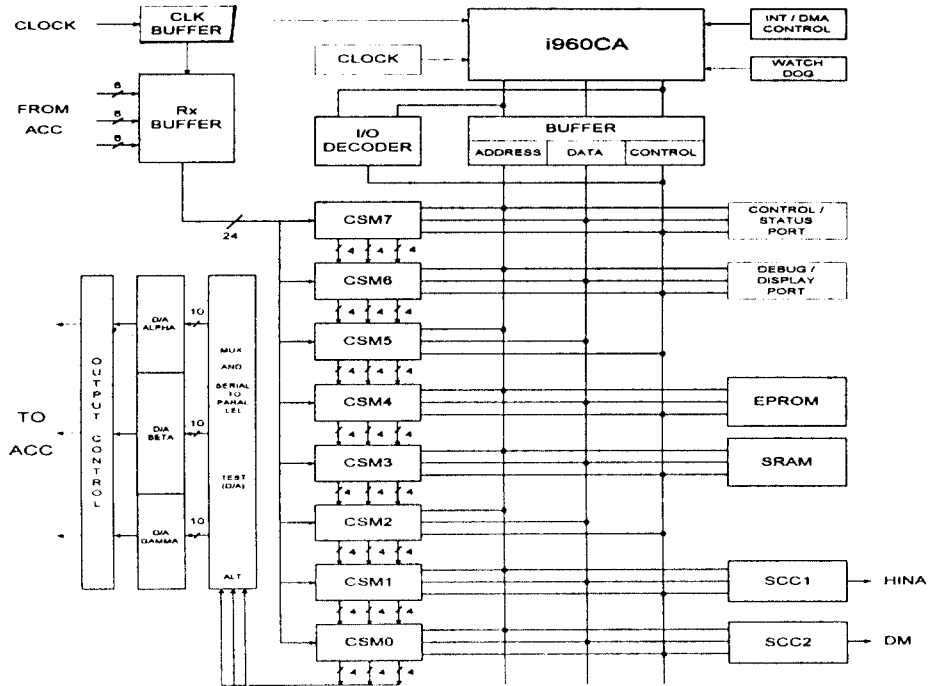


그림 8. CSM을 사용한 채널카드의 구조

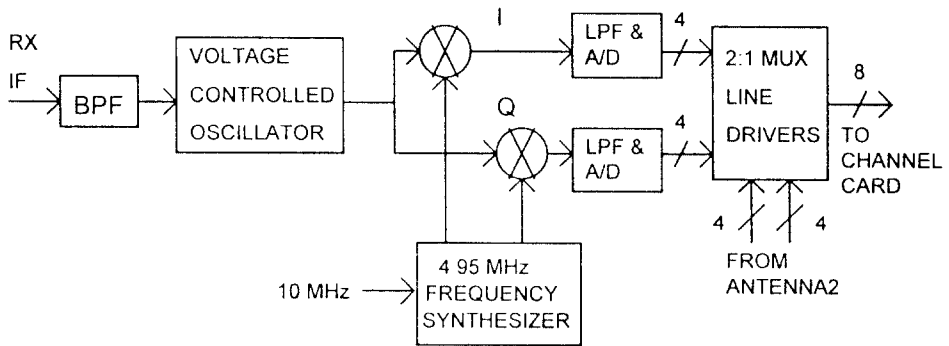


그림 9. 역방향 링크의 ACC 블럭도

oversampling 하여 각 샘플을 4비트 디지털 신호로 변환한다. 이들 샘플을 가지고 아날로그 이득 조성이 이루어지며, I와 Q 각각 샘플링된 데이터는 다중화되어 19.668 Mbps의 비트율로 채널 카드로 전송된다.

2) 순방향 링크 기능

ACC의 송신(순방향 링크)경로는 6개의 고정된 이득을 갖는 증폭기로 구성된다. 순방향 링크의 시스템 블럭도는 (그림 10)과 같다.

채널 카드는 6개(α, β, γ 섹터 및 각 I, Q 신호)의 아날로그 기저대역 차동 신호를 ACC로 전송하며, 이

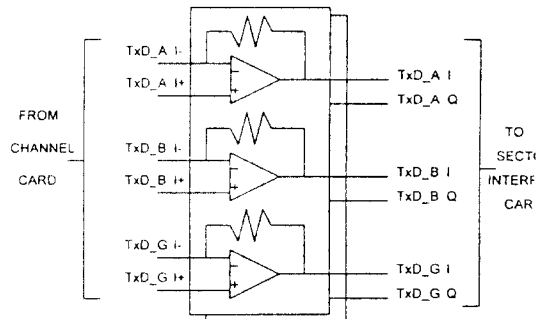


그림 10. 순방향 링크의 시스템 블럭도

기저대역 신호는 630 kHz의 대역을 점한다. 디지털 셀프에는 여러개의 채널 카드가 있으므로 각 채널 데이터의 아날로그 합은 백플레인에서 이루어진다. ACC가 수신한 신호는 채널 카드에서 이미 필터링된 신호이므로 ACC는 단지 채널 카드로부터의 신호를 모으고, 디지털 셀프 단위로 신호를 합하여 이를 SIC로 보냄으로써 SIC가 각 셀프로 부터 수신한 신호를 rack 단위로 합성하도록 하여 셀내의 모든 신호가 아날로그적으로 더해지고 IF 대역으로 변조되도록 한다.

SIC에서는 순방향 링크를 위해 ACC에서 셀프 단위로 더해진 I, Q기저대역 신호(0~630KHz)를 IF(intermediate-frequency)로 QPSK 변조한 후 RF 유닛의 α, β, γ 섹터의 UCC(up converter card)로 송신하는 역할을 한다. 하나의 SIC는 3섹터를 처리한다. SIC는 장애 검출을 위해 4.95MHz Lock(4.95MHz LOCK) 및 IF 출력상태를 항상 관찰하고 만일 이들 중 어떤 것이라도 비정상적인 동작을 할 경우 자신의 역할을 보조 SIC에게로 넘기고 장애의 원인을 TFC에게 전달한다. (그림 11)에 SIC 내의 신호흐름도를

3. SIC(Sector Interface Card)

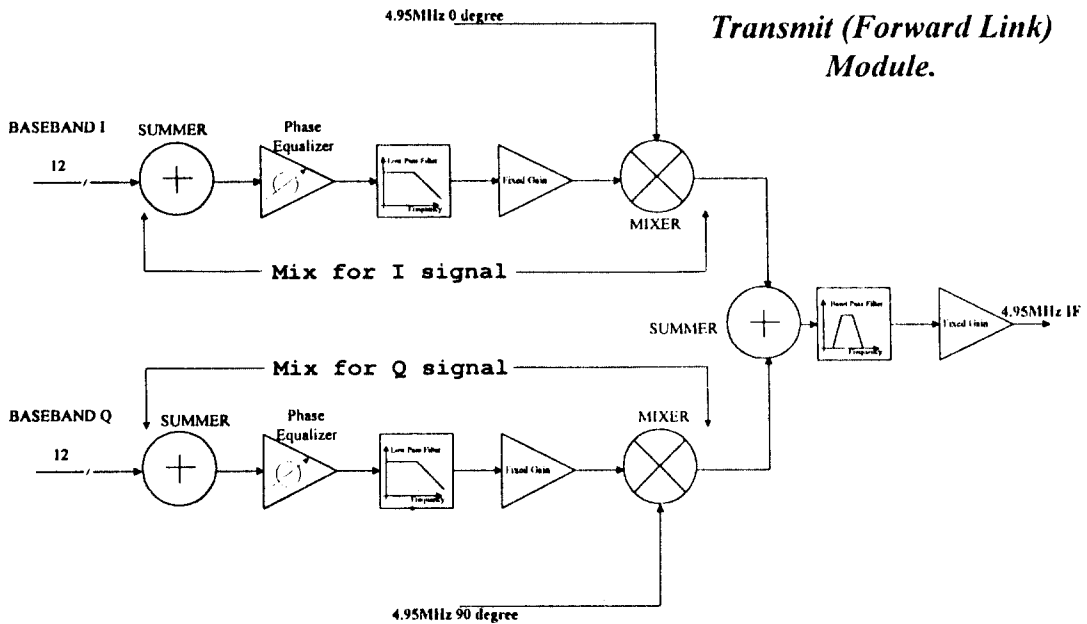


그림 11. SIC 내의 신호흐름도

4. TFC(Time Frequency Reference Card)

TFC는 GPS 수신기에서 IPPS(1 pulse persecond)와 10MHz 클럭을 받아 PLL을 통하여 10MHz에 동기된 19.6608 MHz의 시스템 클럭, buffered 10MHz 및 1PPS에 동기된 EVEN_SEC 클럭을 발생시켜 BTS에 공급해주는 기능을 가진다. 한편 BIN을 통하여 제어신호 패킷을 송수신하며 SIC의 초기화 및 감시 기능을 수행한다.

5. BCP(BTS Control Processor)

BCP는 BTS의 전반적인 동작에 대한 감시와 제어, BTS 하드웨어 및 소프트웨어 형상설정 BTS내 유무선 자원의 할당을 관리한다. 시스템에 전원이 인가되

면 BCP는 BTS 디바이스 들을 초기화하고 셀의 형상 데이터 화일에 따라 BTS 디바이스 들에게 소프트웨어 실행코드와 형상 데이터를 로딩시켜 준다. 시스템이 정상적으로 운영되기 시작하면, 호가 시도될 때 호처리 관련 제어신호를 해당 디바이스에게 보내주며 무선 자원을 할당한다. BCP는 CDMA 주파수, Walsh 코드채널, 프레임 율셋, 송신전력과 같은 무선 자원을 호완료율(call completion rate) 및 자원의 가용도를 최대화 하도록 관리하고 할당한다. BCP는 또한 셀간 트래픽 부하의 균형을 유지하기 위하여 파일럿 전력과 셀 RF 송신전력을 지속적으로 변화시킨다. BCP는 BTS내 디바이스들의 동작을 감시하여 장애가 검출되면 BSM에게 상태를 보고한다. BCP의 장애는 셀

전체의 기능마비를 초래하므로 이중화되어 있다.

6. BTS 내에서의 전력제어 동작

시스템의 용량이 시스템이 수신한 간섭 신호들의 양에 밀접하게 관련되어 있다는 관점에서 볼 때 CDMA는 간섭 신호들에 의해 제한되는 시스템이다. 대용량이라는 것은 CDMA 시스템이 주는 장점 중의 하나이다. 하지만 최대 용량은 완벽한 전력 제어가 이루어질 때 비로소 가능한 것이다. 이는 간섭 신호의 세기라는 것이 바로 각각의 사용자로부터 수신한 신호의 세기들에 의해 결정되기 때문이다. 기지국에서 수신한 신호들의 전력이 기지국이 수신 신호들로부터 올바르게 복조해내는데 필요한 최소한의 수신 전력 정도가 되도록 각각의 이동국의 송신 전력이 제어될 때 시스템의 용량은 최대가 된다. 역방향 링크의 전력제어의 목적은 "근원문제(near-end far-end problem)"에 대처하기 위함이다. 이동국이 기지국에 가까울 때는 기지국에서 멀리 떨어져있는 이동국에 비해서 큰 신호를 갖게 되고 따라서 이들을 제어하지 않으면 역방향 링크에서 불필요한 간섭을 일으킬 수 있다. 역방향 링크에서 이동국의 송신 전력을 조절하기 위해 명령을 내리는 데에는 open loop 전력제어와 closed loop 전력제어가 병행하여 사용된다. 이동국은 개루프 전력제어의 일부로서 수신한 전력을 측정한다. 페루프 전력제어로서 기지국은 수신한 전력을 측정하여 이동국에게 송신 전력을 증가 또는 감소하도록 명령을 내린다. 순방향 전력제어의 목적은 이동국에서의 SNR(Signal to Noise Ratio)을 일정하게 유지시키는데 있다. 셀의 경계 부분에 위치한 이동국은 기지국으로부터의 전송 손실이 더 크고 또한 인접 셀로부터의 간섭도 또한 더 크기 때문에 셀의 중심부에 위치한 이동국에 비해 더 많은 전력을 필요로 한다. 이것은 "가장자리 문제(corner Problem)"이라고도 불린다. 망쪽에서의 역방향 링크와 순방향 링크의 전력 제어는 BTS와 BSC에서 이루어진다. BTS에서 수행되는 전력 제어의 동작 과정을 아래에 기술하였다.

1) 역방향 링크 전력제어

이동국은 수신 신호의 전력을 측정함으로써 기지국으로부터 이동국까지의 경로 손실을 추정한다. 이동국이 기지국으로부터 멀어지는 쪽으로 달려갈 때 이동국이 수신한 신호의 세기는 log-normal shadowing과 Rayleigh fading으로 나타낼 수 있다. 측정된 이동국의 수신 전력으로부터 경로 손실을 추정할 수 있고, 또한 채널이 갑작스럽게 나빠지거나 좋아지는 경

우에도 이에 대응할 수 있다. 이러한 채널의 갑작스런 변화에 대해 신속하게 대응하는 것은 중요하다. 왜냐하면 채널 특성이 좋아졌는데도 이동국이 느리게 반응한다면 필요한 정도 이상의 세기로 송신하게 되므로 기지국에서는 수신한 신호의 전력이 증가하게 되므로서 다른 모든 사용자들에게 필요없는 간섭을 일으키게 하기 때문이다. 이동국이 송신 전력을 조절할 때는 추정된 역방향 링크의 경로 손실값을 사용한다. 수신 신호가 세면 이동국은 송신 전력 수준을 낮춘다. 강한 수신 신호는 이동국이 기지국에 가까이 있거나, 이동국과 기지국 사이의 경로가 특별하게 좋다는 것을 나타낸다. 이런 경우에는 이동국은 더 적은 송신 전력으로서도 충분히 기지국에서 평균적인 SNR정도로서 신호를 수신하도록 할 수 있다. 이러한 개루프 전력 제어 기구로서 순방향 링크에서의 수신 전력으로부터 역방향 링크의 송신 전력을 결정한다. 하지만 CDMA 시스템은 FDD(Frequency Division Duplex)를 사용한다. 다시 말해서 순방향 링크와 역방향 링크에서 서로 다른 주파수 대역을 사용한다. 따라서 순방향 링크에서의 순시 경로 손실이 역방향 링크에서의 순시 경로 손실과 충분히 다를 수 있다. 이와 같이 서로 독립적인 빠른 페이딩 때문에 페루프 전력 제어가 필요한 것이다. 순방향 링크와 역방향 링크의 독립적인 페이딩을 고려하여 이동국의 송신 전력은 또한 기지국으로부터의 명령에 의해서도 제어받도록 되어있다. 기지국에서는 각각의 복조기에서 수신 신호의 세기를 측정하고 측정결과로부터 이 $(E_b/N_0)_{\text{req}}$ 보다 큰 경우에는 기지국은 이동국에게 송신 전력을 낮추도록 명령을 내린다.

채널 엘리먼트는 TSB로부터 매 20msec마다 문턱값 $(E_b/N_0)_{\text{req}}$ 를 받는다. 이 문턱값은 이동국으로 전력 제어 명령을 보내는데 사용된다. 채널 엘리먼트는 매 전력 제어 그룹(1.25msec)마다 lock된 finger들의 에너지를 측정하여 이로부터 수신 E_b/N_0 값을 계산하고 이값을 $(E_b/N_0)_{\text{req}}$ 값과 비교한다. 전력 제어 명령은 전력 제어 서브채널을 통해 이동국으로 보내진다. 전력 제어 비트는 이동국으로 보내질 때 부호화되지 않고 보내진다. 이 명령 비트는 부호화된 심볼들 내의 randomized position으로 puncturing 된다. 전력 제어 비트 puncturing은 변조기 ASIC에서 행해진다.

망에서의 역방향 링크의 전력 제어 알고리즘은 outer loop와 inner loop로 구성되어 있다. Inner loop 알고리즘은 BTS의 채널카드에서 동작하는 것으로서 역방향 링크의 신호대 잡음비를 원하는 값으로 유지

하기 위한 것이다. Outer loop 알고리즘은 역방향 링크의 성능에 따라 역방향 링크의 신호대 잡음비의 원하는 값을 조정하는 것이다. 즉 outer loop 전력 제어는 FER(frame error rate)과 같은 특정 성능 지표를 일정하게 유지하기 위하여 전력 제어 문턱값 $(E_b/N_0)_{set point}$ 를 바꾸는 것이다. TSB는 BTS로부터 수신한 트래픽 packet으로부터 FER를 계산하여 이를 원하는 FER값과 비교한다. 측정된 FER값이 원하는 FER값보다 작으면 문턱값 $(E_b/N_0)_{set point}$ 를 감소시키고, 측정된 FER값이 원하는 FER값보다 큰 경우에는 문턱값 $(E_b/N_0)_{set point}$ 를 증가시킨다.

2) 순방향 링크 전력제어

이동국의 도움을 받아 기지국은 각각의 통화 채널에 할당된 전력의 세기를 조정하여 각각의 이동국에서의 SNR이 거의 일정하도록 한다. 각각의 채널 엘리먼트에 7비트의 디지털 이득이 할당되어 있고, 송신 전력은 이 디지털 이득의 제공에 비례한다. 역방향 링크에서의 전력 제어 기구와 마찬가지로 순방향 링크 전력 제어도 개루프 전력 제어와 폐루프 전력제어로 이루어져 있다. 개루프 전력제어에서 기지국은 액세스 과정중 이동국으로부터 수신한 신호의 세기를 측정함으로써 순방향 전송 손실을 추정하여, 각각의 통화 채널 엘리먼트의 초기 디지털 이득값을 동적으로 조정한다. 전형적인 방법은 기지국은 이동국으로부터 특별한 요구가 있을 때까지 디지털 이득값을 계속 낮춘다. 이동국은 순방향 통화 채널의 프레임의 품질을 계속 모니터한다. 기지국이 너무 낮은 전력으로 송신하면 이동국에서의 FER값이 증가한다. 불량 프레임의 갯수는 주기적으로 기지국으로 보고되고 또한 불량 프레임의 수가 특정 문턱값보다 큰 경우에도 기지국으로 불량 프레임의 갯수가 보고된다. 기지국은 순방향 FER값이 일정한 수준을 넘어서면 디지털 이득값을 큰 값으로 조정함으로써 송신 전력을 증가시킨다.

IV. BTS RF유닛 [13]

1. 역방향 경로 신호처리부

1) 수신단 접속기 (RxFU)

RxFU(Rx front end unit)는 DISU(cis-triution shelf unit)와 수신 안테나 사이의 역방향 링크 신호 경로 상에 위치한다. RxFU가 수행하는 기능은 역방향 신호의 필터링과 샘플링이다. RxFU는 기본적으로 4개의 CDMA 주파수를 지원할 수 있도록 설계되었고, 공간 다이버시티를 위해 섹터당 두개의 블럭을 갖도록 설계되었다. 따라서 3섹터 시스템의 경우에는 한개의 RxFU에 총 6개의 블럭이 사용된다. RxFU의 각각의 블럭은 (그림 12)와 같이 방향성 결합기와 Rx 대역 통과 필터, LNA, 감쇠기, 2:1 combiner로 이루어져 있다. 방향성 결합기는 수신 경로상에서 시험 신호를 삽입하는데 사용된다. 순방향과 역방향에서의 신호 경로상에서의 손실을 동일하게 시뮬레이션하기 위해서는 RxFU에서 시험 신호를 결합하는 수준을 TxFU에서 시험 신호를 결합하는 수준과 동일하게 해주어야 한다. Rx대역 통과 필터는 셀룰러 대역(25MHz)또는 할당된 서비스 대역 밖의 신호를 제거하는데, 대개 삽입 손실이 적고 선택성이 좋은 cavity 형태를 사용한다. LNA(low noise amplifier)는 저잡음과 높은 동작 영역을 갖는 증폭기로서 수신 신호를 증폭하는데 사용된다. 가벼운 형태의 장애투출을 고려할때 balanced type 형상이 바람직하다. 감쇠기를 사용하여 원하는 수준의 이득을 얻는다. 2:1분배기는 시스템 동작 중에 시스템에 영향을 미치지 않으면서 RxFU 블럭에 대한 시험용 포트를 제공한다. LAN로부터의 제어 신호는 RFC(RF controller)와 연결되어 있어 LNA의 정상 동작 여부를 모니터하는 데 사용된다. RxFU에 있는 각각의 소자들의 신호 수준은 DISU 뒷단에 연결된 downconverter 부로의 입력 신호 수준 조건(이득=12~16dB, 잡음지수 < 3.2dB)에 맞도록 결정된다. DISU에서는 분배기를 사용하여 신

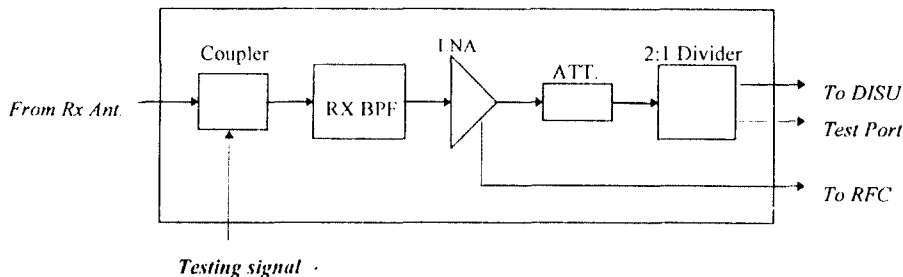


그림 12. RxFU의 블럭도

호를 각각의 downconverter (이중화를 포함하여 최대 5개까지 가능)로 분배한다. 따라서 RxFU를 설계할 때는 DISU에서 분배 손실도 고려되어야 한다.

3) 수신카드

수신카드는 RxFU와 DISU 사이에 위치한다. 수신카드는 UHF에서 4.95 MHz의 IF로의 주파수 하향 변환, RSSI 측정, RFC의 제어에 의해 제어되는 잡음 지수의 열화를 통한 cell blossoming, wilting, breathing과 같은 기능을 수행한다. (그림 13)에 수신카드의 블럭도를 보인다. 수신된 신호는 UHF대역에서 70MHz로 하향 혼합되고, 1차 IF 부의 SAW 필터에 의해 원하는 CDMA 채널이 선택되어서, 최종적으로

4.95MHz로 하향 혼합된다. 하나의 수신카드 내에는 두개의 수신기가 함께 있어서 공간 다이버시티를 실현한다. 70MHz IF 부의 나머지 부분은 이득 블럭과 AGC이다. AGC블럭은 핀 다이오드와 pi 패드 감쇠기로 이루어져 있다. AGC 회로의 AGC 검출기는 4.95MHz로 샘플링 하기위해 쇼트키 다이오드로 구현되었다. OP 앰프 적분기로 반복 필터링을 하는데 이때 루프 이득의 변동은 선형화하기에 의해 최소화된다. AGC로부터 신호의 절대 세기가 유도된다. 4.95MHz 부분은 duplexer, moderate gain amplifier로 구성되어있다. 최종 증폭기는 전체적으로 -3dBm의 출력 신호 수준을 가질 수 있도록 설계되었다.

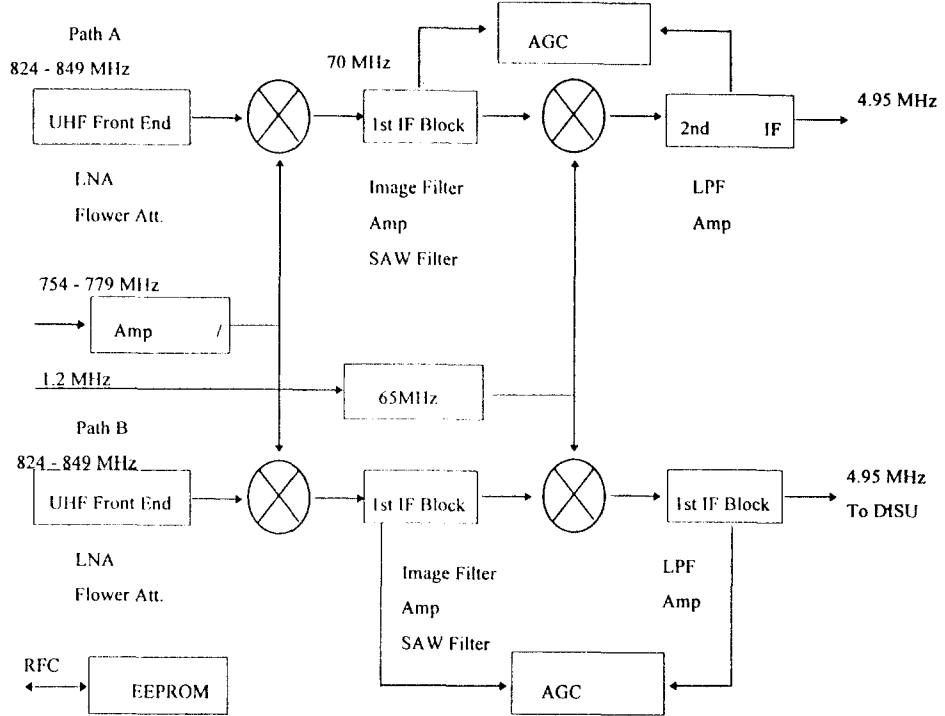


그림 13. 수신카드의 블럭도

2. 순방향 경로 신호처리부

1) 송신단 집속기(TxFU)

TxFU는 HPAU와 Tx 안테나 사이의 순방향 링크 신호 경로 상에 위치한다. TxFU가 수행하는 기능을 순방향 신호의 필터링과 샘플링이다. TxFU는 3-섹터 용으로서 3개의 블럭으로 이루어져 있고, 이들 각각의 블럭은 Tx대역 통과 필터와 방향성 결합기로 이루어져 있다. Tx대역 통과 필터는 셀룰러 대역 밖의 신호를 제거하고 서비스 대역의 신호만을 통과시키는데, 삽입 손실을 적게 하고 선택성을 좋게 하기 위하

어 cavity 형태로 설계하였다. 대역 가장자리에서 신호를 더 줄여야 할 필요가 있는 경우에는 notch filter를 덧붙여 사용할 수도 있다.

2) Upconverter Card

Upconverter Card는 (그림 14)와 같은 구조를 가지며 주파수를 상향 변환시키는 역할을 한다. Upconverter card는 SIC로부터 4.95MHz의 IF 신호를 입력받아서 UHF 대역으로 신호를 상향 변환시킨다. Upconverter card는 채널의 중심 주파수에서 ±850kHz 이내 에 있는 불요 신호(spurious signal)의 에너지를

낮추기 위해 신호를 필터링한다. Upconverter에는 또한 이득 조정 TPTL(transmit power tracking loop), cell blossoming, wilting, breathing 기능들도 있다. 4.95MHz의 입력 신호는 먼저 4dB 감쇠기를 통과시켜서 1.4:1의 입력 VSWR 규격을 만족 시키면서 신호를 혼합기에서 요구하는 정도로 낮춘다. 저역통과 필터는 비동조(non-tuned) LC 필터로서 잡음 대역폭과 입력 신호의 하모닉스 들을 감소시킨다. 이 필터의 3dB점은 7.75MHz이다. 저역통과 필터의 뒷단에는 혼합기와의 임피던스 정합을 위한 저항성 패드가 있다. 114.99 MHz IF부에 있는 두개의 가변 감쇠기를 통하여 upconverter는 가변 이득 조정이 가능하고 따라서 전체 순방향 링크의 처리 이득이 변화하는 것을 보정할 수 있다. PIN 감쇠기에서는 또한 cell blossoming, breathing, wilting 기능을 위한 감쇠도 일어난다. 이 두 감쇠기는 RFC로부터 나오는 단일 아날로그 전압

에 의해 조정된다. 114.99MHz의 IF868.95MHz에서 893.97MHz 범위의 전송 중심 주파수로 혼합된다. UHF에서 유전체 대역 통과 필터는 754MHz에서 779MHz범위의 송신 LO 주파수에 60dB의 감쇠를 일으킨다. 송신 LO 주파수는 수신카드로도 제공된다. 1.2MHz의 pseudo ECL, balanced differential input을 RFC로부터 받는다. 이 신호는 440.16MHz PLL의 기준 신호로 사용된다. PLL의 출력은 둘로 분배된다. 하나는 4로 나누어서 110.04MHz로서 IF LO로 사용된다. 다른 하나는 5로 나누어서 88.032MHz로서 RFC로부터 UHF LO 기준 신호와 혼합되고, 이 혼합된 94.25MHz에서 97.375MHz 범위의 신호는 754MHz에서 779MHz의 최종 UHF LO를 만들어 내는 PLL의 기준 신호로 사용된다. RFC에서 발생하는 UHF LO 기준 신호는 6.2 MHz에서 9.4MHz의 범위이다.

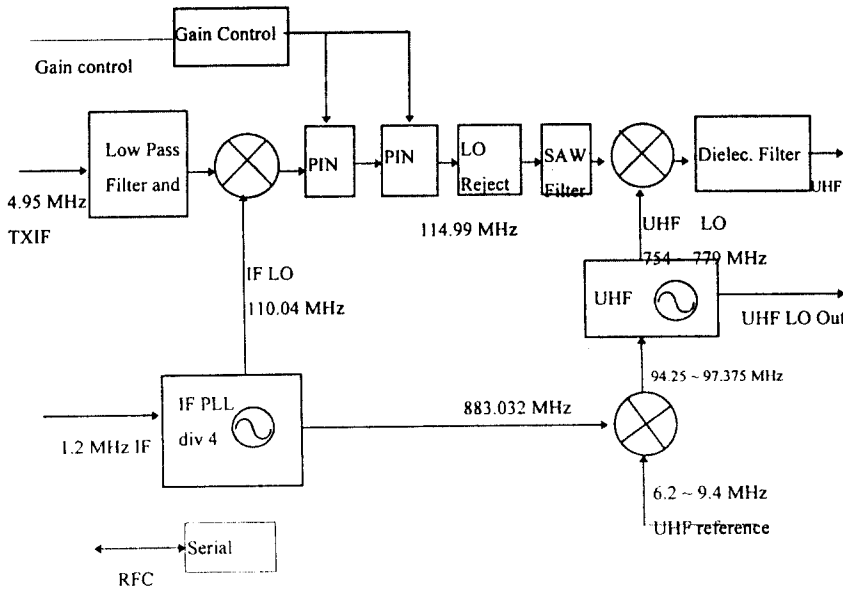


그림 14. Upconverter의 구조

3) HPAU(High Power Amplification Unit)

HPAU는 순방향 링크상에서 DISU와 TxFU 사이에 위치한다. HPAU의 주된 기능은 송신을 위한 신호의 증폭, 두 RF 채널의 결합과 TPTL을 위한 순방향 전력 검출 기능이다. (그림 15)의 HPAU 하나는 1 섹터, 2 CDMA 주파수를 지원한다. HPAU는 두개의 클래스 AB HPA와 2:1 채널 결합기, 두개의 전력 검출기로 구성되어있다. 각각의 HPA는 송신 신호를 증폭 시키고 혼변조에 의한 왜곡을 감소시킨다. 각각

의 전력 검출기는 HPA 솔리드인 결합된 신호를 받아서 DC 전압으로 변환시키고 이를 RFC로 전송하여 TPTL 동작에 사용되도록 한다. 또한 전력 검출기는 HPA의 출력 신호 수준을 나타내는 DC 전압 수준 데이터를 EEPROM에 가지고 있다. 따라서 BTS를 초기화하면서 RFC는 EEPROM의 데이터를 읽어서 TPTL 동작의 기준 데이터로 사용한다. 채널 결합기는 두개의 채널을 결합시킨다. 이것은 isolator, 채널 대역 통과 필터, 결합기로 구성되어있다. Isolator는 부

정합에 의해 되돌아오는 신호(f)와 다른 채널로부터 흘러 들어온 신호(f)로 부터 HPA를 보호하는 역할을 한다.

V. 결 론

이상과 같이 CMS의 설계 개념과 구현된 시스템의 구조에 대해 기술하였다. CDMA 기지국과 이동국 사이의 공중 접속과 관련된 대부분의 물리 계층 동작들은 CDMA ASIC 들과 그들의 제어 논리 회로들에 의해 구현되었다. 시스템을 상용화할 수 있도록 하기 위하여 기지국은 고밀도로 집적화 시키면서도 취약한 모듈들에 대해서는 중복 설치하였다. 한 장의 채널 카드에서 8개의 채널 엘리먼트를 구현한 상용 시제품 개발에 성공하였고, 또한 CSM 모뎀 ASIC들과 약간 수정된 제어 프로그램들을 사용하면 카드 한 장에 16개 또는 32개의 채널 엘리먼트를 갖는 고밀도 채널 카드를 개발하는 것도 가능하다. RF부의 규격은 마크로 셀 커버리지에 기초한 시스템 link budget을 기초로 하여 선택되었다. 시스템의 안정된 동작을 보장하기 위해서 시스템은 redundancy를 갖도록 설계되었다. BCP는 BTS 요소들을 구성 관리하고 또한 BTS의 전반적인 동작을 제어한다. 호 제어 알고리즘과 자원 관리 알고리즘은 셀 설계를 최적화하는데 매우 중요한 역할을 한다. 이들 알고리즘과 BCP 동작 관련 파라미터들은 성능 평가 도구들과 연계된 현장 시험을 통해서 검증 및 발전되고 있다.

참 고 문 헌

[1] Mobile Station - Base Station Compatibility Standard for Dual-Mode Wideband Spread Spectrum Cellular System, EIA/TIA Interim Standard IS-95, Telecomm. Industry Association, Washington DC, July 1993.

[2] Common Air Interface for Digital Cellular in the 800 MHz Band, TTA Interim Standard TTA-62, Telecommunications Technology Association, Korea, 1994

[3] Qualcomm Inc., *CDMA Base Station ASIC User Manual*, DL80-7251-2-X3, Jan, 1993.

[4] Qualcomm Inc., *CDMA Cell Site Modem ASIC*, 80-12125 X4, 1994.

[5] Dong-Wook Lee, Jin-Su Kim, Young-Gyun

Cheong, and MyoungJin Kim, "A method for controlling multi-purpose channel card in CDMA cellular telephone system", applied for Korea patent, 1995.

[6] M. K. Simon, J. K. Omura, R. A. Scholtz and B. K. Levitt, *Spread Spectrum Communications Vol. III*, Computer Science Press, Chap. 1-Chap. 2, 1985.

[7] Lee and Messerschmitt, *Digital Communication*, KAP, 1988.

[8] Stephen J. Erst, *Receiving System Design*, ARTECH HOUSE, 1984.

[9] William Gosling, *RADIO Receiver*, Peter Perregrinus Ltd, 1986.

[10] Guillermo Gonzalez, *Microwave Transistor Amplifiers analysis and design*, Prentice Hall, 1984.

[11] William C.Y. Lee, *Mobile Communications Engineering*, McGraw-Hill, 1982.

[12] Robert C. Dixon, *Spread Spectrum Systems*, John Wiley & Sons, Inc, 1984.

[13] Myoung Jin Kim, Dong Wook Lee, Ki Suk Yoo, and Jae Hong Park "Design of Base Station Transceiver Subsystem", to appear in ETRI Journal in 1996.



김 명 진

- 1982년 2월 : 서울대학교 제어계측공학과 학사
- 1984년 2월 : 서울대학교 제어계측공학과 석사
- 1992년 1월 : Minnesota주립대 전기공학과 박사
- 1984년 3월 ~ : 한국전자통신연구소
- 현 재 : 이동통신기술연구단 무선제어연구실(실장) 책임연구원