

## 실리콘과 코발트 박막의 계면구조에서 발생하는 1/f 잡음현상 연구

조남인 · 남형진 · 박종윤\*

선문대학교 전자공학과, \*성균관대학교 물리학과  
(1995년 11월 8일 접수)

### Generation of 1/f Noise in Interfacial Structures between Silicon Substrate and Cobalt Thin Film

Nam-Ihn Cho, Hyong Gin Nam and J. Y. Park\*

Department of Electronics Engineering and Center for Science and Advanced Technology  
Sun Moon University, Chungnam 336-840, Korea

\*Department of Physics, Sung Kyun Kwan University, Suwon, Korea

(Received November 8, 1995)

**요 약** - 실리콘 모재 위에 증착된 코발트 박막의 1/f 잡음 발생 메커니즘을 미시적 관점에서 살펴보았다. 코발트 박막은 p형 (100) 실리콘 위에 고진공에서 전자빔 증착기술에 의해 준비되었으며, 코발트 박막에 대한 표면저항 측정 및 전자회절 패턴 관찰과 더불어 1/f 잡음전력 스펙트럼밀도를 액체질소 온도에서 측정하였다. 측정된 잡음전력 스펙트럼 밀도는 계면박막의 구조적인 전환 영역과 금속성 성질로의 전환 영역에서 가장 큰 값을 나타냈으며, 다결정의 코발트 실리사이드가 핵생성된 후 잡음밀도의 크기는  $10^4$  배 이하로 급격히 감소하였다. 이 잡음변수는 계면박막의 구조적 불안정성을 나타낼 수 있었다.

**Abstract** - We present a microscopic description for generation of 1/f noise in interfaces between cobalt thin film and silicon substrate. Along with surface resistance measurements and transmission electron diffraction observations, 1/f noise power spectral density has been measured for the interfacial structures at the liquid nitrogen temperature. The cobalt films have been deposited by the electron-beam evaporation technique onto p-type (100) silicon in the high vacuum condition. The measured noise power spectral density shows highest magnitude near the structural transition and metallization transition region. The noise magnitude rapidly decreased after the cobalt silicide nucleation. The noise parameter is concluded to be originated from the structural fluctuations.

## 1. 서 론

초고집적 반도체 소자의 제조공정에는 반도체/금속, 금속/금속, 절연체/금속의 계면 문제가 발생되고, 회로가 미소화될수록 각 계면의 이해는 더욱 중요하게 되었다. 내부 소자간 또는 외부와의 연결을 도모하는 금속 배선 공정은 보다 전도성이 높은 물질을 보다 낮은 온도에서 형성하는 것을 목표로 하고 있으며, 소자의 신뢰성을 높이기 위하여 기존의 알루미늄 배선외에도 다양한 물질을 연구 개발하고 있다. 그 중에서 금속과 실리콘의 복합물질인 실리사이드(silicide)는 현재 생산되고 있는

고집적회로에 일부 쓰이고 있으며 장래에도 응용범위를 넓혀갈 것으로 생각되는 바[1], 코발트 실리사이드는 타 이타늄 실리사이드와 함께 비저항이 가장 낮은 실리사이드로서 코발트 박막과 실리콘 모재의 계면을 통하여 형성 가능한데, 이의 형성은 많은 실험을 통하여 열처리 온도, 코발트 박막두께의 함수임이 알려져 있다[2-4]. 실리콘 모재와 코발트 박막의 최초 반응 단계에는 단거리 규칙성만을 갖는(SRO; short-range order) 비정질 구조가 형성되고 반응이 진행됨에 따라 다결정의 실리사이드 구조로 변화되며, 첫번째로 핵형성되는 실리사이드는  $\text{Co}_2\text{Si}$  상으로 알려져 있다[2]. 본 연구에서는 실리사이드

드 핵형성 과정을 이해하기 위하여 비정질 구조에서 발생하는 1/f 잡음을 측정하였으며 계면 구조에서의 1/f 잡음 발생 메카니즘을 알아보았다.

전력 스펙트럼 밀도가 주파수에 반비례하는 1/f 잡음은 1925년 Johnson에 의해 진공관에서 처음 발견되었으며[5], 그 뒤 1/f 잡음은 거의 모든 전자 소자를 포함하며 자연현상 중에서도 폭넓게 관측되었다. 1/f 형 잡음의 예로는 난간 강우량[6], 수정발진기의 주파수[7], 고속도로에서의 교통량[8], 음악 또는 소리의 음량[9], 박막형태의 저항[10], 각종 트랜지스터 소자[11] 등을 들 수 있다. 전자소자에서 흔히 발생하는 열잡음과 산탄잡음의 물리적 원인은 일찌기 알려졌지만, 오랜 연구에도 불구하고 1/f 잡음의 물리적 원인에 대하여는 일반적으로 받아들여지는 이론이 아직 정립되지 않고있다. 여러 모델이 제기되었으나 각기 특정 실험 현상만을 설명할 뿐인데, 예컨대, McWhorter의 이론[12]은 반도체 표면의 잡음은 예측할 수 있지만 반도체 bulk의 잡음은 전혀 설명하지 못하고 있다. 제안된 1/f 잡음 이론 중에서 다체간 상호작용이론(many-body interaction theory)은 물질의 미세구조에서 출발하여 양자역학적인 분석을 통하여 잡음

현상을 설명하였다[13-15]. 전기반송자가 물질내에서 움직이면 양자화된 전자장과 상호작용이 일어나고, 반송자는 아주 낮은 에너지를 가진 광자를 방출하게 되는데, 이 간섭과정의 결과로써 1/f 형태의 잡음이 도출된다는 것이다. 본 실험에서의 관심 물질은 비결정성 구조[16]이고 비금속성의 성질[17]을 가져 측정되는 잡음특성에도 많은 변화가 관찰될 것으로 예상되므로, 구조적인 분석과 잡음측정 결과로써 1/f 잡음의 미시적인 발생 메카니즘을 알아보는 데 비교적 용이할 것으로 여겨졌다.

## 2. 실험방법

계면구조에서 발생하는 전기적 잡음을 측정하는 시스템은 그림 1과 같이 4개의 부분으로 구성되었다. 즉, (1) 시편에 전류를 흘려 주는 정전류 공급장치, (2) 시편을 넣어 두는 용기, (3) 발생된 잡음 전압을 증폭하는 전자장치, (4) fast Fourier transform을 이용한 주파수 분석기가 그것이다. 정전류 공급장치는 재충전이 가능한 Ni-Cd 배터리와 wire-wound 저항이 직렬로 연결되어 있어서 저항값을 조정하여 시편에 흐르는 전류값을 변화시

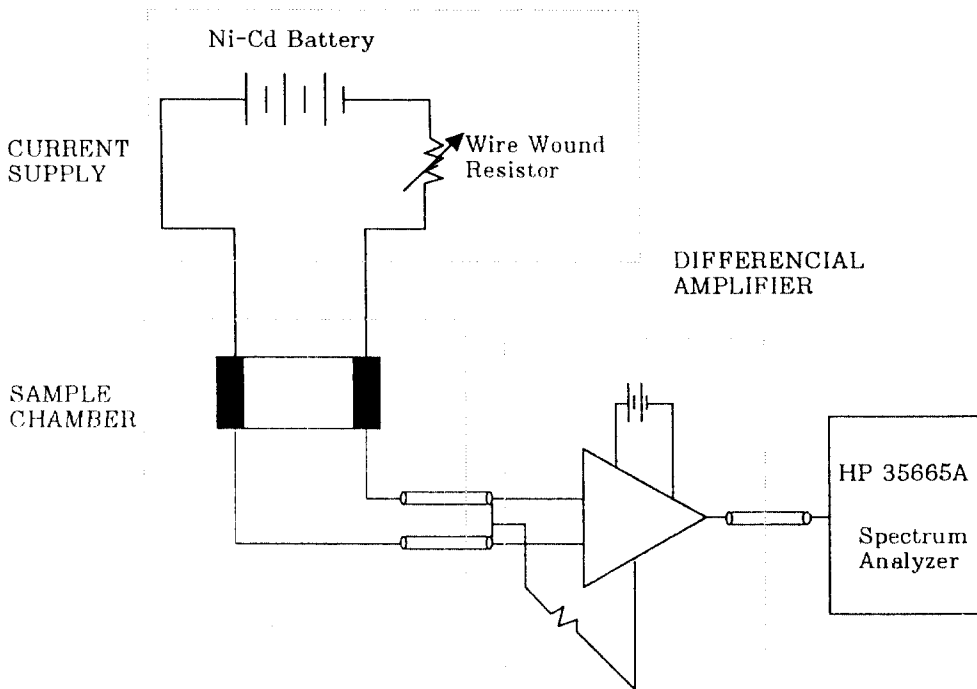


Fig. 1. System diagram for measurement of 1/f noise power spectral density.

킬 수 있는데, 본 실험에서는 시편에 인가되는 전압값이 1 V가 되도록 고정하였다. 시편 챔버는 정전류원과 잡음 전압의 출력을 시편과 전기적으로 연결하며 주위를 액체질소로 채워 열잡음의 발생을 낮추도록 하였다. 시편에서 발생하는 미소량의 잡음신호는 차등증폭기를 통하여 40 dB 증폭하여 DC~300 Hz의 대역통과 여파기로써 고주파 성분을 제거한 뒤, HP35665A 주파수분석기에서 잡음전압을 제공하여 잡음전력이 주파수 대역에서 표시되도록 하였다. 다음은 같은 방법으로 시편에 흐르는 전류를 0으로 한 뒤 잡음 전력을 구한다. 이는 시편의 열잡음과 계측시스템 자체의  $1/f$  잡음을 포함하므로, 이 값을 빼면 시편의  $1/f$  잡음 전력이 된다.

잡음측정을 위하여 준비된 시편은 p형 (100) 단결정 실리콘을 모재로 사용하였으며, 전자빔 증착 방식에 의하여 아주 얇은 코발트 박막을 상온에서 진공증착하였다. 증착을 시작하기 전에 실리콘 모재는 RCA방법에 따라 각종 유기질 불순물을 화학적으로 제거하고 챔버에 넣은 다음  $5 \times 10^{-8}$  Torr의 진공을 유지한 뒤 이온밀링방법으로 다시 세척하였다. 세척이 완료된 후 고진공 상태에서 5N 코발트를 전자빔으로 증착시켰는데 증착 속도는 0.2~0.3 nm/sec로 낮게 하였다. 한편 잡음측정용 시편은 전류공급을 위하여 양단에 약 100 nm의 코발트를 다시 증착하였다. 이때 두 전극 사이의 박막은 가급적 정사각형의 모양을 유지하도록 하였다. 이상의 방법으로 준비된 시편의 박막 두께는 0.5~10 nm로 아주 얇기 때문에 두께를 정밀하게 측정하기 어려우며 시편의 직류면저항을 액체질소 온도에서 측정함으로써 실리콘사이드의 핵형성 반응과정 상에 그 위치를 가늠할 수 있는 척도로서 사용하였다.

또한 준비된 시편은 투과형 전자현미경으로 Co/Si 계면 구조를 관찰하였다. 투과형 전자현미경으로는 비정질 구조에 대한 정밀한 정보를 줄 수는 없으나 비정질 구조인지 결정성구조인지의 구별은 가능하므로 실리콘사이드 핵형성 반응과정에서의 대략적인 위치를 알 수 있을 것으로 판단하였다. 투과형 전자현미경으로 관찰하기 위하여 화학적인 방법에 의하여 실리콘 뒷면으로부터 얇게 만드는 방식을 채택하였다. 화학물질로는 질산과 불산을 2:1로 섞어서 실리콘을 식각하여 계면에 얇은 부분이 형성되도록 하였다. 식각시스템은 그림 2와 같이 구성하였다. 시편 양면에 왁스를 바른 후, 실리콘 뒷면에 약 1 mm 정도의 작은 원 모양으로 왁스를 벗겨내고 그곳에 화학용액의 줄기가 집중적으로 낙하되도록

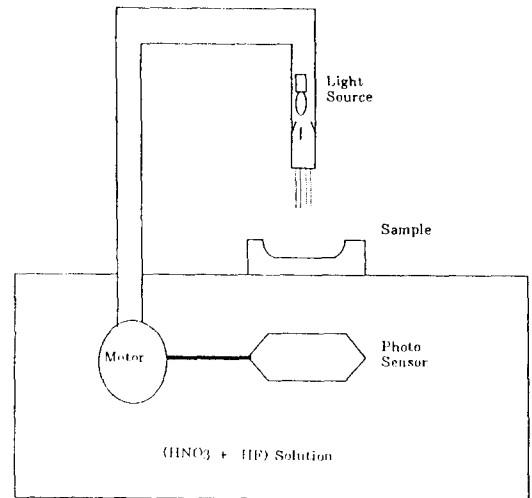
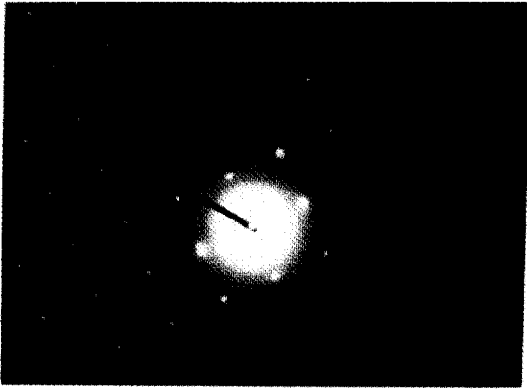


Fig. 2. Chemical thinning system configuration.

하였다. 이때 뒷쪽에서 빛을 쬐이고, 시편 아래쪽에 광센서를 위치시켜, 시편이 충분히 얇아지면 자동적으로 화학물질의 낙하가 중지되도록 하였다. 투과형 전자현미경은 JEOL JEM-200CX 시스템이었으며, 시편 미세구조와 전자회절 패턴을 관찰하였다. 전자회절로는 계면박막 구조의 상(phase)을 알 수 있는데, 이때 카메라 길이는 70 cm였다. 전자회절 패턴에서 관찰된 점(dot) 또는 등근 링(ring) 모양은 k-공간에서 d-spacing에 해당되므로 중앙의 (000) 빔으로부터의 거리를 실측하여 해당되는 구조를 찾아내었다.

### 3. 실험결과와 고찰

상온에서 코발트 박막을 증착한 경우, 코발트 박막의 두께가 3 nm 이하로 증착된 계면구조에서는 결정성 실리콘사이드가 전혀 생성되지 않았다. 이들 시편의 전자회절의 결과는 그림 3에서 보는 바와 같이 실리콘 단결정 dot을 배경으로 하여 두껍고 흐릿한 ring 패턴이 관찰됨으로써 실리콘사이드의 결정성 복합물질이 아니고 코발트와 실리콘이 섞여서 비정질구조를 이룬 것으로 판단되었다. 그러나 코발트 박막의 두께가 더 두꺼운 시편에서는  $\text{Co}_2\text{Si}$  상에 해당되는 다결정 ring 패턴을 관찰할 수 있었다. 그림 4는 5 nm가 증착된 시편의 전자회절 패턴으로서 뚜렷하고 날카로운 ring 모양이 생김을 알 수 있다. 그림 5는 같은 시편에서  $1.5 \times 10^5$  배율의 미세구조로서 bright field image와 dark field image를 보여주고



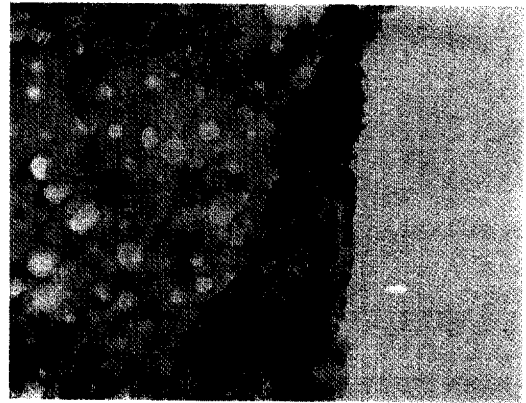
**Fig. 3.** Transmission electron diffraction pattern for 2 nm cobalt thin film deposited on silicon.



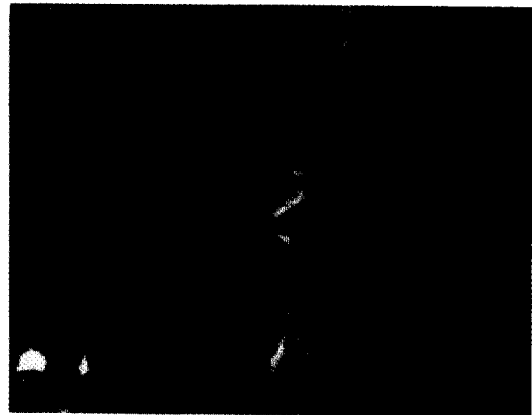
**Fig. 4.** Transmission electron diffraction pattern for 5 nm cobalt thin film deposited on silicon.

있다. 특히 dark field image에서는 하얀 점으로 나타난 실리사이드 결정을 명확하게 볼 수 있다. 시편의 면저항 측정결과에 의하면 비정질 계면구조는 저항의 온도계수가 부(negative)의 값을 나타내는데, 이는 박막이 반도체 성질임을 의미한다. 코발트 박막두께가 증가함에 따라 박막의 저항값은 감소하는 추세를 보여 주고 있으며, 박막은 반도체 성질에서 금속성 성질로의 전환이 이루어졌다. 금속성 성질로의 전환이 이루어지는 시편의 면저항은 77 K에서 약  $20 \text{ k}\Omega/\square$ 이며, 이에 대응하는 코발트 박막 두께는 약 3 nm였다. 박막시편의 면저항 측정과 전자회절 관찰에서 주목되는 결과는 반도체 성질에서 금속성 성질로의 전환영역과 비결정성 구조에서 결정성 구조로의 전환영역이 거의 일치한다는 것이다.

그림 6에는 측정된  $1/f$  잡음전력 스펙트럼밀도의 1



(a)



(b)

**Fig. 5.** Transmission electron micrographs for 5 nm cobalt thin film deposited on silicon with magnification of  $1.5 \times 10^5$ . (a) bright field image and (b) dark field image.

Hz 주파수일 때의 크기를 시편 면저항값의 함수로 나타내었다.  $1 \text{ mL}/\square$  정도의 큰 면저항 값을 갖는 시편은  $10^{-10}/\text{Hz}$ 의 비교적 작은 잡음 크기를 가짐을 알 수 있다. 시편의 면저항값이 감소될수록, 즉 증착된 코발트 두께가 증가할수록, 잡음전력스펙트럼 밀도의 크기는 점차 증가했으며, 반도체성질에서 금속성 성질로의 전환 영역에서는  $10^{-7}/\text{Hz}$ 에 가까운 값으로써 가장 큰 값을 나타내었다. 그러나 금속성 시편은 한결같이  $10^{-10}/\text{Hz}$  이하의 작은 잡음전력만이 측정되었다. 이 잡음변수의 변화 추세는 전기적인 잡음(electrical fluctuation)이 계면의 구조적 불안정성(structural fluctuation)을 의미하는 것으로 판단된다. 그 근거로는 증가형 MOS트랜지스터 구조에 대하여  $1/f$  잡음을 측정할 실험결과를 들 수 있다

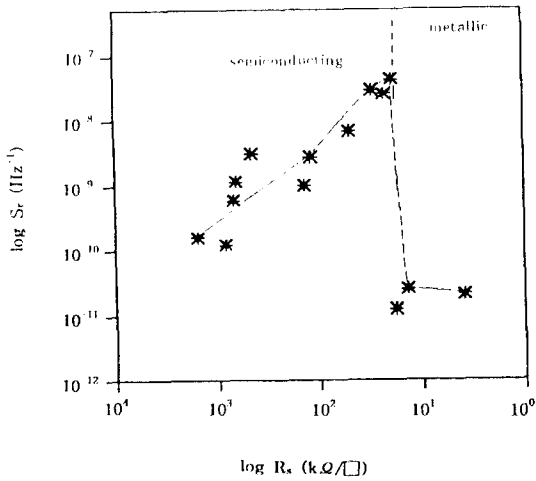


Fig. 6. Magnitude of 1/f noise power spectral density at 1 Hz for cobalt thin films deposited on silicon as a function of surface resistance of the films.

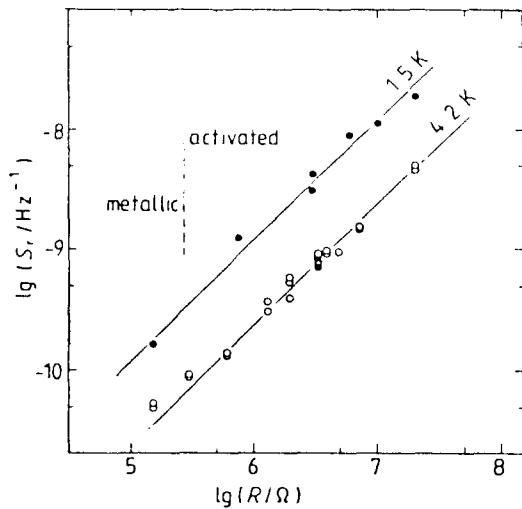


Fig. 7. Magnitude of 1/f noise power spectral density for active layer of enhancement-type MOS transistor as a function of the layer resistance (reproduced from ref. 18).

[18]. 증가형 MOS트랜지스터에서 측정된 1/f 잡음현상은 본 실험에서 측정된 1/f 잡음현상과는 판이한 차이를 보여주고 있다. 증가형 MOS 트랜지스터의 게이트에 전압을 인가한 경우 능동영역의 전도성이 변하는 것은 이소자의 특성이다. 이처럼 MOS 트랜지스터의 게이트전압을 변화시켜 능동영역이 반도체의 성질에서 금속성질로 전환되는 영역 부분에서 1/f 잡음전력 스펙트럼

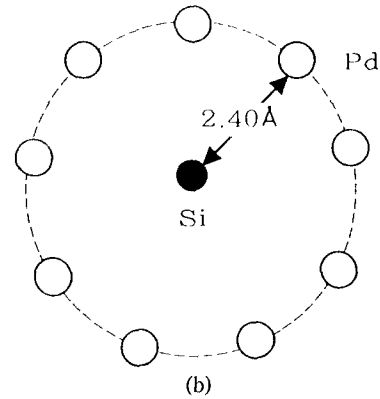
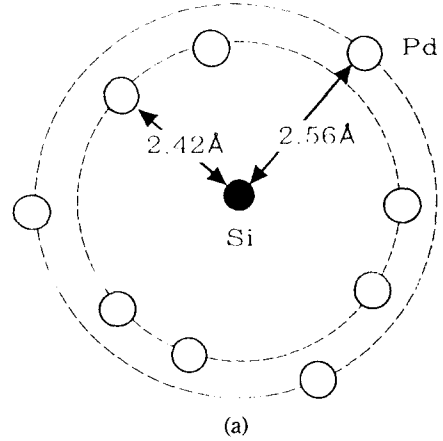


Fig. 8. (a) two-dimensional presentation of nearest neighborhood configuration for Pd<sub>2</sub>Si silicide structure. (b) two-dimensional presentation for EXAFS measurement for Pd<sub>80</sub>Si<sub>20</sub> non-crystalline structure.

밀도가 측정되었고, 그림 7에는 이 실험의 결과를 다시 나타내었다. 이 결과에서는 반도체성질과 금속성질의 전환영역에서 잡음크기의 불연속이 없었으며 전도채널의 저항값에 비례적으로 증가함을 알 수 있다. MOS 트랜지스터의 능동영역이 반도체 성질에서 금속성질로의 변화를 가짐은 본 실험의 Co/Si 계면시스템과 일치하나, MOS 트랜지스터에서의 전도채널은 단결정 구조로서 변화가 없는 반면 Co/Si 계면구조는 비정질 구조에서 결정성 구조로의 변화가 있음을 감안할 때, 측정된 1/f 잡음 현상은 구조적인 변화에서 온 것으로 결론 내릴 수 있다. 즉 측정된 1/f 잡음의 진폭이 크다는 것은 계면의 구조도 그만큼 불안정하다는 것을 의미한다. 계면박막의 전기적 잡음 현상으로 나타내어지는 구조적인 불안정성의 한 가능성으로는 서로 다른 화학적 구조 사이

의 가역과정에서 발생하는 원자의 움직임 들 수 있다. 가역과정은 토폴로지 비정질(topological short-range order)의 구조변화에서는 일어나지 않으나, 화학적 비정질(chemical short-range order)의 구조변화에서는 가능한 것으로 알려져 있다[19-21]. 여기서 토폴로지 비정질 구조변화는 열처리(annealing) 등으로 인하여 잉여공간이 줄어 물질밀도가 증가함을 의미하고, 화학적 비정질 구조변화는 구성 원자간의 국부적 재배치를 의미하는데, 코발트를 기저로 는 비정질에서 화학적 비정질 구조간의 가역변화는 이미 보고된 바 있다[19]. 다른 예로서, Pd-Si 시스템의 상세한 구조분석도 이러한 가역과정을 설명하는데 도움이 될 수 있다. Pd-Si 비정질의 화학적 구조는 Si의 주위에 9개의 Pd 원자가 위치하나 다른 Si 원자는 위치하지 않는데, 이 점은 Pd<sub>2</sub>Si 실리사이드에서의 원자 배열과 같다. Pd<sub>40</sub>Si<sub>20</sub> 비정질에 대한 EXAFS (extended X-ray absorption fine structure) 측정결과에 의하면[22] Si 원자의 가장 가까운 원자(nearest neighbor atom)는 9개의 Pd인데 Si와 Pd의 거리는 2.40 Å이었다. 한편 결정성인 Pd<sub>2</sub>Si의 구조에서 Si 주변의 가장 가까운 원자는 역시 9개의 Pd인데, 6개는 2.42 Å 거리에 있으며, 3개는 2.56 Å의 위치에 있다[23]. 이 두 구조를 2차 원적으로 표시하면 그림 8과 같다. 따라서 두 화학적 구조 사이의 가역과정이란 3개의 Pd 원자가 0.14 Å의 거리만큼 움직이는 것이라고 볼 수 있다. 이러한 원자의 움직임은 물질내에서 상호간섭을 일으키고, 1/f 잡음의 다체간 상호작용 이론[13-15]에서 제시된 바와 같이 전기적인 잡음으로 나타날 수 있다.

#### 4. 결 론

실리콘과 코발트 박막의 계면 구조에 대하여 1/f 잡음 전력 스펙트럼 밀도를 측정하였으며, 이 전기적 잡음이 발생하는 메커니즘에 대하여 미시적 관점에서 분석하였다. 측정된 잡음전력의 진폭은 계면 구조가 결정성으로 전환되는 영역과 금속성 성질로 전환되는 영역에서 가장 큰 값을 나타내었다. 다결정의 코발트 실리사이드가 핵형성된 후 이 전기적 잡음전력의 진폭은 10<sup>4</sup>배로 급격히 감소하는 현상을 보여주었다. 이 잡음변수는 계면 박막의 구조적인 불안정성을 나타냄을 알 수 있었다. 구조적 불안정성의 하나의 가능성으로는 서로 다른 화학적 비정질 구조의 사이의 가역과정에서 생길 수 있는 코발트 원자의 움직임을 들 수 있다.

#### 감사의 글

본 연구는 한국과학재단의 재정지원에 의하여 수행되었습니다(KOSEF 931-0900-002-1).

#### 참고문헌

1. S. H. Lee, H. D. Kim and J. W. Park, J. Kor. Vac. Soc. **3**, 1 (1995).
2. S. P. Murarka, J. Vac. Sci. Technol. **B-4**, 1325 (1986).
3. R. W. Bene, R. M. Walsler, G. S. Lee, and K. C. Chen, J. Vac. Sci. Technol. **15**, 911 (1980).
4. H. G. Nam, I. Chung, and R. W. Bene, J. Appl. Phys. **71**, 5460 (1992).
5. J. B. Johnson, Phys. Rev. **26**, 71 (1925).
6. J. J. Brophy, Naval Res. Rev. **26**, 8 (1970).
7. W. R. Atkinson, L. Fey, and J. Newman, Proc. IEEE **51**, 379 (1963).
8. T. Musha and H. Hideyo, Jpn. J. Appl. Phys. **15**, 1271 (1976).
9. R. F. Voss and J. Clarke, J. Acoust. Soc. Am. **63**, 258 (1978).
10. Z. Celik-Butler, W. Yang, H. H. Hoang, and W. R. Hunter, Solid State Electron. **34**, 185 (1991).
11. M. N. Tutt, D. Pavlidis, A. Khatbzadeh, and B. Bayraktaroglu, IEEE Electron Dev. **42**, 219 (1995).
12. A. L. McWhorter, in *Semiconductor Surface Physics*, eds. R. H. Kingston (Univ. of Pennsylvania Press, Philadelphia, USA, 1957), p. 207.
13. A. van der Ziel and P. H. Handel, IEEE Electron Dev. **ED-32**, 1802 (1985).
14. K. L. Ngai, Phys. Rev. **B-22**, 2066 (1980).
15. R. M. Hill, Thin Solid Films **125**, 277 (1985).
16. N. I. Cho and H. G. Nam, Proc. Mat. Res. Soc. **311**, 347 (1993).
17. N. I. Cho, Proc. Int. Conf. VLSI and CAD **2**, 151 (1991).
18. C. J. Adkins and R. H. Koch, J. Phys. **C-15**, 1829 (1982).
19. R. C. O'Handley, B. W. Corb, J. Megusar, and N. J. Grant, J. Noncrys. Solids **61**, 553 (1984).
20. A. van den Beukel and S. Radelaar, Acta Metal. **31**, 419 (1983).
21. R. C. O'Handley and N. J. Grant, Physica **119B**, 173 (1983).
22. T. M. Hayes, J. W. Allen, J. Tauc, B. C. Giessen, and J. J. Hauser, Phys. Rev. Lett. **40**, 1282 (1978).
23. A. Nylund, Acta Chem. Scandinavica **20**, 2381 (1966).