

스위칭 소자의 전력 스트레스를 제거하기 위한 BUCK DC-DC 컨버터

(BUCK DC-DC Converter to Reduce Power Stress of Switching Device)

李成栢* · 朴眞弘**

(Soung-Back Lee · Jin-Hong Park)

요 약

본 논문에서는 기존에 제시된 영전압 준공진 buck dc-dc 컨버터를 시뮬레이션을 이용하여 분석하고, 이에서 발생하는 문제점을 분석하였다. 그리고 부하저항을 낮게 가변함에 따라 소자의 스트레스가 증가함을 확인하였다. 그 원인이 freewheeling 다이오드의 기생 커패시턴스에 의한 전압상승에 의하여 발생함을 확인하고, 이를 개선할 수 있는 영전압 스위칭 컨버터를 제시한다.

Abstract

In this paper, the conventional ZVS-QRC buck dc-dc converter is analyzed using simulation and the problem is confirmed through it. According to varying the load resistance lower, it is provided that the stress of the device is increased. The reason is seen that the voltage is increased by parasitic capacitance of freewheeling diode. Novel ZVS-converter is proposed to improve the problems.

1. 서 론

전원 공급 장치의 고효율화, 소형화, 무계의 경량화에 대한 요구가 증가함에 따라 스위칭 모드전력변환 기법들은 기본적인 PWM변환기로부터 공진 컨버터, 준공진컨버터, 다중공진컨버터 그리고 가장 최근에 소프트 스위칭 PWM 컨버터로 진행되었다. PWM 컨버터는 전력흐름을

갑작스럽게 차단함으로써 전력을 처리한다. 이러한 높은 주파수에서의 하드스위칭 동작은 상당한 스위칭 손실과 스위칭 잡음 그리고 스위칭 스트레스를 가지게 된다. PWM컨버터의 반도체소자에 대한 스위칭 상태를 개선하기 위하여 몇가지의 공진기법들이 제안되었다. 전통적으로 직렬공진과 병렬공진을 포함하는 공진 컨버터들과 E-급 변환기¹⁾, 준공진 컨버터²⁾ 그리고 다중공진 컨버터³⁾는 정현적이거나 준정현적인 형태로 전력을 전달한다. 전력스위치들은 영전압(zero voltage) 또는 영 전류(zero current)에서 전환되는

*正會員：光云大學校 電氣工學科 教授

**正會員：光云大學校 電氣工學科 博士課程

接受日字：1996年 5月 10日

데, 공진 컨버터의 스위칭 손실과 스트레스는 PWM컨버터에 비하여 상당히 감소한다.

그러나 buck 영전압 준공진 컨버터에 대하여 PWM으로 전압/전류 제어를 실행할 경우 일정 펄스 폭에서의 특성은 기존에 제시된 바와 같은 장점이 있음을 확인할 수 있지만, 그 범위를 벗어나거나 부하저항 가변시 스위칭 손실 및 스위치의 스트레스가 증가하고, freewheeling 다이오드의 기생 커패시턴스에 의한 전력 손실이 발생함을 확인하였다. 따라서 본 논문에서는 영전압 준공진 컨버터의 부하저항 가변 및 펄스 폭 변조시에 소자의 스트레스를 줄일 수 있고 freewheeling 다이오드의 기생 커패시턴스에 무감할 수 있는 변형된 영전압 준공진 컨버터를 제안한다.

2. BUCK 영전압 준공진 컨버터

본 논문에서 제시하고자 하는 컨버터에 대하여 설명하기에 앞서 본 장에서는 buck 영전압 준공진 컨버터의 특징과 동작특성에 대하여 간단히 확인한다. 영전압 준공진 방식을 이용하는 buck dc-dc 컨버터의 회로도에는 그림 1에서 나타낸 바와 같다.

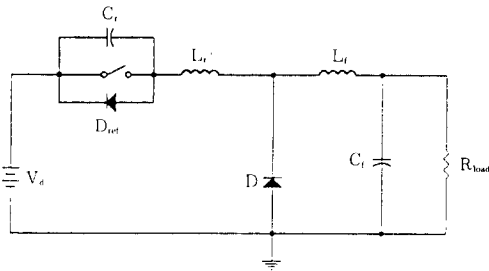


그림 1. 영전압 준공진 방식을 이용하는 buck dc-dc 컨버터

Fig. 1. buck dc-dc converter using ZVS-Quasi resonant topology

여기서 사용되는 방식은 공진 커패시터를 스위치와 병렬로 연결함으로써 직렬 공진할 수 있도록 구성되어있다. 이때 공진 커패시터는 스위치가 턴온 또는 턴오프되는 순간에 스위칭 양단 전압을 영(zero)으로 만들기 때문에 영전압 스위칭

이 실현되는 것이다. 영전압 준공진 buck dc-dc 컨버터의 동작에 대하여 구간 별로 간단히 설명하면 다음과 같다.²⁾

모드 1. 스위치 오프 명령이 지시되는 순간 공진 커패시터 C_r 의 양단에는 입력 전압 V_d 까지 선형적으로 충전된다. 그 결과 스위치는 자연전류(natural commutation)된다.

모드 2. 공진 커패시터 양단에는 입력 전압보다 큰 전압이 충전되어 free wheeling 다이오드 D가 순방향 바이어스된다. 따라서 공진 커패시터 C_r 과 인덕터 L_r 가 공진한다. 그러므로 커패시터 전압 v_c 는 영으로 회귀한다. 이때 커패시터의 양단에 인가되는 공진전압 v_c 의 최대치는 $V_d + Z_o I_o$ 이다.

모드 3. 공진 커패시터 전압이 방전되어 영전압이 되고 인덕터의 전류가 역방향($-i_{Lr}$)으로 진행되어도 스위치에 역방향으로 연결된 다이오드를 통하여 흐르기 때문에 커패시터 극성을 유지된다. 그리고 인덕터 전류는 선형적으로 증가하여 영에 도달한다. 이때 스위치가 턴온된다. 따라서 영전압 영전류에서 스위칭된다.

모드 4. 인덕터 전류 i_{Lr} 은 출력전류 I_o 와 같아질 때까지 증가한다. 그리고 $i_{Lr} = I_o$ 인 경우 freewheeling 다이오드가 턴오프 된다.

이상에서 언급한 영전압 준공진 buck dc-dc 컨버터의 동작을 확인한 결과, 스위치가 턴온될 경우 스위칭 손실이 제거되고, 트랜스퍼머의 누설인덕턴스와 전력 스위칭 소자의 출력 커패시턴스에 영향을 받지 않는다. 그리고 전력 소자 구동회로가 단순하다는 장점을 갖는다. 그러나 출력소자에 높은 전압 스트레스를 가지며, 주파수를 가변하여 제어하여야 하며, 프리휠링 다이오드내의 기생 커패시턴스에 상당히 민감한 동작을 한다.³⁾

3. 제안된 BUCK 영전압 준 공진 컨버터

위에서 제시된 영전압 방식의 컨버터 장점들은 PWM 컨버터와 비교할 경우 두드러진 특징이 된다. 그러나 위에서 볼 때 출력 전류 i_o 가 일정한 크기인 I_o 를 갖는다고 가정할 경우에 대해서

만 위에서 언급한 장점을 얻을 수 있다. 따라서 공진 파라미터와 필터 파라미터 설정이 정확하지 못할 경우 턴온시 스위칭 손실이 발생하고 이것은 결국 스위치 스트레스가 된다. 그러므로 영전압 준공진 buck dc-dc 컨버터는 파라미터 설정에 대하여 상당히 민감하다는 큰 단점을 지니게 된다. 이러한 단점은 위에서 언급한 바와같이 PWM을 이용하여 출력전력을 제어하지 못하고 스위칭 주파수를 가변하여 제어한다는 단점을 유발하게 된다.

그러므로 본 논문에서는 이러한 단점을 다소 개선할 수 있고, 앞에서 언급한 영전압 영전류 스위칭이 가능한 준공진형 컨버터를 그림 2에서 제시한다.

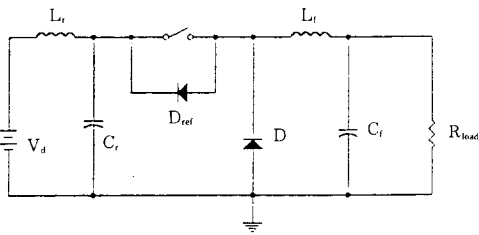


그림 2. 영전압 준공진 방식을 이용하는 제안된 buck dc-dc 컨버터
Fig. 2. The proposed buck dc-dc converter using ZVS-quasi resonant topology

본 논문에서 제안한 컨버터의 공진 방식은 스위치와 전원 공급단 사이에 병렬 공진부를 설정하도록 되어있다. 기존의 제시된 컨버터의 경우 MOSFET의 소스(source)단에서 공진하여 스위칭 스트레스를 보상하는 방식을 취하는 반면, 본 논문에서 제시하고 있는 컨버터는 드레인 단에서 공진하여 스위칭 스트레스를 제거할 수 있도록 하였다. 그리고 스위치가 턴오프되는 순간에서 공진이 시작되고, 공진 커패시터에 역방향으로 전압이 충전되어 있거나, 또는 방전하고 있기 때문에 스위치는 자연전류(natural commutation) 상태에서 턴온이 이루어지기 때문에 스트레스가 존재하지 않는다. 본 논문에서 제안한 컨버터에 대한 동작에 대하여 설명하기 위하여 각 단의 전류 전압 파형을 그림 3에서 나타내었다.

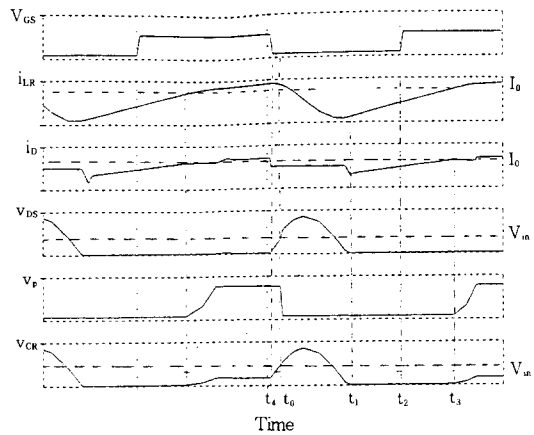


그림 3. 제안된 컨버터의 출력 전류/전압 파형
Fig. 3. Output current/voltage waveform of the proposed converter

모드 1. ($t_0 < t \leq t_1$) 스위치가 턴오프되기 이전의 상태를 살펴보면 공진 커패시터 C_1 의 양단에는 MOSFET의 소스전압(v_s)과 같은 전압이 얻어진다. 이때 스위치가 턴오프 되면 공진 인덕터 L_r 에 축적된 에너지에 의하여 공진 커패시터 C_1 에 전압이 충전되는데 그 진폭은 최대 $Z_0 I_0 + V_d$ 까지 증가한다. 여기서 스위치가 턴오프 되는 시점의 현상을 살펴보면 $v_{ds} = v_d - v_s$ 인데, $v_s = V_p$ 이므로 2장에서 언급한 바 있는 freewheeling 다이오드의 기생 커패시턴스에 의하여 발생하는 소자 스트레스를 제거할 수 있다. 이는 구간 별로 식 (1)에서 (8)과 같이 표현할 수 있으며, 그리고 이 구간에서의 등가회로와 파형을 그림 4에서 나타내었다.

$$t = t_0 \quad v_{cr} = V_p \quad (1)$$

$$i_{Lr} = I_{Lr} \quad (2)$$

$$v_{ds} = v_d - v_s = v_{cr} - V_p = 0 \quad (3)$$

$$i_d = I_0 \quad (4)$$

$t_0 < t \leq t_1$ (turn off 구간)

$$v_{cr} = V_s + I_0 Z_0 \sin \omega(t - t_0) \quad (5)$$

$$i_{Lr} = I_{Lr} \cos \omega(t - t_0) \quad (6)$$

$$v_{ds} = v_d - v_s = v_{cr} \quad (7)$$

$$i_d = 0 \quad (8)$$

모드 2. ($t_1 < t \leq t_2$) 스위치가 턴오프된 상태에서 freewheeling 다이오드가 턴온되고 부하측의 전압 v_0 가 v_s 보다 크기 때문에 MOSFET의 역방향 다이오드를 통하여 I_0 이상의 축적된 전류는

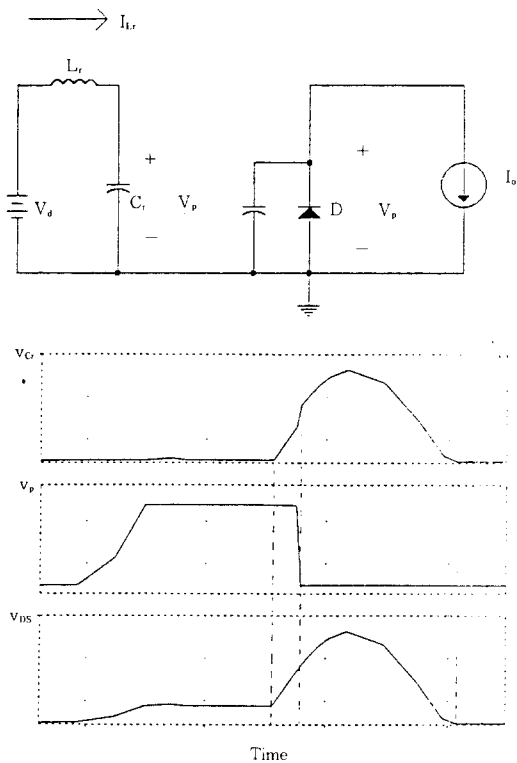


그림 4. freewheeling 다이오드의 기생 커패시턴스에 의하여 발생하는 손실 보상파형과 등가 회로
Fig. 4. The compensation waveform and equivalent circuit for loss generation to parasitic capacitance of freewheeling diode.

전원측으로 케환된다. 이때의 회로 동작모드를 증가화하면 다음 그림 5를 얻을 수 있다.

$$v_{c^*} = 0 \quad (9)$$

$$i_{L^*} = -I_{L^*} + \frac{V_{\epsilon}}{L_R}(t - t_2) \quad (10)$$

$$v_{ds} = 0 \quad (11)$$

$$i_d = i_{L^*} \quad (12)$$

모드 3. ($t_2 < t \leq t_3$) 스위치를 턴온하기 위한 드라이브 신호를 인가하여도 MOSFET의 역방향 다이오드를 통하여 케환전류가 흐르고 있는 상태이기 때문에 스위칭 소자는 실질적으로 턴온되지 않는다. 그러므로 스위칭 소자에 대한 스트레스는 발생하지 않는다. 그리고 영전류 까지 증가한 이후에 스위치가 턴온된다. 이 동작모드의 등가 회로는 그림 6에서 나타낸다.

$$v_{c^*} = 0 \quad (9)$$

$$i_{L^*} = \frac{V_{\epsilon}}{L_R}(t - t_3) \quad (10)$$

$$v_{ds} = 0 \quad (11)$$

$$i_d = i_{L^*} \quad (12)$$

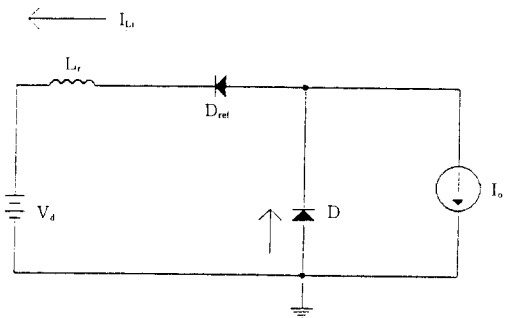


그림 5. 모드 2의 등가회로 ($t_1 < t \leq t_2$)
Fig. 5. equivalent circuit of mode 2 ($t_1 < t \leq t_2$)

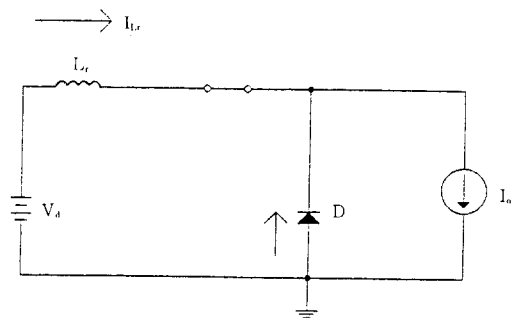


그림 6. 모드 3의 등가회로 ($t_2 < t \leq t_3$)
Fig. 6. equivalent circuit of mode 3 ($t_2 < t \leq t_3$)

모드 4. ($t_3 < t \leq t_4$) 스위치가 실질적으로 턴온되어 드레인 단에서 소스단으로 전류가 흐르는 구간이다. 이때 기존의 제시된 방식에서는 드레인을 통하여 흐르는 전류가 I_0 보다 높아지는 구간에서 freewheeling 다이오드의 내부 커패시턴스에 의한 전압과 입력 전압차에 의하여 소자 스트레스가 유지된다. 그러나 본 논문에서 제안한 방식은 freewheeling 다이오드의 내부 커패시턴스에 의한 전압과 공진커패시터 전압이 같기 때문에 스트레스를 저감시킬 수 있다. 이때의 등가회로는 다음 그림 7에서 보였다.

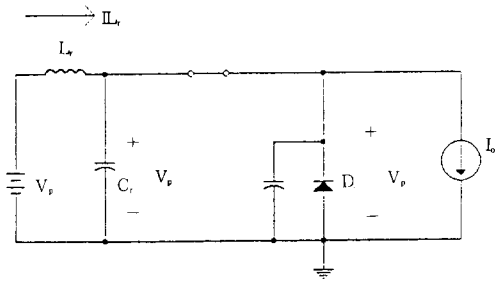


그림 7. 모드 4의 등가회로 ($t_3 < t \leq t_4$)
 Fig. 6. Equivalent circuit of mode 4 ($t_3 < t \leq t_4$)

3. 시뮬레이션 비교분석

본 장에서는 이전에 제시된 영전압 buck dc-dc 컨버터와 제안된 buck dc-dc 컨버터의 부하가 변화 freewheeling 다이오드의 커패시턴스에 의한 스위칭 소자 스트레스를 시뮬레이션을 통하여 비교검증한다. 시뮬레이션을 통하여 비교 검증하고자 하는 회로는 그림 8에서 영전압 buck dc-dc 컨버터이고 그림 9의 제안된 buck dc-dc 컨버터이다. 그리고 시뮬레이션 조건은 다음과 같다.

공진 주파수 $f_0 = 20$ [kHz],
 스위칭 주파수 $f_s = 10$ [kHz]

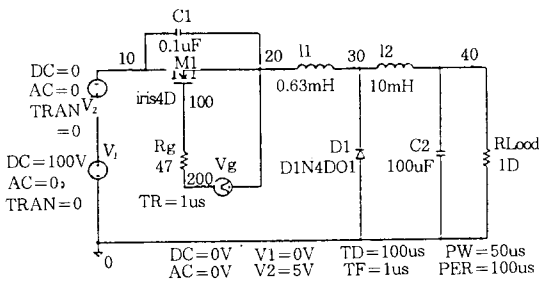


그림 8. 기존의 영전압 buck dc-dc 컨버터
 Fig. 8. Conventional ZVS buck dc-dc converter

그림 10은 두 컨버터의 부하저항을 $1[\Omega] \sim 100[\Omega]$ 로 가변할 경우 스위칭 소자에 발생하는 전력 스트레스를 확인한 것으로 낮은 부하에서 전력 스트레스가 증가하는 현상을 확인할 수 있다. 여기서 $1[\Omega]$ 에서의 입력 전력에 대한 스위

칭 소자 전력 스트레스는 영전압 buck dc-dc 컨버터에서 0.55 [p.u.]이고, 제안된 buck dc-dc 컨버터의 경우에는 0.24 [p.u.]임을 확인할 수 있다. 이것은 기존의 방식 보다 제안된 방식의 영전압 방식을 이용한 컨버터의 스위칭 소자 전력 스트레스가 $1/2$ 감소됨을 의미한다.

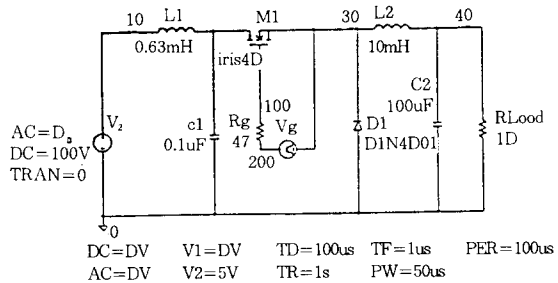


그림 9. 제안된 buck dc-dc 컨버터
 Fig. 9. The proposed buck dc-dc converter

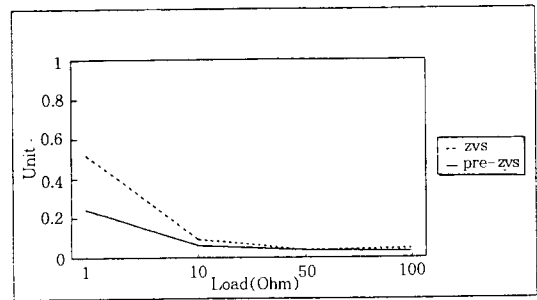


그림 10. 부하저항 가변에 따른 스위칭 소자의 스트레스
 Fig. 10. Stress of Switching device to load resistor variation

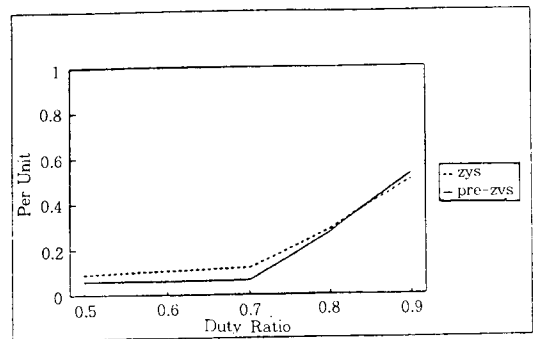


그림 11. Duty ratio 가변에 따른 스위칭 소자의 스트레스
 Fig. 11. Stress of Switching device to duty ratio variation

그리고 그림 11은 스위칭 펄스 폭 가변에 대한 입력전력과 스위칭 소자 전력 스트레스의 비를 표현한 것이다. 여기서 턴온 duty ratio를 0.5 이상 0.9까지로 설정한 것은 공진 방식을 이용하는 컨버터의 경우 0.5 이하에서는 전력 특성이 선형적으로 동작하기 때문이다. 그림에서 살펴보면 이때 역시 제안된 buck dc-dc 컨버터의 동작이 기존의 컨버터보다 소자 스트레스가 적음을 확인할 수 있다.

그림 12와 그림 13은 duty ratio 50[%]에서 스위칭 시 전류-전압관계를 나타내는 특성곡선을 보인 것으로 제안된 방법이 스위칭 시(과도 상태)전력 스트레스가 적음을 확인할 수 있다. 그러나 턴오프시 전압에 의한 스트레스는 기존의 방식보다 높음을 확인할 수 있다. 이것은 PC-SPICE를 이용하여 얻은 결과이다.

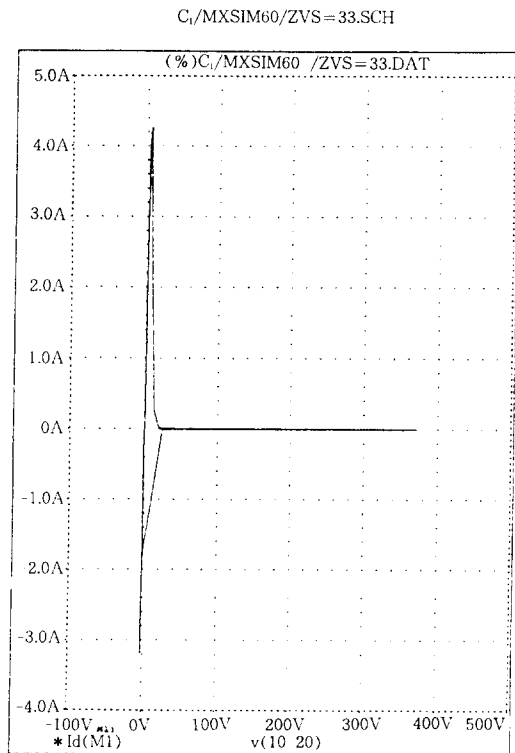


그림 12. 영전압 buck dc-dc 컨버터의 전류 전압 특성곡선
Fig. 12. I-V characteristics curve of ZVS buck dc-dc converter

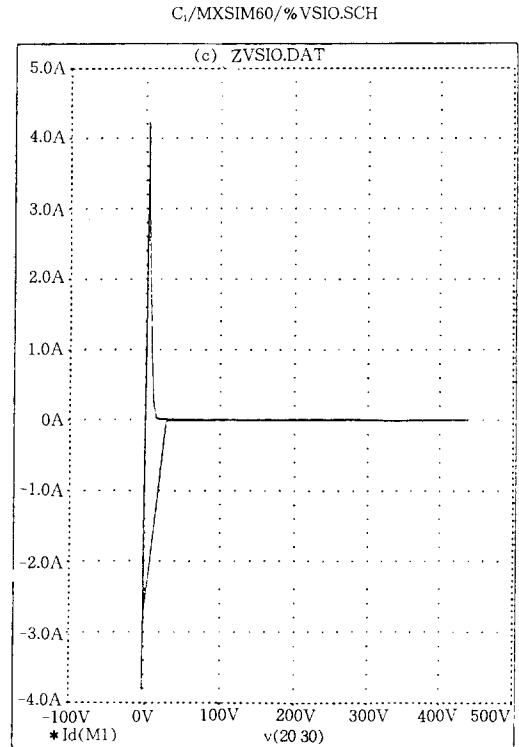


그림 13. 제안된 buck dc-dc 컨버터의 전류 전압 특성곡선
Fig. 13. I-V characteristics curve of proposed buck dc-dc converter

그림 14와 15는 Freewheeling 다이오드에서 얻어지는 전압 전류의 파형과 그에 의하여 얻어지는 전력 손실을 보인 것으로 제안된 방법이 기존의 방식보다 다이오드의 전력 손실 구간이 넓고 평균을 취할 경우 높음을 확인할 수 있다.

이상에서 얻어진 시뮬레이션 결과를 볼 때 제안된 방식의 컨버터가 턴오프시 스위칭 소자에 대한 전압스트레스가 높음이 확인되었지만, 과도상태시 전력 손실이 기존의 방식보다 개선되었음을 확인할 수 있었다. 그리고 freewheeling 다이오드의 커패시턴스에 의하여 발생하는 전력 손실 또한 개선되었음을 확인하였다.

4. 실험 및 고찰

본 논문에서 사용된 실험장치는 스위칭 소자를 IFR840을 이용하였고, Freewheeling 다이오드는

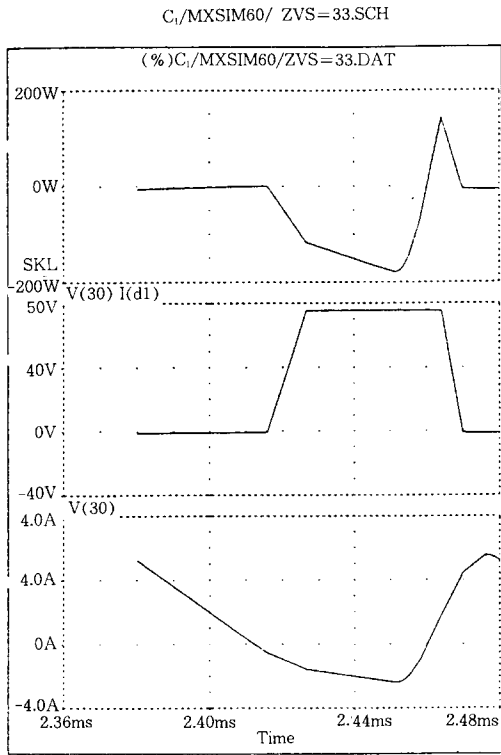


그림 14. freewheeling 다이오드의 전압-전류-전력파형 (영전압 buck dc-dc 컨버터)
 Fig. 14. Voltage-current-power waveform of freewheeling diode(ZVS buck dc-dc converter)

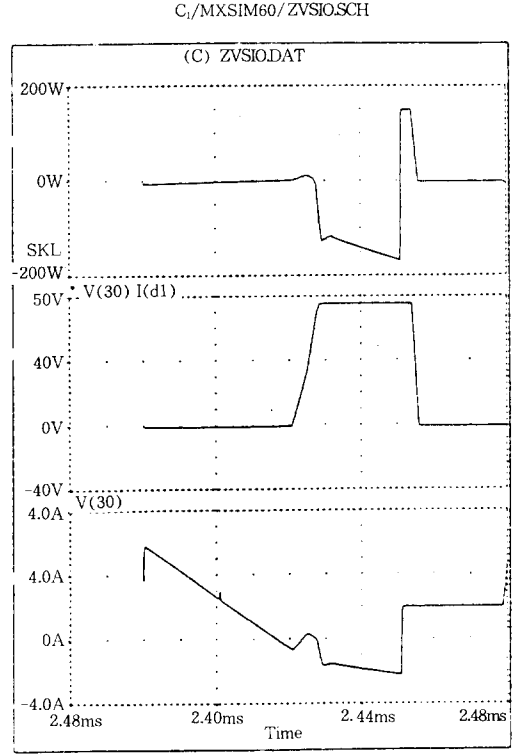


그림 15. freewheeling 다이오드의 전압-전류-전력파형 (영전압 buck dc-dc 컨버터)
 Fig. 15. Voltage-current-power waveform of freewheeling diode(proposed buck dc-dc converter)

P600D를 이용하였다. 그리고 입력 정전압은 30 [V]로하여 실험하였다. 그리고 본 실험에서는 사용된 인덕터의 인덕턴스는 100[uH]이고 커패시터의 값은 0.1[uF]으로 설정하여 실험하였다. 따라서 공진주파수 f_0 은 50[kHz]이고, 공진 임피던스 Z_0 는 31.6[Ω]이다. 그리고 스위칭 주파수 f_s 는 16[kHz]로 하였다. 그림 16은 공진 커패시터 전압과 freewheeling 다이오드 전압을 확인한 것으로 전력 MOSFET의 드레인 단과 소스단의 전압으로 양단의 전압이 같기 때문에 턴온 상태에서의 전압 v_{ds} 증가에 의한 스위칭 소자 전력 스트레스가 존재하지 않음을 확인할 수 있다. 여기서 측정방식은 채널 1과 4번을 사용하였는데 각각 50[v/div]이다. 그림 17은 그림 16에서 추정할 수 있었던 V_{ds} 이고, MOSFET gate 구동 펄스 파형이다. 측정 전압 단위는 v_{ds} 는 50(v/

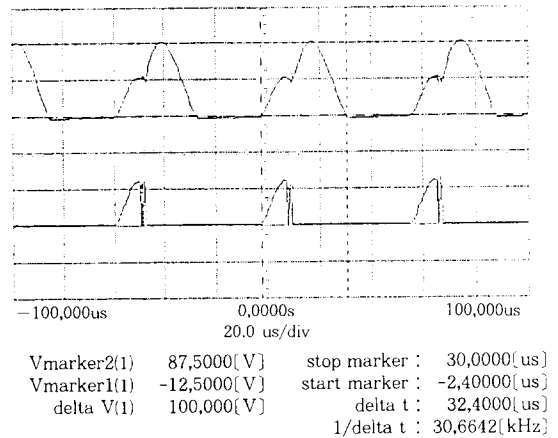
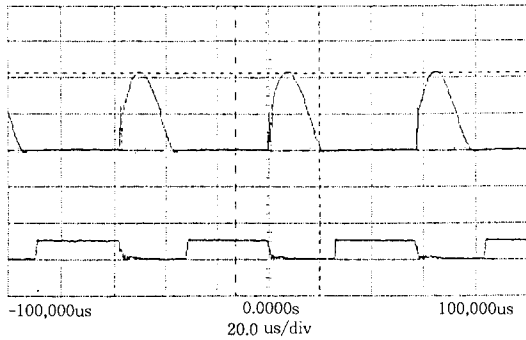


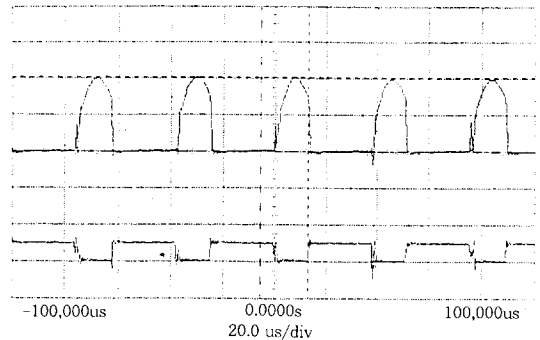
그림 16. 공진 커패시터 전압파형(상)과 Freewheeling 다이오드 전압파형(하)
 Fig. 16. Voltage waveform of resonant capacitor (upper) and freewheeling diode



Vmarker2(1) 93,7500[V] stop marker : 19,600[us]
 Vmarker1(1) -12,5000[V] start marker : -12,80000[us]
 delta V(1) 106,250[V] delta t : 32,4000[us]
 1/delta t : 30,8642[kHz]

그림 17. MOSFET의 드레인과 소스간 전압과 gate 구동 펄스

Fig. 17. Voltage between drain and source and gate driving pulse of MOSFET



Vmarker2(1) 89,0625[V] stop marker : 12,8000[us]
 Vmarker1(1) -12,5000[V] start marker : -6,00000[us]
 delta V(1) 101,563[V] delta t : 18,8000[us]
 1/delta t : 53,1915[kHz]

그림 18. MOSFET의 드레인과 소스간 전압과 gate 구동 펄스

Fig. 18. Voltage between drain and source and gate driving pulse of MOSFET

div)이고 구동 펄스는 20(v/div)이다. 그림 18은 펄스 폭 가변에 의한 v_{ds} 와 MOSFET gate 구동 펄스 파형이다. 측정 단위는 그림 17과 같다.

5. 결 론

본 논문에서는 기존의 제시된 영전압 준공진 buck dc-dc 컨버터와 제안한 준공진 buck dc-dc 컨버터를 비교 분석하였다. 제안한 컨버터에 대하여 시뮬레이션과 실험을 통하여 확인한 바와 같이 $1[\Omega]$ 과 같은 낮은 부하저항에서 기존의 방식보다 스위칭 순간 스위칭 스트레스를 50 [%]정도 낮출 수 있었으며, freewheeling 다이오드에서 발생하는 전력 손실 및 그에 의한 소자 스트레스를 줄일 수 있었음을 확인하였다. 이로써 다이오드의 기생 커패시턴스에 대한 민감성을 제거할 수 있었다. 그러나 스위치를 턴 오프할 경우 발생하는 전압에 의한 스위칭 소자 스트레스를 제거하기 위해서 클리핑 동작이 가능한 컨버터가 필요하다.

참 고 문 헌

- 1) Mohan, Undeland, Robbins "Power Electronics", wiley, 1995
- 2) Fred C. Lee, Wojciech A. Tabisz "Review of soft-

switching techniques for power conversion", Virginia Power electronics center, 1991

- 3) K.H. Liu, R.Oruganti, and F.C.Lee, "Quasiresonant converters-Topologies and characteristics", IEEE Trans. Power Electron., vol. PE-2 pp. 62-74, 1987
- 4) K.H.Liu, F.C.Lee "Zero-voltage switching technique in dc-dc converters", IEEE Power electron. Spec. Conf. Rec. pp 58-70, 1986.
- 5) Guichao Hua, Fred C. Lee, "soft-switching techniques in PWM convertes", IEEE Trans. Ind. elect., vol. 42, no. 6, dec. pp. 595-603, 1995

◇ 著 者 紹 介 ◇



이 성 백(李成栢)

1940年 12月 27日生. 1965年 漢陽大 工大 電氣工學科 卒. 1987年 漢陽大 大學院 電氣工學科 卒(博士). 現在 光云大學校 電子工學科 教授.



박 진 홍(朴眞弘)

1967年 11月 18日生. 1991年 光云大 工大 電子工學科 卒. 1993年 光云大 工大 電子工學科 卒(碩士). 現在 光云大 工大 電子工學科 博士課程.