

# SPICE모델을 이용한 유도전동기 구동용 공진형 직류링크 인버터의 설계연구

(A Design of Resonant DC Link Inverter for Induction Motor Drives Using SPICE Model)

韓秀彬\* · 鄭鳳晚\* · 金圭憲\*\* · 崔壽鉉\*\*\*

(Soo-Bin Han · Bong-Man Jung · Gue-Duk Kim · Soo-Hyun Choi)

## 요 약

유도전동기 구동용 공진형 직류링크 인버터의 공진링크 회로와 제어기 설계를 종합적으로 시도하였으며 기존의 해석적 방법의 설계를 보완하기 위하여 SPICE 시뮬레이션에 기초한 설계를 수행하였다. 공진형 직류링크 인버터의 핵심이 되는 공진링크단의 설계와 공진링크 초기전류의 최적제어, 인버터 출력의 제어방식 그리고 클램핑 스위치의 제어방식 등에 대한 설계에 있어서 SPICE에서의 검증과 조정을 통해 실용적 설계와 동작에 대한 예측실험이 가능함을 제시하였다. 이의 타당성을 증명하기 위해서 실험용 공진형 인버터를 구성하여 동작을 확인하였다.

## Abstract

A total design of resonant link circuit and controller in RDCL inverter is performed for induction motor drives. The design is based on SPICE simulation to compensate the problem of analytical method. It is shown that the core technology of RDCL inverter such as the design of resonant circuit, control of initial resonant current, control of inverter output voltage and control of clamping circuit can be practically designed by the simulation and parameter calibration in SPICE, and the refined prediction of operation is also possible. The validity of the proposed design is proved through the development and test of a scaled down prototype resonant system.

## 1. 서 론

유도전동기 구동장치를 포함하여 전력기기 산

업에서의 최근 뚜렷한 기술 경향 중의 하나는 고주파 전력변환 기술의 적용이다. 전력기기를 고주파로 동작시킬 때 기기의 전력밀도를 높일 수 있고 빠른응답의 과도제어 특성을 얻을 수 있으며 요구되는 필터의 크기가 작아져서 소형, 경량의 제품생산이 가능하게 되는 등의 많은 장점을 얻을 수 있기 때문에 고주파 기술에 대한 연구가

\*正會員 : 한국에너지기술연구소 선임연구원

\*\*正會員 : 한국에너지기술연구소 기술원

\*\*\*正會員 : 한국에너지기술연구소 책임연구원

接受日字 : 1995年 9月 25日

활발히 수행되고 있다.

현재 산업체에서 유도전동기의 가변속제어 및 무정전전원으로 사용하고 있는 DC/AC변환장치의 경우 주류를 이루는 PWM인버터의 경우는 소자의 스위칭 속도에 따라 다르지만 중대형이상의 용량에서는 수 kHz이하의 스위칭 범위에서 동작되고 있다. 그 이상의 주파수에서 동작시킬 경우는 스위칭 손실의 증가로 소자의 열용량 한계치를 초과하게 되므로 사실상 동작 주파수가 이 영역 이상으로 높이기 어렵어진다. 이러한 단점을 보완하기 위해 스위칭시 하드스위칭(hard switching)을 하는 PWM인버터와는 달리 영전압 또는 영전류시에만 스위칭 동작을 하는 소프트 스위칭(soft switching)을 함으로써 스위칭 손실을 제거하여 소자의 고주파 동작을 가능하게 해주는 여러 공진형 인버터가 제안되었다<sup>1~3)</sup>

공진형 직류링크 인버터(Resonant DC Link Inverter: RDCL)<sup>2), 3)</sup>는 고주파로 스위칭하여도 손실이 적고 회로구조가 간단하여 가장 실용화에 가까운 공진형 인버터로 평가되고 있으나 제어기가 기존의 PWM인버터의 경우보다 복잡하여 그 제조가격이 상대적으로 높고 신뢰성에 유의하여야 하는 것이 단점이며 이러한 문제의 해결이 현재 상용화를 위해 극복해야 하는 기본 조건이 된다. 공진형 인버터의 설계는 크게 공진링크 회로의 설계와 제어기의 설계로 구분할 수 있다. 제어부는 공진링크 제어부, 인버터 출력제어부, 그리고 전압제한이 요구되는 경우 클램핑 제어부가 필요하게 된다. 공진링크 회로의 설계에 대한 해석적인 연구<sup>4), 5)</sup>와 제어부 각 부분에 대한 연구<sup>6)~8)</sup>가 개별적으로 수행된 바 있으나 공진형 인버터전체를 종합적으로 연결한 연구가 실용화를 위해서 필요하다.

따라서 본 논문에서는 전압형 직류링크 공진형 인버터의 공진링크 회로와 제어기의 설계를 종합적으로 시도하며 또한 기존의 해석적 방법의 설계를 보완하기 위하여 SPICE 시뮬레이션에 기초한 설계를 수행하였다. 이들 제어기의 설계와 공진링크 회로의 동작의 연관을 위해서 공진회로와 제어기의 상호간 동작특성을 우선 파악하고 이에 적합한 공진회로 및 제어기가 설계되도록 각 부분

의 구체적인 제어기 설계를 수행하였고 이의 타당성을 증명하기 위해서 실험용 공진형 인버터를 구성하여 동작을 확인하였다.

## 2. 공진형 직류링크 인버터의 동작 분석

공진형 직류링크 인버터의 구조는 그림 1과 같다. 기존의 PWM인버터의 스위치 Q1-Q4와 직류전원  $V_s$  사이에 공진을 위해 사용되는 인덕터 L과 커패시터 C의 공진회로가 추가로 연결되어 있을 뿐이며 PWM인버터의 구조를 큰 변형없이 사용할 수 있다. 그러나 기존의 인버터와는 달리 직류링크 전압이 DC가 아닌 공진전압이므로 동작특성은 매우 다르며 다음과 같다.

공진형 인버터의 동작은 그림 2와 같이 LC공진을 유도하기 위해 스위치 S1을 턴온시키고 회

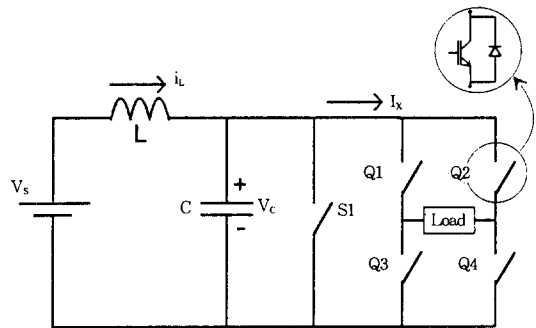


그림 1. 공진형 직류링크 인버터의 구조  
Fig. 1. Topology of resonant DC link inverter

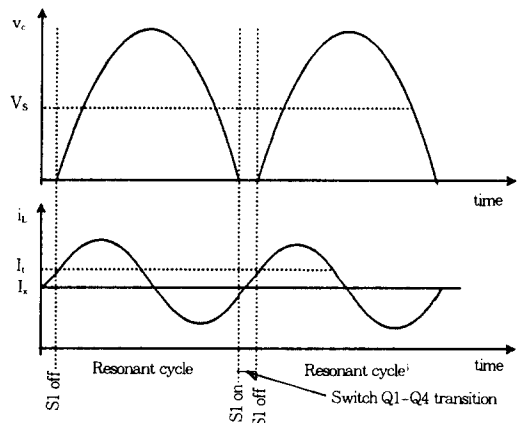


그림 2. 공진형 직류링크 인버터의 동작원리  
Fig. 2. Principle of operation of resonant DC link inverter

로를 순간적으로 단락시킴으로써 시작된다. 이때 급격히 증가한 인덕터의 전류가 다음 공진작용을 할 수 있도록 충분한 값인  $I_o$ 에 도달하였을 때 스위치 S1을 개방시켜서 직류링크전압  $V_s$ , 인덕터 L, 커패시터 C로 연결되는 루프회로에서 공진이 발생되게 한다. 인덕터 L에 저장된 에너지가 커패시터 C로 전달되고 다시 이 에너지가 인덕터 L로 귀환되는 공진작용에 의해 C의 전압이 진동하게 된다. 이때 커패시터 C의 전압이 0이 되는 경우가 발생되며 이 순간에만 인버터의 스위치 Q1-Q4의 상태를 변화시키므로 출력전압을 조절하게 되고 이때의 스위칭은 영전압에서 수행되므로 스위칭 손실이 발생하지 않게 된다. 영전압 스위칭후 공진회로를 다시 공진시키기 위해서 스위치 S1을 턴오프하여 전류를 충분히 증가시키는 동작이 다시 필요하며 이후 같은 작용을 반복하게 된다. 인덕터 L의 내부저항 R을 고려한 공진 전류 및 전압의 표현식은 다음과 같다.

$$u_c(t) = V_s + e^{-\alpha t} (-V_s \cos \omega_r t + \omega_r L (I_{1o} - I_x) \sin \omega_r t) \quad (1)$$

$$i_L(t) = I_x + e^{-\alpha t} (I_{1o} - I_x) \cos \omega_r t + \frac{V_s}{\omega_r L} \sin \omega_r t \quad (2)$$

단  $\omega_r = \sqrt{\omega_0^2 - \alpha^2}$ : 감쇄공진주파수  
(damped resonant frequency)

$\alpha = \frac{R}{2L}$ : 감쇄계수(damping factor)

$\omega_0 = \frac{1}{\sqrt{LC}}$ : 공진주파수(resonant frequency)

$Z_r = \sqrt{\frac{L}{C}}$ : 특성임피던스  
(characteristic impedance)

식에서 파악되듯이 공진시 커패시터 C의 전압  $u_c$ 가 0이 되는 경우는 인덕터의 전류  $i_L$ 보다는 인덕터 초기전류와 부하전류의 차이인  $I_{1o} - I_x$ 에 의해 좌우된다. 부하전류  $I_x$ 는 유도전동기에 공급되는 전류를 의미하며 유도전동기의 내부 인덕턴스가 공진회로의 경우보다 매우 크고 부하전류의 출력 기본주파수는 스위칭주파수보다 매우 작으므로 공진링크 회로에서 볼 때 부하전류는 인버터스위치 Q1-Q4의 스위칭 순간의 1주기동안 거의 변화가 없는 직류전류원  $I_x$ 로 볼 수 있다. 정상

적으로 공진을 제어하는 방식은  $I_{1o} - I_x$ 가 적당한 값이 될 때 스위치 S1이 턴오프되도록 하는 것이다. 만약 더 이상의 전류가 커패시터 C에 흐르면 공진전압  $u_c$ 가 더 커지게 되어 소자가 큰 전압 스트레스에 의해 파괴될 수 있고 반대로 이보다 작은 전류가 커패시터 C에 흐르면 공진전압이 0으로 도달하지 못하게 되며 이후 공진작용이 진행될 수 없게 된다.

부하변화에 따른 공진링크의 동작을 파악하기 위해서 시뮬레이션하여 보면 그림 3과 같이 부하 전류가 양에서 음으로 또 음에서 양으로 변화될 때의 공진링크의 동작을 분석할 필요가 있다. 부하전류가 양에서 음으로 변화될 때는 에너지가 부하에서 공진회로로 전달된다는 것을 의미하며 이때 공진 에너지가 증가하여 공진전압의 크기가 커지게 된다. 반대로 부하전류가 음에서 양으로 변화하는 경우 에너지가 공진회로에서 부하로 전달되므로 공진회로가 정상적인 동작상태에 도달할 때까지 에너지를 전원에서 공급받아야 한다. 이때 인덕터의 초기전류가 충분한 값까지의 도달할 시간이 필요하며 따라서 데드타임(dead time) 부분이 발생된다.

이상의 분석에서 판단하여 볼 때 공진형 인버터를 동작시키기 위해서는 공진링크가 항상 공진될 수 있도록 인덕터의 전류를 제어하여야 하고 또한 이 제어가 부하의 변화에 대해서 적용할 수

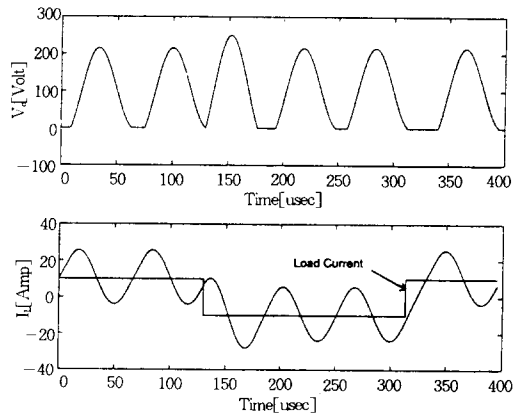


그림 3 부하전류 변화에 대한 공진링크회로의 동작특성  
Fig. 3. Characteristics of resonant DC link inverter according to the variation of the load current

있어야 함을 알 수 있다. 그리고 요구되는 전압 크기와 주파수를 갖는 출력전압이 발생할 수 있도록 하는 인버터 스위치의 제어가 또한 필요하다.

### 3. 시스템 설계

#### 3.1 회로파라미터 설계

공진회로부는 기본적으로 인덕터 L과 캐패시터 C로 구성되며 이들 수동소자의 값을 결정하는 것이 중요한 파라미터 중 하나가 된다. 이들 값의 결정에 영향을 주는 특성은 여러 조건이 있으나 일차적으로 공진링크의 내부저항을 무시한다고 볼 때 식(3)에 의한 공진회로의 공진주파수의 결정이 우선되어야 한다.

$$\omega_0 = 2\pi f_0 = \frac{1}{\sqrt{LC}} \quad (3)$$

공진주파수는 사용소자의 종류에 따라 변동이 있지만 통상 가청주파수대를 넘는 20kHz-40kHz범위에서 결정된다. 공진주파수가 높을수록 전력밀도가 높아지는 장점이 있지만 공진주파수의 상승에 따라 주변 소자, 코어, 반도체스위치 및 제어 회로의 속도도 병행해서 상승되어야만 하며 정교한 기술이 요구되는 문제를 고려해야만 한다.

식 (3)과 함께 L, C값을 구체적으로 결정하게 하는 요소는 공진링크 내부저항에 따른 초기 인덕터전류의 설정값이다. 실제 공진회로의 구성시 내부저항에 의해서 에너지가 공진주기동안 손실되기 때문에 공진 후 영전압상태에 도달하기 위해서는 이 손실되는 에너지를 보상하기 위해 초기 전류가 필요하며 이를 위해서 공진주기 초기에 인덕터의 전류를 필요값만큼 증가시킨 후 공진이 발생되도록 한다. 이 때 필요한 초기 공진전류의 설정이 매우 중요한 설계 파라미터가 된다. 이 초기 공진전류의 설정값이 작은 경우는 영전압 조건에 도달하지 못하며 큰 경우는 공진전압의 피크값이 필요이상으로 증가하게 된다. 이 전류 설정값은 공진링크의 내부저항과 LC 파라미터와 연관되며 이 관계를 다음과 같이 유도할 수 있다.

공진을 유지하기 위해서는 공진초기전류  $I_{L0}$ 에

의해 인덕터에 저장된 에너지는 공진동안 내부저항에서 소모되는 에너지보다 커야 하므로 다음식이 만족되어야 한다.

$$\frac{L I_{L0}^2}{2} \geq \frac{R I_{crms}^2}{f_r} \quad (4)$$

공진손실이 부하전류에 영향받지 않고 회로 단락 시간과 무관하다고 보면 공진링크의 피크전류  $\widehat{I}_C$ 와 실효치 전류  $I_{crms}$ 는 다음 관계를 갖는다고 볼 수 있다.

$$I_{crms} = \frac{\widehat{I}_C}{\sqrt{2}} = \frac{V_s}{Z_r \sqrt{2}} \quad (5)$$

따라서 공진시 영전압을 위해 필요한 초기 공진전류는 다음과 같게 된다.

$$I_{L0} \geq I_{L0min} = \frac{V_s}{Z_r} \sqrt{\frac{2\pi R}{Z_r}} \quad (6)$$

식 (6)에서 살펴보면 공진링크의 내부저항 R이 클 수록 특성임피던스  $Z_r$ 이 작을 수록 필요한 초기 인덕터전류  $I_{L0}$ 는 증가함을 알 수 있다. 또한 공진회로의 R, L, C값에 따라 필요한 초기전류를 예측할 수 있고 그 타당성은 시뮬레이션을 통해서 검증하여 결정한다. 개별적인 L, C의 값의 결정은 식(3)과 식(6)에 의해 결정하게 되나 여러상황에 따라 가변성이 존재한다. 식(6)의 관점에서 보면 인덕터의 값이 커지는 것이 공진시 필요한 초기전류가 작아지므로 유리한 점이 있다. 그러나 실제로 인덕터의 용량을 증가시키는 경우 권선에 의한 내부저항이 증가할 수 있고 인덕터의 외형이 커지고 가격이 상승할 수 있는 문제가 발생할 수 있다. 따라서 인덕터의 용량결정은 이들을 고려하여 절충된 값을 사용하게 된다. 또한 인덕터의 용량을 줄이면서 특성임피던스를 크게 유지시킬 수 있는 방법은 공진주파수를 증가시킴으로 가능하나 인덕터의 경우 자속밀도가 높은 코어가 선택되어야 하기 때문에 인덕터 제조가격에 영향을 주는 요인이 된다. 그러나 인덕터의 값이 적게 되면 공진시 전류의 기울기가 빠르게 되므로 초기 공진전류 제어시의 센서 및 제어기의 속도가 매우 고속이어야 하는 문제를 고려해야만 한다. 이러한 문제를 복합적으로 분석하기

위해서 SPICE에 의한 회로수준에서의 시뮬레이션이 실용적 설계를 위해서 매우 효과적이다.

### 3.2 제어기 설계

#### 가. 공진링크 전류제어(부하전류 추종제어)

이 부분은 공진회로의 초기전류 제어를 부하가 존재하는 경우로 확대한 제어이다. 즉 공진을 보장하는 인덕터의 초기 공진전류의 크기는 그림 2와 같이 무부하시 기본적으로 요구되는 초기 인덕터전류  $I_L-I_x$ 에 부하전류  $I_x$ 를 합한 전류가 된다. 이 개념을 실현하기 위해서 부하전류  $I_x$ 와 인덕터전류  $I_L$ 을 감지하여 부하전류  $I_x$ 에 공진보장에 필요한 초기전류  $I_L-I_x$ 를 합한 전류 즉  $I_x$ 가 측정된 인덕터전류  $I_L$ 이 되도록 공진스위치 S1의 도통시간을 제어해야한다. 그림 4는 공진회로의 파라미터 결정과 이 공진링크 제어를 설계하기 위해 동작을 SPICE로 시뮬레이션한 것으로 공진회로를 구성하는 R, L, C 성분에 대한 성능 변화와 영전압 조건의 여부를 판단할 수 있고 공진링크의 전류제어 특성을 예측할 수 있다. 그림 4에서 커패시터 C1에 저장된 초기전압을 공진링크의 직류전압원으로 보며 인덕터의 공진전류와 부하전류를 감지하기 위해서 전류센서를 각각 H1, H2로 모델링하였고 인버터 스위치 이후는 정전류원  $I_x$ 로 볼 수 있다. V1은 공진링크부가 무부하시 최소로 필요로 하는 전류값인 그림 2의  $I_L-I_x$

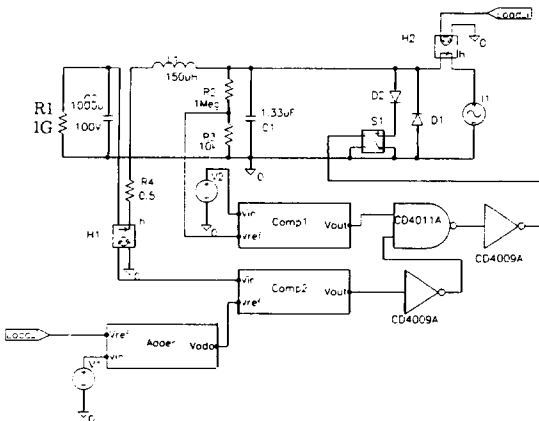


그림 4. 공진형 직류링크 인버터의 초기전류제어를 위한 SPICE 모델링 회로  
Fig. 4. SPICE model of resonant DC link inverter for initial current control

을 의미하며 실제 부하전류와 합한 만큼 인덕터 전류가 증가하였을 때에 비교기 Comp2가 동작하여 스위치 S1을 구동하게 된다. 비교기 Comp1은 커패시터 C2의 전압이 공진시 영전압상태에 도달하는 것을 측정하기 위해 사용되었으며 이것은 구동신호가 공진링크의 전압이 0일때만 유효하도록 논리회로를 구성하는 데에 이용되었다. 저항 R4는 인덕터 내부저항, 표유저항 등 공진링크 내부의 모든 저항을 등가적으로 나타낸 것으로 내부저항에 따른 초기 공진전류의 양을 평가하는데 필요하다.

그림 5는 시뮬레이션 결과이며 그림 5-(b)는 초기 공진전류가 거의 적절한 값으로 설정된 경우의 공진전압, 전류파형이며 그림 5-(a)와 그림 5-(c)는 각각 조건을 만족 못하는 경우와 초기전

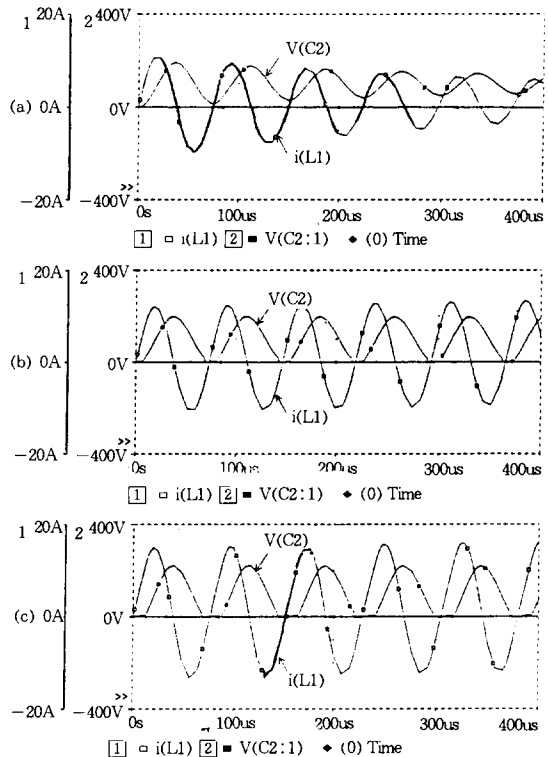


그림 5. SPICE에 의한 공진링크제어 시뮬레이션  
(a: 초기전류가 작은 경우, b: 초기전류가 적절한 경우, c: 초기전류가 과다한 경우)  
Fig. 5. SPICE simulation of the control characteristics of resonant link circuit  
(a: small initial current, b: optimum initial current, c: excess initial current)

류가 과도설정된 경우이다. 초기전류가 과도설정된 경우는 높은 초기전류를 얻기위해서 스위치 S1의 도통시간이 길어져 공진과 공진사이의 데드타임이 길어지고 공진전압의 피크가 증가됨을 확인할 수 있고 초기전류가 초기 공진조건보다 작은 경우는 동작이 진행됨에 따라 공진전압이 영전압으로 도달하지 못함을 볼 수 있다.

나. 출력전압제어

공진형 인버터에서는 직류링크 전압이 직류가 아닌 공진전압이므로 이 직류링크 전압이 0이 될 때에만 인버터 스위치들이 스위칭되도록 동작시키게 된다. 따라서 임의의 순간에 스위칭을 수행하는 PWM방식을 사용할 수 없고 특정 스위칭 순간에만 스위칭하는 DPM(Discrete Pulse Modulation)방식을 사용하게 된다. 이 방법중 출력 전압조절과 출력 주파수제어가 가능한 일반화된 하나의 방법이 그림 6의 SDM(Sigma Delta Modulation)방식이다. 이 방식은 단일이득 부궤환시스템(unit gain feedback loop system)으로서 동작되며 원하는 출력전압의 정보를 갖는 명령과 출력전압

의 오차를 적분하여 그 크기의 상태에 따라 오차가 줄어들 수 있는 다음의 스위칭 상태를 출력하도록 되어있다. 이때 이 스위칭 상태의 변화는 공진전압이 0이 될 때에만 동작하도록 샘플/홀더를 사용함으로써 공진주파수  $f_{svk}$ 에 동기시킨다.

SDM의 동작특성을 보다 정확히 파악하기 위해서 실제 회로를 그림 7과 같이 산업체 표준의 고속 연산증폭기 LM318과 비교기 LM311을 사용하여 회로를 구현한 후 SPICE에서 모의동작을 한 결과는 그림 8과 같다. 실제 시스템에서는 기준신호  $V_{ref}$ 는 정현파가 되나 수십 kHz로 공진하는 공진링크측에서 볼 때 수십 Hz로 변화하는  $V_a$ 는 임의의 시점에서는 일정한 전압이 유지되고 있는 직류전압으로 볼 수 있다.  $V_{ref}$ 와 현재의 출

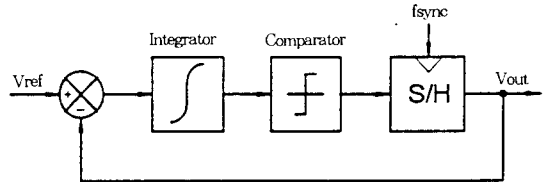


그림 6. DPM제어기의 구성블럭도  
Fig. 6. Block diagram of DPM controller

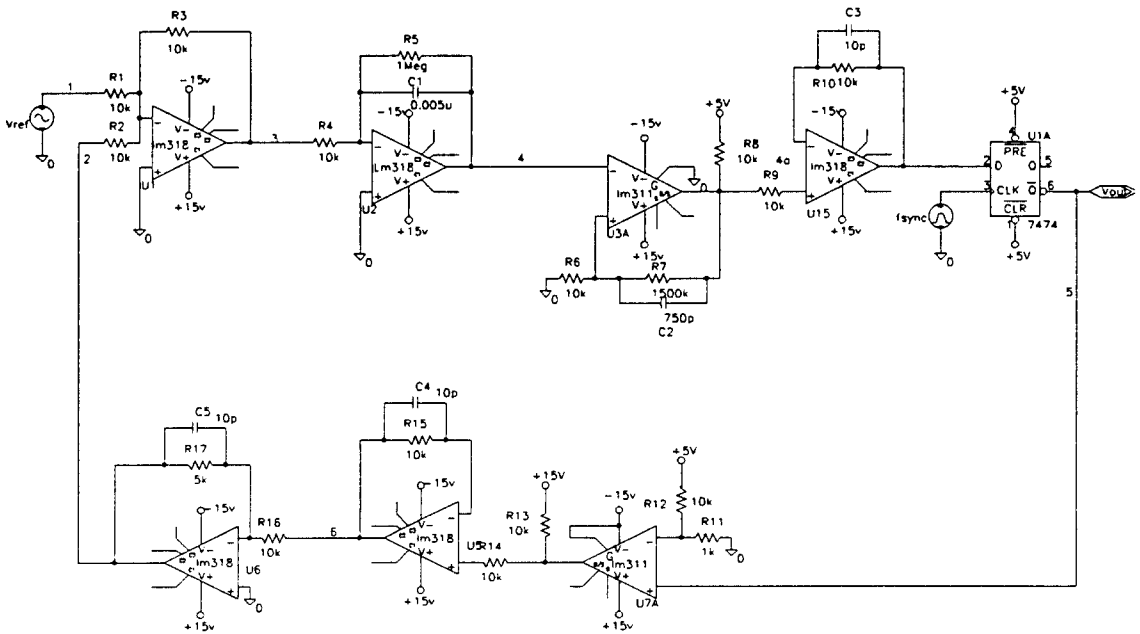


그림 7. DPM 제어기의 구현 회로  
Fig. 7. Implemented circuit of DPM controller

력상태  $V_{out}$ 의 오차가 검출된 후 이 오차는 적분기를 통해서 적분된다. 오차의 값이 직류값이 되므로 적분출력은 선형적으로 증가 또는 감소하는 파형이 된다. 이 오차의 적분이 영점을 통과할 때마다 비교기에 의해서 상태가 이산화되며 이것은 공진시의 영전압과 동기된 동기신호  $f_{sync}$ 에 의해 동기되는 샘플/홀더를 통해서 출력에 나타나게 되고 이 출력은 다시 피이드백되어 동작이 반복된다. SDM은 샘플된 시스템으로 동작되므로 PWM과 같이 기준전압에 따라 펄스가 항상 비례관계를 갖지는 않으며 한계주기(limit cycle)에 반복된 파형이 나오게 된다. 이상과 같이 시뮬레이션상에서 DPM제어기 설계의 미세부분이 완료되며 이 구현된 제어기는 실제 동작결과 40kHz의 공진주파수 영역까지 동작이 가능하다.

#### 다. 클램핑(clamping)제어

공진형 인버터의 경우 전압 스트레스의 크기는 L, C공진작용과 인버터의 변조방식에 의해 결정되나 적어도 공진링크의 직류전압보다 2배 이상의 전압용량을 갖어야 한다. 응용에 따라서 이 공진전압을 엄격히 제한할 필요가 있게 되며 이

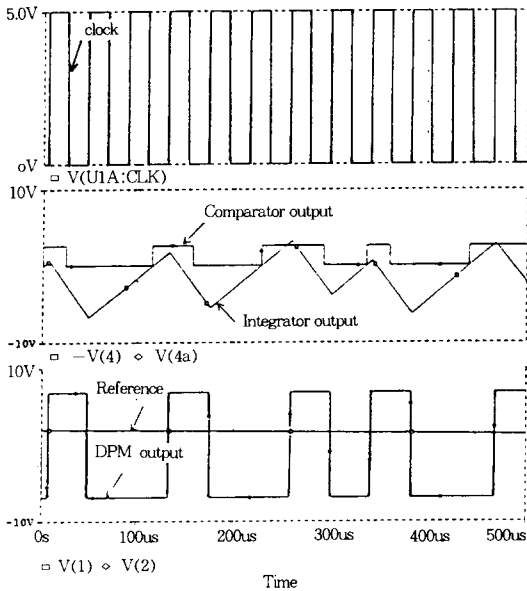
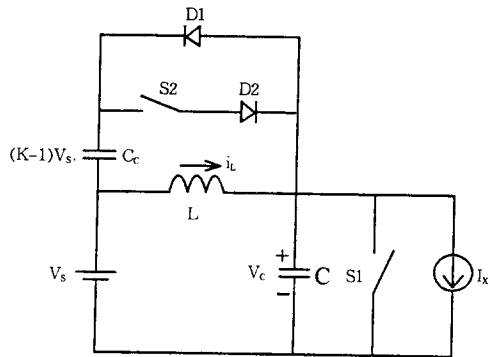


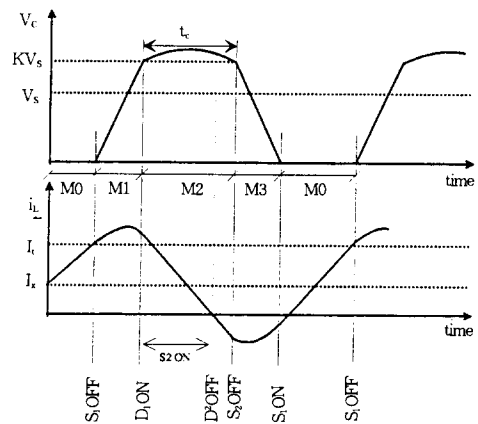
그림 8. DPM 제어기의 SPICE 시뮬레이션 결과  
Fig. 8. Simulation result of DPM controller

전압을 제어하기 위해서 그림 9-(a)와 같이 능동 소자 S2에 역방향 다이오드가 병렬로 접속되고 초기전압  $(K-1)V_s$ 만큼 저장된 클램핑 커패시터  $C_c$ 가 추가된 회로를 사용한다. 이 회로에서는 공진전압이  $KV_s$ 으로 제한되게 되며 그 동작은 다음과 같다.

그림 9-(b)의 동작파형에서 보면 인덕터에 전류가 충전된 후 S1이 턴오프될 때 공진링크 전압인 커패시터 전압  $V_c$ 는 공진작용에 의해 전압이 증가하며 전압  $V_c$ 가 클램핑 전압제한치인  $KV_s$ 에 도달하면 다이오드 D2가 도통되고 전압은  $KV_s$ 로 제한되게 된다. 이때 제한된 에너지는 클램핑 커패시터  $C_c$ 로 저장되고 이 에너지는 다시



(a) 클램핑 회로를 갖는 인버터의 구조



(b) 클램핑 회로를 갖는 인버터의 동작

그림 9. 클램핑 회로를 사용한 공진형 직류링크 인버터의 구조 및 동작  
Fig. 9. Topology and operation of resonant DC link inverter with clamping circuit

S2가 도통될 때 방출되면서 클램핑 커패시터에서 충전된 전체전하가 0가 될때 클램핑 스위치 S2를 턴오프시키게 된다. 그후 다시 L, C의 공진작용에 의해서 공진링크전압이 0가 되면 S1이 도통되면서 인덕터의 초기전류를 증가시키는 동작을 하게 되고 이후 같은 동작이 반복되면서 1 주기의 동작이 새롭게 시작된다.

궁극적으로는 전압제한을 위해서는 클램핑 스위치 S2를 턴오프하는 시점이 중요하며 이는 방전시 클램핑 커패시터 C<sub>3</sub>의 전압이 충전시 초기 클램핑전압과 일치할 때를 감지하여 결정한다. S2를 턴온하는 시점은 공진링크 전압이 클램핑 전압보다 커지게 되면 자연히 D1이 도통하게 되고 이후 바로 스위치 S2를 구동하여 도통시킨다. 이 경우는 다이오드 D1에 전류가 계속 흐르므로 영전압스위칭으로 스위치 S2는 턴-온이 되나 다이오드 D1이 도통되는 동안은 역전압 때문에 스위치 S2로의 전류 흐름은 불가능하고 전류의 방향이 역으로 되어 다이오드가 턴오프되면 비로소 전류가 스위치 S2로 흐르게 된다. 이러한 상태를 제어하기 위한 논리회로를 구성하기 위해서 그림 10과 같이 SPICE로 시뮬레이션하였다. 이 그림에서 편의상 클램핑 제어논리회로만 보였으나 실제로는 시뮬레이션시 그림 4에

서 사용된 인버터 스위치부와 동진전류 제어부를 함께 사용하여야 한다. 공진조건이 만족되는 경우는 그림 11과 같이 정상적인 동작을 함을 볼 수 있다.

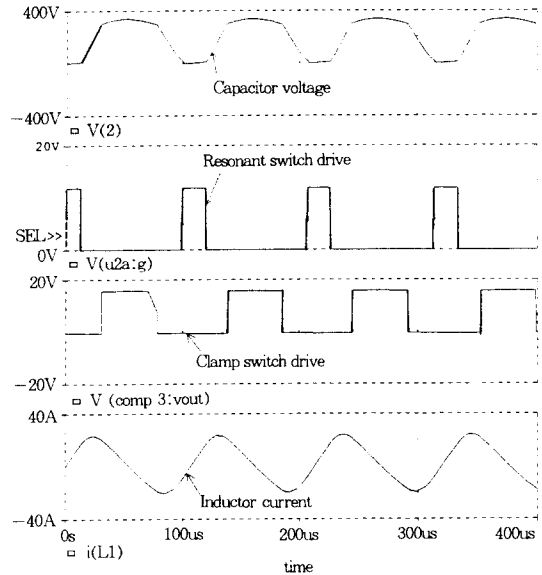


그림 11. SPICE에 의한 클램핑 공진형직류링크인버터의 동작 시뮬레이션  
Fig. 11. SPICE simulation of the operation of clamped resonant DC link inverter

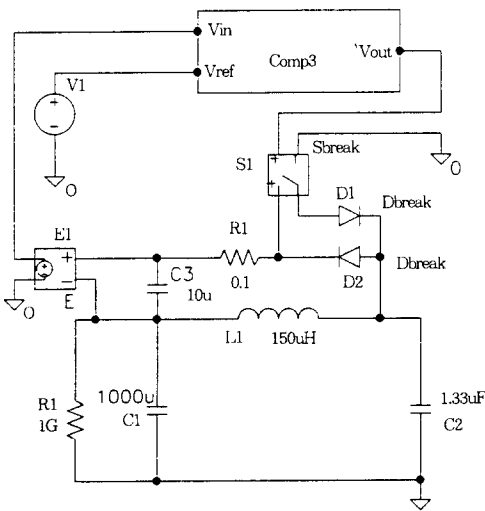


그림 10. 클램핑 회로제어를 위한 SPICE 모델회로  
Fig. 10. Spice model of the clamping control circuit

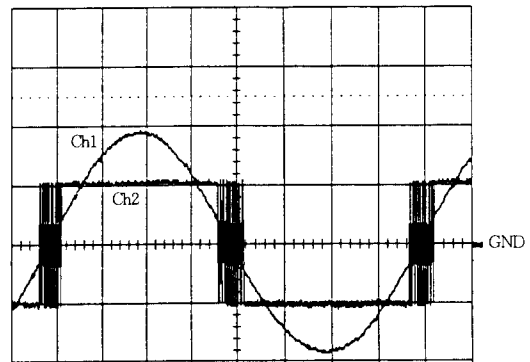


그림 12. DPM 제어기의 동작파형  
(Ch1: 기준전압 Vref 5V/div, Ch2: 출력전압 2V/div, 시간: 2msec/div)  
Fig. 12. Operation waveform of DPM controller  
(Ch1: reference voltage Vref 5V/div, Ch2: output voltage of DPM 2V/div, time: 2msec/div)



#### 4. 시스템의 동작 실험

설계 결과를 확인하기 위해서 실험용 시스템을 구성하고 그 동작을 실험, 확인하여 보았다. 반도체소자로는 후지전기의 IGBT를 사용하였고 공진 인덕터는 TDK의 페라이트코어를 사용하여 90 $\mu$ H로 제작하였고 커패시터는 폴리프로필렌 (polypropylene)형의 커패시터를 병렬연결한 1.3 [ $\mu$ F]을 사용하여 공진주파수는 20[kHz]에서 동작되게 설계하였다. 공진링크 전류제어, 출력 전압제어, 클램핑 제어는 각각 SPICE 모델에서 제안된 그림 4, 그림 7, 그림 10의 회로를 사용하여 구현하였다.

그림 12는 DPM제어기의 기준신호와 출력신호로 DPM에 의한 변조특성을 확인하기 위한 실험이다. 변조지수는 파형의 명확한 확인을 위해서 1.4로 과변조하였으며 과변조 구간 사이에도 DPM펄스가 출력되고 과변조 구간에서는 펄스의 변조과정이 없어짐을 볼 수 있다. 그림 13은 공진링크단의 전압, 전류로서 전류가 거의 최소 공진회로로 설정되었고 부하전류가 약 2A로 흐르고 있을 때의 공진동작이다. 그림 14는 공진형 인버터의 최종 출력전압으로서 출력주파수 60

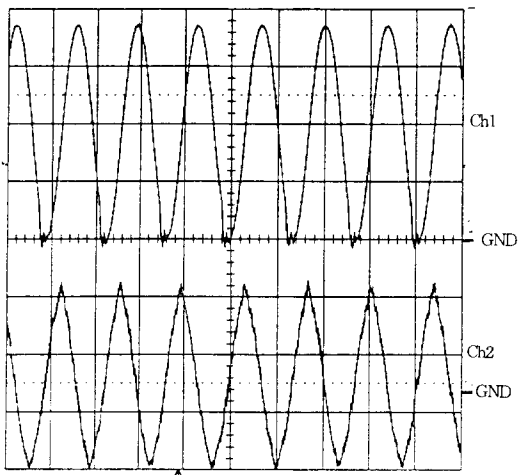
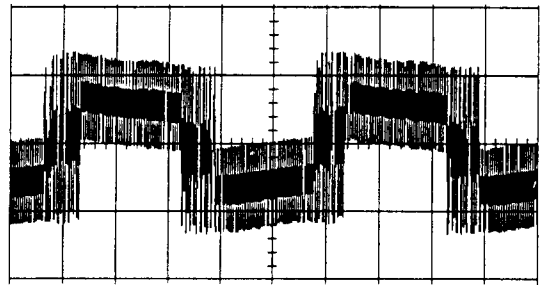
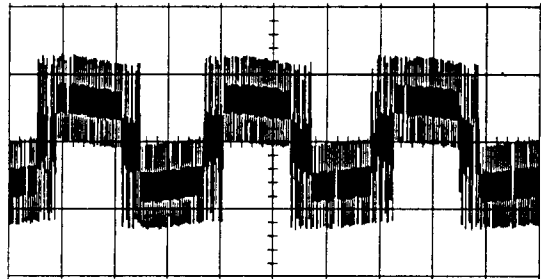


그림 13. 공진링크의 동작파형  
{Ch1: 커패시터 C2의 전압 50V/div, Ch2: 인덕터 L1의 전류 10A/div, 시간: 50 $\mu$ sec/div}  
Fig. 13. Operation waveform of resonant link circuit  
(Ch1: voltage of capacitor C2 50V/div, Ch2: current of inductor L1 10A/div, time: 50 $\mu$ sec/div)



(a) 출력주파수 40Hz



(b) 출력주파수 60Hz

그림 14. 인버터 출력전압 파형(100V/div, 5msec/div)  
Fig. 14. Output waveform of resonant inverter(100V/div, 5msec/div)

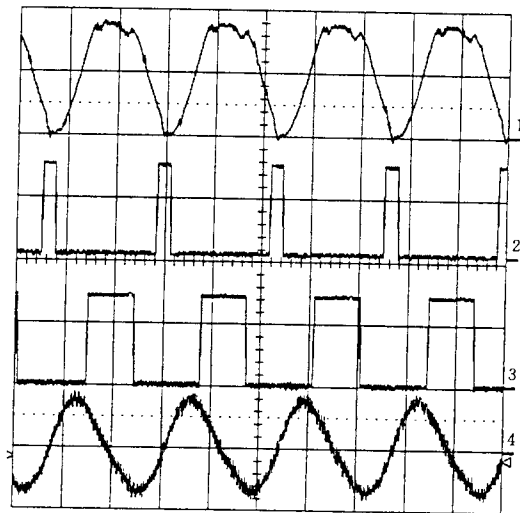


그림 15. 클램프회로 적용시 공진링크의 동작파형  
(Ch1: 커패시터 C2의 전압 20V/div, Ch2: 스위치 S1의 구동신호 10V/div, Ch3: 스위치 S2의 구동신호 10V/div, Ch4: 인덕터 L1의 전류 5A/div, 시간: 50 $\mu$ sec/div)  
Fig. 15. The operation waveform of resonant link circuit with clamp switch  
(Ch1: voltage of capacitor C2 20V/div, Ch2: drive signal of switch S1 10V/div, Ch3: drive signal of clamp switch S2 10V/div, Ch4: current of inductor L1 5A/div, time: 50 $\mu$ sec/div)

[Hz]로 제어된 상태이다.

그림 15는 공진형인버터에 클램핑회로를 연결한 경우의 공진링크의 동작파형으로 공진전압, 전류파형과 스위치 S1, S2의 제어 구동신호로 시뮬레이션에서 예측한 동작과 일치함을 볼 수 있다.

## 5. 결 론

본 논문에서는 유도전동기 구동용 공진용 인버터의 핵심이 되는 공진링크단의 설계와 최소 공진전류 설정제어 그리고 인버터 출력의 제어방식, 클램핑 스위치의 제어방식등에 대한 설계에 있어서 SPICE에서의 검증과 조정을 통해 실용적 설계가 가능하고 동작에 대한 사전 모의실험이 가능함을 제시하였다. 이의 활용성을 확인하기 위해서 실험용 시스템을 구성하여 시험한 결과 시뮬레이션에서 예측가능한 동작이 실제 실험에서 동일하게 실현됨을 보였다. 실용성을 향상시키기 위해서는 이들 핵심기술에 신뢰도를 부여하고 보호하는 기능적 보완이 필요하며 여기에 최적화 제작기술이 추가된다면 상용화가 보다 접근될 것이고 유도전동기 구동장치에서의 대용량화와 상대적인 고밀도의 전력처리가 가능할 것으로

판단된다.

## 참 고 문 헌

- 1) Y.Murai T.A.Lipo, "High Frequency Series Resonant DC Link Power Conversion", Conf. Rec. IEEE IAS88, pp. 772-779, 1988.
- 2) J.S.Lai, B.K.Bose, "An Improved Resonant DC Link Inverter for Induction Motor Drives", IEEE IAS, pp. 742-748, 1988.
- 3) D.M.Divan, "The Resonant DC link Inverter : A New Concept in Static Power Conversion", Conf. Rec. IEEE IAS86, PP. 648-656, 1986
- 4) D.M.Divan, G.L.Skibinski, "Zero Switching Loss Inverter for High Power Application", Conf. Rec. IEEE IAS87, pp. 627-634, 1987.
- 5) Y.Sato, Y.Matsumoto, T.Kataoka, "A Control Method of Resonant DC Link Inverters", Conf. Rec. IPEC91, pp. 346-353, 1991.
- 6) M.H.Kheraluwala, D.M.Divan, "Delta Modulation Strategies for Resonant Link Inverters", IEEE Trans. on Power Elec. PE-5, pp. 220-228, 1990.
- 7) A.Mertens, "Design of a 20KVA resonant dc link IGBT inverter on the base of experimental device evaluation", Conf.Rec. of EPE, Vol.4, pp.172-177, 1991.
- 8) A.Mertens, "Performance Analysis of Three-Phase Inverters Controlled by Synchronous Delta-Modulation Systems", IEEE. Trans. on Industry Appl. IA-30, pp. 1016-1027, 1994.

## ◇ 著 者 紹 介 ◇



한 수 빈(韓秀彬)

1958年 6月 9日生. 1981年 한양大學校 工大 電氣工學科 卒. 1986年 한국과학기술원 전기 및 전자공학과 졸업(석사). 1986年 -현재 한국에너지기술연구소 선임연구원.



정 봉 만(鄭鳳晩)

1954年 12月 6日生. 1980年 연세大學校 電氣工學科 卒. 1985年 충남大學校 대학원 전자공학과 졸업(석사). 1990年 충남大學校 대학원 전자공학과 졸업(박사). 1981年 -현재 한국에너지기술연구소 선임연구원.



김 규 덕(金圭憲)

1967年 11月 20日生. 1991年 대전공업대 電氣工學科 卒. 1987年 -현재 한국에너지기술연구소 기술원



최 수 현(崔壽鉉)

1947년 1월 29일생. 1969년 서울대 공대 응용물리학과 졸. 1978년 미 Colorado State University 전기공학(박사). 콜로라도대학교 Research Associate, 국방과학연구소 실장, 한국에너지 기술연구소 에너지절약연구센터장 현재 책임연구원. 과학기술원겸직교수, 과학기술처 및 통상산업부 자문위원 및 기술개발 심의위원, World Energy Council 전문위원 등 역임. IESNA 회원 및 당학회 대전·충청 지회장.