

반도체 칩 캡슐화 공정에서 와이어 스위프(wire sweep) 최소화에 관한 연구

한 세진*, 허용정**

Reduction of Wire Sweep during Chip Encapsulation by Runner Balancing and Ram Control

S. Han*, Y. J. Huh**

ABSTRACT

In this paper, methods to reduce wire sweep during the chip-encapsulation process have been studied. Two methods have been tried for this purpose, namely runner balancing and ram velocity control. Runner balancing has been achieved automatically by using a computer program. Ram-velocity control has been achieved using empirical rules and results from a flow simulation of the encapsulation process. A mold which has 12 cavities for chip has been used as a case study. The simulation results show that the wire sweep obtained from the optimal process condition is about 1/5 of that from initial, unoptimized condition.

Key Words: Wire Sweep(와이어 스위프), Chip Encapsulation Process(칩 캡슐화 공정), Runner Balancing(런너 밸런싱), Ram Velocity Control(램 속도 제어)

1. 서론

반도체 칩은 칩의 보호 및 적절한 사용을 위해서 에폭시 성형 합성물(epoxy molding compound)재료에 의해 캡슐화 되어진다. 이러한 캡슐화 공정을 위하여 트랜스퍼 성형법(transfer molding)이 많이 사용된다. 트랜스퍼 성형법에 의해 반도체 칩을 캡슐화 할 경우, 칩과 리드프레임을 전기적으로 연결하는 와이어 접합 부위는 성형재료의 유동시 발생하는 항력(drag force)에 의해 변형이 발생하게 된다. 항력은 접합된 와이어가 원래의 형

상으로부터 영구변형을 일으키도록 하는 원인이 되며 이는 반도체 성형 분야에 있어서 와이어 스위프(wire sweep) 현상이라고 알려져 있다.⁽¹⁾ 접합 와이어의 과도한 변형은 와이어가 서로 접촉하게 될 경우 전기적 합선을 유발하거나 와이어가 서로 근접하게 될 경우 반도체 제품의 신뢰도에 문제를 발생시키는 원인으로 작용한다. 와이어 스위프는 칩 캡슐화 공정중에 발생하기 쉬운 대표적인 문제점들의 하나이며 이를 최소화하는 것은 칩 캡슐화 공정에서 대단히 중요하다. 칩 캡슐화 공정중에 발생하는 와이어 스위프 현상을 해석하기 위하여 많은 연구가 시도되어 왔다.^(2,3,4,5,6)

* 로널대학교 기계공학과
 ** 한국기술교육대학 생산기계공학과

Han은 상용 에폭시 성형 합성물, 조립된 실제 반도체 칩, 캡슐화 공정을 이용하여 연구를 수행하였다. 이 연구에서 반도체 칩의 캡슐화 성형 후 플라스틱 패키지(package) 내부의 변형된 와이어 형상을 검사하기 위한 방안으로 X선 투과법이 이용되었고 또한 캡슐화 성형 공정 중 발생하는 와이어 스윙을 계산하기 위한 방안이 연구되었다. 와이어 스윙의 계산 결과는 실험치와 비교되었으며 서로 잘 일치하는 것으로 나타났다.⁽⁶⁾

Bednarz등의 연구자들은 칩 캡슐화 공정 동안의 와이어 스윙 감소를 위해 런너 밸런싱을 시도하였다. 그들은 런너 밸런싱을 여러번의 시행오차를 통하여 수행하였고, 약 30%의 와이어 스윙 감소 결과를 얻었다.⁽⁷⁾

캡슐화 공정중 리드프레임의 변형이 심각하지 않을 경우, 와이어 스윙에 영향을 미치는 주인자는 와이어상에 작용하는 유체의 항력이라는 것이 경험적으로 알려져 있다. 본 연구의 경우 리드프레임의 움직임이 크지 않기 때문에, 와이어 스윙이 전적으로 유체의 항력에 의해 발생한다고 가정하면 유속과 점성이 와이어 스윙을 결정하게 된다. 그러므로 캡슐화 성형 공정 동안 와이어 스윙 감소를 위해 유속과 점성을 감소하는 것이 필요하다. 주어진 유체에 대하여 점성을 감소시키는 효과적인 방안중의 하나는 유체온도를 증가시키는 것이다. 만일 생산성이나 다른 경제적 문제를 야기시키지 않고 유속 감소와 유체온도 증가가 가능하게 되는 방안이 연구될 수 있다면 와이어 스윙 감소를 위한 합리적인 방법으로 제시될 수 있을 것이다. Han의 연구(6)에 의하면 최종 와이어 스윙은 캡슐화 성형 공정 중 발생하는 최대 항력에 의존한다는 것이 밝혀졌으므로 최대 항력을 최소화하는 연구가 또한 필요한 것으로 판단된다.

과거의 연구에서 런너 밸런싱 최적화와 램속도 제어를 채택하여 와이어 스윙을 최소화하려는 시도는 없었던 것으로 사료되므로, 본 논문에서는 와이어 스윙을 최소화하기 위한 방안으로서 런너 밸런싱과 램속도 제어를 채택하였다. 채택된 와이어 스윙 감소방안을 이용하여 와이어 스윙이 실제로 감소될 수 있음을 특정 예제에 대하여 정량적으로 보이려는 것이 본 논문의 목적이다. 런너 밸런싱은 칩 캡슐화 성형 공정 해석을 위해 코넬대학교 CIMP(Cornell Injection Molding Program)연구팀에서 개발된 PACK3DM2⁽⁸⁾ 프로그램과 최적화 기법의 결합에 의해 수행되었으며, 최적의 램 속도 제어를 위한 방안은 경험적 지식에 의해 제안된 규칙을 사용하였다. 여기서 PACK3DM2프로그램은 반도체 칩 캡슐화 성형공

정 해석용 프로그램이다. 각각의 경우에 있어서 와이어 스윙의 계산은 Han의 연구(6)에서 제안된 모델을 이용하여 수행되었다.

2. 런너 밸런싱에 의한 와이어 스윙 감소 방안

와이어 스윙 감소를 위하여 첫번째로 시도된 방안은 런너 밸런싱 방법이다.

2.1 공정

본 연구에서 사용된 포트(pot), 런너, 캐비티(cavity)시스템이 Fig.1(a)에 도시되어 있다. 포트 직경은 50.8mm, 런너 직경은 5mm, 캐비티 크기는 36.7(길이) X 13.7(폭) X 3.81(두께)mm 이다.

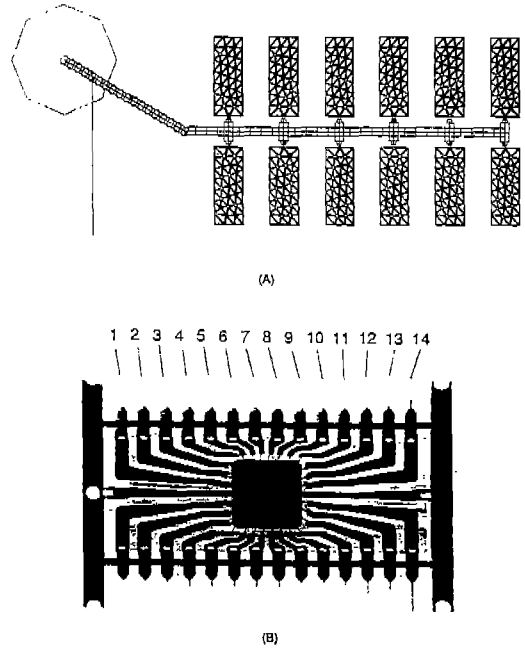


Fig. 1 (A)Plan View of Pot, Runner and Cavity System Used in the Encapsulation of a Semiconductor Chip and (B) Chip and Lead-Frame Assembly(Numbers in the Figure Denote Wire Number).

Fig.1(a)에서 도시된대로 12개의 캐비티가 존재하며 런너의 각 양쪽에 6개씩 위치하고 있다. 본 연구의 실험에 사용된 칩과 리드프레임 조립물이 Fig.1(b)에 도시되어 있다. 패키지는 28 리드 DIP(dual-inline-package) 이다. 캡슐화 성형 공정에 있어서 에폭시 성형 합성

물은 예열기에 의해 섭씨 85도까지 예열된다. 성형온도는 섭씨 180도, 충전시간은 12초이다.

2.2 재료 물성 측정

캡슐화 성형에 사용된 에폭시 성형 합성물은 일본 Nitto-Denko사의 MP190M EMC(epoxy molding compound)이다. 이 재료의 점성이 Han의 연구(6)에 기술된 슬릿 리오미터(slit rheometer)를 이용하여 측정되었다. 측정된 점성치는 다음의 수정 Macosko방정식(9)을 이용하여 보간(fitting)되었다. 각 파라미터 값이 Table 1에 수록되었다.

Table 1 Fitted Parameters for the Viscosity of MP190M EMC in Macosko's Model.

n	τ^* (Pa)	B (Pa*sec)	T _b (K)	α_g	c ₁	c ₂
0.740	1e-4	4.179e-4	8067	0.283	3.537	-5.203

$$\eta(\alpha, T, \dot{\gamma}) = \frac{\eta_0(T)}{1 + \left(\frac{\eta_0(T)\dot{\gamma}}{\tau^*}\right)^{1-n}} \left(\frac{\alpha_g}{\alpha_g - \alpha}\right)^{(c_1+c_2\alpha)} \quad (1)$$

$$\eta_0(T) = B \exp(T_b/T) \quad (2)$$

3개의 서로 다른 스캐닝(scanning) 조건(섭씨 2,5,10도/min)상에서 비등은 시험이 Kamal 방정식의 파라미터를 얻기 위해 수행되었다.⁽¹⁰⁾ 관련 파라미터 값을 Table 2에 수록하였다. 사용된 기기는 Perkin Elmer DSC 7이다.⁽⁶⁾

Table 2 Values of the Parameters in Kamal's Equation for the MP190M EMC.

μ	ν	A1 (1/sec)	A2 (1/sec)	E1 (K)	E2 (K)
0.5234	1.366	2.046	5.473E7	5.342E3	9.471E3

$$\frac{d\alpha}{dt} = (K_1 + K_2\alpha^\mu)(1 - \alpha)^\nu \quad (3)$$

$$K_1 = A_1 e^{(-E_1/T)} \quad (4)$$

$$K_2 = A_2 e^{(-E_2/T)} \quad (5)$$

여기서 $\alpha, \alpha_g, T, \dot{\gamma}, \eta, \eta_0$ 는 큐어링 정도, 젤 온도에서의 큐어링 정도, 전단률, 점성, 전단률이 0일때의 점성을 나타낸다.

본 연구에 사용된 다른 재료 데이터는 Table 3에 나타나 있다.⁽¹¹⁾

사용된 집합 와이어는 Tanaka사에 의해 제작된 M3

Table 3 Some Additional Properties of MP 190M EMC.

Density (kg/m ³)	Specific Heat (J/(Kg-K))	Thermal Conductivity (W/m-K)	Total Heat of Reaction (J/Kg)
1301	1120	0.616	52000

금 와이어이며 직경 0.03175mm이다. 이 와이어의 인장 시험은 와이어 제작사에 의해 수행되었고 결과는 Fig.2에 도시되었다. 섭씨 25,160,180,250도에 있어서 와이어의 인장 특성이 나타나 있다. ABAQUS를 구동함에 있어서, Fig.2에서의 응력-변형을 관계가 곡선의 구간별 직선 보간에 의해 Table의 형태로 사용되었다. 여기서 ABAQUS는 상용 구조해석 프로그램으로서 와이어 스프링의 정량적 예측을 위해 사용되었다..

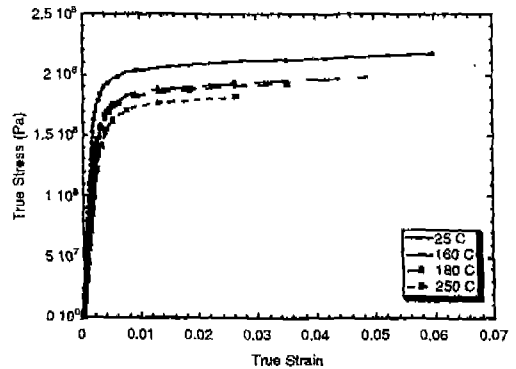


Fig. 2 Tensile Properties of 1.25-mil Diameter M3 Gold Wire Made by Tanaka Inc.

2.3 런너 밸런싱 결과

캡슐화 성형 공정의 해석이 PACK3DM2프로그램과 C-SET(AC Technology사 제품)프로그램을 이용하여 수행되었다. C-SET은 PACK3DM2와 같이 반도체 칩 캡슐화 성형공정 해석용 프로그램으로서 상용 프로그램

이다. 즉 열경화성 재료이고 두께가 얇은 부품에 대해 일반화된 헬레-쇼오(generalized Hele-Shaw)모델을 사용하여 유동해석을 수행하는 소프트웨어이다.

지배 방정식은 다음과 같다.

$$\frac{\partial \rho}{\partial t} + \frac{\partial(\rho u)}{\partial x} + \frac{\partial(\rho v)}{\partial y} + \frac{\partial(\rho w)}{\partial z} = 0 \quad (6)$$

$$\frac{\partial}{\partial z} \left(\eta \frac{\partial u}{\partial z} \right) - \frac{\partial p}{\partial x} = 0 \quad (7)$$

$$\frac{\partial}{\partial z} \left(\eta \frac{\partial v}{\partial z} \right) - \frac{\partial p}{\partial y} = 0 \quad (8)$$

$$\rho C_p \left(\frac{\partial T}{\partial t} + u \frac{\partial T}{\partial x} + v \frac{\partial T}{\partial y} \right) = \frac{\partial T}{\partial z} \left(k \frac{\partial T}{\partial z} \right) + \eta \dot{\gamma}^2 + \frac{d\alpha}{dt} H \quad (9)$$

$$\left(\frac{\partial \alpha}{\partial t} + u \frac{\partial \alpha}{\partial x} + v \frac{\partial \alpha}{\partial y} \right) = (K_1 + K_2 \alpha^n)(1 - \alpha)^v \quad (10)$$

여기서 H, t는 단위체적당 반응열, 시간을 나타낸다.

이상의 식들은 와이어 스웽 계산과 와이어 스웽 최소화를 위한 공정 최적화를 위해 도입된 식들이다.

해석에 사용된 유한요소 메쉬가 Fig.1(a)에 도시되었다. 런너 밸런싱은 게이트의 기하학적 형상을 수정함에 의해 이루어졌다. 2가지 서로 다른 방법에 의해 게이트 수정이 시도되었다.

첫번째 경우에 있어서, 게이트의 각도는 일정하게 유지시키고 게이트의 단면치수를 수정하였고 그 길이를 2배로 하였다. 두번째 경우는 게이트의 길이는 일정하게 유지시키고 게이트의 각도와 단면치수는 수정되었다. Fig.3에 런너 밸런싱을 수행한 결과가 도시되었다. Fig.3(a), (b)는 원래의 몰드금형에 대한 것이고 Fig.3(c), (d)는 첫번째 경우에 있어서 런너 밸런싱을 시도한 결과이다. Fig.3(e), (f)는 두번째 경우에 대하여 런너 밸런싱을 시도한 경우이다.

런너 밸런싱 이전과 이후에 대하여 각 게이트의 최대 및 최소 수력직경(hydraulic diameter)이 Table 4에 도시되었다. Table 4는 게이트의 실제 치수가 런너 밸런싱을 얻기 위해 어떻게 변경되어야 하는가에 대해 보여주기 위한 것이다.

런너 밸런싱 이전과 이후에 있어서 유동선단의 위치가

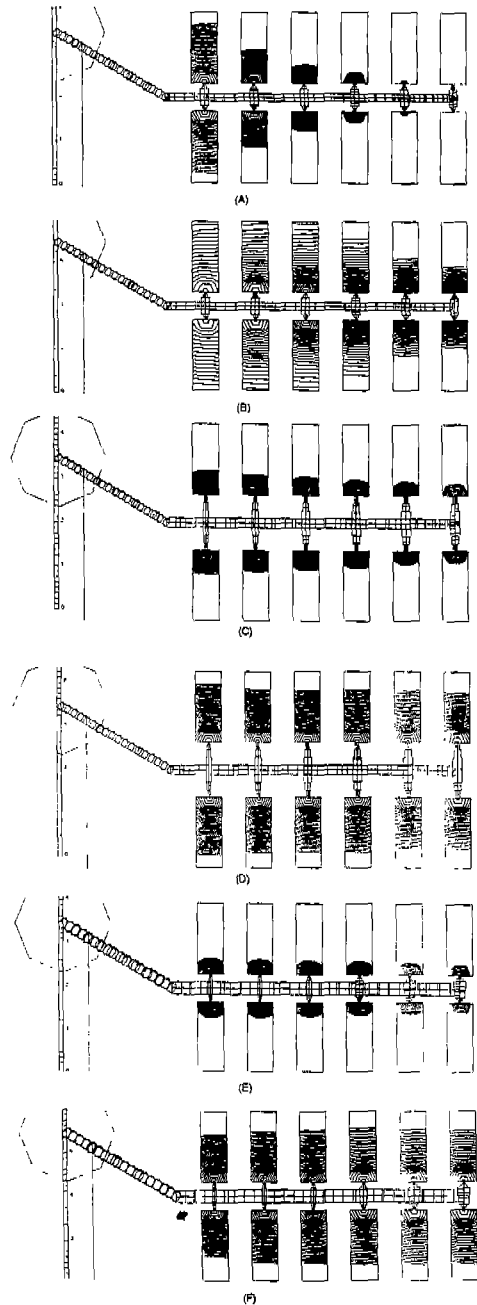


Fig. 3 Melt-Front Location (A) At 5 Seconds for Original Mold (B) At 10 Seconds for Original Mold (C) At 5 Seconds for Runner Balancing 1 (D) At 10 Seconds for Runner Balancing 1 (E) At 5 Seconds for Runner Balancing 2 (F) At 10 Seconds for Runner Balancing 2.

Table 4 Maximum and Minimum Hydraulic Diameter of Gates Before and After Runner Balancing(mm).

Cavity	1	2	3	4	5	6
Original Mold (max)	4.21	4.21	4.21	4.21	4.21	4.21
(min)	1.32	1.32	1.32	1.32	1.32	1.32
RB1 (max)	2.61	3.48	4.09	4.72	4.89	5.07
(min)	1.45	1.50	1.66	1.83	2.00	2.18
RB2 (max)	1.74	2.14	2.69	3.56	5.16	5.47
(min)	1.32	1.32	1.32	1.32	1.32	1.32

(For RB1, the length of the gates are twice of the original gates. RB1 stands for runner-balancing case 1, RB2 for runner-balancing case 2.)

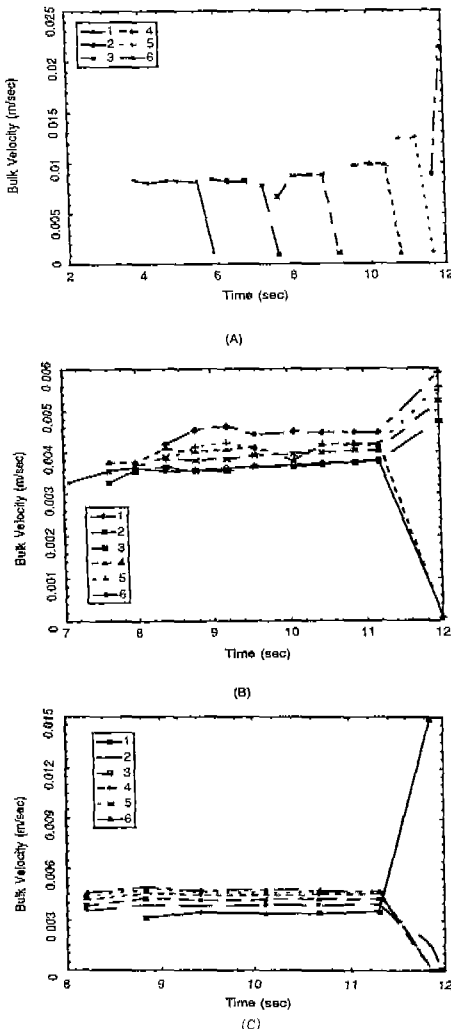


Fig 4 Velocity Profile without Ram Velocity Control for (A) Original Case (B) Runner Balancing Case 1(Numbers in the Plot represent Cavity Number) (C)Velocity Profile without Ram Velocity Control for Runner Balancing Case 2(Numbers in the Plot represent Cavity Number).

Fig.3에 비교되어 있다. Fig.3에서 충전과정중 5초,10초 경과후의 유동선단 위치가 도시되어 있다. 비록 두 경우에 있어서 큰 차이는 없지만 런너 밸런싱의 효과는 명백히 알 수 있다.

시간에 따른 속도 변화가 Fig.4에 도시되어 있다. 도시된 값들은 와이어가 위치한 점 가까이 있는 캐비티 중심에서의 값이다.

Fig.4에서 도시된대로 런너 밸런싱이 일어졌을 때 캐비티에서의 유속은 원래 경우에 비하여 감소하고 있다. 이는 런너 밸런싱이 일어졌을 경우에 있어서, 캐비티 내에서의 유동선단 면적이 증가하기 때문이다. 런너 밸런싱이 일어난 경우, 밸런싱 이전에 비해 모든 캐비티가 동시에 충전되게 된다. 와이어를 통과할 때 유체온도는 원래 경우에 비해 증가한다.(Fig.9(a)참조) 그 이유는 밸런싱 이전의 경우에 비해 고온 벽으로부터의 열전도 영향이 적은 상류 유체의 대류에 의한 영향보다 크고 이로 인하여 유체의 유동이 좀 더 느리게 되기 때문이다. 어떤 캐비티에서는 충전 완료시에서의 속도가 증가하고 최대값으로 되는 속도 분포가 주목된다. 이는 그 캐비티가 유동선단 진전시 작은 차이에 기인하여 다른 캐비티보다 좀더 일찍 충전되기 때문이다. 램 속도가 일정하기 때문에 미 충전된 캐비티에서의 유속은 다른 캐비티가 먼저 충전완료시 증가하게 된다. 와이어 스웽은 캡슐화 성형중의 최대속도에 의존하므로 충전 완료 단계에서 속도를 감소하여야 한다. 와이어 스웽의 감소를 위해서 램 속도 제어가 필요함을 이로부터 알 수 있다.

3. 램 속도 제어에 의한 와이어 스웽 감소 방안

3.1 기본 개념

칩 캡슐화 성형 공정중 와이어 스웽 감소를 위해 램 속도 제어를 사용할 때의 기본 개념은 유체가 와이어를 통과할 때 유속을 감소시키려는 것이다. 본 모듈은 런너 밸런싱만으로 와이어 스웽이 충분히 감소되지 않을 때 구동된다. 다음은 램 속도 제어 모듈을 구동시키는 설계 규칙의 예를 보여준다.

```

IF:      Runner Balancing was Done
AND     The Velocity of the Fluid was Large at
        the End of Filling Stage
AND     Wire Sweep is not Allowable
THEN:   Use Ram Velocity Control
    
```

본 연구에 있어서, 구체적인 단계별 램 속도를 구하기 위해 다음과 같은 경험적 지식에 기초한 방법론이 사용되었다.

(i) 유동선단이 와이어에 도달하기까지는 램을 빠른 속도로 움직인다. 이 단계에서 램 속도는 V_1 이라 한다. (Fig.5참조) 이 속도는 기계용량, 기공형성등과 같은 다른 인자들의 고려를 통하여 얻어질 수 있다.

(ii) 유동선단이 임의의 와이어에 도달하였을 때(시간 t_a), 램 속도를 V_2 로 낮춘다.

(iii) 최종적으로, 충전 최종 단계 부근(시간 t_b)에서의 속도(V_3) 증가를 막기 위해 램 속도를 더욱 낮춘다. 이 시간은 임의의 캐비티가 처음 충전되었을 때의 시간으로 결정될 수 있다. V_1 이 주어졌다고 가정하면 V_2, V_3 는 다음의 두 조건으로부터 결정될 수 있다.

(iv) 속도 V_2, V_3 는 다음 조건이 만족될 수 있도록 조절되어야 한다.

$$V_0 t_{full} = V_1 t_1 + V_2 t_2 + V_3 t_3 \quad (11)$$

여기서 V_0 는 주어진 시간동안 일정한 램 속도로 캐비티를 채울 경우에 있어서의 램속도를 나타내며, 충전시간으로부터 구해질 수 있다. V_1, V_2, V_3 는 구간 1,2,3에서의 램 속도이다. t_1, t_2, t_3 는 구간 1,2,3에서의 시간의 길이이다. (Fig.5 참조) 이 방정식은 채워지는 유체의 체적이 램 제어 이전과 이후에 동일하다는 것을 나타낸다.

(v) 임의의 캐비티가 채워지기 이전에 와이어의 위치에 있어서 최대유속을 V_a 라하고 램속도를 일정하게 한 경우에 대하여 충전 마지막 단계에서 속도를 V_b 라고 하자. (Fig.6 참조) V_2 와 V_3 의 비는 다음의 관계식으로부터 주어진다.

$$V_2 / V_3 = \max(V_b / V_a) \quad (12)$$

여기서 최대값은 모든 캐비티에 대한 것이다. 이 방정식은 러너 밸런싱 이전의 경우에 있어서 유속 증가량에 의해 램속도를 감소시킨다는 개념에서 오며, 충전 마지막 단계 부근에서 속도증가를 막을 수 있다. 경험적 지식으로부터 얻어진 규칙에 의해 램속도를 단계별로 변화시킴으로써 와이어 스웽 감소를 얻으려는 것이다.

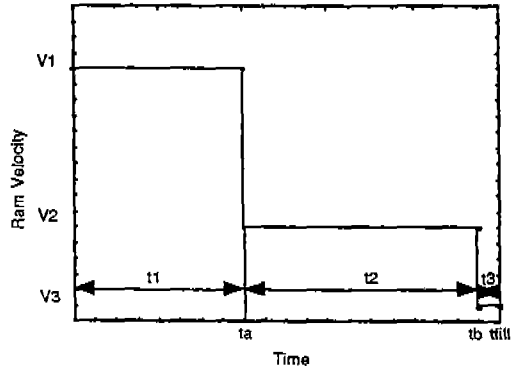


Fig. 5 Typical Controlled Ram Velocity Profile.

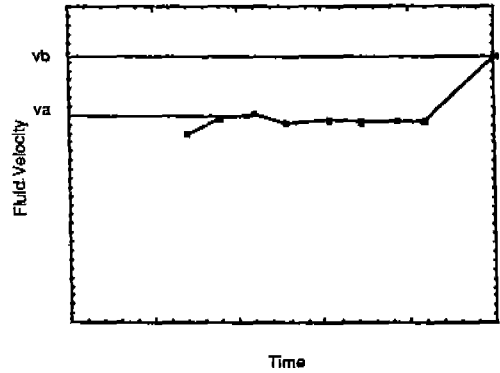


Fig. 6 Typical Velocity at a Point in the Cavity Where a Wire is Located Before Ram Velocity Control.

3.2 사례 연구

램속도 제어는 2절에서 사용된 러너 밸런싱의 2가지 경우에 적용된다. 3.1절에서 설명된 방안을 사용하여 결정된 램속도 분포가 Fig.7에 도시되었다. 이는 3단계의 속도변화를 거친다. 즉 급속한 램 이동 이후에 연속 2단계로 램속도가 감소된다. Fig.7에서 램속도를 일정하게 한 경우에 있어서 램속도가 또한 비교되었다. 러너 밸런싱 이후 와이어가 위치한 곳에서의 유속이 Fig.8에 도시되었다. Fig.8에서 충전과정 말기에서 유속증가가 발생하지 않는 것을 알 수 있다. 또한 전체 유속은 감소되었다. 가변 램속도의 경우에 있어서 게이트 영역에서의 젯팅(jetting)이 증가된 유속에 의해 발생할 수 있다. 그러나 현재의 경우에 있어서, 계산된 레이놀즈 수는 게이트에서 0.1의 오더(order)이다. 이는 게이트에서 젯팅 가능성이 많지 않다는 것을 알려준다.

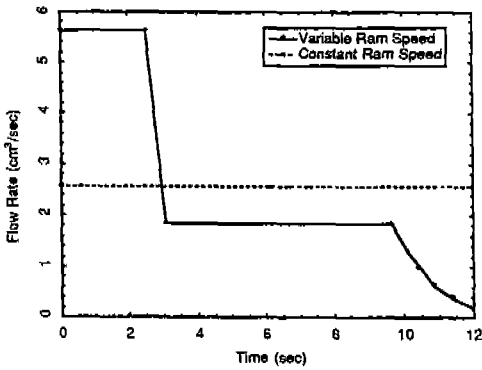
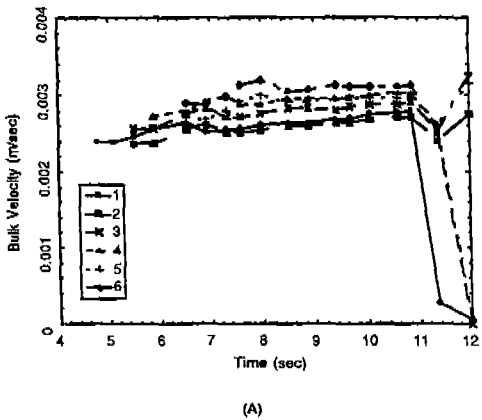
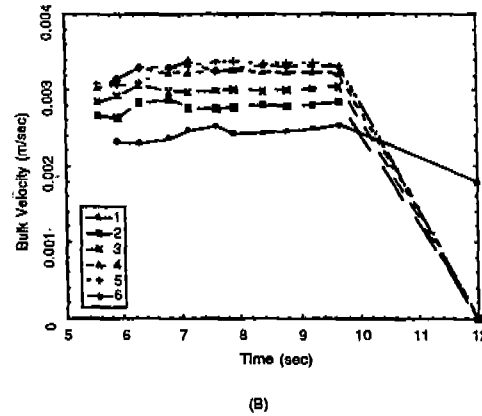


Fig. 7 Global Flow Rate(Which reflect the Ram Velocity)VS. Time Before and After Ram Control.



(A)

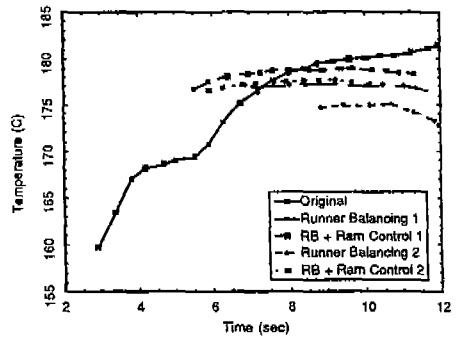


(B)

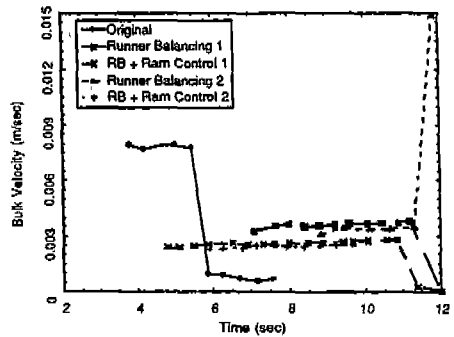
Fig. 8 Velocity Profile with Ram Velocity Control for(A) Runner Balancing Case 1 and(B) Runner balancing Case 2(Numbers in the Plot represent Cavity Number).

4. 와이어 스위프의 비교고찰

와이어 스위프가 Han의 연구(6)에서 제시된 방안을 이용하여 계산되었다. 와이어 스위프를 계산하기 위하여 체적 속도(bulk velocity)와 체적온도(bulk temperature)가 계산될 필요가 있다. 와이어가 위치한 곳에서 계산된 체적온도와 체적 속도가 Fig.9에 도시되었다.



(A)



(B)

Fig. 9 Comparison of(A)Temperature and(B)Velocity for Various Cases at the Center of Cavity 1.

비교된 5가지 경우는 원래의 경우, 램 속도 제어없이 런너 밸런싱 1의 경우, 램 속도 제어가 있을 때 런너 밸런싱 1의 경우, 램 속도 제어 없이 런너 밸런싱 2의 경우, 램 속도 제어가 있을 때 런너 밸런싱 2의 경우이다. 와이어 스위프가 체적속도와 체적온도를 이용하여 계산되었다. 계산된 와이어 스위프가 Fig.10에 도시되었다. Fig.10의 결과로 볼 때, 원래의 경우의 와이어 스위프량에 비하여 런너 밸런싱과 램속도 제어를 동시에 채택할 경우의 와이어

스윙 량이 1/5로 감소함을 알 수 있다.

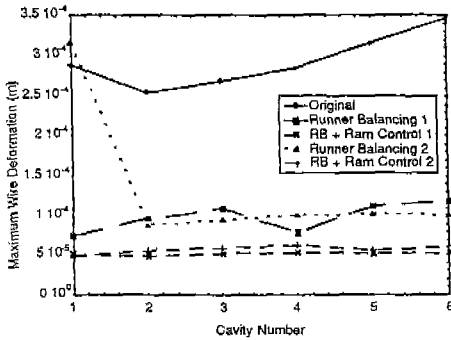


Fig. 10 Comparison of Calculated Maximum Deformation of Wire 6 at Each Cavity for Various Methods.

도시된 값은 여러가지 경우에 있어서 와이어 6번의 스윙값이다. Fig.10으로부터 와이어 스윙이 런너 밸런싱과 램속도 제어에 의해 상당히 감소하는 것을 알 수 있다. 와이어 스윙의 감소는 속도감소와 온도증가의 2가지 인자에 기인하며, 두 인자 모두 항력(drag force) 감소에 영향을 준다. 런너 밸런싱 1,2에 대한 와이어 스윙은 거의 동일하다. 그러나 게이트의 길이변화를 포함하지 않는 런너 밸런싱 경우 2는 보다 쉽게 조절이 가능하다.

본 연구에서 와이어 스윙에 대한 런너 밸런싱과 램속도 제어의 영향이 비록 특정한 예제에 대하여 시도되었지만, 그 기본 원리는 다른 경우에 있어서도 동일하게 적용될 수 있다. 이러한 접근방안은 재래의 몰드금형에 의해 캡슐화 성형되는 반도체 칩에서의 와이어 스윙 감소를 위해 효과적으로 사용될 수 있다.

5. 결론

본 논문은 칩 캡슐화 성형 공정중에 발생하는 와이어 스윙을 최소화하는 공정조건을 얻기위한 시도이다. 이는 와이어 스윙 감소에만 우선적으로 연구되었기 때문에 성형성, 생산성, 기공(void)등의 다른 인자에 관한 최적조건은 아닐 수도 있다. 이러한 경우에 대한 최적화는 추후 연구될 예정이다. 런너 밸런싱에 의하여 각각의 캐비티에서의 유속을 균일하게 하고, 또한 유속을 감소시킴으로써 항력을 감소시키고 이로 인하여 와이어 스윙이 감소될 수 있음을 해석을 통하여 입증하였다.

런너 밸런싱만으로는 충전과정 말기에 발생하는 급격한 유속의 증가현상이 없어지지 않았고 이로 인한 와이어 스윙의 증가가 예상되어, 경험적 지식으로부터 얻어진 규칙에 의하여 와이어 스윙을 최소화하기 위한 램속도 분포를 구하였다. 이렇게 얻어진 램속도 분포를 가지고 런너 밸런싱과 병행하여 램속도 제어를 수행한 결과 얻어진 와이어 스윙이, 본 논문에서 채택한 예제의 경우, 원래의 경우에 대해 얻어진 와이어 스윙의 1/5정도까지 감소함을 알 수 있었다.

참고 문헌

1. Manzione, L.T., Plastic Packaging of Micro-electric Devices, Van Nostrand Reinhold, New York, 1990.
2. Manzione, L.T., "Packaging of Microelectric Devices", SPE ANTEC Conference Bounded Book, Chicago, IL., 1983.
3. Nguyen, L.T., "Wire Bond Behavior during Molding Operations of Electronic Packages", Polymer Engineering and Science, Vol.28, 1988.
4. Nguyen, L.T. and Lim, F.J., "Wire Sweep during Molding of Integrated Circuits", 40th Electron. Comp. & Tech. Conf., Las Vegas, NV., 1990.
5. Nguyen, L.T., Danker, A., Santhiran, N. and Shervin, C.R., "Flow Modeling of Wire Sweep during Molding of Integrated Circuits", ASME Winter Annual Meeting Bounded Book, Anaheim, CA., 1992.
6. Han, S., A Study on Plastic Encapsulation of Semiconductor Chips, Ph.D Dissertation, Cornell University, 1994.
7. Bednardz, G.A., Lim, J. and Majeed, N.A., "Enhanced Plastic Package I.C. Quality and Throughput Performance Through Modeling of Mold Design", SEMICON Singapore '94, Singapore, 1994.
8. PACK3DM2: Software available to members of the Industrial Consortium of the CIMP.
9. Turng, L.S. and Wang, V.W., "On the Simu-

- lution of Microelectronic Encapsulation with Epoxy Molding Compound", SPE RETEC, Raleigh, North Carolina, 1991.
10. Isayev, A.I.(editor), Injection and Compression Molding Fundamentals, Marcel Dekker, New York, 1987.
11. Lobo, H., Personal Communication, AC Technology, 1992.