

# Flip Chip의 Solder Bump 형성을 위한 Ni/Au 무전해 도금 공정 연구

조민교 · 오무형 · 이원해 · 박종완

한양대학교 공과대학 금속공학과

## Ni/Au Electroless Plating for Solder Bump Formation in Flip Chip

M. K Cho, M. H. Oh, W. H. Lee and J. W. Park

Department of Metallurgical Engineering, Hanyang University, Seoul 133-791

초 록 Flip chip bonding에 무전해도금기술을 적용하여 solder bumper 형성의 최적 조건을 규명하였다. 시편은 Al 패터닝된 4 inch Si 웨이퍼를 사용하고, 활성화 처리시 zincate 용액을 사용하였으며, 무전해 도금은 Ni-P 도금액과 Au immersion 용액을 사용하였다. 활성화 물질의 Al 침식정도 및 Zn 석출 정도를 알아보기 위하여 EDS측정을 하였고, 각 공정에서의 표면형상을 알아보기 위해 SEM 분석을 하였다. 열처리 후 금도금층의 주 결정성장 방향은 XRD를 이용하여 측정하였다. 산처리에서 질산과 황산 중 질산에 의한 산화막제거 정도가 더 우수하게 나타났다. 활성화 처리시 zincate 용액을 희석시킬수록 입자 크기가 미세해 지고, 활성화 물질은 pH 13~13.5, 상온, 농도 15~25%의 조건에서 크기가 작은 Zn 활성화 물질이 균일하게 분포하였다. Ni과 Au 무전해도금 속도는 온도와 pH가 증가할수록 증가하였다. Ni 무전해 도금 조건은 pH 4.5, 온도 90°C, 시간 20분이며, Au 무전해 도금 조건은 pH 7, 온도 80°C, 시간 10분이었다. 상온에서 400°C까지 30분 동안 열처리 한 후 금도금막의 결정 방향은 pH 7에서 (111), pH 9에서는 (200)과 (111)이 주 peak로 나타났으며, 열처리에 의한 결정 방향의 변화는 없었다. 전체 공정에서 최종적인 표면 형상에 영향을 주는 단계는 활성화 처리로서 flip chip의 bonding layer형성에 가장 중요한 요소임을 알 수 있었다.

**Abstract** Electroless plating technique was utilized to flip chip bonding to improve surface mount characteristics. Each step of plating procedure was studied in terms of pH, plating temperature and plating time. Al patterned 4 inch Si wafers were used as substrates and zincate was used as an activation solution. Heat treatment was carried out for all the specimens in the temperature range from room temperature to 400°C for 30 minutes in a vacuum furnace. Homogeneous distribution of Zn particles of size was obtained by the zincate treatment with pH 13~13.5, solution concentration of 15~25% at room temperature. The plating rates for both Ni-P and Au electroless plating steps increased with increasing the plating temperature and pH. The main crystallization planes of the plated Au were found to be (111) at pH 7 and (200) and (111) at pH 9 independent of the annealing temperature.

### 1. 서 론

Flip chip 방법은 Al pad위에 bump를 형성시켜 기판과 chip을 연결시키는 것이다. 이 기술의 주 핵심인 bump형성 기술은 반도체 소자의 입출력 단자(I/O) 증가화, 박형화, 기판면적 감소 및 실장 밀도 향상에 의한 종합적인 표면 실장 기술의 발전에 부응할 수 있는 기술이다<sup>1~2)</sup>. 이러한 bump를 형성시킬 경

우 반드시 필요한 것이 확산방지막이다. 이 확산방지막의 역할은 solder로 bump를 형성시킬 경우, solder층과 Al층간의 상호확산에 의한 소자의 열화가 발생하여 재현성 및 신뢰성에 많은 문제를 야기시키므로 이를 방지하기 위해 확산방지막의 형성이 반드시 필요하다. 따라서 Al과 solder간의 확산방지를 위해 Ni막을 형성하고, 또한 Ni층의 산화방지 및 bump와의 결합력 향상을 위하여 Au층을 형

성시키는 것이 바람직하다<sup>3~5)</sup>. Ni를 성막시키는데 있어서 이용할 수 있는 방법의 하나가 정밀 무전해 도금이다. 제반 도금공정을 정밀히 제어하여 bump형성 과정에서 선택적인 확산방지막의 성장을 가능하게 하면 진공증착법에 비해 여러 장점이 있다<sup>6~8)</sup>.

우선 대량생산이 용이하고 가격 절감 효과를 가져올 수 있어 산업현장에 직접 적용할 수 있다는 것이다. 이에 본 연구에서는 확산방지막으로서 가장 크게 요구되는 성질인 뛰어난 밀착성과 낮은 접촉저항, 그리고 상하 두층간의 확산방지를 위해, Al pad와 solder bump의 diffusion barrier로서 Ni을 무전해 도금으로 형성하며, Au 무전해도금을 통해 Ni의 산화방지 및 bump와의 solderbility 향상을 도모하고자 한다<sup>9,10)</sup>. 또한 나아가 최적의 무전해도금 조건과 열처리 조건을 규명하고자 한다.

## 2. 실험 방법

실험에 사용한 시편은 Al이 패턴되어 있는 Si 웨이퍼를 사용하였다. 시편의 활성화를 가능하게 하고 여러 불순물들을 제거하기 위해 전처리를 시행한다. 먼저 유기물을 제거하기 위해 이소프로필알콜을 사용하였으며 산처리는 질산과 황산 두 가지 방법을 비교 실험하였다. 산처리는 무기물을 제거하는 역할과 더불어 알루미늄 산화막을 제거하는 역할을 갖는데 각 단계마다 증류수 세척을 충분히 하여 오염 물질을 최소화하여 실험의 재현성을 높이고자 하였다<sup>11)</sup>. Al pad에 활성화처리시 Zn과 Pd 중 한 가지를 이용하는데 Pd용액은 반응성이 빨라 실험제어가 다소 어렵다. 본 실험에서는 Zn를 이용하여 실험하였으며, 용액의 주성분은 ZnO/NaOH이었다<sup>14)</sup>.

실험 방법은 작은 크기와 높은 밀도의 핵을 얻기 위하여 zincate용액(BONDAL CF : CANNING 社)을 15%에서 100%, 온도는 상온에서 60°C, pH는 12.5에서 14범위의 변수에서 실행하였고, 단계는 1st zincate treatment → nitric acid → 2nd zincate treatment의 순으로 하였다. 사면을 zincate 처리할 때는 밀착성을 높이고자 초음파교반을 실시 하였다<sup>12,15)</sup>.

용액의 안정성을 유지하면서 최고의 균일도

를 가지고, 활성화 처리된 Al pad와의 밀착력이 우수하며, 확산방지막으로서 안정적인 성질을 유지하는 도금층을 얻기 위한 제반 조건을 조사하며 무전해도금층의 형성반응기구를 규명하기 위하여 본 실험에서는 차아인산염을 환원제로 사용하는 Ni-P 무전해 도금액(NI-MUDEN : Technic Inc.)에서 단시간에 원하는 확산방지막의 두께를 얻고, 밀착력이 우수하며, 확산방지막으로의 확산 방지 효과를 갖는 도금층을 얻기 위한 조건을 얻고자 다음과 같은 변수를 주어 실행하였다<sup>7,16,17)</sup>. 도금액의 온도는 60°C에서 90°C, pH는 3에서 6, 시간은 10분에서 30분 범위에서 실험하였다.

Ni 산화를 방지하고 solderbility를 향상시키며 접촉 저항을 낮게 하여 solder bump와의 결합력을 향상시키기 위하여 Ni도금층 위에 금피막을 형성시킨다. 도금 반응은 금속 이온간의 이온화 경향의 차이를 이용한 치환도금으로 KAu(Cu)<sub>2</sub>를 금속염으로 하는 도금액(OROMERSE : Technic Inc.)을 사용하였다<sup>11,18)</sup>. 실험 조건으로 도금액의 온도는 50°C에서 80°C, pH는 5에서 9, 시간은 5분에서 20분, 금속염의 농도는 8g/l로 고정하여 실행하였다.

다층 도금막은 도금 공정 직후에는 많은 내부 결함과 불량한 층간 접합력을 가지는 경우가 많기 때문에 결함이 적은 우수한 막질과 밀착력을 도모하여 bump용 최적 확산 방지막을 형성하기 위하여 여러 조건에서 열처리를 행하였다. 열처리 조건은 온도를 상온에서 400°C, 시간은 30분으로 아르곤 분위기 하에서 실행하였다.

각 공정 단계에서의 표면의 성분을 분석하기 위해 Energy Dispersive Spectroscopy(EDS : NORMAN. VOYAGER)를 사용하였다. 또한 EDS의 정량값을 비교하여 활성화 처리 후의 알루미늄의 에칭 속도와 Zn의 석출 속도를 조사하였다. 금도금층의 결정구조를 열처리에 따른 XRD(Rigaku Geigerflex. RAD-C model)자료를 사용하여 조사하였다. Cu-K $\alpha$ 를 이용하여 가속전압 25kV, 전류 20mA, 속도는 10°/min으로 회절 실험하였고, 니켈, 금도금층의 표면 형상을 Scanning Electron Microscopy(SEM : JEOL. 35CF)을 사용하여 비교 관찰하였다.

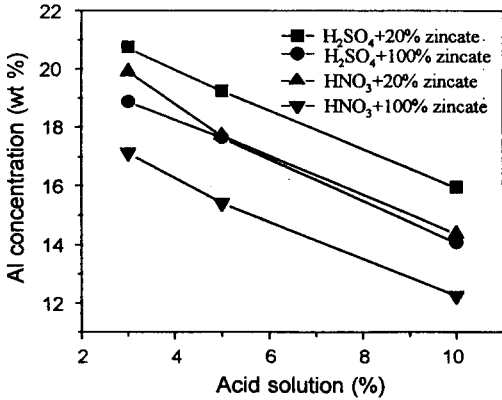
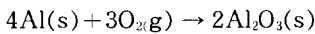


Fig. 1. Effects of acid solution and zincate concentration on Al concentration

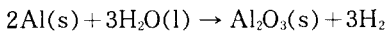
### 3. 결과 및 고찰

#### 활성화 처리

Fig. 1과 2는 산과 zincate 용액의 농도에 따른 웨이퍼상의 Al층에 석출된 Zn 석출물의 정량값을 EDS 분석을 통해 나타난 것이다. 무기물 제거와 더불어 산화막의 제거 실험에서 질산에 의한 산화막제거 정도가 황산에 비해 크지만 이 단계에서는 완전한 산화막제거를 할 수 없는데, 그 이유는 다음 반응식에서 보듯이 Al 산화막이 곧 바로 순식간에 형성되기 때문이다.



$$\Delta G_f = -3,172.7 \text{ J/mol at } 273\text{K}$$



$$\Delta G_f = -852.4 \text{ J/mol at } 273\text{K}$$

즉, 공기 중이나 수용액에서도 산화 알루미늄 형성반응이 매우 격렬하게 일어남을 알 수 있다. 따라서 본 실험에서는 3% 질산을 이용하였다. 활성화 조건은 황산, 질산 각각 3, 5, 10% 용액에서 1분간 실시하였고, 이어서 zincate 용액을 25%와 100%로 조성한 double zincate treatment를 실시 비교하였다. Fig. 1에서 알 수 있듯이 Al의 침식 정도는 산 농도가 증가하고, zincate 용액의 농도가 짙을수록 커지는 것을 알 수 있다. 이것은 zincate 용액의 높은 pH값으로 강알칼리에 약한 알루미늄 산화막을 제거시키기 때문이다. Fig. 2는 Zn의 석출량을 나타내는 것으로 질산처리

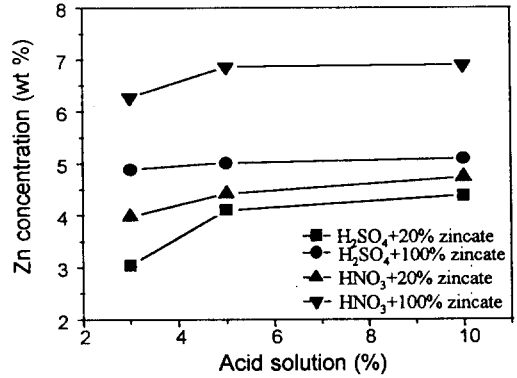


Fig. 2. Effects of acid solution and zincate concentration on Zn concentration

후 100% zincate 용액을 사용한 경우가 가장 석출량이 많은 것을 알 수 있었다. 이는 알루미늄 산화막 제거 후 Al과 Zn의 치환반응이 용이한 쪽에서 더 많은 석출물이 생기기 때문이다. 산 농도의 증가에 따라 Zn의 석출량 변화가 줄어드는 것은 치환반응이 완료되는 적정 수준을 보이는 것으로 판단된다.

한편 Fig. 3에서 보는 것과 같이 희석 용액에서 고른 석출 분포를 보이며, 차후 무전해 도금 공정에 영향을 주는 입자의 미세화가 일어남을 알 수 있다. 이를 통해 zincate 용액의 농도는 15~25% 범위에서 pad에 최적 활성화 조건으로 작용함을 알았고, 본 실험에서는 20% 용액을 이용하였다.

Fig. 4는 20% zincate 용액의 pH를 12.5, 13, 13.5, 14로 변화시킬 때 나타난 Zn 석출물의 주사 현미경 사진이다. 그림에서 보듯이 강알칼리 영역으로 갈수록 알루미늄 침식 정도가 커져 실리콘 표면이 나타남을 알 수 있다. 이는 강알칼리에 약한 알루미늄이 pH가 증가함에 따라, 치환반응의 이온화 경향의 차이가 증가하여 구동력이 커지기 때문이다. 실험상 zincate 용액의 적정 pH값은 13~13.5 사이임을 알 수 있었다.

Fig. 5는 zincate 용액 온도를 상온, 40°C, 60°C로 변화시켜 관찰한 Zn 석출물의 사진이다. 온도가 증가함에 따라 활성화 물질의 반응성이 증가하여 Al 피막을 침식시키는 경향이 나타난다.

전반적인 활성화 처리의 조건에서 각 단계

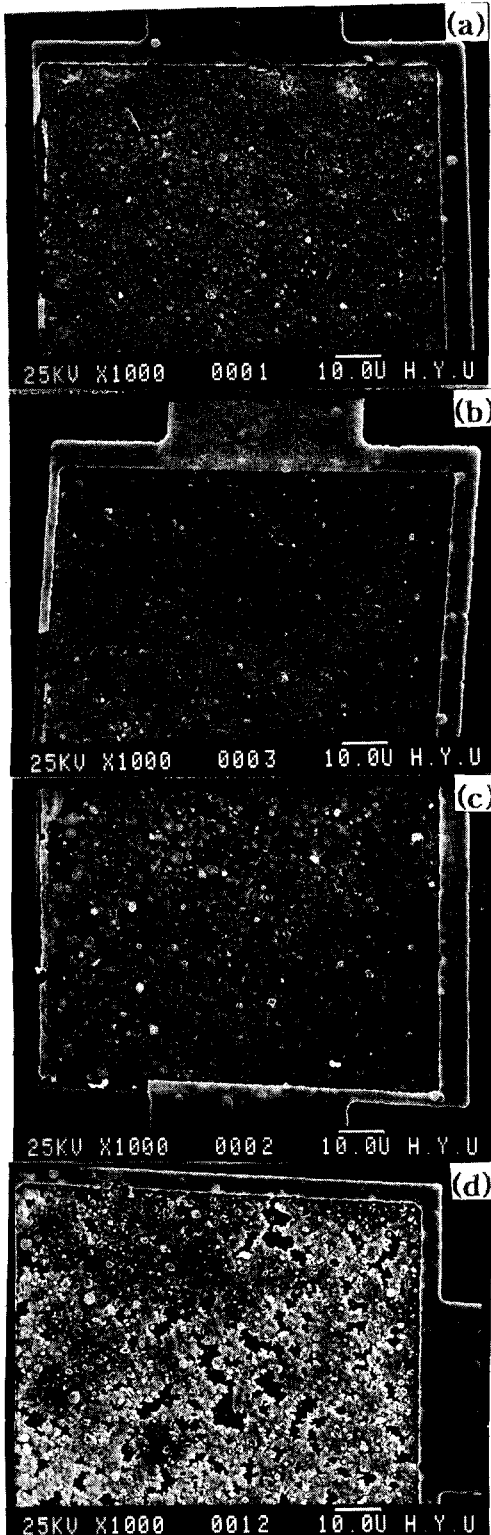


Fig. 3. SEM micrographs of zinc deposits with various solutions (a) 15(% zincate) (b) 25% zincate) (c) 50 % zincate) (d) 100(% zincate)

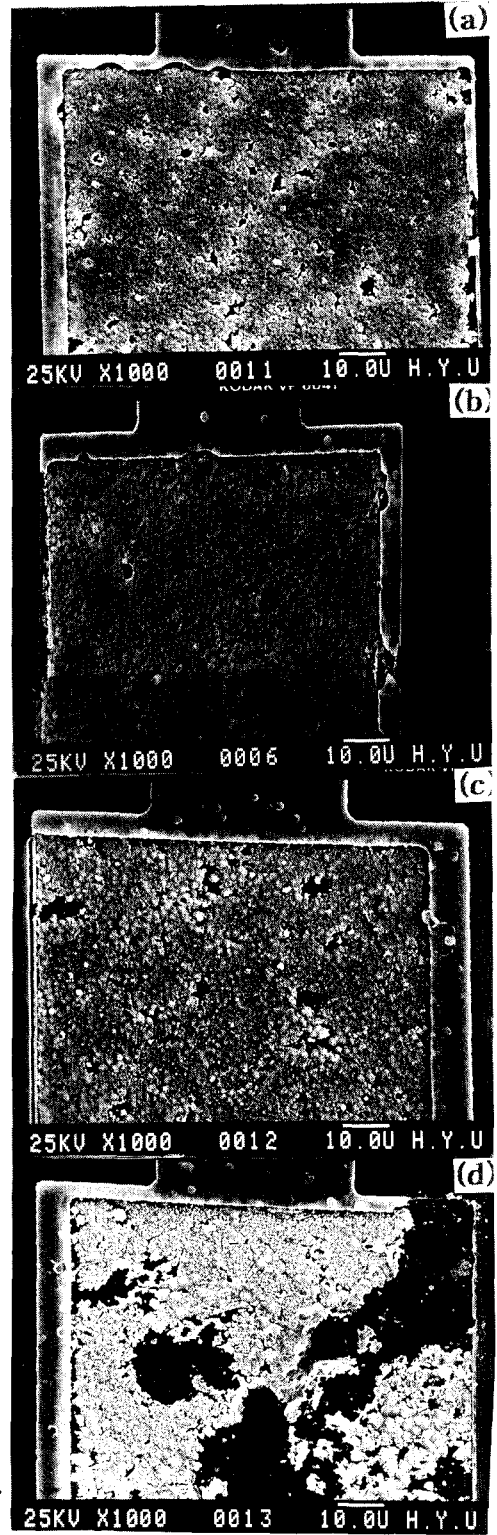


Fig. 4. SEM micrographs of zinc deposits with various pHs

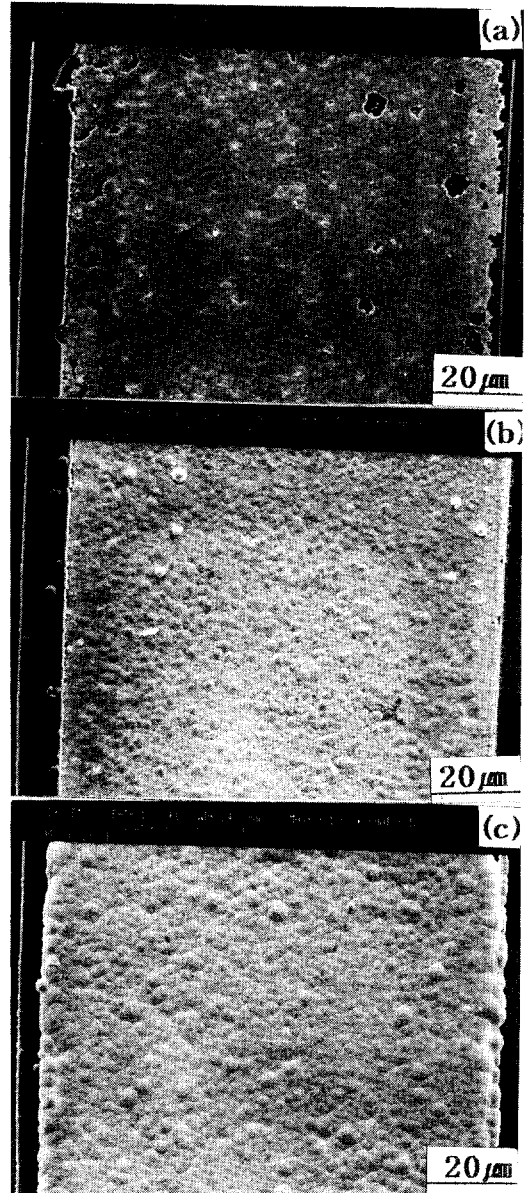
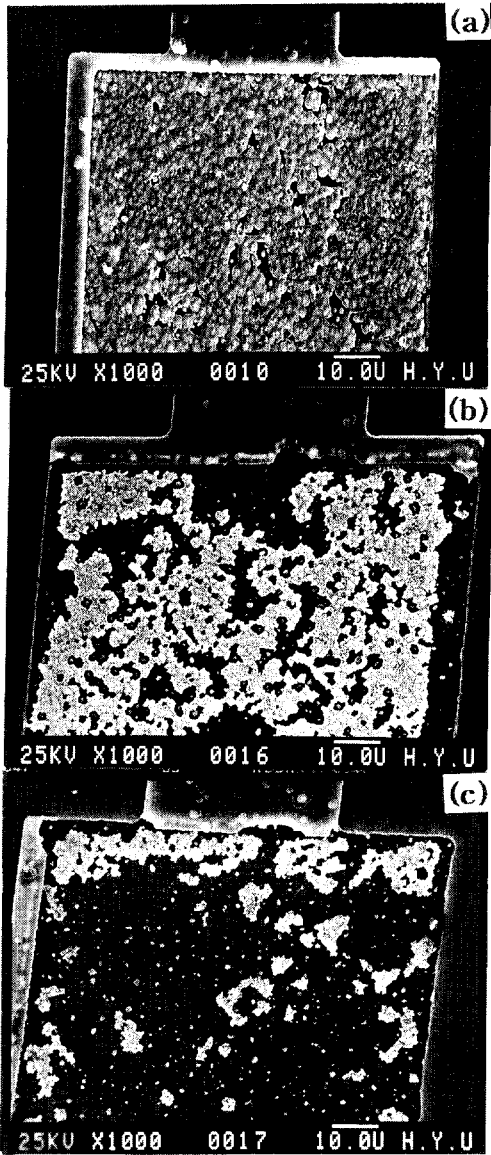


Fig. 5. SEM micrographs of zinc deposits at various zincate temperature (a) room temp. (b) 40°C (c) 60°C

Fig. 6. SEM micrographs of electroless plated nickel deposits at various temperatures

별 주요 역할에 대한 여러 보고에 의하면 먼저 1st zincate 처리 시에는 알루미늄 산화막을 제거하는 역할이 크며, 그 후 질산 처리를 통해 표면의 leveling 효과를 보이고, 2nd zincate 처리를 통해 Al과 Zn의 치환반응이 일어난다고 한다. 즉,

remove of Al oxide → Zn ion's penetration → Zn·Al displacement → leveling (HNO<sub>3</sub>) → making more plating sites

이와 같이 활성화 처리는 니켈 무전해 도금이 알루미늄 표면에 직접 도금이 되지 않기 때문에 핵생성 자리를 마련해 준다는 측면에서 전체 공정중 가장 중요한 단계라고 할 수 있다.

무전해 니켈 도금

Fig. 6은 Ni도금온도를 60, 80, 90°C로 변화시켰을 때 나타난 Ni도금피막의 표면 현미경

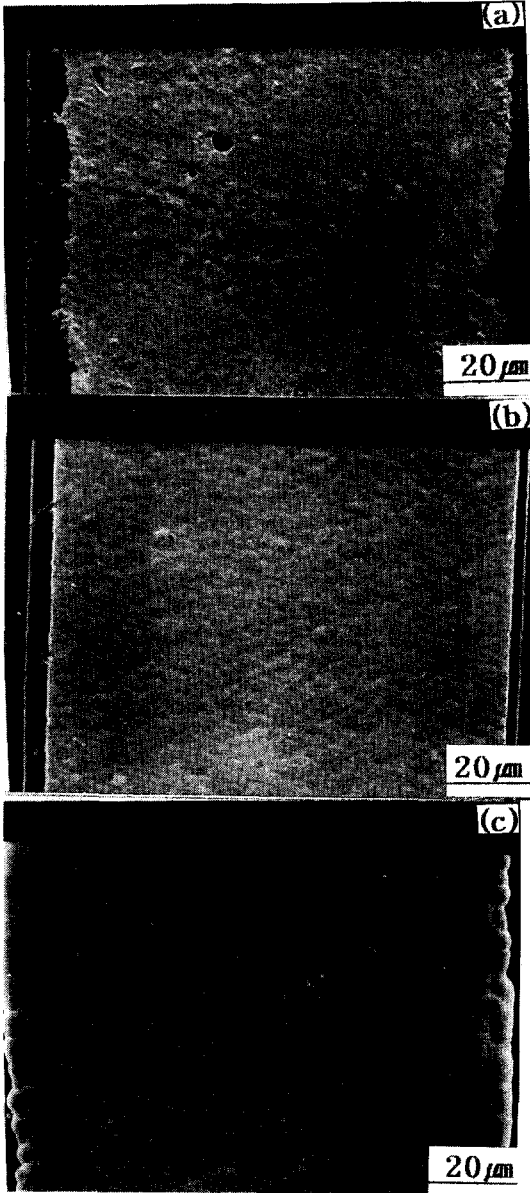


Fig. 7. SEM micrographs of electroless plated nickel deposits with various pHs

사진이다. 여기서 일반적으로 도금액은 온도가 증가할수록 도금 속도가 증가하였으며 온도가 90°C인 경우 패턴부위에 가장 고르게 도금막이 형성된 결과를 얻었다.

Fig. 7은 Ni도금액의 pH를 3, 4.5, 6으로 했을 때 관찰한 현미경사진이다. pH 4.5에서 패턴부위에 형성균일도가 가장 좋은 도금 결과를 보인다. pH값이 커질수록 도금 속도는

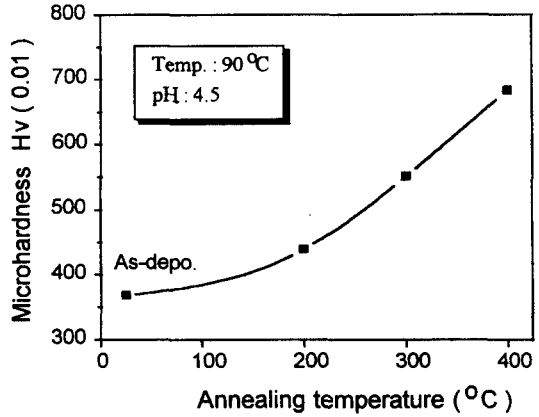


Fig. 8. Effect of annealing temperature on the microhardness of the electroless plated nickel deposits

증가하지만 그림에서와 같이 패턴부위에 과석출되는 경향을 보인다.

니켈도금과 금도금을 행한 후 열처리를 200, 300, 400°C에서 30분간 실행하였으며 도금층의 경도값을 측정하기 위해 Vicker's Micro-hardness Tester(MATSUZAWA, MX7a7)를 사용하였다.

Fig. 8에서 annealing 온도가 증가할수록 도금막의 경도값이 증가하는 것을 볼 수 있다. 그러나 400°C 이상에서는 Al의 agglomeration이 일어나 피막 불량이 나타남으로 300°C가 적정 열처리 온도라고 사료된다.

#### 금도금막에 대한 XRD 분석

Fig. 9와 10은 열처리 및 pH에 따른 금도금막의 XRD 분석 자료이다. pH는 5, 7, 9의 변수를 주어 80°C에서 실험하였다. pH 5인 경우에는 금도금이 안 되었으며, pH 9일 때는 도금 속도가 빨라 패턴 영역밖 부분에도 도금이 되었다. 실질적인 금도금의 표면 형상은 Fig. 11, 12에 보인 것처럼 Zn 활성화 물질과 니켈도금의 표면 형태에 좌우된다. 그 이유는 도금이 되는 자리인 Zn 생성물의 형상은 니켈도금에 영향을 주며, 금도금액은 금과 니켈의 이온화 경향 차이를 이용한 치환도금이므로 니켈의 표면 형태를 그대로 따르게 되기 때문이다.

금의 pH변화에 따른 XRD peak의 차이는 도금 속도의 차이로 금의 안정된 성장 방향인 (111)외에 (200), (222)면도 함께 나타나기 때문이다. pH 9에서는 도금 속도의 증가로

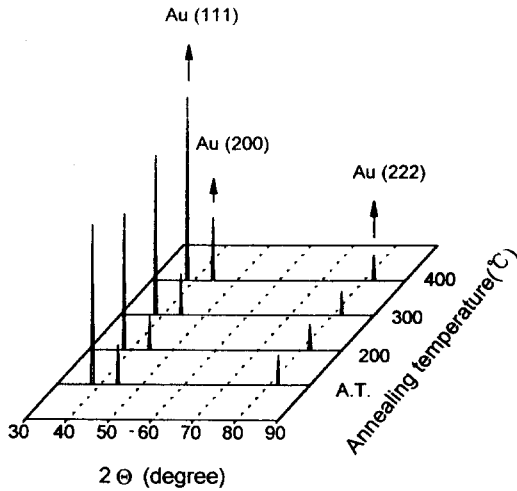


Fig. 9. XRD patterns of the electroless plated gold deposits annealed at various temperatures (pH : 7)

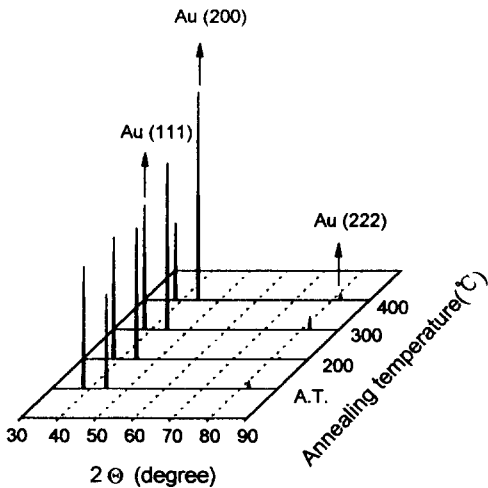


Fig. 10. XRD patterns of the electroless plated gold deposits annealed at various temperatures (pH : 9)

random direction의 경향이 커져 (200)의 peak값이 더 크게 나타나는 것을 알 수 있었다. 또한 일정한 도금 조건에서 열처리에 따른 XRD 값은 변화가 거의 없는데 이는 초기 도금 표면의 결정방향에 변화가 일어나지 않는 것을 의미한다. 그림 13은 각 단계별 최적 조건에서의 실험 시행 후 관찰된 표면 및 단면 현미경 사진으로 Si 웨이퍼의 패턴에 선택적으로 도금파막이 형성되어 있음을 볼 수 있다.

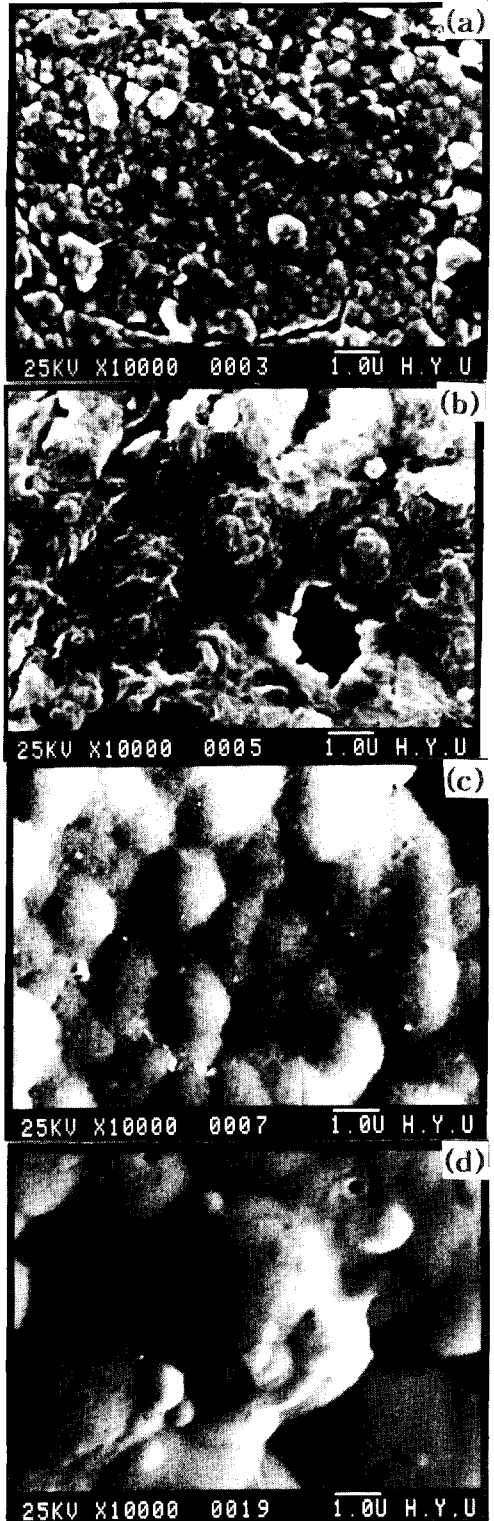


Fig. 11. SEM micrographs of zinc deposits and the electroless plated gold electrodeposits (a) 20% zincate(Zn) (b) 100% zincate(Zn) (c) 20% zincate(Au) (d) 100% zincate(Au)

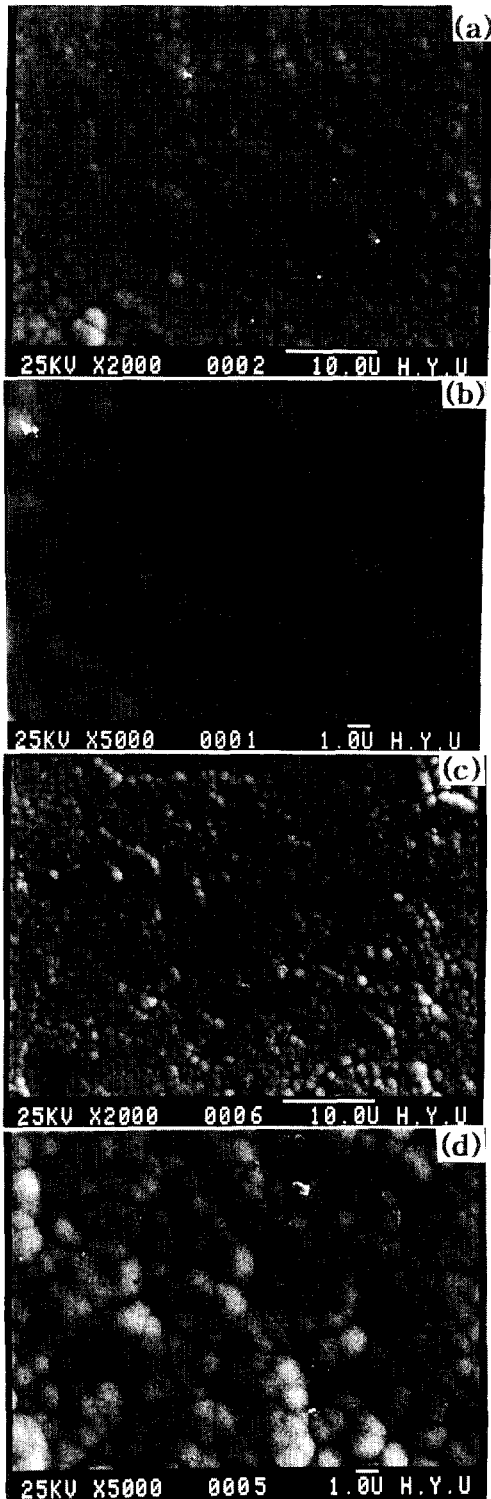


Fig. 12. SEM micrographs of electroless plated nickel and gold deposits (a) electroless plated nickel( $\times 2000$ ) (b) electroless plated nickel( $\times 5000$ ) (c) electroless plated gold( $\times 2000$ ) (d) electroless plated gold( $\times 5000$ )

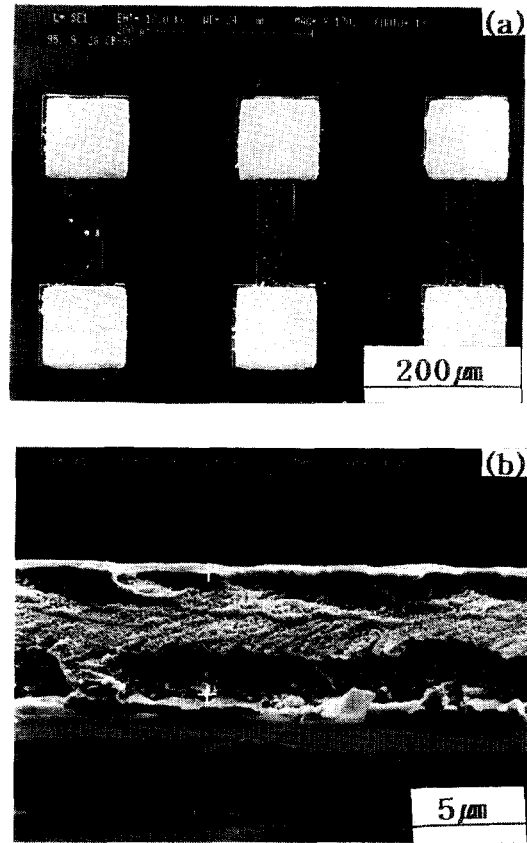


Fig. 13. SEM micrographs of electroless plated gold deposits (pH 7, 80°C- $\text{KAu}(\text{CN})_2$ ) (a) top view (b) cross section view

#### 4. 결 론

Flip chip의 solder bump형성을 위한 pattern 부위의 최적 Ni/Au 무전해 도금 조건에 대한 연구 결과 다음과 같은 결론을 얻었다.

1) Al 패터닝된 4인치 wafer에 Zn활성화 처리시 석출된 Zn 입자 크기는 zincate 용액을 희석시킬수록 작아졌다.

2) zincate용액은 pH 13~13.5, 상온, 농도 15~25%의 조건에서 입자크기가 작고 균일한 Zn활성화 물질이 형성되었다.

3) 전체 도금 단계 중 표면 형상에 가장 큰 영향을 준 변수는 활성화 조건이었다.

4) Ni-P 무전해 도금과 Au 무전해 도금시 온도와 pH가 증가할수록 도금속도가 증가하였다.

5) Al pad의 선택적 Ni 무전해 도금의 최



적 조건은 pH 4.5, 온도 90°C, 도금시간 20분 이었고, Au 무전해 도금의 최적 조건은 pH 7, 온도 80°C, 도금시간 10분 이었다.

6) 금도금층의 주 결정성장 방향은 pH 7에 서는 (111), pH 9에서는 (200), (111)으로 나타났으며, 열처리 온도에 따른 결정성장 방향의 변화를 적었다.

## 후 기

본 연구는 1995년도 교육부 학술 연구 조성비(신소재 분야)에 의해 수행된 것으로서 이에 깊이 감사드립니다.

## 참 고 문 헌

1. K. Wang, K. Chi and A. Rangappan, *Plating and Surface Finishing*, 75(7), **70** (1988)
2. R. R. Tummala, E. J. Rumaszewski, *Micro-electronic Packaging Handbook*, pp 400, Van nostrand reinhold, New York, U. S. A, (1989)
3. Hong Deng and Per Mølter, *Plating, J. Applied Physics*, 48(7), **3144** (1977)
5. Earl D. Winter's, William K. Baxter and Ashok Choudhury, *Plating and Surface Finishing*, 81(4), **72** (1994)
6. 神戸徳藏, 無電解めつきの 應用, pp 169, 横書店, (1991)
7. 廉熙擇, 李柱性, 鍍金·表面處理, pp 265, 文運堂, (1993)
8. Evgenia Valova, *Plating and Surface Finishing*, 81(3), **78** (1994)
9. C. H. Ting and M. Paunovic, *J. Electrochem, Soc*, 136(2), **462** (1989)
10. Stephen W. Hinch, *Handbook of Surface Mount Technology*, pp 119, Longman Scientific & Technical, England, (1988)
11. 서만철, 박영서, 조진기, 이중배, 박해덕, 表面處理技術, 생산기술연구원 부설 기술 교육센터, 熱鍍93-2 (1993)
12. A. Ostmann, J. Simon and H. Reichl, *IEEE. Proceeding. MCMC*, **74** (1993)
13. E. Jung, J. Eldring, J. Kloeser, A. Ostmann, E. Zakel and H. Reichl, '95 Flip Chip, BGA, TAB & AP Symposium, **22** (1995)
14. J Liu, *Hybrid Circuits*, 29(9) **25** (1992)
15. 우찬희, 우용하, 박종완, 이원해, 한국표면 공학회지, 27(2), **109** (1994)
16. 神戸徳藏, 無電解めつき技術, pp 41, 綜合技術センター, (1987)
17. Robert A. Jeanmenne, *CEF, Plating and Surface Finishing*, 18(3), **39** (1994)
18. C. D. Lacovangelo, *J. Electrochem. Soc*, 138(4), **976** (1991)