

## EMMI(Emission Microscope)와 FIB(Focused Ion Beam)를 이용한 Thin Oxide 불량분석

박진성 · 이은구 · 이현규 · 이우선\*

조선대학교 재료공학과, 우수연구센타, 광주, 501-759

\*조선대학교 수송기계부품 공장자동화 연구센타

### Failure Analysis of Thin Oxide by EMMI and FIB

Jin Seoung Park, Eun Gu Lee, Hyun Gyu Lee and Woo Sun Lee\*

Dept. of Materials Engineering and Excellent Research Senter, Chosun University

\*FA Research Center for Parts of Vehicles, Chosun University, Kwangju, 530-759, KOREA

**초 록** MOS소자의 얇은산화막(thin oxide)불량을 화학적으로 식각하지 않고 불량부위를 광전자방사(photon emission)반응을 이용하여 위치를 확인하고, 이곳을 FIB로 절단하여 불량부위의 단면을 관찰했다. 20nm두께의 SiO<sub>2</sub> 불량은 셀(cell)영역의 위치에 따른 의존성은 없고, 불량은 저전계의 입자(particle)성 불량과 중간전계의 Si 기판 팃坑(pit)과 관련된 불량이 주였다. 고전계에서는 전형적인 SiO<sub>2</sub> 산화막의 절연파괴가 일어난 것이 관찰된다.

**Abstract** The cross section image of thin oxide failure of MOS device could be observed by EMMI and FIB at the weak point without a chemical etching treatment. The failure position has almost no dependency upon the cell area of the poly-gate module where the thickness of thin oxide is 20nm. The oxide failures relating to a particle or abnormal pattern are detected in low electric field. The failure at medium field is related to a pit of Si-substrate. Thin oxide and poly-Si melt thermally at high field which means the intrinsic dielectric breakdown. The similar failure mode, pit, is also observed during a long reliability test.

### 1. 서 론

VLSI(very Large Scale Integration) MOS의 집적도 증가에 따라 게이트 산화막(gate oxide)의 두께가 점점 감소하면서 순간적으로 큰 전계가 인가될 가능성이 증가되어 산화막의 신뢰성을 확보하기 위해서는 우수한 산화막 특성이 요구된다. 산화막 특성을 향상시키기 위해서 산화막에 영향을 미치는 기판의 물성, 세정기술, 산화막의 성장조건 등에 대한 많은 연구가 이루어져 왔다<sup>1,2)</sup>.

산화막의 평가는 주로 I-V측정에 의한 평가와 시간경시파괴(time dependent dielectric breakdown)와 같은 전기적 측정이 주요 수단이었다<sup>3)</sup>. 이러한 방법은 거시적이며 간접적 방

법이어서 고집적화된 MOS(metal oxide semiconductor)의  $\mu\text{m}$ 크기의 셀(cell)내에서 마이크로 이하(sub-micron) 크기의 단비트(single bit) 불량과 같은 산화막 불량을 직접적으로 정확히 관찰하고 평가 할 수가 없었다.

다른 방법으로는 이러한 마이크로 이하 크기의 불량을 화학적 식각 방법을 사용해서 관찰하는 것이다. 화학적 식각 방법은 작은 불량도 비교적 쉽게 관찰할 수 있지만, 식각반응에 의해 불량은 물론 그 주위도 함께 식각되어 원래 불량을 그대로 관찰할 수 없었다. 그리고 관찰자체가 평면적인 2차원적 관찰이어서 불량의 원인을 규명하기 보다는 관찰에 머무는 수준이었다. 따라서 불량 및 그 주위에 손상을 입히지 않고서 3차원적 불량을 관

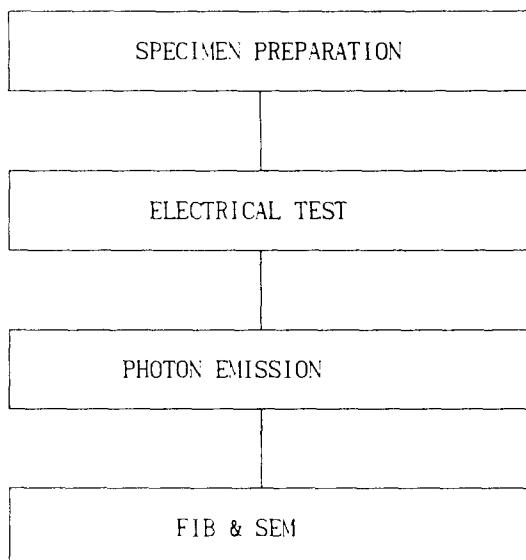


Fig. 1. Block diagram for the analysis of thin oxide failure.

찰하는 것이 필요하고, 이렇게 하므로서 불량의 정확한 형태와 불량의 원인을 보다 정확하게 규명할 수 있을 것이다.

본 논문은 마이크로 이하 크기의 산화막 불량을 화학적 식각하지 않고 EMMI와 FIB를 사용해서 직접적으로 단면을 관찰하는 방법과 관찰한 불량의 형태를 소개하고자 한다.

## 2. 실험 방법

Boron을 첨가한 p-형의 (100)방향의 Si 기판을 사용하였으며 불량분석을 위한 순서는 Fig. 1과 같다.

500nm의 셀분리 산화막(field oxide)과 200nm의 산화막(gate oxide or thin oxide)을 성장시킨 다음, poly-Si 증착 및 POCl<sub>3</sub>을 침적시켜 poly-Si을 전극으로 사용하는 poly-gate module로 시편을 제작했다.

제작된 시편은 I-V측정결과에 따라 각 전계별로 구분해서 불량분석용 시편을 선정했다. I-V측정시 불량 판정은 전압인가(voltage stress)방법을 이용해서 0.2Volt씩 전압을 증가시키고 각 구간에서 0.5초를 유지시켜 이때의 누설전류(leakage current)가 10μA일 경우에 불량으로 판정했다. 파괴전계에 따라 선정된 시편은 thin oxide 취약 부위의 광전자 방사(photon emission) 반응을 이용하여 불량위치

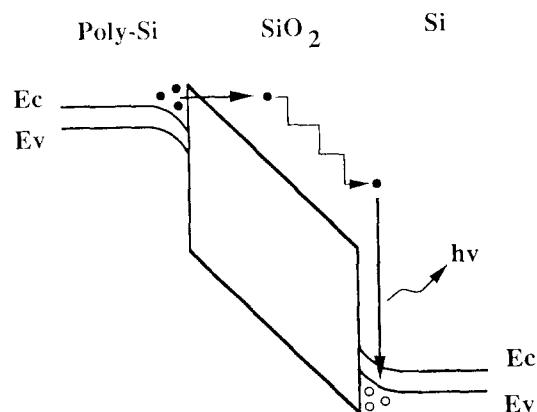


Fig. 2. Mechanism of photon emission from MOS capacitor.

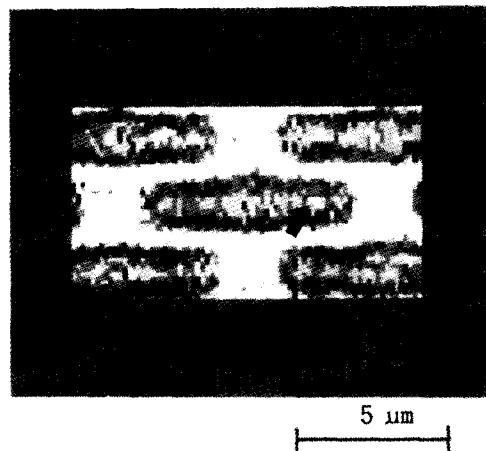


Fig. 3. Cell image and photon emission spot for poly-gate module.

(address)를 찾고, 이 부위를 FIB로 절단해서 불량과 그 주위에 손상이 없도록 처리해서 관찰했다.

Thin oxide 불량과 장기 신뢰성 측정 중에 발견된 시편에 대한 불량분석도 동일방법으로 수행했다.

## 3. Emission Microscope의 원리

SiO<sub>2</sub>와 같은 절연물질에 전계를 가하면 그 두께와 재반 물성이 전체적으로 일정하다면 전자가 절연체 표면에 대전되어 어느 한계 이상에서 진성절연파괴<sup>[1,3]</sup>가 나타나게 된다. 그러나 어느 한 부분이 다른 곳보다 취약한 경우는 보다 낮은 전계에서 절연파괴가 일어나며 절연파괴 전에 누설전류와 같은 전도현상

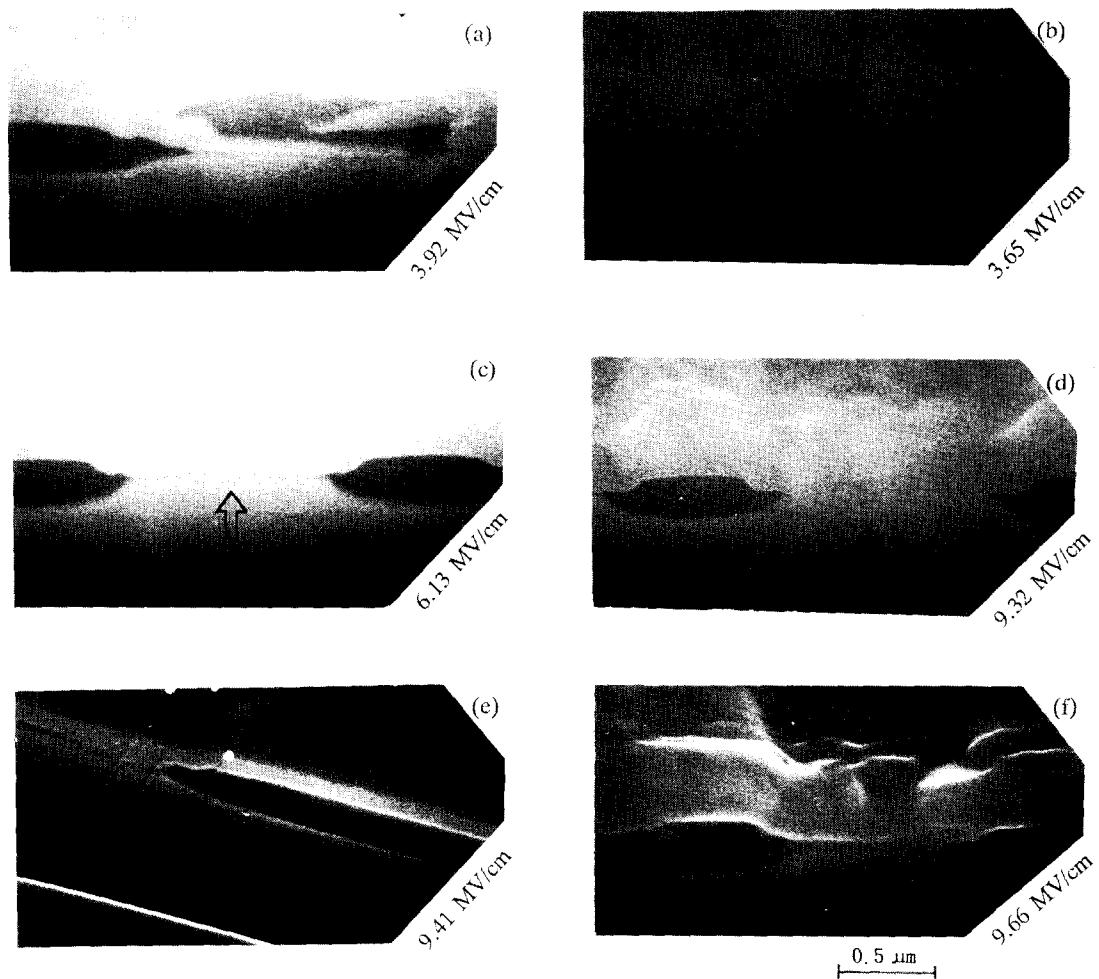


Fig. 4. Cross sectional SEM images of thin oxide failure with electric field.

이 있게 된다.

절연체에 대한 전도 혹은 절연파괴 모델은 다양하지만 그 기본 개념은 Fig. 2로서 설명 될 수 있다. 전계를 증가시키면 전극과  $\text{SiO}_2$  산화막 사이의 에너지 장벽 때문에 고전계 상태에서만 음극의 전자는 산화막 내로 터널링이 발생한다. 전계가 크므로 터널링된 전자는 산화막 내에서 큰 운동에너지를 가지고 충돌 이온화(impactionization)로 다수의 전자-정공 쌍이 생기게 된다. 이들은 재결합, phonon 산란 등에 의해 일부는 소멸되고, 일부는 전계에 의해 정공은 음극 쪽으로 이동해서 음극 쪽에 트랩되어 궁금적으로 산화막의 절연파괴를 야기하게 되고, 전자 혹은 계속적으로 발생된 전자-정공 쌍은 양극에서 재결합되면서 안정한 상태가 된다. 이러한 연속적인 반응의

재결합 전후의 에너지 차가 빛으로 방사하게 되고 이것이 광전자 방사(photon emission)이다.<sup>4)</sup>

MOS구조에서는 thin oxide를 사이에 두고 전계를 가하면 기판, 혹은 역으로 도핑시킨 poly-Si 전극 쪽으로 전자가 이동하면서 전자-정공 쌍을 만들고 이들이 재결합 되면서 빛을 방사하게 된다. 특히 전류는 산화막이 취약한 곳으로 잘 흘러 광전자 방사에 의해 산화막 불량을 쉽게 찾을 수 있다.

#### 4. 결과 및 고찰

Fig. 3은 EMMI로 관찰한 poly-gate module의 셀 형태와 광전자 방사에 의한 셀 내의 불량 부위를 표시하고 있다. 아메바 모양의 부위가 20nm의 thin oxide를 성장시킨 셀 영역

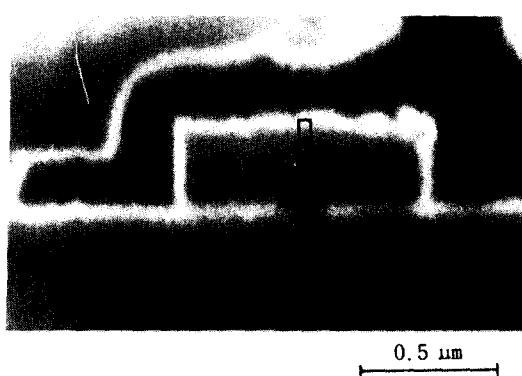


Fig. 5. FIB image of single bit failure of thin oxide test. ed at 8V/125°C for 132hr.

이고, 주위는 셀과 셀을 분리해주는 500nm두께의 산화막을 성장시킨 영역이다.

Fig. 4는 Fig. 3의 방사반응으로 불량 위치를 포착한 후 이곳을 FIB로 절단하여 그 단면을 파괴전계에 따라 그 유형을 구분한 것이다. Fig. 5의 (a)와 (b)는 저전계 불량이라고 이제까지 추측해 왔던 입자(particle) 및 셀 pattern 이상에 기인한 불량임을 확인할 수 있다. (c)와 (d)는 실리콘 기판 핏(pit)이 존재하고 여기에 산화막이 성장해서 전기적 특성 측정 중 전계가 여기에 집중되어 불량 판정이 난 것이다. 특히 (d) 경우는 (c)보다도 핏(pit) 크기가 큼에도 불구하고 더 높은 전계에서 불량 판정이 난 것은 핏(pit)이 커서 산화막이 둥글게 자라서, 즉 곡률이 작아서 전계 집중이 적게 되어 고전계에서 불량판정이 난 것으로 해석할 수 있다. 핏(pit)크기가 큰 것이 더 파괴전계가 높게 측정된 것은 이제까지 알려진 중간전계에서의 불량을 야기시키는 것으로 생각해온 오염에 의한 것<sup>2,5)</sup>과는 그 원인이 다르다는 것을 추정할 수 있다. (e)는 셀 가장자리(cell edge)에서의 oxide thinning 혹은 셀 분리 산화막의 응력(stress)에 의한 불량으로 추정되며, 곡률의 관점에서도 (c) 혹은 (d) 보다도 곡률이 작아서 파괴전계가 높다고도 볼 수 있다. Fig. 5(f)는 이상이 없는 산화막에 고전계를 가했을 때 나타나는 전형적인 thin oxide의 절연파괴에 따른 순간적이 용융현상이 나타난 것으로 산화막과 함께 poly-Si도 함께 녹아 분화구 형태를 보여주고

있고, 이것은 입자(particle) 혹은 핏에 기인한 불량 형태와는 확연하게 다르다.

Fig. 5는 장기신뢰성 측정 중의 불량에 대해 FIB를 이용해 단계적으로 절단하면서 발견한 thin oxide불량으로 기판 핏과 유사하다. 장기 신뢰성 측정 중에 발견된 불량은 대부분이 Fig. 5와 유사해서 입자성 및 셀 모양 이상에 의한 불량은 wafer level 측정 중에 모두 제거되고 곡률이 작은 것이 살아남아서 장기 신뢰성에 영향을 준다고 추정할 수 있다.

이상의 결과로서 중간전계에서 제이트 산화막 불량이 일관되게 기판 핏과 관련되어 있고, poly-gate module까지의 단계는 물론 제품에서도 발견됨을 알 수 있다. 특히 이를 불량이 기존의 제조공정 중의 오염(contamination)과 관련된 누적 불량과는 다른 기판 핏(pit)과 관련된 현상을 알 수 있다.

## 5. 요약

산화막을 20nm성장시켜 제작한 poly-gate module의 산화막 불량을 EMMI와 FIB를 이용한 분석결과는 다음과 같다. 산화막 불량을 화학적으로 식각하지 않고 불량 부위를 광전자 방사(photon emission) 반응을 이용하여 위치를 확인하고, 이곳을 FIB로 절단해서 0.2 μm이하 크기의 작은 불량부위의 단면을 관찰 할 수 있었다. 전계 크기에 따른 SiO<sub>2</sub>산화막 불량은 셀 위치에 따른 의존성은 없고, 불량은 저전계의 입자(particle)성 불량과 중간전계에서의 Si 기판의 핏(pit)과 관련된 불량을 확인했다. 또한 기판 핏에 의한 산화막 불량은 핏의 크기보다는 그 곡률에 반비례해서 전계가 증가함을 알수 있다. 고전계에서는 전형적인 SiO<sub>2</sub> 산화막의 절연파괴가 일어나면서 산화막과 ploy-Si이 동시에 용융되는 진성절연파괴 현상을 관찰할 수 있었다.

특히 기판 핏(pit)과 관련된 불량 형태가 장기신뢰성 측정 중에 검출된 산화막 불량과도 유사함을 확인했다.

## 감사의 글

본 논문은 1995년도 조선대학교 학술연구비 및 우수연구센타 지원에 의해 수행되었기에 깊은 감사를 드립니다.

### 참 고 문 헌

1. A. Ishitani, M. Tsukiju, E. Hasegawa and A. Oshiyama, "Electrical Properties of Ultrathin Silicon Oxide Films", 10th Workshop on ULSI Ultra clean technology, **33-51**, (1991)
2. K. Akiyama, N. Naito, M. Nagamori, H. Koya, E. Morita, K. Sassa and H. Suga, "Effect of SC1 process on Silicon Surface Microroughness and Oxide Breakdown Characteristics", Jpn. J. Appl. Phys., Vo. **34** (2A), L153–155, (1995).
3. C. Hu, "Thin Oxide Reliability", in Tech. Dig. of IEDM, **363-371** (1985)
4. C.F. Hawkins, J.M. Sonde, E.I. Cole Jr. and E.S. Snyder, "The Use of Light Emission in Failure Analysis of CMOS ICs", in Proc. Int. Symp. Testing and Failure Analysis, **55-59** (1990)
5. K. Hiyamoto, M. Sano, S. Sadamitsu and N. Fujino, "Degradation of Gate Oxide Integrity by Metal Impurity", Jpn. J. Appl. Phys., Vol. **28(12)**, , L2109-L2111