

FED(Field Emission Display)의 기술개발동향

기술해설

Recent Trend of FED(Field Emission Display)

조재철, 김주승, 구활본

(Jae-cheol Cho, Ju-seung Kim, Hal-bon Gu)

Key words(중요용어) : display device(표시소자), field emission display(전계방출소자), phosphor(형광체), tunneling(터널링),

1. 서 론

표시소자(display device)란 일반적으로 man-machine interface로서 각종 장치로부터 받은 각종 정보를 시각적인 효과를 통하여 인간에게 전달하는 기기(device)라 정의할 수 있다. 따라서 정보화 사회에서 표시소자는 매우 중요하며, 기존의 표시소자는 산업분야와 민생분야를 막론하고 다양하고 광범위하게 사용되고 있다. 또한 수시로 발전하면서 다양해지는 정보화 사회에 적합한 고성능의 새로운 표시소자 개발이 요구되고 있다.

다음으로 표시소자를 기능면에서 분류해 보면 그림 1과 같이 각종 장치로부터 전송되어 오는 전기적 정보신호를 인간의 시각으로 인식할 수 있는 광정보신호로 변환하는 소자라 할 수 있다. 따라서 이 소자는 일반적으로 변환된 광정보신호를 2차원 공간으로 pattern화 하는 기능, 즉 광정보신호를 digital, 문자, 그래픽 등의 pattern정보화 해서 표시하는 기능을 가지고 있다.

여기에서 광정보신호를 발광에 의해 표시하는 경우가 발광형 표시(emissive display)이고, 반사, 산란, 간섭현상 등에 의해 주변광의 제어, 즉 광변조로 표시되는 경우를 수광형 표시(non-emissive display)라 한다.

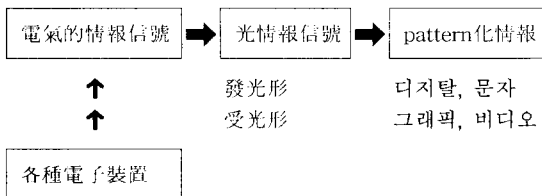


그림 1. 표시소자의 기능

Fig. 1. Function of display device.

시소자를 발광형과 수광형으로 나누어 표시하였다.

표 1. 대표적인 표시소자의 분류

Table 1. Classification of display device.

表示素子	發光形	{ CRT(Cathode Ray Tube)
		{ PDP(Plasma Display Device)
		{ ELD(Electroluminescent Display)
		{ VFD(Vacuum Fluorescent Display)
		{ LED(Light Emitting Diode)
	受光形	{ FED(Field Emission Display)
		{ LCD(Liquid Crystal Display)
		{ ECD(Electrochemical Display)
		{ EPID(Electrophoretic Image Display)
		{ SPD(Suspended Particle Display)
	{ TBD(Twisting Ball Display)	
	{ PLZT(Transparent Ceramic Display)	

이러한 여러 표시소자들은 나름대로의 장점을 가지고 있지만 이중에서 FED소자는 표시품위 및 고해상도, full color, 발광효율, 응답속도 등의 표시 특성은 기존의 CRT에서, 경량 및 박형, 저소비전력, 화소개별구동 등의 특성은 LCD의 장점을 갖추고 있으므로 널리 사용될 수 있다.

- 표시품질 측면
표시품위 우수
Full color화 가능
고해상도
- 표시특성 측면
대용량화 가능
응답속도가 매우 빠름
박형, 경량
저소비 전력

표 1에 이러한 기능과 역할을 가진 대표적인 표

- 제조 측면
- 낮은 제조 단가
- 소규모 설비 투자
- 고수율 가능

표 2, 표 3, 표 4에 이러한 표시소자들의 여러 특징을 비교하였다.

표 2. 여러 가지 표시소자의 특성비교
Table 2. Characteristics comparison of display device.

	CRT	LCD	EL	PDP	VFD	FED
표시품위	◎	◎	◎	◎	◎	◎
대용량화	◎	◎	△	◎	△	◎
해상도	◎	◎	◎	△	◎	◎
color	◎	◎	×	◎	◎	◎
응답속도	◎	◎	◎	◎	◎	◎
구동전압	×	◎	×	×	△	△
구동전류	△	◎	△	×	△	◎
발광효율	◎	◎/○	△	△	◎	◎
cost	△	×	△	△	△	◎/○

◎:양호, ○:약간양호, △:약간 불량, ×:불량

표 3. FED와 LCD의 제품목표 사양
Table 3. Specification of FED and LCD.

항목	FED	TFT-LCD	PDP	EL
pixel size	7.1	10.4	21	10.4
화소수	640×480	800×600	640×480	640×480
화소 pitch	0.33×0.33	0.26×0.26	0.66×0.66	0.33×0.33
표시색	26만	26만	26만	mono(16색)
화면휘도	200cd	70cd	150cd	200cd
시야각	180도	좌우 45도 상하 20도	좌우 상하 40도	좌우상하 80도
contrast	100:1	60:1	60:1	100:1

II. FED의 동작원리

FED는 기존의 진공관과 달리 전자를 방출하기 위해 열적방출을 이용하는 것이 아니라 설리콘이나 금속 팁을 캐소드로 이용하고 게이트 전극을 팁 가까이 위치시킴으로써 뾰족한 팁 끝에 형성된 강한 전계로 인해 전자가 튀어나오는 필드에미션을 이용한다. 이러한 동작원리를 그림 2에 나타내었다.

표 4. FED와 LCD의 특성비교
Table 4. Comparison of FED and LCD.

	FED	LCD
소자구조	단순	복잡
화면크기	제한없음	20"이하
동작시간	μs	ms
panel두께	2-4mm	6-7mm
가격대 성능비	매우 좋음	좋음
수율	매우 좋음	나쁨
투자규모	대규모투자필요	소규모투자가능
제조단가	저가	고가

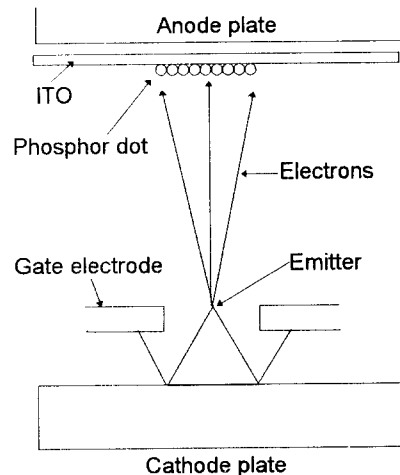


그림 2. FED의 발광원리
Fig 2. Emission mechanism of FED.

FED를 구성하는 최소단위는 아주 작은 마이크로 3극 진공관 형태와 같다. 즉, 투명진극, 게이트 기관의 팁 부분은 CRT의 애노드, 그리드, 캐소드에 각각 대응하고 있다. 필드에미터 포인트에 충분한 전압이 인가되면 강한 전계에 의하여 전자들이 에미터로부터 터널링되어 외부로 방출된다. 방출된 전자들은 게이트를 통과하면서 가속되어 투명전극 상의 형광체 화소에 높은 에너지를 가지고 충돌하여 발광하게 된다. 게이트에 의하여 흡수되는 전자는 거의 없기 때문에 높은 효율을 가지며 모든 전자가 형광체에 도달하게 되는 것이다.

그림3은 금속팁으로부터 전자의 방출을 설명하기 위한 금속표면의 에너지 밴드 다이어그램이다. 정상상태에서 금속표면의 전도대에 있는 전자는 진공장벽에 의해 금속표면 밖으로 튀어나가지 못하지만 금속표면에 강한 전계가 형성되면 진공장

벽이 얇아지면서 전자가 표면밖으로 터널링될 가능성이 증가한다. 이러한 터널링은 Fowler-Nordheim 이론으로 설명된다.

$$J = \frac{AE^2}{\Phi^2(y)} \exp\left(-B \frac{\Phi^{3/2}}{E} \nu(y)\right) \text{ [A/cm}^2\text{]}$$

여기에서 J는 필드에미션 전류밀도 (A/cm²), E와 Φ는 각각 캐소드팁의 표면 전계세기 (V/cm) 및 일함수(eV)이며 y는 일함수 장벽의 schottky lowering함수이다.

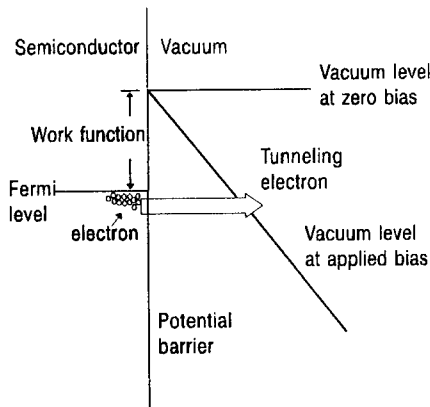


그림 3. 에미터 팁에서의 에너지 밴드 다이어그램
Fig. 3. Energy band diagram in emitter tip.

금속팁에서의 필드에미션 전류밀도(J)는 금속표면에서의 전계(E) 및 금속의 일함수(Φ)에 관계된다. 위 식으로부터 방출전류밀도 J가 캐소드 물질의 일함수 및 표면 전계의 세기 E에 지수함수적으로 관계함을 알 수 있으며 이때 전계의 세기 E는 게이트 전극에 인가되는 전압과 전극의 위치 및 캐소드 팁의 기하학적인 모양에 의해 결정된다. 따라서 전계 방출소자의 전기적 특성에 가장 큰 영향을 미치는 변수는 사용된 캐소드 물질의 일함수 및 팁 모양과 팁과 게이트 간의 거리 등과 같은 기하학적 고려임을 알 수 있다. 전류밀도는 전계가 크고 일함수가 작을수록 증가한다. 즉 금속팁을 뾰족하게 하고 일함수가 작은 물질을 사용해야만 전류밀도가 증가될 수 있다. 현재 가장 보편적으로 연구되고 있는 팁 재료는 Mo, Hf, Ta, Si이며 팁의 반경은 수십 nm정도이다. 이에 반해 우수한 절연성, 매우 높은 저항, 높은 파괴전압, 기관 및 게이트 전극과의 우수한 접착성, 우수한 표면균일성, 낮은 유전상수 및 박막의 안정성 등을 필요로 하는 게이트 절연막에 대한 물질 연구도 필요하다.

III. FED의 중요기술

FED 개발에 필요한 기술로는 캐소드 팁을 제작하기 위한 마이크로머시닝 기술, 저전압구동, 저에너지형 형광체 기술, 진공 sealing 기술등이 있다.

금속팁 제작은 정밀 마이크로머시닝 기술에 의해 크기가 1μm인 팁을 기관전체에 걸쳐 일정한 간격으로 배열되도록 형성해야 한다. 또한 현재 FED 구동에 소요되는 전압은 수백 V로 소비전력이 크고 구동회로 제작에 문제가 있다. 이를 해결하기 위해 캐소드 팁의 반경을 줄이는 노력 및 일함수가 작은 재료의 개발이 요구된다.

저 에너지형 형광체로는 ZnO가 일반적으로 사용되며 ZnO:Zn은 저전압 형광체로 상용화되어 널리 사용되고 있다. ZnO 형광체는 550nm파장에서 피크를 갖는 넓은 폭의 스펙트럼 분포를 갖는다. Color발광을 얻기 위해서는 sulfide 형광체가 사용된다. 이것은 저전압에서도 높은 휘도를 나타내며 형광체의 구성성분에 따라 여러 color 및 피크 파장이 만들어 질 수 있다.

표 5에 여러 FED 형광체 특성을 나타내었다. 현재까지 FED용 형광체는 ZnO를 제외하고는 발광효율이 매우 낮고 발광시키는데 필요한 구동전압의 크기도 수백V 이상이다. 따라서 저에너지형 형광체를 실현시키기 위해서는 이들 형광체의 개선 및 새로운 재료에 대한 심도 있는 연구가 필요하다.

표 5. 여러 가지 형광체의 특성

Table 5. Characteristics of various phosphor.

color	material	Peak wavelength(nm)
bluish green	ZnO:Zn	505
blue	ZnS:Ag,Cl+In ₂ O ₃	452
blue	ZnS:Ag,Al,Zn	445
blue	ZnS:Ag,Cl	450
green	ZnS:Cu,Au,Al	535
green	ZnS:Cu,Al+In ₂ O ₃	530
green	ZnGa ₂ O ₄ :Mn	504
yellow	(Zn _{0.5} ,Cd _{0.5})S:Ag,Cl+In ₂ O ₃	585
amber	(Zn _{0.4} ,Cd _{0.7})S:Ag,Cl+In ₂ O ₃	590
orange	(Zn _{0.3} ,Cd _{0.7})S:Ag,Cl+In ₂ O ₃	815
red	(Zn _{0.2} ,Cd _{0.8})S:Ag,Cl+In ₂ O ₃	850
red	Y ₂ O ₃ :Eu	611
red	Zn ₃ (PO ₄) ₂ :Mn	635
red	CaTiO ₃ :Pr	610

표 6. FED업체의 시제품 개발현황

Table 6. New FED products by leading company.

국가별	기업명	기술	개발시기	개발현황
프랑스	Pixel International S.A	LETI	1994	6인치컬러(360×288화소)를 시작. 95년 내에 10인치 또는 12인치개발
미 국	FED Corp.	MCNA	1994	7.1인치 color (640×480화소)의 OEM으로 민간항공기 승객석용
	Colory Display Corp.	SRI	1995	4.5인치 color display 시작
	SI Diamond tech. & Corp.	MCC	1994	Diamond 박막의 monochrome display(125×125)를 시작
	Raytheon Corp.	LETI	1994	monochrome 3×4 inch display시작 1.75인치(125×125화소)개발
	Texax Instrument Inc.	LETI	1994	FED용 구동 IC의 개선
	Silicon Video Corp.	ATMI	1994	Diamond 박막형 10인치 개발
	Micro display Tech. Inc.	MTI	1993	0.7인치 monochrome display 시작품 발표. 다음으로 color를 개발
일 본	松下電器産業	자사기술	1994	Tower 구조의 silicon emitter개발
	富士通研究所	자사기술	1993	monochrome(64×32화소) display제작
	Futaba	LETI	1997	개발단계
	SEIKO-EPSON	자사기술	1992	시계용 display

캐소드 팁으로부터 방출되는 전자는 평균자유행로가 길어야 에너지 손실없이 애노드에 도달할 수 있다. FED에 필요한 진공도는 최소 10^{-7} torr정도이며 특히 sulfide계 형광체는 non-sulfide계에 비해 효율은 매우 좋으나 형광체로부터의 outgassing에 의해 캐소드 팁의 산화 및 진공도의 악화가 발생하여 수명이 감소되기 때문에 초기 제작시 진공도를 10^{-10} Torr가 되게 유지하는 것이 바람직하다. 이를 위해 외부로부터의 공기입자의 침입을 완벽히 억제하기 위한 기술개발이 필요하다.

IV. 국내외 FED 개발동향

향후 2000년대의 세계 디스플레이 시장의 총 규모는 약 440억불 정도로 전망을 하고 있는데 그중 LCD와 CRT가 각각 213억불과 208억불을 점유할 것으로 분석되고 있다. 미국 SRI자료에 의하면 2000년대의 FED 시장은 약 6.3억불로 예측하고 있으나 앞으로의 수요 규모는 갈수록 증대되리라 예상된다. 따라서 많은 나라에서 FED에 대한 연구 및 투자가 활발히 진행중에 있다. 표 6에 외국 FED업체의 시제품 개발현황을 나타내었다.

먼저 프랑스는 국가 출연 연구기관인 LETI가

꾸준히 연구하여 FED의 구조, 마이크로 팁 및 형광물질 분야에 괄목한만한 성과를 올려 실용화의 가능성을 제시한 이후 LETI가 소유한 특허의 독점 실시권을 Pixel International이 확보하여 1993년 6인치 칼라 FED 패널을 선보였으며 96년에는 12인치의 제품을 개발할 예정으로 활발한 연구 및 시제품 개발을 하고 있다.

미국의 경우 TI의 MCC에 의해 12개 회사의 컨소시엄을 설립하여 96년에 제품출하를 목표로 생산라인을 구축하고 있으며 미 국방성 또한 이 분야에 집중적인 지원을 하고 있다.

일본은 프랑스의 LETI로부터 기술을 도입한 Futaba, Fujitsu연구소, NEC, Seiko-epson, Sharp, Toshiba, Oki등 다수의 기업 연구소 및 연구기관에서 진공 마이크로 소자와 FED의 연구개발을 하고 있다. 그러나 디스플레이에 관하여 LCD, PDP, VFD, ELD 등의 개발 투자와 인력이 분해되어 있어 FED자체의 개발체제는 약한 편이다.

그외 러시아는 팁 구조개발 및 물질연구에 치중하고 있으며 독일이나 영국, 네덜란드 등에서도 FED에 대한 기초연구 및 물질연구가 활발히 진행되고 있다.

국내 기술개발현황은 산업체에서 삼성종합기술

원과 삼성전관이 소자, 진공 package, 형광체 기술 등을 독자적으로 연구하고 있으며 그외 LG전자나 오리온전기 등에서도 기초연구를 진행하거나 검토중에 있다. 학계나 연구소는 KAIST나 KETI, ETRI등에서 소자 및 형광체 기술을 연구중에 있으나 국내의 기술개발은 외국의 경우와 비교해서 매우 열악하므로 적극적인 투자가 있어야 할 것으로 보인다.

V. 참고 문헌

1. Stoichi Matsumoto, "Electronic Display Devices", John Wiley & Sons, 1990.
2. 松本正一 編著, "電子ディスプレイデバイス" オーム社, 1984.
3. 한정인, 박용규, "Field Emission Display 기술 개발동향", 전자연구, 1996.
4. N. Kumar, C.Xie, "Development of nano-crystalline Diamond-based Field Emission Displays", SID 94 Digest.

저자소개



조재철

1964년 9월 18일생. 1986년 2월 전남대학교 전자공학과 졸업. 1988년 2월 동대학교 대학원 졸업(석사). 1995년 8월 동 대학원 박사학위 졸업. 1996년 3월 초당산업대 전자과 전임강사.



구혈본

1951년 10월 24일생. 1974년 2월 영남대 공대 전기공학과 졸업. 1976년 2월 영남대 대학원 전기공학과 졸업(석사). 1988년 3월 일본 Osaka대 대학원 전기공학과 졸업(공학). 1993년 6월 - 8월 일본 Osaka대 파견교수. 현재 전남대학교 전기공학과 부교수.



김주승

1969년 8월 15일생. 1995년 2월 전남대학교 공대 전기공학과 졸업. 현재 전남대학교 대학원 전기공학과 석사과정 재학중.