

# ULSI DRAM 의 Capacitor 절연막용 BST (Barium Strontium Titanate) 박막의 제작과 특성에 관한 연구

논문  
9-4-1

## Preparation and Properties of BST (Barium Strontium Titanate) Thin Films for the Capacitor Dielectrics of ULSI DRAM's

류정선<sup>1</sup>, 강성준<sup>1</sup>, 윤영섭<sup>1</sup>

(Jeong-Seon Ryoo, Seong-Jun Kang, Yong-Sup Yoon)

### Abstract

We have studied the preparation and the properties of  $Ba_{1-x}Sr_xTiO_3$  (BST) thin films by using the sol-gel method. Through the comparison of the effects of various solvents and additives in making solutions, we establish the production method of the stable solution which generates the high quality of BST film. We also set up the heat-treatment conditions for depositing the BST thin film through the TGA and XRD analyses. Through the comparison of the surface conditions of BST films deposited on Pt/Ta/SiO<sub>2</sub>/Si and Pt/Ti/SiO<sub>2</sub>/Si substrates, we find that Ta is more efficient diffusion barrier of Si than Ti so that Ta layer prevents the formation of hillocks. We fabricate the planar type capacitor and measure the dielectric properties of the BST thin film deposited on the Pt/Ta/SiO<sub>2</sub>/Si substrate. Dielectric constant and dielectric loss tangent at 1V, 10kHz, and leakage current density at 3V of the BST thin film are 339, 0.052 and 13.3 $\mu$ A/cm<sup>2</sup>, respectively.

**Key Words (중요용어)** : Ferroelectric thin film (강유전체 박막),  $Ba_{1-x}Sr_xTiO_3$  (BST), Sol-Gel (줄겔), DRAM, Hillock (힐락)

### 1. 서 론

최근 DRAM 의 집적도가 증가함에 따라서 단위 소자당 면적의 급격한 감소로 DRAM 의 적합한 동작을 위한 최소의 전하 축적 용량을 확보하기 위한 여러 가지 방법이 시도되고 있다. 전하 축적 용량을 증가시키는 방법은 실리콘 산화막을 이용하여 절연막의 두께를 줄이거나 3차원 cell 구조를 사용하여 유효면적을 늘리는 방법이 있는데 이는 신뢰성의 저하, 공정의 복잡성 때문에 사용하기에 많은 어려움이 있다. 이에 현재 유일한 해결책으로 세시되고 있는 것이 비유전률이 높은 새로운 물질을 절연막으로 사용하는 방안이다.<sup>1)</sup> DRAM 에 적용할 수 있는 비유전률이 높은 물질로는 perovskite 구조를 가지는 강유전체 계열의 물질을 들 수 있다. 특히 DRAM 의 capacitor 절연막은

높은 유전률과 낮은 누설 전류를 필요로 하므로 그 용용을 위하여 여러가지 강유전체들이 연구되어 왔다.<sup>2)</sup> 이 중  $BaTiO_3$  에 Sr 을 첨가한  $Ba_{1-x}Sr_xTiO_3$  (BST) 는 Ba/Sr 의 조성비에 따라 강유전상에서 상유전상으로 상을 변화시킬 수 있고 이에 따라 capacitor, 압전 변환기, 광신호 처리 등 다양한 분야의 용용에 사용되어 질 수 있다.<sup>3)</sup> 특히 BST 에 Sr 함유량을 30mol% 이상 첨가시키면 상온에서 분극반전과 같은 time-dependent slow process 가 특정인 강유전상이 아닌 charging/discharging time 이 빠른 상유전상으로 만들 수 있으므로, BST 박막을 DRAM capacitor 절연막으로 용용하기에 바람직하게 된다.<sup>4)</sup> 또한 BST 는 Pb 계열 강유전체보다 상유전상을 만들기 쉽고, Pb 휘발과 같은 현상이 없으므로 최근에 그 연구가 활발히 진행되고 있다.<sup>5)</sup> BST 박막을 제작하는 방법으로는 sputtering, laser ablation 등이 있으나<sup>6, 7)</sup> 이와 같은 방법은 복잡하고 고가의 장비가 요구되는 단점이 있다. 반면에 sol-gel 법은 쉬운 공정, 화학양론적 제어의 용이함, 낮은 공정 온

\* : 인하대학교 전자재료공학과

접수일자 : 1995년 9월 23일

심사완료 : 1996년 2월 26일

도 등 많은 장점들을 제공하므로 이 방법을 이용한 박막 제작은 매우 유용하다.<sup>8)</sup> 그러나 현재까지 보고된 논문 중 sol-gel 법을 이용하여 BST 박막을 제작한 경우는 극히 드물며, 그 논문들조차도 제조법을 전혀 언급하지 않고 있거나<sup>9)</sup> 100 이하의 낮은 유전상수값을 가지는 좋지 않은 결과값들을 보이고 있다<sup>10)</sup>. 따라서 본 연구에서는 sol-gel 법을 이용하여 BST 박막을 제작하기 위한 공정법의 확립과 최적화를 위하여, 용매와 첨가물에 따른 특성 분석을 실시하였고 그 물성과 전기적 특성을 조사하였다.

## 2. 실험방법

BST 박막을 sol-gel 법으로 제작할 때의 방법에 대한 개략도를 그림 1에 나타내었다. 출발물질로는 barium acetate ( $\text{Ba}(\text{CH}_3\text{CO}_2)_2$ , Aldrich), strontium acetate ( $\text{Sr}(\text{CH}_3\text{CO}_2)_2$ , Aldrich), titanium isopropoxide ( $\text{Ti}[\text{OCH}(\text{CH}_3)_2]_4$ , Aldrich)를 사용하였으며, 용매로는 acetic acid( $\text{CH}_3\text{COOH}$ , Junsei)와 2-methoxyethanol ( $\text{CH}_3\text{OCH}_2\text{CH}_2\text{OH}$ , Shinyo)이 사용되었으며, 여기에 첨가물로 ethylene glycol ( $\text{C}_2\text{H}_6\text{O}_2$ , Acros)을 사용하였다. 출발물질들은 주로 수분에 민감하므로 이를 막기위하여 질소 분위기의 glove box 내에서 청량하여 acetic acid와 혼합하였으며, 용액들은 질소 분위기의 중류 장치를 이용하여 제조하였다. Ba과 Sr은 각각 0.7 대 0.3의 mole 비로 혼합되었는데, 이 조성은 상유전상을 가지며 가장 좋은 유전 특성을 나타내는 것으로 알려져 있다.<sup>4)</sup> Barium acetate와 strontium acetate를 acetic acid에 녹인 후, 용매와 첨가물에 따라서 3가지 종류의 coating 용액을 제작하였다. Type A는 titanium isopropoxide의 용매로도 acetic acid를 사용한 후, 역시 acetic acid를 사용하여 0.5M의 coating 용액을 만들었다. Type B는 barium acetate와 strontium acetate를 용해시키는 데에만 acetic acid를 사용하고, 그 이후 공정에서는 2-methoxyethanol을 용매로 사용하여 0.5M의 coating 용액을 만들었다. Type C는 type B와 거의 같으나, 최종적으로 ethylene glycol을 BST 1 mole 당 3 mole의 비율로 첨가하여 0.5M의 coating 용액을 만들었다. Ethylene glycol의 첨가는 칼레이트 화합물을 형성하여 공기중에서도 비교적 오랜 시간 동안 안정한 콜을 만든다고 알려져 있다.<sup>11)</sup> Type에 따른 용매와 첨가물을 표 1에 정리하였다. 제작된 용액은 spin coating 시  $0.2\mu\text{m}$  filter (Gelman Science)를 이용

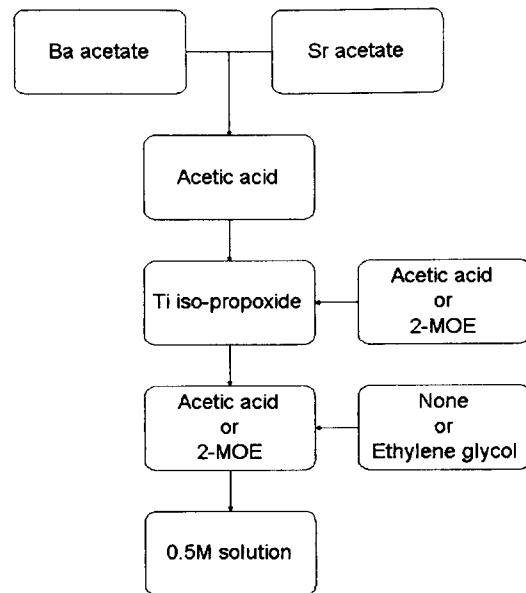


그림 1. BST 박막 제작을 위한 용액의 제조 개략도

Fig. 1. Schematic diagram of the solution preparation for the BST thin film.

표 1. 용액의 종류에 따른 용매와 첨가물

Table 1. Solvents and additives for the different types of solutions.

	Type A	Type B	Type C
Ba, Sr acetate의 용매	Acetic acid	Acetic acid	Acetic acid
Ti isopropoxide의 용매	Acetic acid	2-MOE	2-MOE
Molar 농도의 조절	Acetic acid	2-MOE	2-MOE
첨가물	X	X	Ethylene glycol

하여 filtering 하여 사용되었다. 박막은 clean bench 안에서 spin coater를 사용하여 4000rpm에서 30초간 회전시켜 기판위에 형성시켰다. coating이 끝나면 400°C에서 20분간 drying하고 다시 coating하는 방법을 사용하였다. 그 후 분위기 제어없이 750°C에서 30분간 열처리하여 박막의 제작을 완료하였다.

각 type의 용액들의 유기물 분해 온도와 상전이 온도를 확인하고, 이를 토대로 열처리 조건을 확립하기 위하여 TGA-DTA 분석을 실시하였고, 결정화 특성 분석을 위하여 박막 XRD를 이용하였다. 그 결과를 분석하여 열처리 조건을 확립하였고, 가장 적합한 용액을 선별하였다. 또 막의 두께 및 미세 구조 관찰을 위하여 SEM을 이용하였고, 제작된 막의 표면 특성을 관찰하기 위하여 광학

현미경을 이용하였다. 강유전체용 하부 전극에 많이 사용되는 Pt/Ta/SiO<sub>2</sub>/Si 와 Pt/Ti/SiO<sub>2</sub>/Si 구조를 갖는 2가지의 기판 위에 박막을 증착한 후에, 표면 특성을 광학 현미경으로 비교 관찰하였다. 본 실험에서 사용된 기판은 P형 Si wafer 위에 1000 Å의 SiO<sub>2</sub>, 200Å의 Ta (또는 300Å의 Ti) 를 증착한 후, 하부 전극을 위하여 1000Å의 Pt 를 증착하여 사용하였다. 전기적 특성 분석을 위하여 이와 같은 기판 위에 제작된 BST 박막 위에 thermal evaporator 를 이용하여 직경 0.4mm 의 silver dot 를 상부 전극으로 증착하여 planar type 의 capacitor 를 제작하였다. 완성된 capacitor 의 구조는 그림 2에 나타내었다. LCR meter (Stanford Research SR 720) 를 이용하여 주파수에 따른 유전률과 손실을 측정하였고, Parameter analyzer (HP 4145B) 를 사용하여 누설 전류 측정을 하였다.

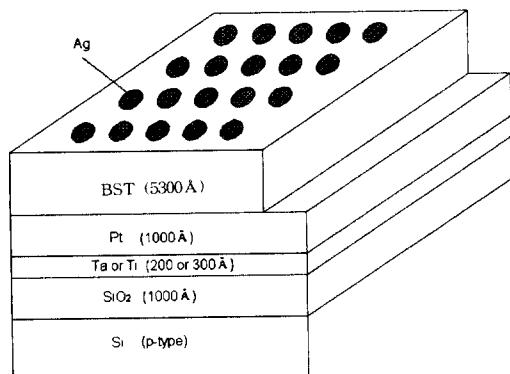


그림 2. BST 박막을 이용하여 제작한 Planar type capacitor 의 구조

Fig. 2. Diagram of the structure of the planar type capacitor using BST thin film.

### 3. 실험 결과 및 고찰

제작된 용액 중에서 type A 의 경우 수 일만에 흰색 침전물이 발생하였다. 이에 반해 type B 와 type C 는 한달 이상 안정된 상태를 유지하였다. 이처럼 acetic acid 만으로 제작된 BST 용액은 안정성을 가지지 못하는 것을 보인다.<sup>3)</sup>

0.5M 용액을 80°C에서 열처리하여 gel화 시킨 후, 10°C/min의 승온속도로 공기중에서 TGA-DTA 분석을 실시하여 그 결과를 그림 3에 나타내었다. Type B 와 C 의 경우, 100°C 이하의 흡열 peak 는 용매의 증발에 기인한 것이며, 300°C ~ 350°C 부근의 발열 peak 는 잔류 유기물의 증발과 금

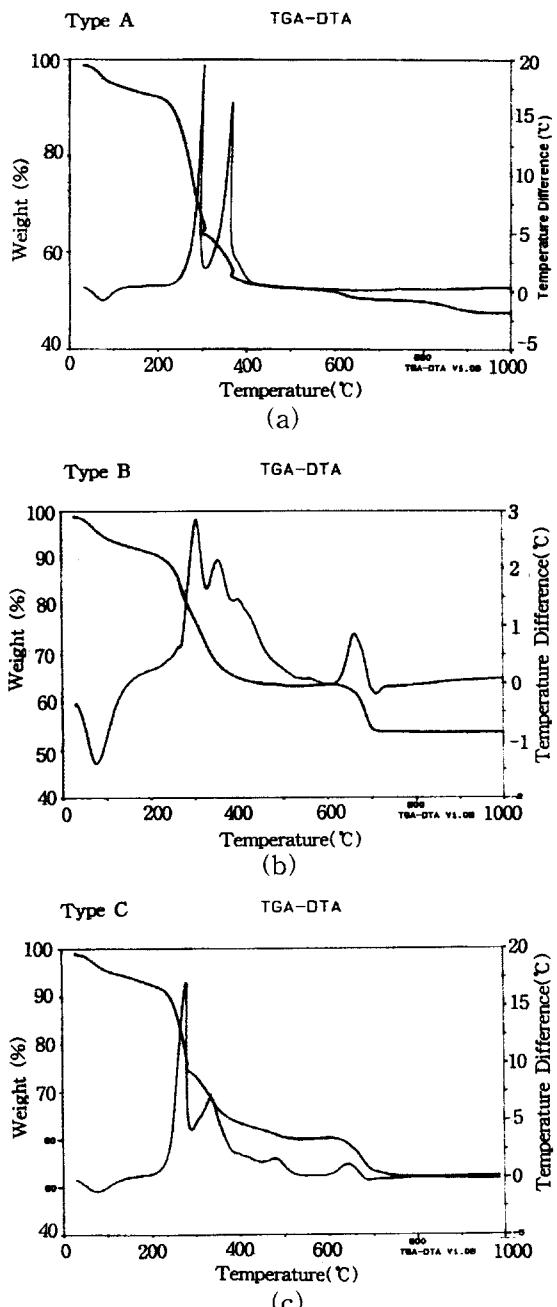


그림 3. 80°C에서 열처리한 (a)Type A (b)Type B (c)Type C BST 겔의 TGA-DTA 곡선

Fig. 3. TGA-DTA curves of (a)Type A (b)Type B (c)Type C BST gels heat-treated at 80°C.

속 산화물의 형성에 의한 것이고, 650°C 부근에서 시작되는 발열 peak 는 perovskite 상의 형성 때문

인 것으로 생각된다. 그러나 type A의 경우는 perovskite 상의 형성을 나타내는 발열 peak 가 거의 나타나지 않았다. 이와 같은 분석은 열처리 조건을 결정하는데 참고하였다.

BST 박막의 결정화를 알아보기 위하여 박막을 형성시킨 후 750°C에서 30분간 열처리하여 박막 XRD 분석을 실시하였다. 박막 XRD 분석 결과는 그림 4에 나타내었다. 그림 4에서 보듯이 TGA-DTA 분석에 perovskite 상의 형성을 나타내는 발열 peak 가 거의 나타나지 않았던 type A의 경우, XRD peak 크기들이 다른 시료에 비해서 매우 약하게 나타나서 결정화가 제대로 이루어지지 않았음을 알 수 있었다. 그러나 type B 와 type C의 경우, perovskite 상의 주 peak 들만 나타난 것으로 보아 perovskite 상이 잘 형성되었음을 알 수 있다.

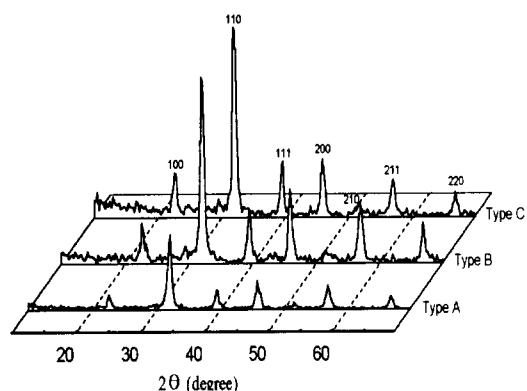
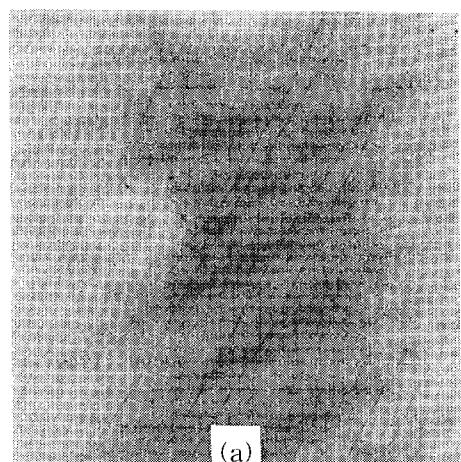


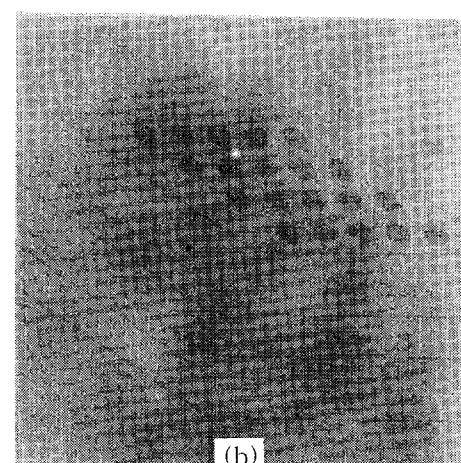
그림 4. 750°C에서 열처리한 (a)Type A (b)Type B (c)Type C BST 박막의 XRD 측정 결과

Fig. 4. X-ray diffraction patterns of (a)Type A (b)Type B (c)Type C BST thin films heat-treated at 750°C.

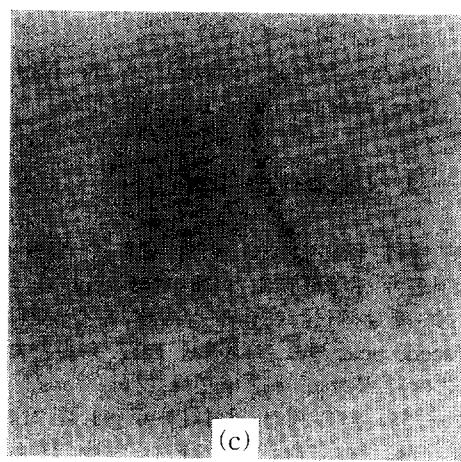
박막 제작에 사용된 용액의 type에 따른 표면 상태를 확인하기 위하여 광학 현미경으로 200배로 확대하여 관찰한 결과를 그림 5에 나타내었다. Type B 와 C 를 사용하여 제작된 박막은 모두 crack 이 없는 양호한 막 상태를 보이나, type A 를 사용한 시료는 crack 이 심하게 발생함을 알 수 있다. perovskite 상의 형성을 나타내는 발열 peak 가 거의 나타나지 않았던 TGA-DTA 분석 결과와 peak 크기들이 다른 시료에 비해서 매우 약하게 나타난 XRD 분석 결과를 종합하여 볼 때 type A 는 BST 박막을 제작하는데 부적합한 용액임을 알 수 있다.



(a)



(b)



(c)

그림 5. (a)Type A (b)Type B (c)Type C BST 박막의 광학 현미경 사진

Fig. 5. Optical photographs of (a)Type A (b)Type B (c)Type C BST thin films.

Type C 의 용액을 사용하여 Pt/Ti/SiO<sub>2</sub>/Si 구조를 갖는 기판과 Pt/Ta/SiO<sub>2</sub>/Si 구조를 갖는 기판 위에 BST 박막을 제작한 후, 각각의 표면상태를 광학 현미경으로 400배 확대하여 관찰한 결과를 그림 6 에 나타내었다. 그림 6 (a) 에 보인 Pt/Ti/SiO<sub>2</sub>/Si 기판 위에 제작한 BST 박막의 표면 사진에서는 hillock 의 형성이 관찰되고 있으나, 그림 6 (b) 에 보인 Pt/Ta/SiO<sub>2</sub>/Si 기판 위에 형성된 BST 박막의 표면 사진에서는 hillock 이 없는 깨끗한 표면 상태를 보여주고 있다. Pt/Ti/SiO<sub>2</sub>/Si 기판을 사용한 BST 박막 표면에서 형성되어 있는 hillock 을 EDX 로 분석한 결과 (그림 7) PtSi 임이 확인되었다. 이는 Ti 층이 Si 의 확산을 효과적으로 방지하지 못하여, 즉 기판으로부터 Si 이 확산되어 올라와 Pt 와 결합하여 PtSi 가 형성되면서 BST 박막 표면 위로 돌출함을 보여준다. E. A. Kneer<sup>12)</sup> 와 K. Takemura<sup>13)</sup> 등은 Pt/Ti 구조에서 hillock 을 일으키는 원인에 대해 Pt/Ti 구조는 비교적 낮은 온도 (600°C 근처) 의 열처리에서도 Si 의 Ti 층으로 확산이 일어나며, 열처리동안 Ti 가 Pt grain 경계를 통하여 Pt 층으로 migration 되어 생기는 결합 경계에서의 Ti 공핍층을 통하여 Si 이 확산되어 표면에 PtSi 가 형성되기 때문이라고 설명하였다. Pt/Ti 구조를 가진 기판에서의 경우와는 달리, Pt/Ta 구조를 가진 기판에서 hillock 이 발생하지 않은 이유는 상대적으로 높은 온도의 열처리 (750°C) 에서도 Si 의 Ta 층으로의 확산이 잘 일어나지 않기 때문으로 설명할 수 있다. 이는 Ta 층이 Ti 층보다 열적 안정성이 우수하여 Si 의 확산 방지 역할을 더욱 효과적으로 함을 보여 준다.

Pt/Ta/SiO<sub>2</sub>/Si 기판 위에 BST 박막을 증착한 후에 주사 현미경으로 관찰한 결과를 그림 8 에 나타내었다. 그림 8 (a) 의 표면 사진에서 보듯이 박막은 균열이 없는 치밀한 미세조직을 가지며, 0.03μm 정도 크기의 grain 들을 가짐을 알 수 있다. 또한 그림 8 (b) 의 단면 사진을 이용하여 박막의 대략적인 두께를 추정하였고, ellipsometer 측정시 이 값을 고려하여 5300Å인 박막의 두께를 구하였다.

Hillock 과 crack 이 발생하지 않는 양호한 막 특성을 보이는 Pt/Ta/SiO<sub>2</sub>/Si 기판 위에, TGA-DTA, XRD 그리고 광학현미경 분석 결과 우수한 특성을 보이는 type B 와 type C 의 용액을 사용하여 박막을 제작하였다. 이 박막위에 thermal evaporator 를 이용하여 직경 0.4mm 의 silver dot 를 상부 전극으로 종착하여 planar type

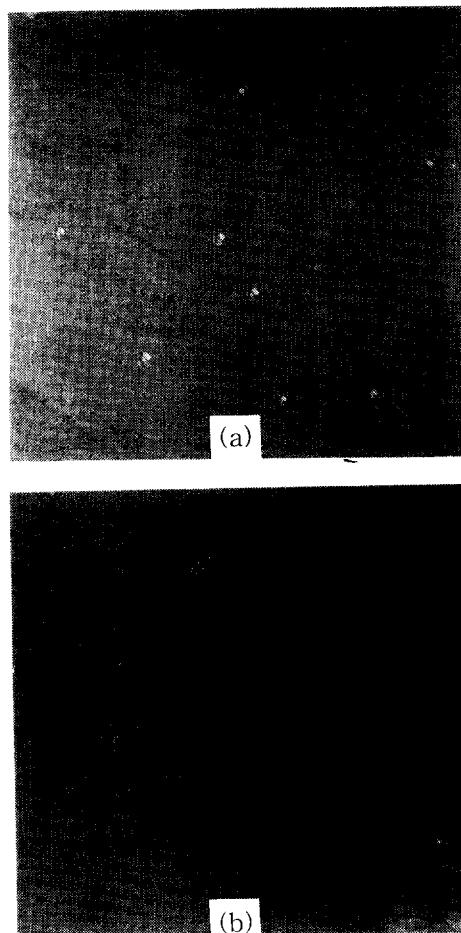


그림 6. (a)Pt/Ti/SiO<sub>2</sub>/Si와 (b)Pt/Ta/SiO<sub>2</sub>/Si 기판 위에 증착된 Type C BST 박막의 광학현미경 사진

Fig. 6. Optical photographs of Type C BST thin films deposited on (a)Pt/Ti/SiO<sub>2</sub>/Si (b)Pt/Ta/SiO<sub>2</sub>/Si substrates.

의 capacitor 를 제작한 후에 전기적 특성 분석을 하였다. 그림 9 는 교류 전압 1V 에서 측정한 BST 박막의 주파수에 따른 유전 특성을 나타낸 것이다. 비유전률의 주파수 의존성은 분극기구와 밀접하게 연관되어 있다. 유전체에 교류전기장을 인가하면 전기장의 방향에 따라 유전분극이 바뀌며 주파수가 증가하면 유전분극이 전기장의 변화를 따라가지 못하여 비유전률이 감소하게 된다. 또 유전손실은 일반적으로 주파수에 반비례 하므로 주파수가 증가할수록 감소하게 된다. Type B 와 type C 를 사용하여 제작된 박막은 10kHz 에서 각각 비유전률 286 과 339, 유전손실 0.057 와 0.052

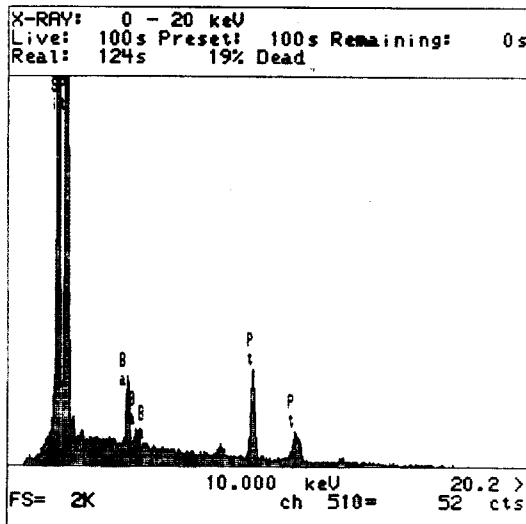


그림 7. Pt/Ti/SiO<sub>2</sub>/Si 기판위에 증착된 Type C BST 박막의 EDX 측정결과

Fig. 7. EDX spectrum of Type C BST thin films deposited on Pt/Ti/SiO<sub>2</sub>/Si substrates.

를 나타내었다.

DRAM 의 capacitor 절연막에의 응용을 위해 고려할 중요한 특성 중의 하나가 누설 전류 특성이다. 누설 전류가 증가하면, 더 빠른 refreshing 을 요구하며, 전력 소모가 크며, 소자에 인가되는 전기장이 제한되므로 바람직하지 않다.<sup>1)</sup> 그림 10 에 BST 박막의 누설 전류 밀도 측정 결과를 나타내었다. 낮은 전압에서는 type B 를 사용하여 제작된 박막이 더 낮은 누설 전류 밀도를 보인다. 그러나 전압이 증가함에 따라서 type B 를 사용하여 제작된 박막은 누설 전류 밀도의 증가 추세가 매우 빨라져, 5V 이상에서는 오히려 type C 를 사용하여 제작된 박막보다 높은 누설 전류 밀도를 보인다. 3V 에서 누설 전류 밀도는 type B 와 type C 를 사용하여 제작된 박막에서 각각  $7.2\mu\text{A}/\text{cm}^2$ ,  $13.3\mu\text{A}/\text{cm}^2$  이었다.

#### 4. 결 론

Sol-gel 법으로 Ba<sub>0.7</sub>Sr<sub>0.3</sub>TiO<sub>3</sub> 박막을 제작하기 위해 barium acetate, strontium acetate 와 titanium isopropoxide 를 원료로 하고, 용매와 첨가물에 따라 3가지 종류의 coating 용액을 제작한 결과, 3가지 coating 용액 중 type A 는 TGA-DTA 분석 결과 perovskite 상의 형성을 나타내는

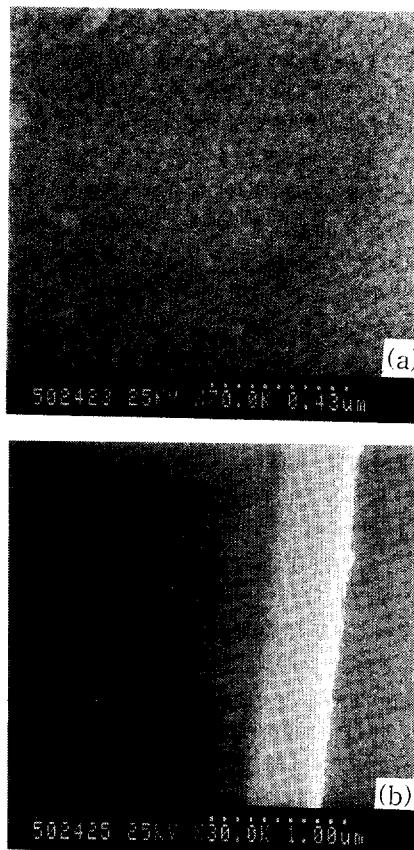


그림 8. Pt/Ti/SiO<sub>2</sub>/Si 기판위에 증착된 BST박막의 (a)표면과 (b)단면의 주사현미경 사진

Fig. 8. SEM micrographs of the (a) cross section of the BST thin film deposited on the Pt/Ti/SiO<sub>2</sub>/Si substrate.

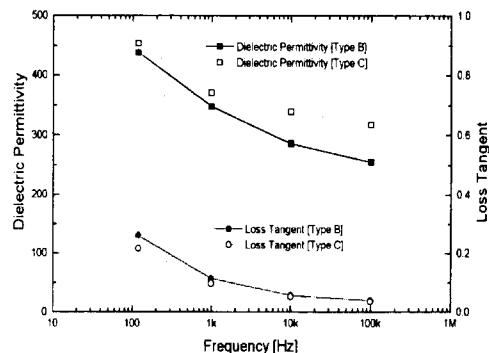


그림 9. BST 박막의 주파수에 따른 유전률과 유전상수

Fig. 9. Dielectric permittivities and loss tangents as a function of frequency for the BST thin film.

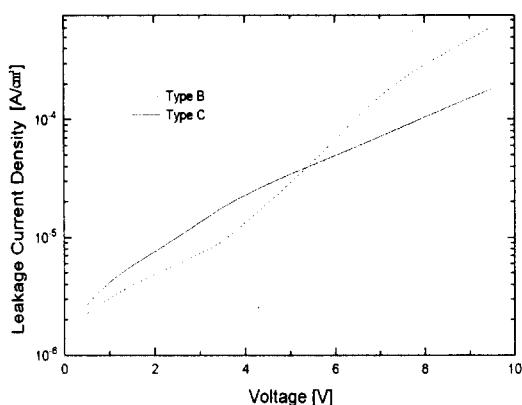


그림 10. BST 박막의 누설 전류 특성

Fig. 10. Leakage current characteristics of the BST thin film.

발열 peak 가 거의 나타나지 않았으며 XRD 분석 결과 perovskite 상의 주 peak 들의 크기가 다른 type 에 비해 현저히 낮고, 광학 현미경 관찰 결과 표면에 심한 crack 이 발생하여, 이 용액은 BST 박막을 제작하기에 부적합한 용액이라는 것을 알 수 있었다. 이에 반해 type B 와 C 용액들의 TGA-DTA 분석 결과 perovskite 상의 형성에 따른 발열 peak 와 XRD 분석 결과 완전한 perovskite 상의 형성을 확인할 수 있었으며 광학 현미경 관찰 결과 표면에 crack이 없는 양호한 막 상태를 나타내었다. Pt/Ti/SiO<sub>2</sub>/Si 구조를 갖는 기판과 Pt/Ta/SiO<sub>2</sub>/Si 구조를 갖는 기판 위에 BST 박막을 제작한 결과, Pt/Ti 구조를 가진 기판 위에 제작된 BST 박막의 표면에서는 EDX 분석에서 PtSi 가 검출되는 hillock 이 관찰된 반면, Pt/Ta/SiO<sub>2</sub>/Si 구조를 갖는 기판 위에 제작된 BST 박막의 표면에서는 crack 과 hillock 이 없는 매우 양호한 막 상태를 보였다. 이로부터 Ta 층이 Ti 층보다 열적 안정성이 우수하여 Si 의 확산 방지 역할을 더욱 효과적으로 할 수 있었다. Pt/Ta/SiO<sub>2</sub>/Si 의 구조를 갖는 기판 위에 type B 와 type C의 용액을 사용하여 제작한 BST 박막은 다음과 같은 전기적 특성을 가짐을 알 수 있었다. Type B 와 type C 를 사용하여 제작한 박막은 10 kHz에서 각각 유전률 286 과 339, 손실 0.057 와 0.052 를 나타내었고, 3V에서 각각 7.2 μA/cm<sup>2</sup>, 13.3 μA/cm<sup>2</sup>의 누설 전류 밀도를 나타내었다. 그러나 5V 이상에서는 type C 가 더 좋은 누설 전류 특성을 나타내고 있다. 이 결과로부터 type C 를 사용하여 제작한 박막이 type B 를 사용하여 제작한 박막보다 전반적으로 우수한 전기적 특성을 나타냄을 알

수 있었는데 이는 type C 의 경우 ethylene glycol 의 첨가로 생성되는 acetate 화합물과 칼레이드 화합물이 막의 치밀화에 영향을 주기 때문인 것으로 생각된다.

※ 본 연구는 1994년도 교육부 반도체분야 학술 연구조성비에 의하여 수행되었습니다.

### 참 고 문 헌

1. A.F.Tasch and L.H.Parker, "Ferroelectric Materials for 64Mb and 256Mb DRAMs", IEEE Circuits and Devices Magazine, pp. 17-26, 1990
2. K. Koyama, T. Sakuma, S. Yamamichi, H. Watanabe, H. Aoki, S. Ohya, Y. Miyasaka and T. Kikkawa, "A Stacked Capacitor with (Ba<sub>x</sub>Sr<sub>1-x</sub>)TiO<sub>3</sub> for 256M DRAM", IEDM, pp. 823-825, 1991
3. D. Tahan, A. Safari, and L. C. Klein, "Sol-Gel Preparation of Barium Strontium Titanate Thin Films", ISAF, pp. 427-430, 1994
4. M. Azuma, M. Scott, E. Fujii, T. Otsuki, G. Kano and C. A. Paz de Araujo, "Electrical Characteristics of High Dielectric Constant Materials for Integrated Ferroelectrics", ISIF, pp. 109-117, 1992
5. C.-J. Peng and S. B. Krupanidhi "Process/Structure/Property Relations of Barium Strontium Titanate Thin Films Deposited by Multi-ion-beam Sputtering Technique", ISAF, pp. 460-463, 1994
6. T. Kuroiwa, Y. Tsunemine, T. Horikawa, T. Makita, J. Tanimura, N. Mikama and K. Sato, "Dielectric Properties of (Ba<sub>x</sub>Sr<sub>1-x</sub>)TiO<sub>3</sub> Thin Films Prepared by RF Sputtering for Dynamic Random Access Memory Application", Jpn. J. Appl. Phys. Vol. 33, pp. 5187-5191, 1994
7. P. Bhattacharya, T. Komeda, K.-H. Park and Y. Nishioka, "Comparative Study of Amorphous and Crystalline (Ba, Sr)TiO<sub>3</sub> Thin Films Deposited by Laser Ablation", Jpn. J. Appl. Phys. Vol. 32, pp. 4103-4106, 1993
8. C.J. Brinker and G.W. Scherer, "Sol-Gel Science", Academic Press, pp. 1~10, 1990

9. J.F. Scott, M. Azuma, C.A. Paz de Araujo, L.D. McMillan, M.C. Scott, and T. Roberts, "Dielectric breakdown in high- $\epsilon$  films for ULSI DRAMs: II. barium-strontium titanate ceramics", Integrated Ferroelectrics, Vol. 4, pp. 61-85, 1994
10. J. Kim, S.-I. Kwun and J.-G. Yoon, "Precursor Dependent Properties of  $Ba_{1-x}Sr_xTiO_3$  Thin Films Fabricated by Sol-Gel Method", ISAF, pp. 423-426, 1994
11. G. Yi and M. Sayer, "Sol gel processing of thick PZT films", ISAF, pp. 289-292, 1992
12. E. A. Kneer, D. P. Birnie III, R. D. Schrimpf, J. C. Podlesny, G. Teowee, "Investigation of Surface Roughness and Hillock Formation on Platinized Substrates Used for Pt/PZT/Pt Capacitor Fabrication", Integrated Ferroelectric, Vol. 7, pp. 61-73, 1995
13. K. Takemura, T. Sakuma, S. Matsubara, S. Yamamichi, H. Yamaguchi and Y. Miyasaka, "Barrier Mechanism of Pt/Ta and Pt/Ti Layers for  $SrTiO_3$  Thin Film Capacitor on Si", Integrated Ferroelectrics, Vol. 4, pp. 305-313, 1994

### 저자소개



윤영식

1952년 9월 7일 생. 1973년 2월 서울대학교 금속공학과 졸업. 1977년 2월 한국과학원 재료공학과 졸업(M.S.) 1988년 12월 U.S.C. 전자공학과 졸업(Ph.D.) 1987년 3월-88년 5월 Oklahoma State Univ. 대우교수. 1988년 12월-89년 6월 UCLA

Device Research Lab. 연구원. 1989년 8월-92년 2월 삼성전자  
기통반도체연구소 수석연구원. 1992년 3월-현재 인하대학교 전자재료공학과 조교수.



강성준

1965년 7월 10일 생. 1989년 2월 인하대학교 응용물리학과 졸업. 1994년 8월 동대학교 전자재료공학과 졸업(M.S.). 1994년 9월-현재 인하대학교 전자재료공학과 박사과정.



류정신

1971년 3월 29일 생. 1994년 2월 인하대학교 전자재료공학과 졸업(B.S.). 1994년 3월-현재 인하대학교 전자재료공학과 석사과정.