

위성통신용 수신기의 설계

정우영* · 백정기** · 최부귀***

초 록

본 논문에서는 게이트의 길이가 0.25 μ m 인 GaAs HEMT(High Electron Mobility Transistor)를 이용하여 11.7GHz - 12.2 GHz 대역 위성통신용 수신기를 설계하였다. 설계된 수신기의 전체이득은 38dB 이상, 잡음지수 1.8dB 이하, 입출력단의 반사손실은 -10dB 이하를 보였다. 수신기는 저잡음증폭기(LNA), 중간주파수증폭기(IFA), 믹서(Mixer), 국부발진기(LO)로 구성되어 있으며 LO 주파수와 IF 주파수는 각각 10.75GHz와 0.95GHz -1.45GHz 이고 칩의 크기는 1.7mm x 2.5mm 이다.

I. 서 론

최근 반도체 제조기술의 발전으로 HEMT 등을 이용한 저잡음 증폭이 가능하게 되어 위성으로부터 수신한 신호를 일단 저잡음 증폭기에서 증폭한 후 혼합기에 인가하는 방식을 주로 연구하고 있으며 이전의 방식과 비교하여 상대적으로 우수한 신호 대 잡음비를 갖는다.

또한 초고주파회로는 소형화 경량화 추세에 있으며 이동통신, 위성통신, GPS(Global Positioning System) 등과 같은 새로운 무선통신 서비스의 확대는 보다 높은 주파수 스펙트럼의 이용과 보다 향상된 성능의 부품을 요구하고 있다. 최근 세계 여러 나라에서는 초고주파 및 밀리미터파 영역의 송수신기용 MMIC(Monolithic Microwave Integrated Circuit)의 개발에 많은 노력을 경주하고 있고 상당한 부분이 이미 상용화되고 있다.

* 대경전문대학 전산정보처리과

** 충남대학교 전자공학과

*** 동아대학교 전자공학과

본 논문에서는 한국전자통신연구소에서 제공한 게이트 길이가 0.25 μm 인 GaAs HEMT를 이용하여 11.7GHz - 12.2 GHz 대역 MMIC converter를 설계하였다. Converter는 저잡음증폭기(LNA), 믹서, 국부발진기(LO) 및 중간주파수 증폭기(IFA)로 구성되어 있으며 LO 주파수는 10.75GHz 이고 IF 주파수는 0.95GHz - 1.45GHz 이다.

수신기의 1차설계 목표는 수신기의 전체이득 38dB 이상, 잡음지수 2dB이하, 입출력단의 반사손실은 -10dB 이하이며 이를 만족시킬 수 있도록 저잡음 증폭기, 믹서 및 중간주파수 증폭기의 최소이득 및 최대잡음지수는 다음 값으로 설계하였다. 저잡음증폭기의 최소이득 및 최대잡음지수는 18dB, 1.5dB, 믹서의 경우는 각각 0dB, 8dB 그리고 중간주파수증폭기는 각각 20dB, 5dB가 되게 설계하였다. 그리고 제작시의 공정오차는 L의 경우 $\pm 5\%$, R, C 및 게이트의 폭의 경우는 $\pm 10\%$ 로 가정하여 HP사의 EESof을 사용하여 설계하였다.

II. 회로 설계 및 시뮬레이션

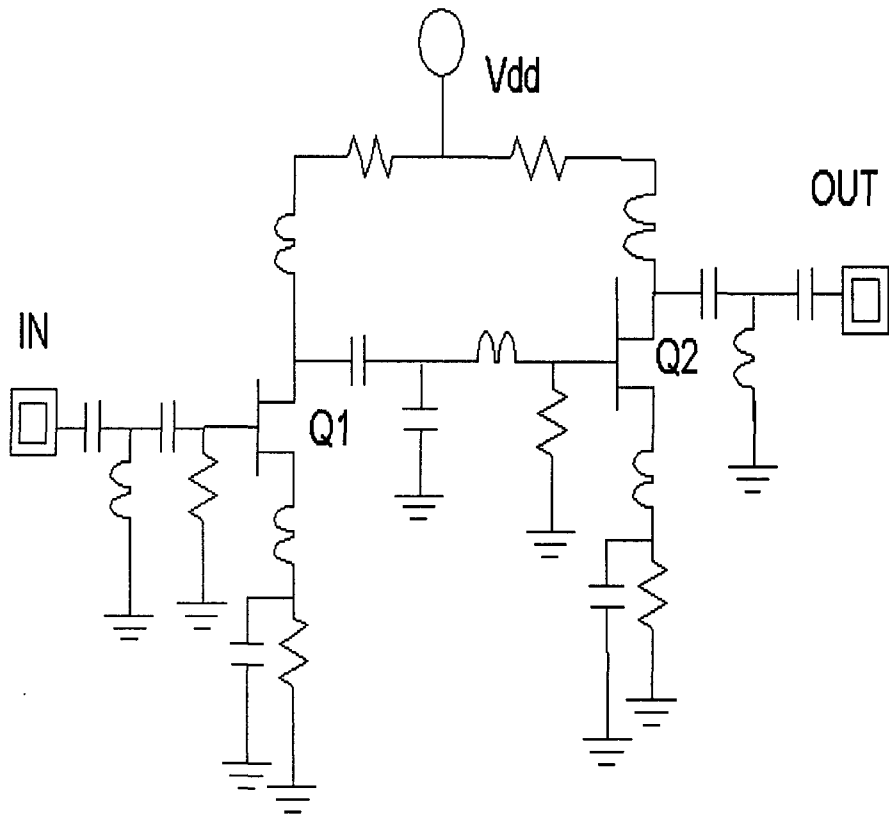
1. 저잡음증폭기

일반적으로 저잡음증폭기에서 잡음정합과 입력정합을 동시에 시키기가 어려우므로 좋은 잡음 및 이득특성을 얻기 위해서 통상 입력단은 잡음정합, 출력단은 이득정합을 시킨다. 본 설계에서는 설계사양에 주어진 이득 및 잡음특성을 만족시키기 위해 입력단은 잡음과 이득에 대해 각각 적절히 mismatch 시켰으며 출력단은 이득정합 시켰다. 그리고 증폭기의 안정도를 향상시키기 위해 HEMT의 source 단에 series feedback inductor를 사용하였다. Source inductor를 사용하는 방법은 이득은 다소 감소하나 입력정합이 쉽고 안정도가 매우 좋으며 넓은 대역폭으로 이득을 평활화시킬 수 있다는 장점 때문에 최근 저잡음증폭기의 설계에 많이 쓰이고 있다.

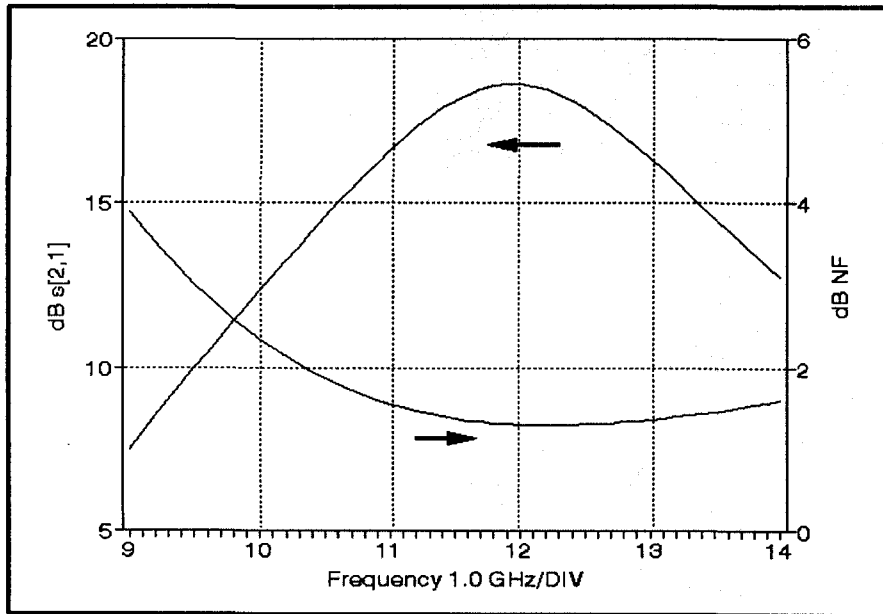
저잡음증폭기의 회로는 그림1과 같다. $V_{dd}=3V$ 의 공급전원에 대해 HEMT의 동작점은 $V_{ds}=1.5V$, $I_d=50\%I_{dss}$ 가 되게 설계하였다. 회로도에서 각 단의 정합회로는 출력을 먼저 이득정합시킨 상태에서 입력단의 잡음과 이득을 적절히 mismatch 시켜서 구성하였다. 입출력 반사손실의 민감도를 둔화시키기 위해 T형 혹은 II형으로 초기 설계한 후 원하는 특성값을 얻을 수 있도록 소자값 들을 최적화 시켰다. 최적화

시킨 회로의 이득 및 잡음특성은 그림 2와 같고, 입출력 반사손실은 그림 3에 주어
져 있다.

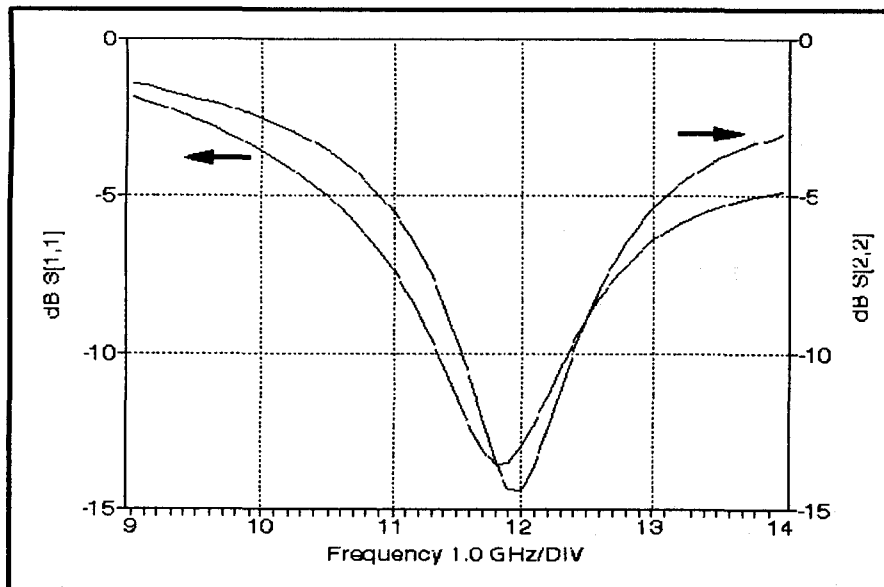
설계된 회로의 이득 및 잡음지수는 각 각 18.44dB, 1.49dB 이며 입출력 반사손실
은 각 각 -11.31dB, -12.21dB 로서 주어진 설계 목표치를 잘 만족하고 있다.



<그림 1. 저잡음증폭기의 회로도>



<그림 2. 저잡음증폭기의 이득 및잡음특성>



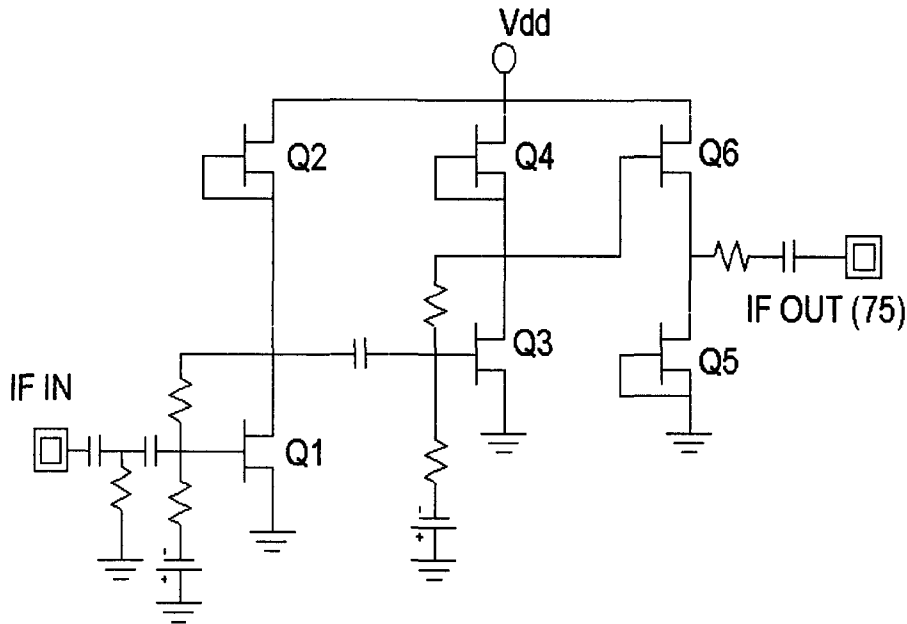
<그림 3. 저잡음증폭기의 입출력반사손실>

2. 중간주파수 증폭기

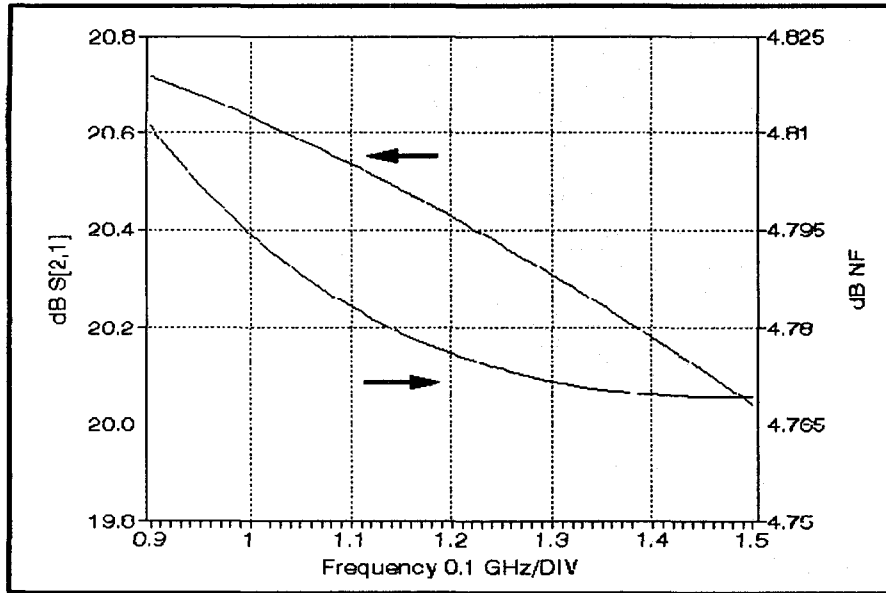
중간주파수 증폭기는 HEMT를 사용할 경우 시스템 설계에서 언급한 설계사양을 쉽게 만족시킬 수 있으며 국부발진기의 주파수는 10.75GHz로 설계하였으므로 11.7-12.2GHz의 RF(Radio Frequency)주파수 대역에 대한 IF대역은 0.95GHz-1.45GHz 이다. 중간주파수증폭기는 2단증폭기 구조로 하였으며 그 회로도 는 그림 4와 같다.

본 설계에서는 회로의 크기를 고려하여 drain bias와 gate bias를 동시에 인가하는 구조로 설계하였다. Gate bias를 제거하고자 할 경우는 IFA의 구조 자체를 수정하여 완전히 새로운 형태로 설계하여야 할 것이다.

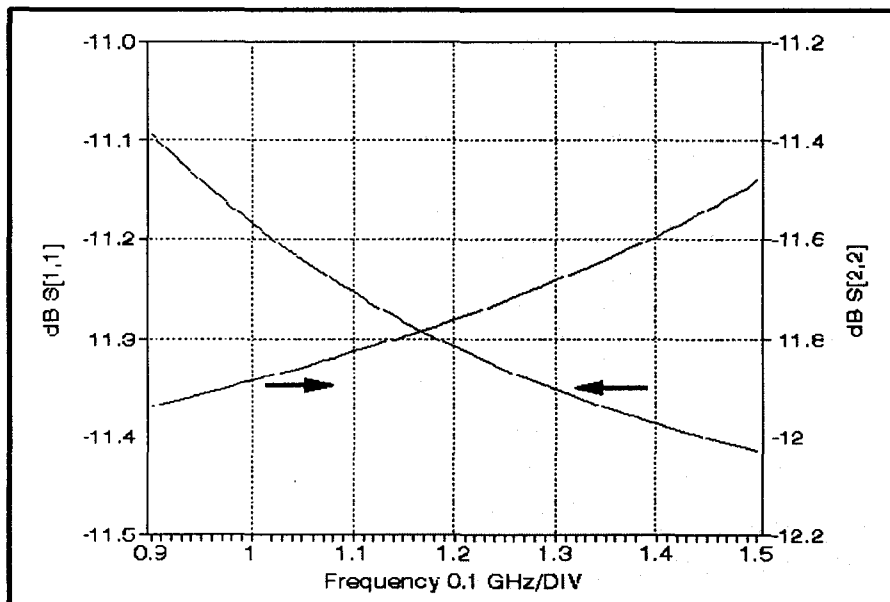
HEMT의 동작점은 $V_{ds}=1.5V$, $I_d = 50\% I_{dss}$ 로서 정합회로를 최적화시켜 얻은 증폭기의 이득, 잡음 및 입출력 정합특성은 각각 그림 5, 그림 6과 같다. IF 대역내에서의 이득은 20.03dB 잡음지수는 4.77dB, 입출력반사손실은 각각 -11,14dB, -11.5dB로서 주어진 설계사양을 만족시킨다.



<그림 4. 중간주파수증폭기의 회로도>



<그림 5. 중간주파수증폭기의 이득 및 잡음특성>



<그림 6. 중간주파수증폭기의 입출력반사손실>

3. 믹서

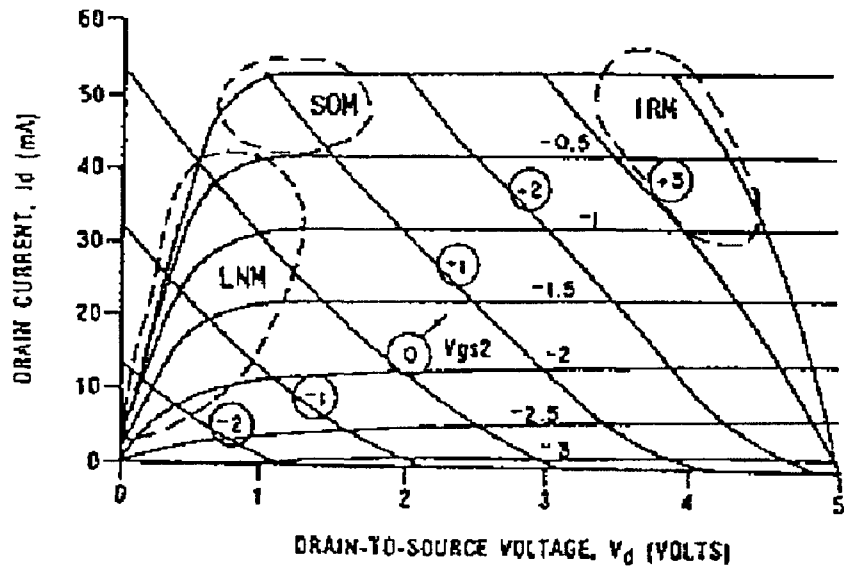
믹서는 변환이득, 잡음지수, intermodulation 및 spurious response, port간의 분리도(LO-RF, LO-IF) 등의 특성이 좋아야 한다. 종래의 hybrid MIC에서는 diode 믹서를 많이 사용하였으나 MMIC에서는 집적의 용이성뿐만 아니라 변환이득이 크고 잡음특성도 좋다는 장점 때문에 FET를 주로 사용한다. 믹서의 구조는 고성능이 요구되는 경우 balanced 믹서 구조도 사용되나 이 경우 넓은 면적을 감수해야 하므로 MMIC에서는 일반적으로 single-device 믹서를 사용하며 변환이득과 잡음특성은 다소 떨어지나 LO-RF분리도가 뛰어난 dual-gate FET믹서형태가 많이 사용되고 있다.

본 논문에서는 dual-gate믹서를 설계하였으며 두 개의 HEMT를 cascade 형태로 사용하며 dual-gate 믹서를 구현하였다. 믹서의 주요 설계사양은 변환이득 0dB 이상, 잡음지수 8dB 이하, RF단과 LO단의 return loss는 각각 -10dB 이하이며 이러한 사양을 만족시키기 위해 dual-gate 믹서가 그림 7에 보인 LNM(Low Noise Mode) 영역에서 동작하도록 설계하였으며 그 회로도도 그림 8과 같다.

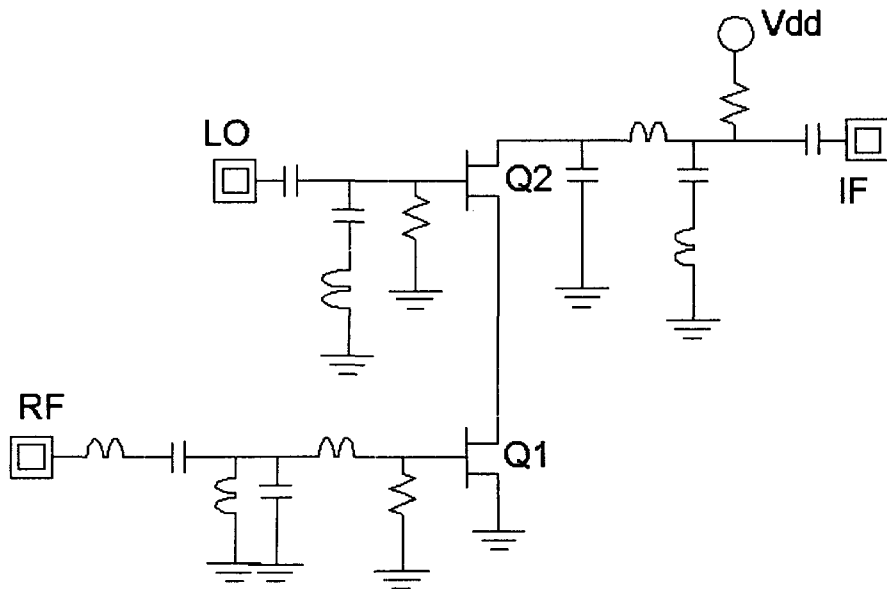
회로도에서 RF단은 RF주파수에 대한 정합과 BPF 기능을 가지도록 설계하였다. LO단의 저항은 HEMT에 대한 D.C. path를 제공하는 것이 주된 역할이나 저항값은 믹서의 전반적인 특성, 즉 최적 LO신호전력, 변환이득, 잡음지수, return loss 등에 영향을 미치며 일반적으로 저항 값이 증가할수록 LO단의 임피던스값이 증가하여 LO신호에 대해 정합시키기 어렵다.

IF 단은 회로의 소자수를 줄이기 위해 단순한 LPF구조로 하였으며 또한 L은 bias 회로의 choke 기능을 겸하도록 하였다. 실제 소자수를 고려하지 않고 IF단의 출력스펙트럼을 좋게 하려면 출력단에 고차의 LPF, 예컨대 3차 elliptic filter를 사용할 경우 고조파 성분을 30dB 이상 줄일 수 있다.

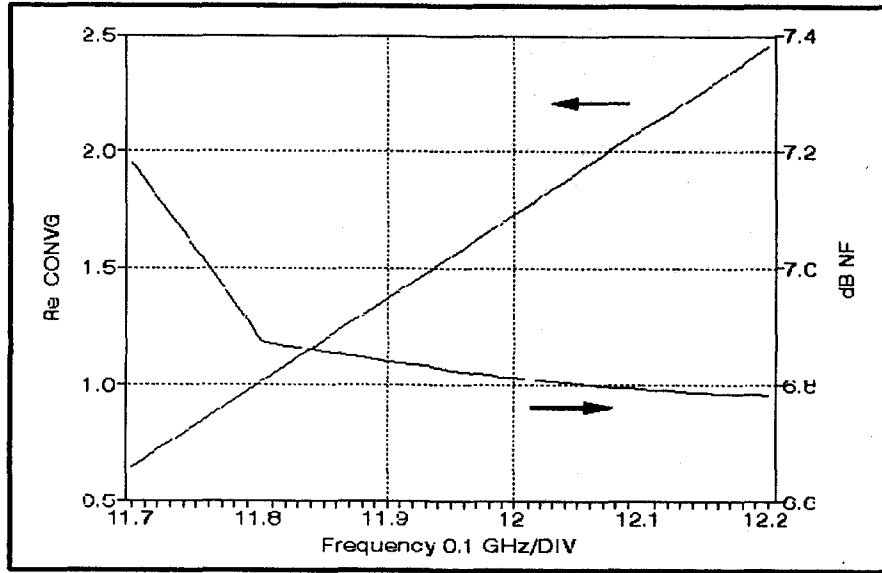
IF단에 shunt로 연결된 직렬 LC필터는 LO주파수 성분을 제거하기 위한 것이며, LO단에 shunt로 연결된 직렬 LC필터는 누설된 IF주파수 성분을 제거하기 위한 것이다. 설계된 믹서의 변환이득 및 잡음특성은 그림 9와 같고, 입출력단의 반사손실은 그림 10과 같으며, 분리도(LO-RF, LO-IF)는 그림 11에 주어져 있다. 설계된 회로의 변환이득 및 잡음지수는 각각 0.66dB, 7.19dB, 입출력 반사손실은 각각 -12.58dB, -19.97dB이며 LO-RF 및 LO-IF의 분리도는 각각 -18.83dB, -120.66dB로서 주어진 설계사양을 잘 만족시킨다.



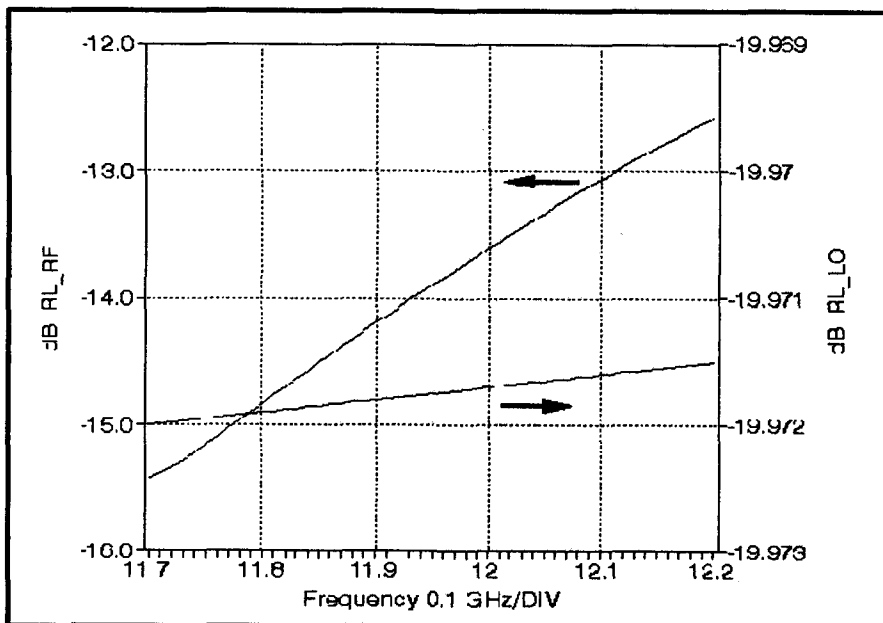
<그림 7. Dual-gate mixer의 동작영역>



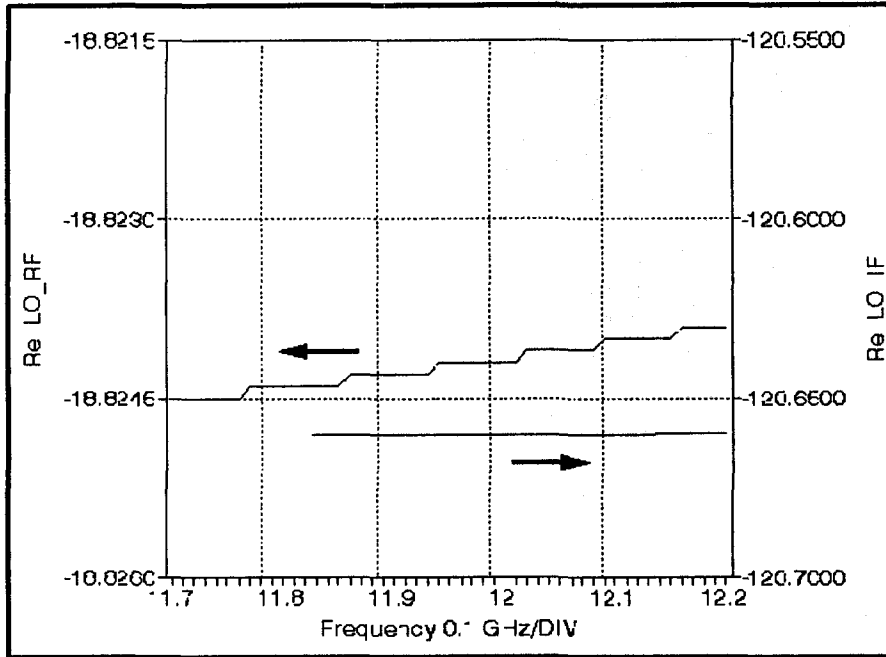
<그림 8. Dual-gate mixer의 회로도>



<그림 9. Dual-gate mixer의 변환이득 및 잡음특성>



<그림 10. Dual-gate mixer의 입출력반사손실>



<그림 11. Dual-gate mixer의 분리도>

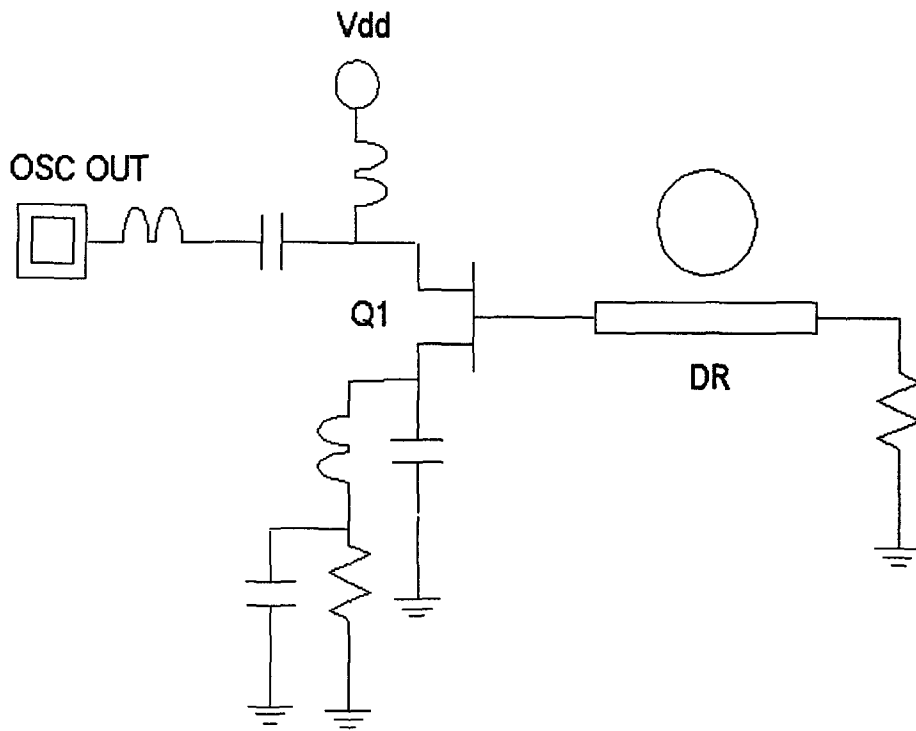
4. 국부발진기

국부발진기에 사용되는 공진기는 Q가 높아야 할뿐만 아니라 온도변화에 따른 안정성과 tuning 특성이 좋아야 한다. 초고주파 발진기에 많이 사용되는 공진기는 varactor, YIG, DR(유전체공진기), cavity등이 있으나 유전체공진기가 소형이고 microstrip 선로에 사용하기 좋으며 또한 온도에 대한 안정성이 좋고 손실이 적어 Q가 높기 때문에 일반적으로 MIC회로에 많이 쓰이고 있다.

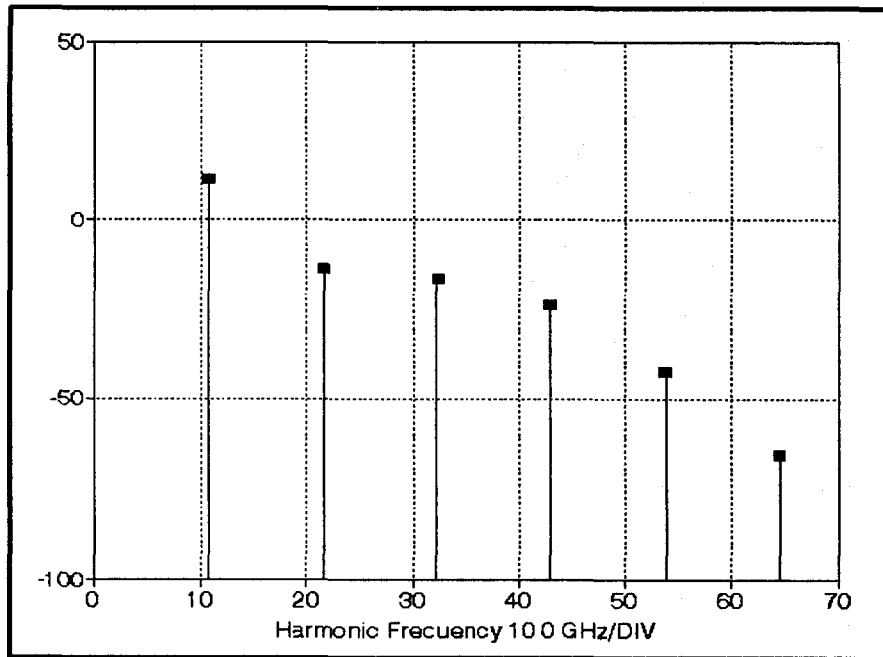
본 논문에서도 유전체 공진기를 이용하여 발진기를 설계하였고, DR을 포함한 공진회로의 Q가 커서 위상잡음 및 spurious response 특성이 좋은 reflection 형의 구조를 선택하였다. 발진기의 회로도는 그림 12와 같으며 발진주파수는 10.75GHz, 발진 출력은 10dBm 그리고 spectral purity 는 20dB 이상이 되게 설계하였다.

주어진 회로에서 source 단자에 연결된 bias용 저항값은 주어진 공진기의 결합도(공진기와 전송선로 사이의 거리의 함수임)에 대해 출력 및 spectral purity특성이

좋도록 최적화 한 것이다. HEMT의 source와 ground 사이에 연결된 C는 부성저항 특성을 바라보았을 때 부성저항의 절대값이 크게 되도록 조정하였다. 또한 source에 연결된 L은 LO신호에 대한 choke 기능을, R과 병렬로 연결된 C는 LO신호의 bypass 용이며 출력단의 직렬 LC회로는 출력정합을 위한 것으로 위의 개별 소자들은 발진기의 성능에 영향을 미치므로 모두 최적화 시켰다. 설계된 회로의 출력스펙트럼은 그림 13과 같으며 발진 출력은 11.12dBm, 1차 고조파 성분은 -13.91dBm으로서 기본파에 비해 25.03dB 차이가 난다.



<그림 12. 국부발진기의 회로도>



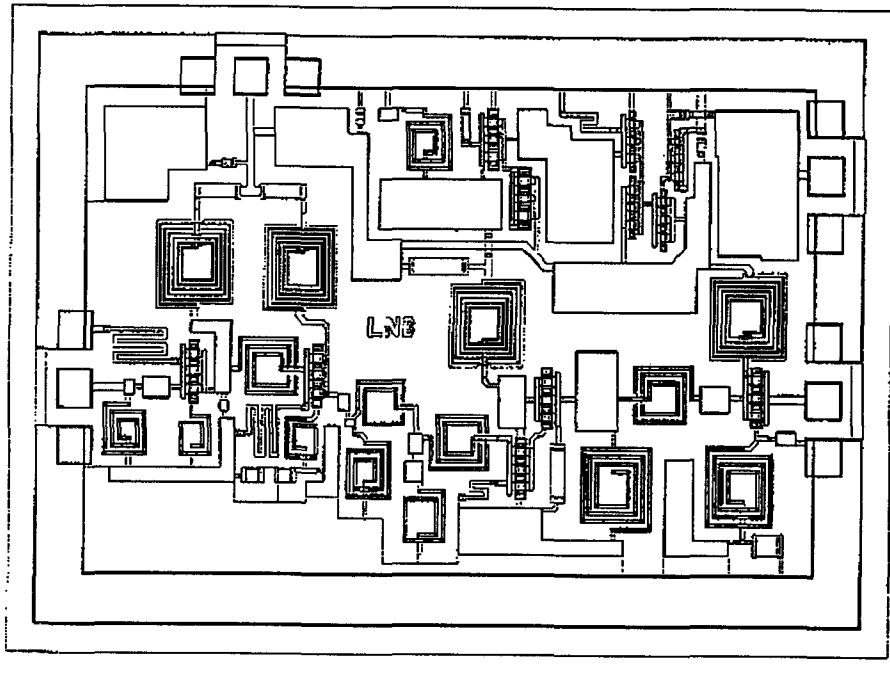
<그림 13. 국부발진기의 출력 스펙트럼>

III. Layout 및 layout 시뮬레이션

설계된 수신기는 thin-film resistor(20.99 /sq), active resistor(100 /sq), MIM (Metal-Insulator-Metal) capacitor(단위 정전용량은 0.209fF/sq) 및 spiral inductor를 사용하여 layout 하였고 ETRI foundry의 설계규칙에 의거하였다. 작은 저항의 경우에는 thin-film resistor를, bias 용 큰 저항은 active resistor를 사용하였으며, MIM capacitor는 배치 및 칩크기를 고려하여 적절히 사용하였다. 또, spiral inductor의 경우 공진주파수 영역에 무관한 정합회로 및 필터의 inductor들은 선로 폭과 선로사이의 간격을 각각 10um로하여 내부직경을 적절히 바꾸어 가며 주어진 소자값을 구현하였으며, choke에 사용된 inductor는 공진주파수가 동작주파수 영역에서 충분히 벗어나도록 설계하기 위해 내부직경은 85um, 선로의 폭과 선로사이의 간격을 각각 5um, 7um 로하여 구현하였다. 최종 layout은 그림 14와 같으며 칩크기는 1.7mm

x 2.5mm이다.

Layout 된 회로는 전원과 ground 부분에 bondwire에 대한 inductance를 각각 0.5nH, 0.05nH로 가정하고 interconnection 부분을 적절히 microstrip 선으로 모델링한 후, 앞에서 기술한 회로에 이러한 parasitic 성분을 고려하여 최적화시킨 회로이다. 설계된 회로의 주요특성은 저잡음증폭기의 경우 이득 및 잡음지수가 각각 16.04dB, 1.95dB이며, 믹서의 변환이득 및 잡음지수는 각각 0.27dB, 7.65dB이며, 중간주파수증폭기의 이득은 19.17dB, 잡음지수는 4.92dB이며, 국부발진기의 발진출력은 9.77dBm, spectral purity는 18.34dBm으로 특성이 다소 나빠졌으나 앞으로 parasitic성분까지를 고려하여 수신기 각 부분에 대한 회로를 최적설계 한다면 원하는 특성을 충분히 얻을 수 있을 것으로 판단된다.



<그림 14. 전체회로도의 layout>

IV. 결 론

본 논문에서는 ETRI GaAs foundry 데이터를 이용하여 11.7GHz-12.2GHz 대역의 MMIC수신기를 설계하였다. LO주파수는 10.75GHz 이고 IF주파수는 0.95GHz-1.45 GHz 이다. 칩의 크기는 1.7mm x 2.5mm이다.

설계된 수신기의 전체이득은 38dB이상, 잡음지수 1.8dB이하, 입출력단의 반사손실은 -10dB 이하로서 설계사양을 잘 만족시키나, Parasitic 성분을 고려하였을 때 다소 성능이 저하되었다. 그러나 앞에서 언급한 바와 같이 parasitic 성분까지를 고려하여 각 회로부분을 최적 설계한다면 충분한 개선의 여지가 있다.

앞으로 수동소자, 특히 spiral inductor 에 대한 측정데이터가 확보되고 제작된 각 기능별 회로에 대한 세부 분석이 끝나면 전체 수신기 회로에 대한 설계 수정을 한 후 최종 converter MMIC칩을 제작할 계획이다.

참 고 문 헌

W. L. Pritchard and M. Ogata, *Satellite Direct Broadcast*, Proc. IEEE, pp 1116-1140, 1990.

A. A. Sweet, *MIC & MMIC Amplifier and Oscillator Circuit Design*, Artech House, 1990.

M. W. Medley, Jr., *Microwave and RF Circuits*, Artech House, 1993.

R. Bosch et al., "Lumped Element 12GHz LNA MMIC Using InGaAs/GaAs MODFETs with Optimized Gate Width and Reactive Feedback," *Electron. Lett.*, vol. 29, pp. 1394-1395, 1993.

B. Hughes, J. Perdomo, and H. Kondoh, "12GHz Low-Noise MMIC Amplifier Designed with a Noise Model that Scales with MODFET Size and Bias," *IEEE Trans. Microwave Theory Tech.*, vol. 41, pp. 2311-2316, 1993.

M. J. Rosario and J. C. Freire, "Design Technique for MESFET Mixer for Maximum Conversion Gain," *IEEE Trans. Microwave Theory Tech.*, vol. 38, pp. 1972-1979, 1990.

R. A. Pucel, D. Masse and R. Bera, "Performance of GaAs MESFET Mixers at X Band," *IEEE Trans. Microwave Theory Tech.*, vol. 24, pp. 351-360, 1976.

C. C. Penalosa and C. S. Aitchison, "Analysis and Design of MESFET Gate Mixer," *IEEE Trans. Microwave Theory Tech.*, vol. 35, pp. 643-652, 1987.

P. Champagne, "CAD Software Optimizes DRO Embedding Network," *Microwave & RF*, pp. 79-85, Oct. 1986.

S. B. Moghe and T. J. Holden, "High-Performance GaAs MMIC Oscillators," *IEEE Trans. Microwave Theory Tech.*, vol. 35, pp. 1283-1287, 1987.

K. R. Varian, "DROs at 4, 6, and 11GHz," *Microwave J.*, pp. 111-1116, Oct. 1986.

M. Sholley et al., "HEMT mm-Wave Amplifiers, Mixers and Oscillators," *Microwave J.*, pp. 121-131, Aug. 1990.