

Floating Guard Ring 구조를 갖는 InP/InGaAs Avalanche Photodiode의 이중확산 방법에 의한 제작

박찬용 · 강승구 · 현경숙 · 김정수 · 김홍만

한국전자통신연구소 광전자연구실

(1995년 10월 30일 받음)

Floating guard ring(FGR) 구조를 갖는 avalanche photodiode(APD)는 제작이 매우 간단하고 제작된 소자의 신뢰성이 뛰어나기 때문에 고감도 특성의 고속동작 수광소자로 적합하다. 본 연구논문에서는 FGR APD의 구조설계, 제작공정 및 특성 측정 결과에 대해 논의하였다. FGR-APD는 이중확산 방법으로 제작하였으며, FGR이 가드링으로서 동작함을 2차원 이득특성 측정으로부터 확인할 수 있었다. 제작된 APD는 35 GHz의 이득-대역폭 곱을 나타내었으며, 2.5 Gbps NRZ(Non-return-to-zero) 광신호에 대한 수신 감도는 비트오율이 10^{-9} 일 때 -31.9 dBm이었다.

I. 서 론

InP/InGaAs avalanche photodiode (APD)는 광통신의 핵심 부품으로 많은 연구가 진행되어 왔으며 SAGM(separated absorption, grading, and multiplication) 구조로 발전하였다^[1-6]. APD는 높은 전기장이 가해진 영역에 캐리어가 주입되어 avalanche 효과에 의한 증폭을 얻는 소자이므로 높은 전기장이 인가되는 증폭층과 광신호를 캐리어로 변환시키는 흡수영역이 있어야 한다. 높은 전기장은 일반적으로 pn 접합에 역바이어스를 가하여 얻는데, 이 때 균일하고 높은 전기장이 가해져야 한다. mesa형 다이오드는 공간적으로 균일한 전기장을 얻기에는 유리하나 밴드갭이 작은 광 흡수층에서의 표면누설 전류 및 신뢰도(reliability)의 문제가 제기될 수 있다. 반면에 평면형은 필수적으로 pn 접합의 모서리 부분이 곡률을 갖는데 같은 바이어스 전압에 대해서 이 모서리 부분에서의 전기장이 평면접합 부분(빛을 받는 부분, 이하 활성영역 또는 수광영역으로 표기)에서의 전기장 보다 커지기 때문에 공간적으로 이득 차이가 발생하게 된다^[7]. 이러한 현상을 막기 위해 낮은 도핑농도를 갖는 p-type 물질을 모서리 부분에 확산 또는 implant하여 가드링(guard ring)을 형성하는데^[8,9]이 가드링은 모서리 부분의 전기장을 수광영역보다 낮추는데 주된 목적이 있다. 그러나 이 방법은 Zn의 확산으로는 낮은 불순물 농도를 얻기가 매우 어렵기 때문에 Cd이나 Be 같은 매우 유독한 물질을 취급하여야 하고 공정이 매우 어렵다는

단점을 갖는다.

최근에 Forrest 등에 의하여 Zn를 두번 확산하여 안정된 가드링으로 동작할 수 있는 floating guard ring (FGR)^[10,11] 구조의 APD가 제안되었다. 이 구조는 아직 최적화 되지는 않았지만 제작이 간편하고 고속동작 광 수신기에서의 성능이 검증되고 있기 때문에 앞으로 구조의 최적화가 이루어져야 할 것으로 본다.

본 연구논문에서는 2.5 Gbps 광수신기에의 응용을 목표로 한 FGR APD의 성공적인 제작 결과에 대해 보고한다.

II. Floating guard ring의 동작원리

그림 1은 본 연구에서 제작한 FGR-APD의 구조도이다. 에피층은 MOCVD로 성장하였으며 버퍼층인 n-InP, 광 흡수층인 n-InGaAs (두께: $2.0 \mu\text{m}$), grading층인 n-InGaAsP (두께: $0.1 \mu\text{m}$, $E_g=0.95 \text{ eV}$), 전기장 조절을 위한 charge층인 n-InP(두께: $0.45 \mu\text{m}$, $N_D: 5 \times 10^{16} \text{ cm}^{-3}$), 증폭층과 p-층 형성을 위한 n-InP(undoped, $N_D: 1 \sim 2 \times 10^{15} \text{ cm}^{-3}$, 두께: $3.0 \sim 3.5 \mu\text{m}$)로 구성된다. 이 가운데 APD의 성능을 좌우하는 증폭층의 전기장 설계에 영향을 줄 수 있는 파라미터는 charge층(그림 1의 n-InP층)의 두께 및 도핑농도와 그림 1에서 MLW으로 표시된 증폭층의 폭(Multiplication Layer Width: MLW)이다. 또한 pn 접합층 곡률을 갖는 부분은 그림 1에서 A, B, C, D 등으로 표시된 부분인데 C와 D는 ring으로 구성되며

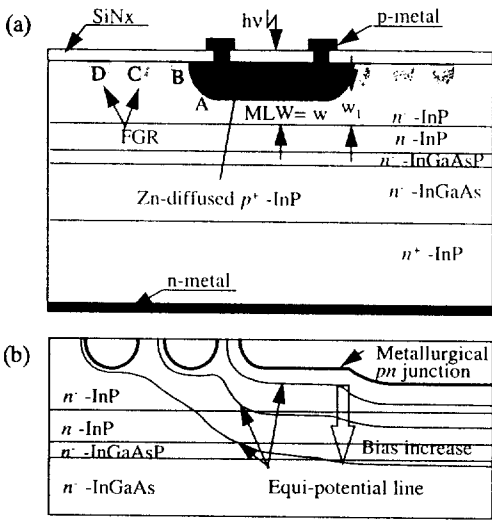


그림 1. FGR-APD의 구조(a) 및 가드링 동작 원리(b).

zero 바이어스에서는 전기적으로 격리되어 있다. 이 소자가 APD로 동작하기 위해서는 역바이어스 전압을 가해서 가운데 활성영역의 흡수층(n -InGaAs)을 완전히 공핍시켜야 하고 증폭층에서 이득이 충분히 커야 한다. 만약 B, C, D로 표기된 영역이 없다면 A-부분이 곡률로 이루어진 pn 접합이므로 활성영역(빛이 입사되는 부분) 보다 높은 전기장이 인가되어 활성영역보다 큰 avalanche 이득을 갖게 될 것이다. B-영역은 활성영역과 전기적으로 연결되어 있고 곡률반경이 A-부분보다 작으므로 바이어스가 가해지면 A-부분보다 높은 전기장이 인가될 것이다. 따라서 floating guard ring (FGR)이라 불리는 C와 D 영역은 B-부분의 전기장을 낮추어 주는 역할을 한다. 이 구조에서 B 부분이 없다면 역시 A에서 전기장이 최대가 될 것이다. 그림 1의 (b)에 나타낸 바와 같이 역바이어스를 증가시키면 공핍층이 pn 접합부분에서 부터 확장되어 첫번째 FGR(C)로 등전위선(equi-potential line)이 확장될 것이고 바이어스를 다시 증가시키면 두번째 FGR(D)로 등전위선이 확장될 것이다. 이와 같이 등전위선 사이의 거리가 멀어지면 바이어스 전압에 따른 전기장 세기의 증가는 작아지게 되어 FGR이 있을 경우 B-부분의 전기장 세기가 상당히 감소된다. 따라서 FGR-APD의 경우 공간적 전기장 세기가 가장 강한 부분은 A-영역이며 이 부분의 avalanche 이득을 활성영역보다 작게 만드는 것이 소자설계의 핵심사항이 된다. FGR은 edge breakdown을 충분히 제압하기 위해서 두 개로 설계하였으나 B와 C 사이의 거리가 잘 조절될 경우 1개의 ring으로도 edge breakdown은 충분히 억제된다.

FGR-APD의 이득분포 계산을 위해서는 원칙적으로 바이어스 전압에 따른 전기장 분포의 2차원적 해를 구하고, 이 결과를 이용하여 이득계산을 하여야 하나, 이 계산은 매우 복잡하다. 그러나 1차원적인 방법으로 전기장을 구한 다음 증폭층 폭(MLW)에 따른 이득을 계산하여도 소자동작의 성패유무를 판단할 수 있으며 본 연구에서는 이 계산 결과를 FGR APD 설계 및 제작에 사용하였다.

III. 에피층 설계

그림 1에 나타낸 각 층의 요건(두께 및 캐리어 농도)을 구하기 위해서는 전기장 분포를 구하고 이를 이용하여 바이어스 전압에 따른 APD의 avalanche 이득방정식을 풀어야 한다. 본 연구 이전에 그림 1에 나타낸 Hi-Lo 구조에 대해 Cook^[12]등에 의해 측정된 이온화 계수값을 이용하여 avalanche 이득 및 항복전압을 구하고, 항복 전압 조건에서 다이오드 내부의 최대전기장 E_m 및 InP-InGaAs 이종접합 계면에서의 전기장 세기 E_h 를 구하여 APD 설계 파라미터를 추출하는 방법을 이미 보고한 바 있다^[13,14]. 먼저 InGaAs층의 두께 및 불순물농도는 양자효율 및 동작전압에서 완전히 공핍되는 조건을 만족하는 선에서 결정되어야 한다. 상기 문헌에 의하면 소자의 동작속도를 2.5 Gbps로 생각할 때 InGaAs의 두께는 1.5~2.5 μm 가 적당하며 이 때 양자효율은 1.55 μm 광파장에 대해 약 60~80%이다. 본 연구에서는 InGaAs 흡수층의 두께를 2 μm (실제 성장된 값은 2.1 μm)로 하였으며 캐리어 농도는 $2\sim 3 \times 10^{15} \text{ cm}^{-3}$ 이었다. InGaAsP 층은 grading층으로 불리우며 흡수층에서 생성된 정공이 증폭층(InP)으로 원활하게 주입되도록 하는 역할을 하는 층으로서^[2] 0.95 eV의 밴드갭을 갖고 있으며 두께는 1000 \AA 이다. Charge층인 n -InP층에 있어서는 캐리어농도 \times 두께로 정의되는 전하량이 매우 중요하다. 본 연구에서는 에피성장 후 측정된 결과 두께가 0.45 μm , 캐리어 농도가 $5 \times 10^{16} \text{ cm}^{-3}$ 으로 총 전하량이 $2.25 \times 10^{12} \text{ cm}^{-2}$ 인 것으로 나타났다. 이 값은 성장목표로 설계한 $2.7 \times 10^{12} \text{ cm}^{-2}$ (두께: 0.45 μm , 캐리어 농도: $6 \times 10^{16} \text{ cm}^{-3}$)보다 다소 작은 값이다. 그 위에 증폭층 및 p -InP층의 형성을 위해 도핑하지 않은 InP층을 3.1 μm 두께로 성장하였으며 Zn의 확산깊이를 조절한 이중확산법으로 p -InP층을 제작하였다.

증폭층 폭은 소자의 이득-대역폭 곱에 영향을 주므로 잘 설계되어야 한다. 성장된 에피층의 파라미터를 이용하여 증폭층 폭에 대해 계산한 항복전압을 그림 2에

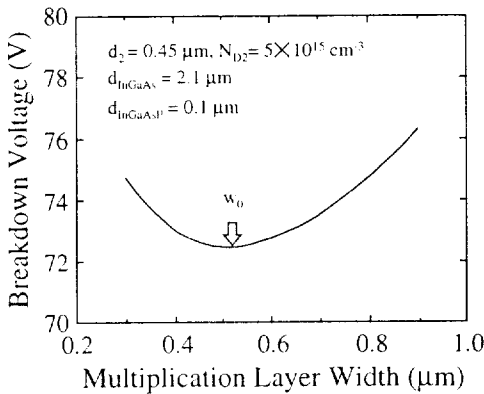


그림 2. APD의 증폭층폭에 따른 계산된 항복전압 특성.

나타내었다. 증폭층 폭이 증가함에 따라 항복전압이 감소하다가 다시 증가함을 볼 수 있는데 이 현상은 증폭층 내부의 전기장이 다이오드 구조에 따라서 바이어스 전압에 대한 의존성이 달라지기 때문이다. 이 경우 최소 항복전압을 갖는 증폭층 폭(w_0)은 $0.52 \mu\text{m}$ 이며, 이 값은 InGaAs층의 두께에 따라 변화한다¹⁵⁾. 증폭층의 폭(그림 1의 MLW)이 w_0 보다 작게 선택될 경우 그림 1의 A 부분중 어느 한 곳은 w_0 에 해당하게 되고 그 지점에서의 증폭률(multiplication factor, gain)은 활성영역보다 크게 되어 edge breakdown이 일어날 수 있다. 따라서 MLW $\geq w_0$ 가 되도록 증폭층을 설계하여야 한다.

IV. 소자 제작

그림 1의 구조를 제작하기 위한 첫번째 공정은 FGR 형성을 위한 확산이다. Zn의 확산은 Zn_3P_2 powder와 poly InP를 함께 섞어서 확산원으로 이용한 sealed ampoule 방법을 이용하였다. 확산 마스크는 1000\AA 두께의 SiN_x 를 이용하였고, 확산온도는 1차 및 2차 모두 500°C . 확산시간은 1차 확산시 17분, 2차 확산시 27분이었으며 이 경우 증폭층 폭은 약 $0.6 \mu\text{m} (\pm 0.1 \mu\text{m})$ 였다. 최종 확산이 끝난 상태에서 FGR 사이의 간격이 $2\sim 3 \mu\text{m}$ 가 되도록 설계하였는데 이렇게 되기 위해서는 확산 마스크 사이의 간격은 다소 넓어져야 한다. 앞 절에서 $\text{MLW} \geq w_0$ 가 되어야함을 보았는데 본 연구에서는 $0.6 \mu\text{m} \pm 0.1 \mu\text{m}$ 로 증폭층 폭을 정하였으며 따라서 $2.5 \mu\text{m}$ 의 확산깊이가 요구된다. 그림 1의 w 와 w_1 의 차이를 $0.5 \mu\text{m}$ 로 정하면 FGR에서의 확산깊이는 $2.0 \mu\text{m}$ 가 요구된다. 확산 마스크의 모서리에서의 확산모양은 거의 원형으로 형성되며, 따라서 확산 거리의 수평성분과 수직성분이 거의 같다고

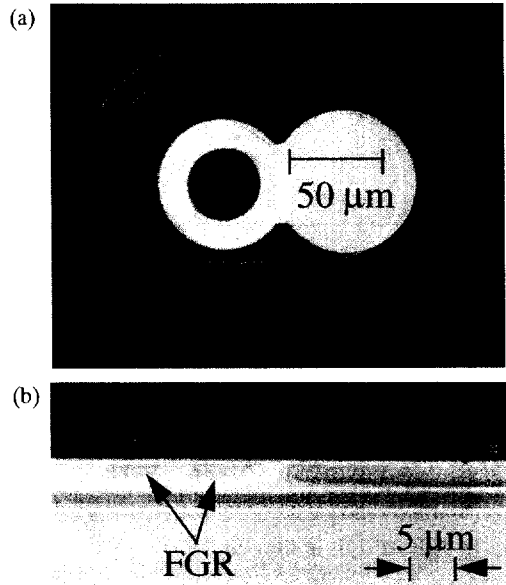


그림 3. 제작된 APD칩의 표면사진(a) 및 FGR 단면사진(b).

추정할 수 있다¹⁶⁾. 따라서 FGR 마스크의 폭을 $2 \mu\text{m}$, FGR 사이의 거리를 $7 \mu\text{m}$ (FGR 중심과 이웃 FGR의 중심 사이의 거리는 $9 \mu\text{m}$)로 하였다. FGR 사이의 간격은 마스크 제작시 조절이 가능하지만 에피층 두께를 바꾸어 주는(확산 깊이를 바꾸어 준다.) 것으로도 조절이 가능하다. 그림 3에 FGR 형성 및 활성영역 형성용 확산이 끝난 패턴을 나타내었는데 (a)는 소자의 평면도, (b)는 단면도를 나타낸다. 단면도는 $\text{K}_3\text{Fe}(\text{CN})_6$ 용액을 이용한 stain etching 후 광학현미경을 이용하여 촬영하였다. 단면관찰을 위한 절정의 벽개(cleaving)가 ring에 수직으로 형성되지 않고 비스듬히 이루어졌기 때문에 실제의 ring size보다 넓게 나타난다. Zn-확산시 마스크로 이용한 유전물질(dielectric material)과 InP의 계면상태가 완벽하지 않을 경우 계면을 따라 확산이 일어날 수 있고 이 경우 FGR이 전기적으로 서로 연결되므로 주의하여야 한다.

Zn- 확산이 끝난 웨이퍼는 확산마스크로 사용된 SiN_x 를 제거하고 무반사막 및 표면보호 겸용의 목적으로 2100\AA 두께의 SiN_x 를 증착하고 p-side 전극접촉을 위해 ring 모양으로 에칭한 후 p-전극(Ti/Pt/Au, $300\text{\AA}/500\text{\AA}/5000\text{\AA}$) 및 n-전극(Cr/Au, $500\text{\AA}/3000\text{\AA}$)을 증착하였다. 제작이 완료된 칩의 표면사진이 그림 3에 나타나 있다. 수광영역의 직경은 $30 \mu\text{m}$ 이다.

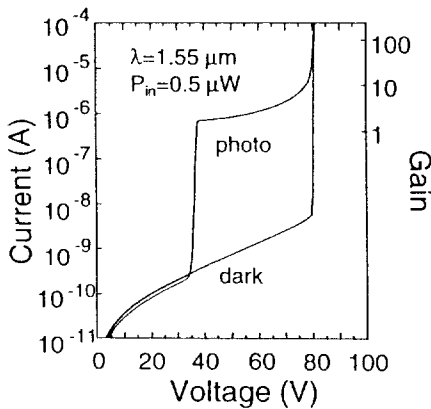


그림 4. 광섬유가 부착된 APD모듈의 암전류, 광전류 및 이득 특성.

V. 소자 특성 및 논의

제작된 소자의 광전류 특성 및 암전류 특성을 그림 4에 나타내었다. 항복전압은 약 80 V, $0.9 V_{th}$ 에서의 암전류는 3 nA이다. 대부분의 칩이 1~10 nA의 암전류 특성을 보였으며 항복전압은 78~83 V였다. 공핍층이 InGaAs로 확장되는 전압인 35 V 부근에서 1.55 μm 파장 및 0.5 μW 의 입사광에 대해 광전류가 급격히 증가하고 있다. 이 후 바이어스를 증가시키에 따라 광전류는 서서히 증가하는데 이는 애벌란치 이득(avalanche gain)에 의한 것이다. 이 소자의 이득-대역폭 곱(gain-bandwidth product; GB product)은 30~40 GHz로 측정되었는데 $M=10$ 에서 3 GHz 이상의 응답속도를 보였다. 이는 2.5 Gbps급 광수신기에 사용되기에 충분한 값이나 증폭층 폭을 줄이면 더 높은 GB product 값을 기대할 수 있다. 이득-대역폭 곱은 증폭층 폭에 근사적으로 반비례하므로^[13] 증폭층 폭을 줄이는 것은 APD 설계에서 매우 중요하다. 그러나 증폭층 폭이 줄어들게 되면 동일한 이득을 얻기 위해 더 큰 전기장을 요구하게 되므로 증폭층 내부의 전기장이 상승하게 되고 따라서 InP/InGaAs 이종접합계면에서 전기장이 상승하게 된다. 밴드갭이 작은 InGaAs에서의 전기장 상승은 터널링 현상을 야기하므로 잡음의 발생소지가 크다. 이를 막기 위해서 n -InP층의 전하밀도를 증가시켜 InP는 높은 전기장이, InGaAs층에는 $1\sim 1.5 \times 10^{19} \text{ V/cm}$ 의 적당한 전기장이 가해지도록 n -InP 층의 전하밀도를 조절하여야 한다.

FGR이 가드링으로 동작하는지의 여부를 살펴보기 위해 이차원 이득분포를 측정하였다. 측정에 사용된 광원은 1.3 μm 파장의 반도체레이저로 focusing된 직경이

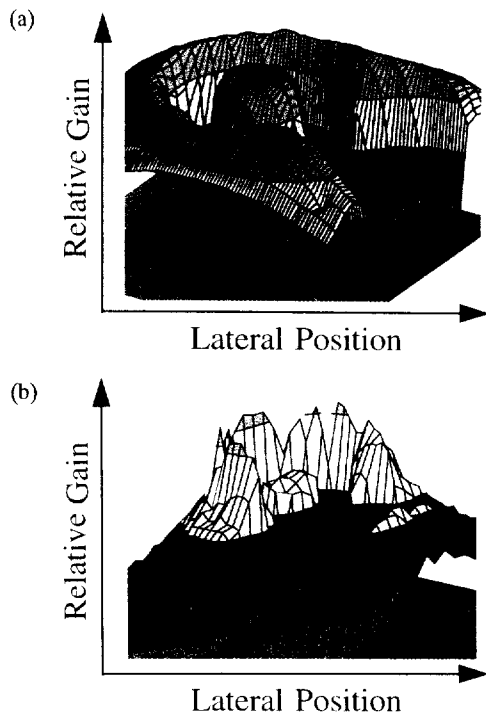


그림 5. 증폭층폭(MLW)이 서로 다른 두 소자의 0.8 V_{th} 에서의 2차원 이득 특성 (a): $MLW=0.6(\pm 0.1) \mu\text{m}$, (b): $MLW=0.1(\pm 0.1) \mu\text{m}$

2 μm 이하가 되도록 렌즈로 광을 집중시켜 소자의 표면에 입사시켰다. 광원은 고정하고 APD 소자를 x-y stage로 이동하여 측정하였으며 APD 소자에 흐르는 광전류의 세기를 측정함으로써 위치별 이득을 측정하였다. 역바이어스 전압이 64 V일 때의 위치별 이득분포를 그림 5에 나타내었다. 그림에서 (a)는 w_1 이 $1.2(\pm 0.1) \mu\text{m}$, w (=MLW)가 $0.6(\pm 0.1) \mu\text{m}$ 인 소자의 이차원 이득분포이며, (b)는 w_1 이 $0.6(\pm 0.1) \mu\text{m}$, w 가 $0.1(\pm 0.1) \mu\text{m}$ 인 소자의 이차원 이득분포이다. 그림의 (a)는 FGR이 가드링 역할을 제대로 수행하고 있어서 가운데 볼록한 부분인 활성영역에서의 이득이 가장 크게 나타나고 있으며 균일한 응답을 보이고 있다. 그 주위는 금속전극링으로 빛이 입사되지 못하기 때문에 광응답이 전혀 나타나지 않고 있다. 금속전극링 바로 바깥쪽이 그림 1에서 A로 표기된 부분인데 이득이 활성영역보다 크지 않음을 볼 수 있다. 또한 그림 1의 B, C, D에 해당하는 곳에서의 이득은 완전히 억제되어 있음을 볼 수 있는데 이로 부터 FGR이 충분히 가드링으로서의 역할을 하고 있음을 알 수 있다. 활성영역으로부터 수십 마이크로미터 떨어진 부분에서도 광응답이 나타나는 것은 이부분에서 생성된

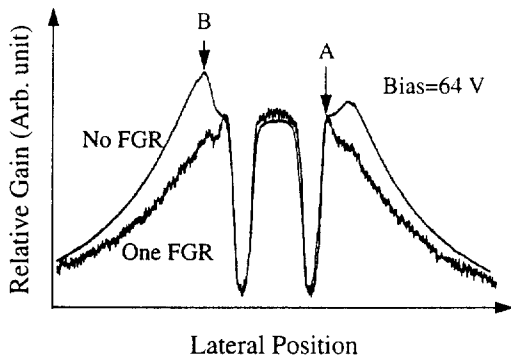


그림 6. FGR이 없는 소자와 하나 있는 소자의 위치에 따른 이득 비교 곡선.

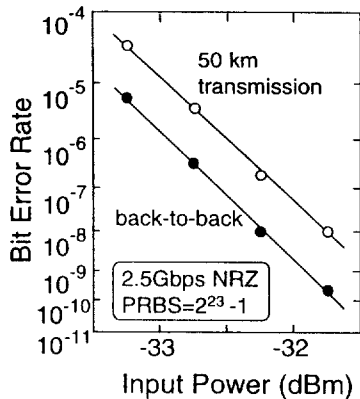


그림 7. APD-FET 수광모듈의 2.5 Gbps 광신호에 대한 수신감도 특성.

정공이 확산에 의해 이동하여 공핍층으로 주입되기 때문인데 측정광원을 수십 MHz로 modulation 시키면 이러한 dc 응답을 제거할 수 있다. 그림의 (b)는 그림 2에서 나타난 바와 같이 MLW가 w_0 보다 작게 제작되었기 때문에 주위에서의 항복전압이 활성영역에서의 항복전압보다 낮아지고 이득은 증가하였음을 나타낸다. 이 경우는 빛이 입사되지 않는 주위영역에서의 증폭이 훨씬 크므로 MLW의 폭을 잘못 설계한 경우에 해당할 것이다.

FGR의 가드링으로의 역할은 그림 6에서도 볼 수 있다. 그림 6은 가드링이 없는 소자(그림 1의 A와 B만 있는 소자)와 FGR이 하나인 소자의 이득 분포도이다. 그림에 나타난 A와 B는 그림 1에 나타난 A와 B의 위치이며 64 V에서의 이득 분포이다. FGR이 하나 있을 경우 B-위치에서의 이득은 억제되어 있으며 이 경우는 A에서의 이득억제가 중요하나 MLW의 조정으로 억제할 수 있다(그림 5의 (a)의 경우). 반면에 FGR이 없는 경우 B-위

치에서의 이득이 활성영역보다 크게 나타나고 바이어스를 더욱 증가시킬 경우 활성영역보다 먼저 항복조건(breakdown condition)에 도달하게 되어 활성영역에서의 이득을 크게 얻기가 어렵게 된다. 따라서 활성영역에서의 이득을 크게 하기 위해서는 $MLW \geq w_0$ 로 하고 그림 1과 같은 구조에서 최소한 하나 이상의 FGR을 취하여야 한다.

제작된 소자중 하나를 선택하여 측정한 이득-대역폭은 35 GHz였으며, 항복전압 특성의 분포로 보아 대부분의 소자가 30~40 GHz를 가질 것으로 예측된다. 이 소자를 GaAs 전치증폭기와 하이브리드로 결합하여 수광모듈을 제작하였는데, 2.5 Gbps NRZ(non-return-to-zero) 패턴에 대해 비트오율(Bit Error Rate: BER)이 10^{-9} 일 때 -31.9 dBm의 수신감도를 보였다. 광 수신단으로의 입력광전력에 대한 비트오율 곡선을 그림 7에 나타내었는데 50 km 전송 후 수신감도 특성도 아슬러 나타내었다. 50 km 전송 후의 수신감도가 0.5 dB 떨어지는 이유는 광원의 불안정성(예를 들어 chirping 등)에 그 원인이 있다. 이 소자가 아직 최적화되지 않은 점을 고려한다면 수신감도를 더욱 향상시킬 수 있을 것으로 기대된다.

VI. 결 론

2.5 Gbps 광통신용을 목표로 하여 제작이 쉽고 수명 및 신뢰도 특성이 우수한 FGR-APD를 제작하고 특성을 논의하였다. 제작된 FGR은 가드링으로서 동작함을 2차원 이득특성 측정으로부터 확인할 수 있었으며 이는 Zn 확산시 깊이 조절을 통한 증폭층 폭의 조절이 잘 되었기 때문에 가능하였다. 증폭층 폭의 조절은 pn 접합의 위치를 조절함으로써 이루어지는데 확산 깊이의 미세조절이 요구된다. 본 연구에서는 증폭층 폭을 $0.6 \mu\text{m} \pm 0.1 \mu\text{m}$ 로 조절하였다. 항복전압은 78~83 V, 압전류는 1~10 nA, 이득-대역폭 곱은 30~40 GHz였으며 2.5 Gbps 광수신기에 응용하였을 때 10^{-9} BER에서 -31.9 dBm의 수신감도를 보였다.

참 고 문 헌

- [1] K. Nishida, K. Taguchi, and Y. Matsumoto, Appl. Phys. Lett., **35**, 251(1979).
- [2] S. R. Forrest, O. K. Kim, and R. G. Smith, Appl. Phys. Lett., **41**, 95(1982).
- [3] J. C. Campbell, A. G. Dentai, W. S. Holden, and

- B. L. Kasper, *Electron. Lett.*, **19**, 818(1983).
- [4] J. N. Hollenhorst, D. T. Ekholm, J. M. Geary, V. D. Mattered, Jr., and R. Pawelek, *SPIE vol. 995 High Frequency Analog Communications*, 53(1988).
- [5] L. E. Tarof, D. G. Knight, K. E. Fox, C. J. Miner, N. Puetz, and H. B. Kim, *Appl. Phys. Lett.*, **57**, 670(1990).
- [6] J. C. Campbell, *Photodetectors for Long-wavelength Lightwave Systems*, chapter 14 in *Optoelectronic Technology and Lightwave Communication Systems*, edited by Chinlon Lin, Van Nostrand Reinhold, New York, 1989.
- [7] S. M. Sze and G. Gibbons, *Solid-State Electron.*, **9**, 831 (1966).
- [8] Y. Matsushima, Y. Noda, Y. Kushiro, N. Seki, and S. Akiba, *Electron. Lett.*, **20**, 235(1984).
- [9] K. Taguchi, T. Torikai, Y. Sugimoto, K. Makita, and H. Ishihara, *IEEE J. Lightwave Technol.*, **6**, 1643(1988).
- [10] D. E. Ackley, J. Hladky, M. J. Lange, S. Mason, G. Erickson, G. H. Olsen, V. S. Ban, Y. Liu, and S. R. Forrest, *IEEE Photon. Tech. Lett.*, **2**, 571 (1990).
- [11] Y. Liu, S. R. Forrest, J. Hladky, M. J. Lange, G. H. Olsen, and D. E. Ackley, *J. Lightwave Technol.*, **10**, 182(1992).
- [12] L. W. Cook, G. E. Bulman, and G. E. Stillman, *Appl. Phys. Lett.*, **40**, 589(1982).
- [13] C. Y. Park, K.S.Hyun, S. K. Kang, M.K. Song, T.Y. Yoon, H. M. Kim, H. M. Park, S.-C.Park, J. B. Yoo, Y. H. Lee and C. Lee, *Optical and Quant. Electron.*, **27**, 553 (1995).
- [14] 박찬용, 현경숙, 강승구, 남은수, 김홍만, 응용물리에 투고중(1995).
- [15] C. Y. Park, K. S. Hyun, S. G. Kang, and H. M. Kim, *Appl. Phys. Lett.*, **67**, 3789 (1995).
- [16] D. P. Kennedy, and R. R. O'Brien, *IBM Journal*, 213(1966).

Fabrication of InP/InGaAs Avalanche Photodiode with Floating Guard Ring by Double Diffusion

Chan-Yong Park, Seung-Goo Kang, Kyung-Sook Hyun,
Jeong-Soo Kim and Hong-Man Kim
*Optoelectronics section, Electronics and Telecommunication Research Institute,
Yusong P.O. Box 106, Taejon, Korea*

(Received: October 30, 1995)

We analyzed and fabricated InP/InGaAs avalanche photodiode (APD) having floating guard ring (FGR). Since the FGR-APD is very simple to fabricate and highly reliable, the fabrication of FGR-APD and its application to the optical receiver are very useful and interesting. A double zinc diffusion was employed to fabricate and one dimensional electric field analysis was used for design. Two dimensional gain measurement showed that the FGR suppressed gain at the curved edge, indicating the successful behavior as a guard ring. The fabricated device had 35 GHz of gain-bandwidth product, and showed the sensitivity of -31.9 dBm at a bit error rate of 10^{-9} when it was applied to a 2.5 Gbps optical receiver.