

論文96-33A-12-9

# Remote PECVD SiO<sub>2</sub>를 이용한 InSb MIS소자의 특성

## (Characteristics of InSb MIS device prepared by remote PECVD SiO<sub>2</sub>)

李在坤\*, 崔時永\*

(Jae Gon Lee and Sie Young Choi)

## 요 약

Remote PECVD SiO<sub>2</sub>를 이용하여 InSb MIS소자를 제조하였다. 67~190 °C의 온도범위에서 InSb 기판 위에 SiO<sub>2</sub>막을 증착시켰으며, 증착온도에 따른 SiO<sub>2</sub>막의 구조적 특성 및 MIS소자의 전기적 특성을 조사하였다. SiO<sub>2</sub>막에 대한 AES 분석으로부터, 막 전체에 걸쳐 O원자에 대한 Si원자의 조성비가 0.5로 균일하게 분포하였고, SiO<sub>2</sub>/InSb계면이 약 100 Å으로 평가되었다. 105°C에서 증착시킨 SiO<sub>2</sub>막을 이용한 MIS소자의 1 MV/cm 전계에서의 누설전류가 22 nA/cm<sup>2</sup>로 낮은 전류밀도를 나타내었고, 절연파괴 전계는 약 3.5 MV/cm였다. 1 MHz 고주파 C-V 측정으로부터 계산된 중간 에너지 대역폭에서의 계면상태밀도가 2×10<sup>11</sup> cm<sup>-2</sup>eV<sup>-1</sup>으로 나타났다.

## Abstract

InSb MIS devices prepared by remote PECVD SiO<sub>2</sub> were fabricated. The SiO<sub>2</sub> films on InSb were deposited at a temperature range of 67~190 °C. The effects of deposition temperature on the structural characteristics of the SiO<sub>2</sub> films on InSb and the electrical characteristics of the MIS devices were studied. The SiO<sub>2</sub> films evaluated Auger electron spectroscopy showed that atomic ratio of silicon to oxygen was 0.5 and composition atoms were distributed uniformly throughout the oxide film. The transition region is about 100 Å for SiO<sub>2</sub>/InSb interface. The leakage current density at 1 MV/cm and the breakdown electric field of the MIS device using SiO<sub>2</sub> film deposited at 105°C were about 22 nA/cm<sup>2</sup> and 3.5 MV/cm, respectively. The interface state density at mid bandgap extracted from 1 MHz high frequency C-V measurement was about 2×10<sup>11</sup> cm<sup>-2</sup>eV<sup>-1</sup>.

## I. 서 론

III-V족 화합물의 일종인 InSb는 에너지 갭이 작고 (0.23 eV at 77 K) 전자의 이동도가 빠르기 때문에 HgCdTe와 더불어 군사용 적외선 센서에 많이 이용되고 있으며, 다른 화합물에 비해 독논점이 낮고 깨어지기 쉬우며 휘발성이 강한 V족 원소인 Sb가 약 250°C

에서부터 승화되어 기판의 화학양론적 조성비가 변하는 특성을 가지고 있다<sup>11)</sup>. 따라서 InSb 기판위에 절연막을 형성하기 위해서는 저온공정이 요구되는데, 저온에서 산화막을 형성하거나 절연막을 증착하는 방법으로는 상온에서의 양극산화법<sup>12-14)</sup>, CVD<sup>15-61)</sup>, 그리고 photo CVD<sup>17-91)</sup> 등으로 나누어 진다. CVD 및 photo CVD SiO<sub>2</sub>막 성장시 기판온도가 중요한 변수중의 하나인데, 이는 200 °C 근처의 온도에서 부터 InSb 기판의 표면이 산화되기 시작하고 250 °C 근처에서부터 휘발성이 강한 Sb원자가 승화되기 시작하므로 계면특성이 양호한 절연막을 증착하기 위해서는 증착온도의 설정이 매우 중요하다.

\* 正會員, 慶北大學校 電子·電氣工學部

(School of Electronic and Electrical Engineering, Kyungpook Nat'l University)

接受日字: 1996年8月7日, 수정완료일: 1996年11月26日

한편, Si 기판위에 증착시킨 remote PECVD SiO<sub>2</sub> 막에 대한 연구는 활발히 진행되고 있으며, SiO<sub>2</sub> 막의 전기적 특성이 안정하고 Si 기판과의 계면특성이 우수하다고 보고되고 있으나<sup>10-12)</sup>, InSb기판에 적용될 때는 거의 없었다.<sup>13)</sup>

본 연구에서는 전통적인 direct PECVD보다 양질의 절연막을 제조할 수 있는 remote PECVD SiO<sub>2</sub>막을 67~190 °C의 온도범위에서 InSb 기판위에 증착시켰으며, 절연막 및 계면 특성에 영향을 크게 미치는 공정 변수중의 하나인 온도에 따른 SiO<sub>2</sub>막의 특성 및 InSb MIS소자의 전기적 특성에 대하여 연구하였다.

## II. 실험방법

본 연구에 사용된 InSb 기판은 77 K에서 저항률 및 캐리어 밀도가 각각  $2.0 \sim 3.5 \times 10^{-2} \Omega \cdot \text{cm}$  및  $3.5 \sim 6.0 \times 10^{11} \text{ cm}^{-3}$ 인 (100) n-형 기판이다. SiO<sub>2</sub>막 증착전의 화학용액에 의한 표면처리는, 먼저 TCE/Acetone/Methanol용액을 이용하여 유기세척을 행하고, NH<sub>4</sub>OH:H<sub>2</sub>O=1:1 (65 °C)인 용액에서 15분간 세척한 후, lactic Acid:HNO<sub>3</sub>:HF=50:4:2인 용액에서 InSb표면을 식각한 다음, HCl:H<sub>2</sub>O=1:1인 용액에서 자연산화막을 세척<sup>19)</sup> 하고 순수에서 세척한 후, 질소가스로 수분을 제거하였다.<sup>14)</sup>

실험에 사용된 remote PECVD장치로는, 13.56 MHz의 RF 전력이 유도형 코일로 플라즈마 여기 chamber 주위에 공급되고, 반응가스로는 N<sub>2</sub>O 가스와 Ar에 10%로 희석된 SiH<sub>4</sub> 가스를 사용하였다. N<sub>2</sub>O 가스는 플라즈마 여기 chamber로 주입되고, SiH<sub>4</sub> 가스는 증착 chamber에 주입된다. 증착압력, SiH<sub>4</sub>에 대한 N<sub>2</sub>O의 유량비, 그리고 RF전력은 각각 225 mTorr, 12:1, 30 W로 고정하였으며, 증착온도에 따른 SiO<sub>2</sub>막의 특성 및 InSb MIS소자의 계면특성을 조사하였다.

굴절률 및 두께를 측정하기 위하여 ellipsometer를 사용하였고, SiO<sub>2</sub>막의 결합상태를 분석하기 위하여 FTIR 분석을 하였다. HP4145B를 사용한 I-V 특성으로 부터 막의 누설전류밀도, 항복전계, 전계항복이 일어나기 전까지의 평균적인 저항률을 추출하였으며, HP4280A를 이용한 1MHz에서의 C-V측정을 통하여 비유전율, 막내의 전하, 계면특성을 조사하였다. I-V 및 C-V 측정에 사용된 MIS 소자용 SiO<sub>2</sub>막의 두께는 1300~1350 Å으로 고정시켰으며, 게이트 전극으로는

Ni을 이용하였고, InSb기판과의 Ohmic전극으로는 In을 이용하였다. 전극들의 두께는 2000 Å이였으며, 게이트 전극의 면적은  $2.314 \times 10^{-2} \text{ cm}^2$ 이었다. 제작된 MIS소자는 TO 5 header에 장착하여 금선으로 배선한 후, InSb기판에서의 상온 background에의한 광 전자-정공 생성을 차단하기 위하여 금이 도금된 전자기차폐용 cap을 사용하여 액체질소속에서 측정을 하였다.

## III. 결과 및 고찰

그림 1은 증착 온도에 따른 InSb기판위에 증착시킨 SiO<sub>2</sub>막의 증착률 및 굴절률의 변화를 나타내고 있다. 증착온도의 증가에 따라 증착률이 거의 선형적으로 증가를 하고, 굴절률은 서서히 증가하여 기판온도가 105 °C에서 1.46으로 접근한 후, 그 이상의 온도에서는 거의 일정하게 되었다. 이는 기판에 흡착된 반응종들이 증가된 기판온도의 영향으로 표면확산속도의 증가에 따른 증착률의 증가를 나타내면서 안정된 박막을 형성하게 된다는 것을 의미한다고 할 수 있다. 저온에서 증착된 SiO<sub>2</sub>막 내부에는 수소가 필연적으로 포함되게 되는데, 온도가 증가함에 따라 수소함유량이 감소하여 화학적 식각률이 감소하게 된다. 증착된 SiO<sub>2</sub>막의 식각률을 알아보기 위하여 10:1HF (H<sub>2</sub>O:HF=20:1)용액에서 식각한 결과, 67°C에서 증착한 경우 식각률이 45 Å/초이었으나, 온도가 증가함에 따라 감소하여 190°C에서의 식각률이 26 Å/초로 감소하였다.

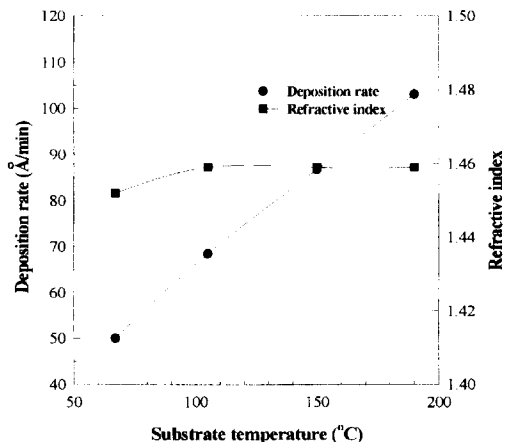


그림 1. 증착온도에 따른 SiO<sub>2</sub>막의 증착률 및 굴절률 변화  
Fig. 1. Deposition rate and refractive index of the SiO<sub>2</sub> films as a function of deposition temperature.

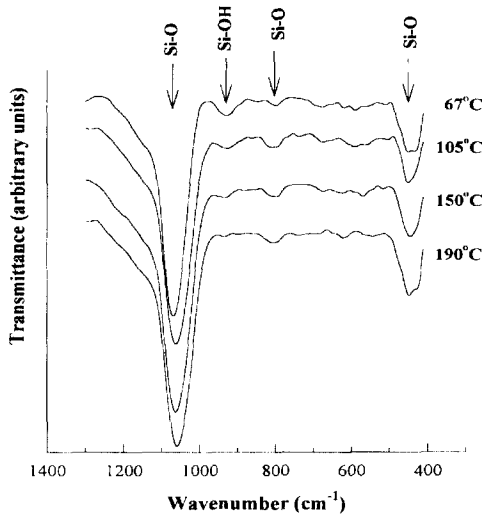


그림 2. 증착온도에 따른 SiO<sub>2</sub>막의 FTIR 분석도  
 Fig. 2. FTIR transmission spectrum of the SiO<sub>2</sub> films as a function of deposition temperature.

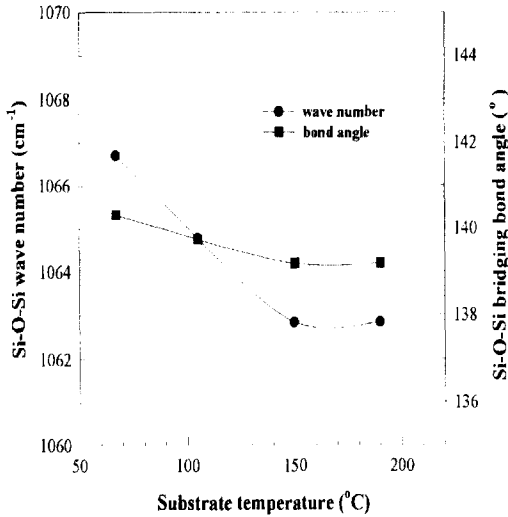


그림 3. 증착온도에 따른 SiO<sub>2</sub>막의 Si-O-Si stretching 흡수 피크 및 Si-O 결합각의 변화  
 Fig. 3. Si-O-Si stretching absorption peak and Si-O bridging bond angle of the SiO<sub>2</sub> films as a function of deposition temperature.

SiO<sub>2</sub>막의 결합상태를 알아보기 위하여 FTIR (Fourier transform infrared spectroscopy) 분석을 행하였다. 그림 2는 410~1300 cm<sup>-1</sup>의 파수범위에 대한 SiO<sub>2</sub>막의 FTIR 분석그림이다. Si-O-Si 결합에 관계된 450 cm<sup>-1</sup> 근처의 rocking mode, 800 cm<sup>-1</sup> 근

처의 bending mode에 해당하는 피크가 나타났으며, 그리고 1060 cm<sup>-1</sup> 근처의 stretching mode가 강하게 나타나고 있다. 930 cm<sup>-1</sup> 근처에 약한 피크가 존재하는데, 이는 Si-OH결합에 의한 것으로써, 온도가 증가하면서 Si-OH결합이 감소하고 800 cm<sup>-1</sup> 근처의 Si-O bending mode가 증가하고 있음을 볼 수 있다. 이는 증착온도의 증가에 따라 SiO<sub>2</sub>막의 수소함유량이 감소하면서 화학적 식각률이 감소한 결과와 일치하고 있다.

기판온도에 따른 1060 cm<sup>-1</sup> 근처의 피크위치 변화와 진동특성에 대한 force constant model<sup>110)</sup>을 적용한 Si-O-Si 결합각의 변화를 그림 3에 나타내었다. 온도가 증가하면서 stretching mode의 파수 및 결합각이 작아짐을 볼 수 있는데, Si-Si 결합간격이 Si-O-Si 결합각과 직접적으로 연관되어 있으므로, 결합각이 작아진다는 것은 SiO<sub>2</sub>막의 밀도가 증가한다는 것을 의미한다.

증착된 SiO<sub>2</sub>막 내부 구성원자들에 대한 화학적 조성비 및 SiO<sub>2</sub>막과 InSb기판사이의 계면상태를 조사하기 위하여 AES(Auger electron spectroscopy) 분석을

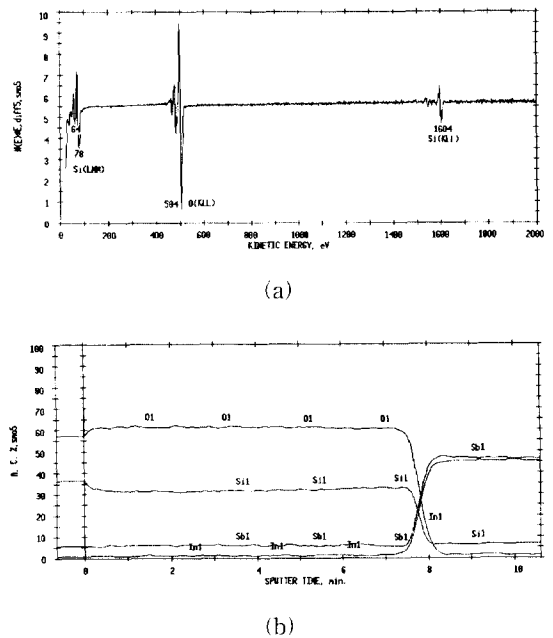


그림 4. 105°C에서 증착된 SiO<sub>2</sub>막의 AES 스펙트럼 및 깊이방향 분석  
 (a) AES 스펙트럼 (b) AES 깊이방향 분석  
 Fig. 4. AES spectrum and depth profile of the SiO<sub>2</sub> film deposited at 105°C.  
 (a) AES spectrum (b) AES depth profile

행하였다. 그림 4 a)는 증착온도가 105 °C인 SiO<sub>2</sub>막의 표면에 대한 AES 스펙트럼이고 b)는 SiO<sub>2</sub>막의 깊이 방향으로 2.5 kV 가속전압의 Ar<sup>+</sup> 이온으로 스퍼터링 하면서 AES 분석을 행한 결과를 나타내는 것이다. N<sub>2</sub>O 가스를 이용하였기 때문에 막내부에 N원자가 포함될 수 있으나, 막에 존재하는 구성원자가 Si와 O만이 존재함을 볼 수 있으며, Si(LMM)에 해당하는 피크가 64 및 78eV에서 나타나고 있다. 이는 105°C의 온도에서 증착될 때 Si원자와 O원자간의 안정한 결합을 유도하여 SiO<sub>2</sub>막내부의 Si-O 결합이 안정된 SiO<sub>2</sub> 구조로 이루어져 있음을 의미한다<sup>[11,12]</sup>. 또한 깊이방향에 따른 AES 분석에서 볼수 있듯이 Si 및 O원자가 SiO<sub>2</sub>막내부에 균일하게 존재하고 있으며, Si원자에 대한 O원자의 조성비가 1:2임을 알 수 있다. 산소원자 농도(15%~85%)의 변화로 평가한 천이영역으로부터, SiO<sub>2</sub>/InSb계면이 약 100 Å미만으로 평가된다<sup>[15]</sup>.

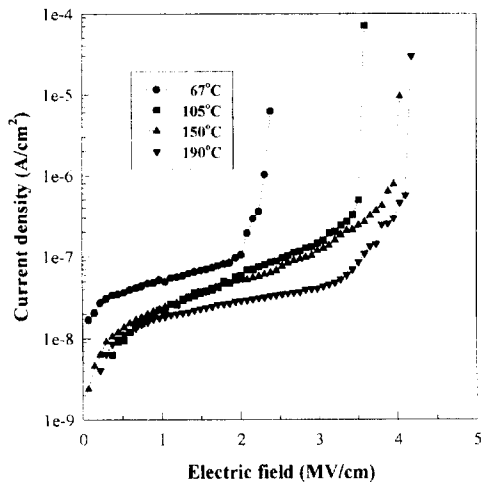


그림 5. 여러 증착온도에서 제조된 MIS소자의 전류밀도-전계 특성곡선

Fig. 5. J-E characteristics of the MIS device fabricated several deposition temperatures.

SiO<sub>2</sub>막의 평균저항률과 누설전류밀도를 측정하기 위하여 MIS 소자들의 전류-전압 측정을 77 K에서 행하였다. 전류-전압 측정시, n-InSb 기판이 축적상태가 되도록 하기 위하여 게이트 전극에 양의 전압을 인가하였다. 그림 5는 여러 가지 증착온도에서 증착된 SiO<sub>2</sub>막을 이용한 MIS소자의 전류-전압특성을 나타내고 있다. 온도가 증가하면서 누설전류 및 절연과괴 전계가 증가함을 볼 수 있으며, 절연과괴가 일어나기 전까지의

평균적인 비저항이 1.5~8.5×10<sup>13</sup> Ω·cm였다. 증착온도가 105 °C인 MIS소자의 1 MV/cm 전계에서의 누설전류가 22 nA/cm<sup>2</sup>로 낮은 전류밀도를 나타내었고, 절연과괴 전계는 약 3.5 MV/cm였다.

그림 6은 여러 증착온도에서 제조된 InSb MIS소자의 정규화된 1MHz C-V 특성곡선이다. 측정시 인가된 AC 소신호 전압은 10 mVrms이었고, DC전압의 scan rate는 100 mV/sec이었다. 측정영역에서 나타난 정전용량으로부터 계산된 SiO<sub>2</sub>막의 비유전율은 67~190 °C의 온도범위에서 4.7~4.5로 측정되었다. 증착온도가 105 °C인 MIS소자의 특성이 가장 우수하게 나타났고, 온도가 높을수록 C-V곡선의 이력특성이 증가하였으며, InSb기판의 전도대 영역에서보다 가전자대 영역에 더 많은 트랩전하들이 존재하고 있음을 이력특성으로부터 알 수 있다. O<sub>2</sub>와 SiH<sub>4</sub>를 이용한 CVD SiO<sub>2</sub>막의 증착온도가 200 °C보다 높으면 MIS소자의 이력특성이 크게 증가하게 된다고 보고한 M. Okamura 등의 결과<sup>[16]</sup>와 비교하면, 본 연구에서 도입한 remote PECVD SiO<sub>2</sub>의 경우 플라즈마에 의해 여겨진 O 반응종이 150 °C근처의 InSb기판에 흡착되어 Si반응종과 표면반응을 하면서 InSb표면 결정에 열적저하를 초래하게 된다는 것을 의미한다고 할 수 있다. 그림 6에 나타난 C-V 특성곡선으로부터 추출한 MIS 소자들의 변수들을 표 1에 요약하였다.

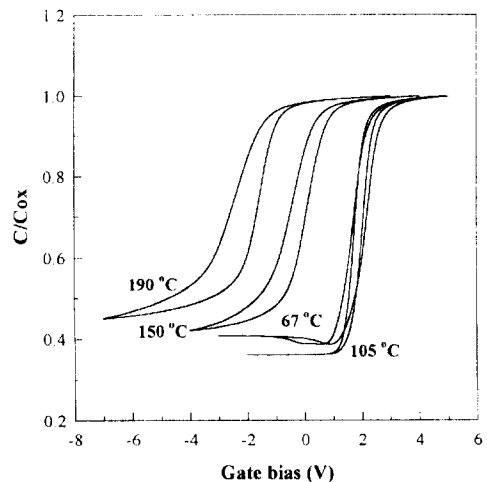


그림 6. 여러 증착온도에서 제조된 MIS소자의 정규화된 C-V 특성곡선

Fig. 6. Normalized C-V characteristics of the MIS device fabricated several deposition temperatures.

표 1. 그림 6의 C-V특성곡선으로부터 추출한 MIS소자들의 변수들

Table 1. Parameters of the MIS devices extracted from the C-V curves shown in Fig. 6.

증착온도 (°C)	평탄전압 (V)	고정전하밀도 (cm <sup>-2</sup> )	트랩전하밀도 (cm <sup>-2</sup> )
67	2.4	-3.1×10 <sup>11</sup>	7.5×10 <sup>10</sup>
105	2.22	-2.8×10 <sup>11</sup>	4.7×10 <sup>10</sup>
150	0.4	2.3×10 <sup>10</sup>	8.2×10 <sup>10</sup>
190	-1.3	3.2×10 <sup>11</sup>	1.1×10 <sup>11</sup>

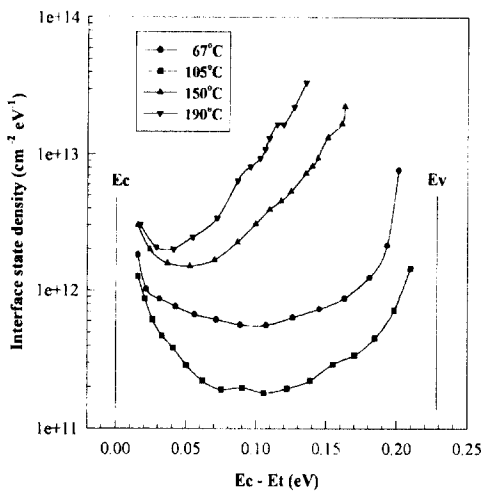


그림 7. 그림 6의 C-V특성곡선으로부터 계산된 MIS소자들의 계면준위밀도 분포

Fig. 7. Interface state density distributions of the MIS devices calculated from the C-V curves shown in Fig. 6.

평탄전압의 이동으로부터 계산된 산화막 고정전하밀도 및 평탄전압의 이력특성으로부터 계산된 산화막 트랩밀도들이 양극산화막에 의한 산화막 고정전하밀도  $10^{11} \sim 10^{12} / \text{cm}^{2,14,16}$  보다 낮은 값이며, photo CVD를 사용한 SiO<sub>2</sub>막에서 나타난 산화막 트랩밀도  $6 \times 10^{10} / \text{cm}^{2,18}$ 에 상응하는 값이다. 측정된 1MHz C-V특성곡선중 보다 정확한 계면상태밀도를 나타내는 것으로 알려진 방출곡선으로부터 Terman방법<sup>17)</sup>을 이용하여 계산된 계면준위밀도분포를 그림 7에 나타내었다. 105 °C에서 증착된 SiO<sub>2</sub>막을 이용한 MIS소자의 계면준위밀도가 가장 낮게 나타났으며, Ec-0.105eV 근처에서의 계면준위밀도가  $2 \times 10^{11} \text{ cm}^{-2} \text{ eV}^{-1}$ 로 평가되었다. 이러한 낮은 계면준위밀도는 계면특성이 우수하다고

보고한 CVD<sup>16)</sup> 및 photo CVD<sup>15)</sup>에서 평가된  $1 \sim 2 \times 10^{11} \text{ cm}^{-2} \text{ eV}^{-1}$ 와 비슷한 값으로써, 본 연구에서 도입한 remote PECVD SiO<sub>2</sub>막을 이용하여 보다 낮은 온에서 계면특성이 우수한 양질의 절연막을 형성할 수 있었다.

#### IV. 결론

본 연구에서는 remote PECVD SiO<sub>2</sub>막을 67~190 °C의 온도범위에서 InSb 기판위에 증착시켰으며, 절연막 및 계면 특성에 영향을 크게 미치는 공정변수중의 하나인 온도에 따른 SiO<sub>2</sub>막의 특성 및 InSb MIS소자의 전기적 특성에 대하여 연구하였다. 증착온도가 증가할수록 막내의 수소함유량이 감소하고 막의 밀도가 증가하였으며, AES 분석으로부터 화학양론적 조성비를 가지는 SiO<sub>2</sub>막임을 알 수 있었다. 67~190 °C의 온도 범위에서 증착된 SiO<sub>2</sub>막을 이용한 MIS 소자를 제조하여 I-V 및 C-V특성을 77 K의 암상태에서 행하였다. 측정된 I-V 특성으로부터 증착온도가 증가함에 따라 누설전류, 저항률, 그리고 절연파괴 전장 등과 같은 직류특성이 향상됨을 알 수 있었다. 그러나, C-V 특성의 경우 105 °C에서 증착된 SiO<sub>2</sub>막의 특성이 가장 우수하며, 150 °C 이상의 온도에서는 InSb 표면 결정의 열적 저하가 초래하게 되어 특성이 저하되었다. 105 °C에서 증착된 SiO<sub>2</sub>막을 이용한 MIS소자의 중간 에너지 대역 근처에서의 계면준위밀도가  $2 \times 10^{11} \text{ cm}^{-2} \text{ eV}^{-1}$ 로 평가되었다.

#### 참고 문헌

- [1] R. L. Farrow, R. K. Chang, S. Mroczkowski, and F. H. Pollak, "Detection of excess crystalline As and Sb in III-V oxide interfaces by Raman scattering, *Appl. Phys. Lett.*, vol. 31, pp. 768-770, 1977.
- [2] R. Y. Hung and E. T. Yon, "Surface study of anodized indium antimonide", *J. Appl. Phys.*, Vol. 41, No. 5, pp. 2185-2189, 1970.
- [3] S. Margalit, J. Shappir, and I. Kidron, "Field-induced tunnel diode in indium antimonide", *J. Appl. Phys.*, Vol. 46, No. 9, pp. 3999-4001, 1975.
- [4] Y. Shapira, J. Bregman, and Z. Calahorra,

- "Origin and effects of interface traps in anodic native oxides on InSb", *Appl. Phys. Lett.*, vol. 47, no. 5, pp. 495-497, 1985.
- [5] H. Fufiyasu, M. Suzuki, K. Nakao, S. Itoh, and O. Ohtsuki, "Properties of metal-borosilicate glass-InSb oxide-p-type InSb structure", *Jan. J. Appl. Phys.*, vol. 16, no. 8, pp. 1473-1474, 1977.
- [6] M. Okamura and M. Minakata, "Hysteresis free SiO<sub>2</sub>/InSb metal insulator-semiconductor diodes", *J. Appl. Phys.*, Vol. 57, No. 6, pp. 2060-2065, 1985.
- [7] K. F. Huang, J. S. Shie, J. J. Luo, and J. S. Chen, "Electrical properties of InSb metal/insulator/semiconductor diodes prepared by photochemical vapour deposition", *Thin Solid Films*, vol. 151, pp. 145-152, 1987.
- [8] A. Kepten, Y. Shacham-Diamond, and S. E. Schacham, "Novel InSb/photochemical native oxide interface", *J. Appl. Phys.*, vol. 64, no. 5, pp. 2813-2815, 1988.
- [9] I. Bloom and Y. Nemirovsky, "Surface passivation of backside illuminated indium antimonide focal plane array", *IEEE Trans. Electron Devices*, vol. 40, no. 2, pp. 309-314, 1993.
- [10] C. H. Bjorkman, J. T. Fitch, and G. Lucovsky, "Correlation between midgap interface state density and thickness-averaged oxide stress and strain at Si/SiO<sub>2</sub> interfaces formed by thermal oxidation of Si", *Appl. Phys. Lett.*, vol. 56, no. 20, pp. 1983-1985, 1990.
- [11] G. Lucovsky, S. S. Kim, D. V. Tsu, G. G. Fountain, and R. J. Markunas, "The effects of subcutaneous oxidation at the interfaces between elemental and compound semiconductors and SiO<sub>2</sub> thin films deposited by remote plasma enhanced chemical vapor deposition", *J. Vac. Sci. Technol.*, vol. B7, no. 4, pp. 861-869, 1989.
- [12] L. E. Davis, N. C. Macdonald, P. W. Palmberg, G.E. Riach, and R.E. Weber, "Handbook of Auger Electron spectroscopy", Perkin Elmer, Minnesota, 1976.
- [13] W. Barth and D. Lile, "Role of the native oxide on indium antimonide surface properties", *Thin Solid Films*, vol. 229, pp. 54-57, 1993.
- [14] 이재곤, 박상준, 최시영, "Remote PECVD로 저온 성장된 SiO<sub>2</sub>/InSb의 전기적 특성", 한국진공학회지, 제5권, 제3호, pp. 223-228, 1996
- [15] Y. K. Su and U. H. Liaw, "Study of indium antimonide metal-oxide-semiconductor structure prepared by photochemical-vapor deposition", *J. Appl. Phys.*, vol. 76, no. 8, pp. 4719-4723, 1994.
- [16] H. Fujisada and T. Sasase, "Evaluation of InSb MOS structure with thin anodic oxide", *Jan. J. Appl. Phys.*, vol. 23, no. 1, pp. L46-L48, 1984.
- [17] L.M. Terman, "An investigation of surface states at a silicon/silicon oxide interface employing metal-oxide-silicon diodes", *Solid-State Electron.*, vol. 5, pp. 285-299, 1962.

## 저자 소개



李在坤(正會員)

1966年 9월 5日生. 1989年 2월 경북대학교 전자공학과 학사. 1993年 2월 경북대학교 전자공학과 석사. 1993年 3월 ~ 현재 경북대학교 전자공학과 박사과정. 주 관심분야는 III-V족 화합물 반도체 공정기술 및

소자물성 등임



崔時永(正會員)

1949년 9월 4일생. 1972년 경북대학교 전자공학과 졸업. 1986년 일본 동북대학교 전자공학과 공학박사. 1991년 ~ 현재 경북대학교 전자·전기공학부 교수. 주 관심분야는 물리센서, 반도체 적외선 센서, Cu 및

W CVD, 비정질 및 다결정 박막 트랜지스터