

論文96-33A-7-17

이종접합 바이폴라 트랜지스터에 관한 소신호 등가회로의 정확한 모델링

(Accurate Modeling of Small-Signal Equivalent Circuit for Heterojunction Bipolar Transistors)

李成玼 *

(Seonghearn Lee)

요 약

AlGaAs/GaAs HBT 소신호 모델을 결정하기 위하여 다중회로 optimization 방법을 사용한 정확한 등가회로 모델링이 수행되었다. 전류가 다른 두개의 활성모드 등가회로들과 차단모드 등가회로가 그들의 측정된 S-parameter들과 동시에 일치되도록 optimization을 수행하였으며, 이 때 하나의 활성모드 등가회로의 전류 종속변수들이 다른 회로의 변수들과 두 전류비의 합수로 서로 연관되어 변화하도록 제약조건 아래에서 행해졌다. 이러한 차단모드 회로 및 변수에 가해진 제약조건은 미지변수들의 수를 줄이므로 물리적으로 합당한 변수값을 추출할 수 있는 이점을 준다. 이 방법으로 추출된 변수들이 대입된 세개의 등가회로의 S-parameter들은 측정된 S-parameter 들과 비교하여 0.045 GHz 부터 26.5 GHz까지 매우 잘 일치하였다.

Abstract

Accurate equivalent circuit modeling using multi-circuit optimization has been performed for determining small-signal model of AlGaAs/GaAs HBTs. Three equivalent circuits for a cutoff biasing and two active biasing at different currents are optimized simultaneously to fit their S parameters under the physics-based constrain that current-dependent elements for one of active circuits are connected to those for another circuit multiplied by the ratio of two currents. The cutoff mode circuit and the physical constrain give the advantage of extracting physically acceptable parameters, because the number of unknown variables of equivalent circuit is reduced by biasing to cutoff and constraining current-dependent variables. After this optimization, three sets of optimized model S-parameters agree well with their measured S-parameters from 0.045 GHz to 26.5 GHz .

I. 서 론

Heterojunction Bipolar Transistor(HBT)를 사용한 Monolithic Microwave Integrated Circuit (MMIC) 등의 microwave 회로를 시뮬레이션하기 위해서는 정확한 HBT 등가회로 모델링이 필요하며, 이

를 위해서는 신뢰도가 있고 효과적인 모델변수 추출이 매우 중요하다. 여기에서 정확한 모델링의 의미는 측정된 HBT 출력특성과 거의 일치하도록 추출된 변수들을 사용한 등가회로로 모델화시킨다는 것을 나타내며 이 때 추출된 변수값들은 물리적으로 합당해야 한다. 일반적인 변수추출 방법으로는 측정된 S-parameter와 등가회로 모델의 계산된 S-parameter가 측정된 주파수 범위 내에서 가능한 한 가깝게 일치되도록 optimization을 수행한다. 그러나 optimization 때에 하나의 S-parameter가 유일한 해를 얻을 만큼 충분한 정보를 포함하지 않기 때문에, 이 방법으로 추출된 변

* 正會員, 韓國外國語大學校 電子工學科

(Hankuk University of Foreign Studies, Department of Electronic Engineering)

接受日字: 1995年5月30日, 수정완료일: 1996年6月21日

수값들에 오차가 생길 가능성이 크다. 이 문제를 극복하는 방안으로서, 여러개의 측정된 S-parameter들과 각각의 등가회로들을 동시에 일치되도록 다중회로(multi-circuit) optimization을 수행하는 것이 추출된 변수들의 정확도를 증진시킨다는 논문들이 발표되었다.^[1,2] 그러나, 여러가지 회로들을 동시에 optimization 할때 미지 변수의 수가 증가되어 추출된 변수값에 또 다른 불확실성을 더해준다.^[3] 이러한 미지 변수의 수를 줄이는 직접적인 방법으로는 독립적인 측정방법에 의해 변수들을 결정하는 것이고,^[4] 간접적으로는 optimization 할때 변수들에 물리적으로 합당한 제약조건(constrained condition)을 부여하는 것이다.^[3] 본 논문에서는, 세 개의 다른 조건으로 측정된 S-parameter들과 전류비의 방정식으로 이루어진 새로운 제약조건을 사용하여 optimization 할 때의 불확실도를 크게 감소시켰다. 이 때 사용된 S-parameter #1 과 #2는 활성영역에서 서로 다른 전류를 가한 후 측정되었고, S-parameter #3는 차단영역의 바이어스를 가한 후 측정되었다.

II. 소자 구조 및 제조 공정

본 논문의 새로운 변수추출방법에 적용하기 위하여, 미국의 University of Minnesota의 반도체 연구실에서 제조된 5.5 x 5.5 μm^2 의 에미터 면적을 가진 비자기정렬(non self-aligned) AlGaAs/GaAs HBT들이 사용되었다. 표 1은 반절연(semi-insulating) GaAs 기판위에 Molecular Beam Epitaxy (MBE) 로 성장된 HBT 에피층 구조를 보여준다. 이 때, 베이스 영역 안에 drift field를 형성하여 베이스 천이시간(base transit time)을 감소시킬 목적으로, 베이스 박막내의 Al 양을 에미터접합 경계부터 컬렉터 경계까지 선형적으로 감소시켜서 에너지 밴드갭의 선형적인 변화를 유도하였다.

Ni/Ge/Au가 에미터와 컬렉터의 ohmic 접촉을 위해 사용되었고, Mn/Au 가 베이스의 ohmic 접촉을 위해 사용되었다. 베이스 층의 표면은 에미터-베이스접합영역에 있는 표면 재결합 성분을 줄이기 위해 얇은 Al_{0.15}As 캡 층으로 보호되었다. 에미터와 베이스 mesa 및 소자의 절연을 위한 식각은 NH₄OH/H₂O₂/H₂O 용액을 사용하였다. 소자의 passivation을 위해 Plasma Enhanced Chemical Vapor Deposition (PECVD)

으로 성장시킨 SiO₂ 박막이 사용되었다.

표 1. 제조된 AlGaAs/GaAs HBT의 에피층 구조

Table 1. Epitaxial layer structure for fabricated AlGaAs/GaAs HBT.

Layer	Material	AlAs Fraction	Doping (cm ⁻³)	Thickness (Å)
Contact(1)	n ⁻ -GaAs		6×10 ¹⁸	1,500
Contact(2)	n ⁺ -GaAs		6×10 ¹⁷	1,000
Emitter(1)	n-AlGaAs	0-0.3	2×10 ¹⁷	500
Emitter(2)	n-AlGaAs	0.3	2×10 ¹⁷	2,500
Spacer	GaAs	0.1		100
Base	p ⁺ -AlGaAs	0.1-0	1×10 ¹⁹	2,000
Collector	n-GaAs		2×10 ¹⁶	8,000
Buffer	n ⁻ -GaAs		6×10 ¹⁸	10,000
Substrate	S.I. GaAs			

III. 소자 변수 추출 방법

HBT에 두 종류의 바이어스 (I_c = 2.51 mA, V_{CB} = 1.6 V와 I_c = 0.35 mA, V_{CB} = 1.6 V)를 가한 후 "on-wafer" RF probe와 HP8510B Network Analyzer를 사용하여 0.045 GHz 부터 26.5 GHz까지 각각의 S-parameter들을 측정하였다. 제작된 HBT에는 on-wafer probing에 적합하게 설계된 패드와 소자와의 연결을 위한 금속배선이 존재하며, 패드 및 금속배선들은 기생성분을 포함하고 있기 때문에 정확한 변수추출을 위해서는 이 성분을 등가회로로 모델링하는 것이 중요하다.^[4,5] 따라서, 본 연구에서는 그림 1에서 보여주는 등가회로를 패드와 금속배선을 위한 모델로서 사용하였으며, 이 모델의 정확도는 이 전의 논문에서 증명되었다.^[5]

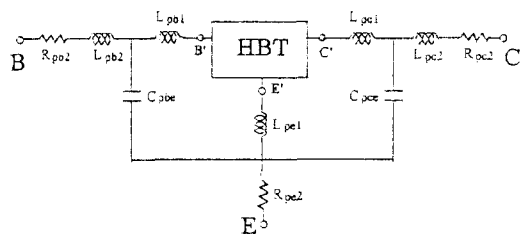


그림 1. 패드와 금속배선을 위한 소신호 등가회로 모델
Fig. 1. A small-signal equivalent circuit model for RF probe pads and interconnections.

그림 2는 정확한 모델링을 위해 수정된 hybrid- π 형 등가회로로서 기존에 발표된 논문^[6]에서 증명된 HBT용 hybrid- π 회로에, 금속배선과 n⁺ 컬렉터 접합층사이의 SiO₂에 의한 용량성분(C_{1p}, C_{2p})들을 첨가하였다. 수정한 이유는 본 연구에서 사용된 AlGaAs/GaAs HBT 구조에서 C_{1p}와 C_{2p} 성분이 무시할 수 없을 정도로 크기 때문이다. 이 모델에서, r_π는 dynamic 에미터 저항, C_{DE}는 에미터-베이스 확산용량, C_{JE}는 에미터-베이스 접합용량, C_c는 내부 베이스-컬렉터 접합용량, C_{bc}는 외부 베이스-컬렉터 접합용량, r_c는 컬렉터 저항, r_e는 에미터 저항, r_b는 베이스 저항, r_{bp}는 베이스 접촉저항, C_{bp}는 베이스 접촉용량^[6]이며 r_o는 출력 저항이다. Transconductance는 $g_m = g_{m0} \exp(-j\omega\tau_d)$ 로 표현되며, 이 때 g_{m0}는 직류성분이고 τ_d는 위상 지연시간이다.

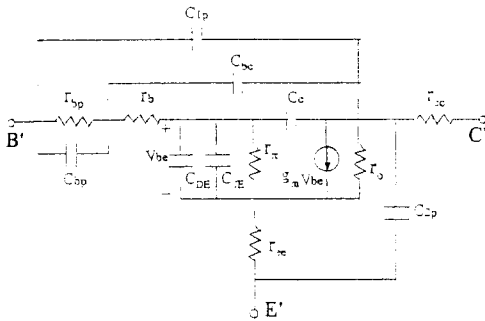


그림 2. 활성모드로 바이어스된 AlGaAs/GaAs HBT을 위한 소신호 등가회로 모델
Fig. 2. A small-signal equivalent circuit model for AlGaAs/GaAs HBT biased to active mode.

세번째의 독립적인 정보를 얻기 위해서, 똑같은 HBT에 V_{BE} = -1 V와 V_{CB} = 1.6 V의 차단모드의 바이어스를 가한 후 S-parameter #3를 측정했다. 차단모드 일 때는 모든 접합영역이 역방향의 바이어스가 걸려 순방향 전류가 없으므로, r_π = ∞와 g_m = 0, C_{DE} = 0가 되어 간단한 RC 수동회로로 단순화 된다.^[5] 그림 3은 이러한 차단모드 등가회로를 보여주며, C_{JE}는 차단모드의 역방향 바이어스에 의해 크게 감소하므로 다른 변수인 C로 정의했다. 차단모드 등가회로는 일종의 open 회로이므로, S-parameter 측정치와 계산치의 차이를 평균한 오차함수(error function)의 값은 optimization 동안에 캐패시터 변수들의 변화에 매우 민감하게 영향을 받는다. 따라서, 차단모드 등가회

로의 단순성과 optimization 오차에 대한 캐패시터 값의 민감성은 미지 변수의 수를 사실상 줄이는 역할을 한다. 따라서, 다중회로 optimization 때에 차단영역 S-parameter가 사용된다면 미지 변수의 수가 줄어 정확한 변수추출을 가능하게 한다.

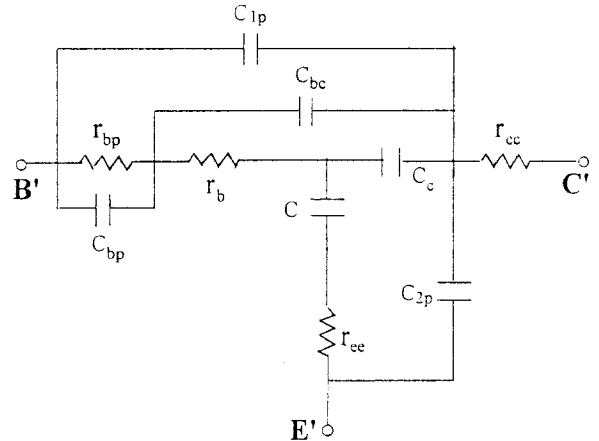


그림 3. 차단모드로 바이어스된 AlGaAs/GaAs HBT을 위한 소신호 등가회로 모델
Fig. 3. A small-signal equivalent circuit model for AlGaAs/GaAs HBT biased to cutoff mode.

패드와 금속배선의 등가회로를 포함한 전류가 다른 두개의 활성모드 등가회로 #1과 #2들과 차단모드 등가회로 #3이 각각의 측정된 S-parameter들과 동시에 일치하도록 Touchstone 프로그램^[7]을 사용하여 optimization시켰다. 그림 2의 변수중에 다음의 변수들은 전류에 관한 방정식으로 표현될 수 있다.

$$g_{m0} = qI_c / (n_c kT) \tag{1}$$

$$r_{\pi} = n_b kT / (qI_b) \tag{2}$$

$$r_o = |V_A| / I_c \tag{3}$$

$$C_{DE} = q\tau_F I_c / (n_c kT) \tag{4}$$

이 때 n_c와 n_b는 각각 I_c와 I_b의 이상계수 (ideality factor), V_A는 Early 전압이고 τ_F는 순방향 천이시간이다. 위의 (1)-(4) 식을 사용하여, 전류가 I_{e2}, I_{b2}인 등가회로 #2의 C_{DE2}, g_{m02}, r_{o2}, r_{π2} 변수들은, 전류가 I_{c1}, I_{b1}인 등가회로 #1의 C_{DE1}, g_{m01}, r_{o1}, r_{π1} 변수들로 각각 다음과 같이 표현될 수 있다.

$$g_{m02} = (I_{e2} / I_{c1}) g_{m01} \tag{5}$$

$$r_{\pi 2} = (I_{b1} / I_{b2}) r_{\pi 1} \quad (6)$$

$$r_{o2} = (I_{c1} / I_{c2}) r_{o1} \quad (7)$$

$$C_{DE2} = (I_{c2} / I_{c1}) C_{DE1} \quad (8)$$

새개의 등가회로들이 동시에 optimization 되어지는 동안에, 등가회로 #2에 있는 네개의 변수들은 위의 관계식에 의해 등가회로 #1에 있는 각각의 변수들과 연결되어 변화된다.

이러한 (5)-(8) 식의 전류비 관계식들을 사용한 이유는 표현식이 아주 간단하며 소자의 물리적 특성에 맞는 제약조건을 공급하여 다중회로 optimization 때에 미지 변수의 수를 줄이므로, 수렴이 빨라지고 물리적으로 신뢰도 있는 변수추출을 가능하게 하기 때문이다. 한편, 참고문헌^[3]의 경우에는 차단주파수 (f_T)와 연관된 전체 에미터-컬렉터 지연시간 (total emitter-to-collector delay time) 방정식을 제약조건으로 부여했지만, 외부 기생성분들이 많이 포함된 등가회로의 경우 정확도가 떨어지므로 복잡한 방정식을 새롭게 유도해야 한다.

표 2. $I_c = 2.51$ mA와 $V_{CB} = 1.6$ V일 때 패드와 금속배선을 포함한 AlGaAs/GaAs HBT의 소신호 등가회로 모델변수

Table 2. Extracted small-signal equivalent circuit model parameters of AlGaAs/GaAs HBT including RF probe pads and interconnections at $I_c = 2.51$ mA and $V_{CB} = 1.6$ V.

L_{pb11}	40.0 pH	r_{ee}	9.0 Ω
L_{pc1}	23.0 pH	r_{oc}	8.4 Ω
L_{pe1}	15.0 pH	r_o	$3.6 \times 10^7 \Omega$
L_{pb2}	27.0 pH	C_{DE}	572 fF
L_{pc2}	27.0 pH	C_{JE}	120 fF
R_{pb2}	9.0 Ω	C_c	28.1 fF
R_{pc2}	4.4 Ω	C_{bc}	68.3 fF
R_{pe2}	2.3 Ω	C_{bp}	297 fF
C_{pbe}	15.0 fF	C_{ip}	12.7 fF
C_{pce}	20.8 fF	C_{2p}	35.6 fF
r_{π}	520 Ω	g_{mo}	95 mS
r_b	136 Ω	τ_d	1.8 ps
r_{bp}	360 Ω		

이러한 방법으로 추출된 패드와 금속배선 및 $I_c =$

2.51 mA, $V_{CB} = 1.6$ V일 때의 HBT 변수들의 값들은 표 2에서 열거하였다. 이러한 바이어스 점은 dc I-V 특성곡선상에서 $I_c = 2.51$ mA, $I_b = 54 \mu A$ $V_{CE} = 3$ V의 active 영역에 위치한다. 표 2의 변수값을 가진 등가회로 #1과 #2의 S-parameter들은 측정된 S-parameter #1과 #2들과 그림 4에서 비교되었으며, 0.045 GHz 부터 26.5 GHz까지 잘 일치하였다.

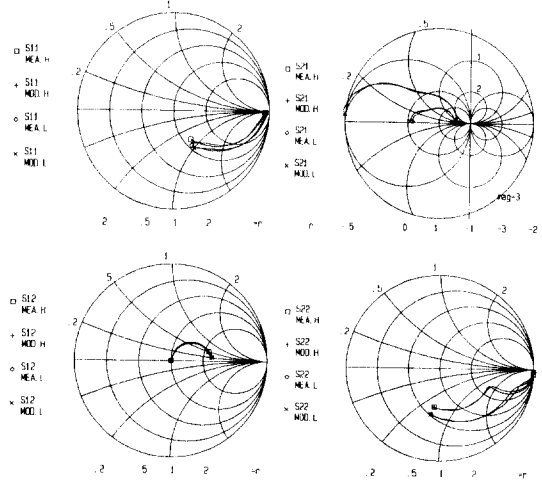


그림 4. 두개의 다른 전류에서 0.045 GHz 부터 26.5 GHz까지의 주파수로 측정된 S 파라미터와 모델된 S 파라미터 사이의 비교. 이름의 끝에 있는 .H와 .L의 첨자는 각각 고전류 데이터 ($I_c = 2.51$ mA, $V_{CB} = 1.6$ V)와 저전류 데이터 ($I_c = 0.35$ mA, $V_{CB} = 1.6$ V)를 나타낸다.

Fig. 4. Comparison between measured (MEA) and modeled (MOD) S parameters at two different currents in the frequency of 0.045 to 26.5 GHz. The extension name of .H and .L represent high-current data ($I_c = 2.51$ mA, $V_{CB} = 1.6$ V) and low-current data ($I_c = 0.35$ mA, $V_{CB} = 1.6$ V), respectively.

이와같은 S-parameter들의 좋은 일치는 다중회로 optimization을 사용한 새로운 변수추출 방법이 정확함을 보여주지만, 이러한 정확도를 더욱 객관적으로 증명하기 위하여 dc나 ac 방법으로 독립적으로 측정하거나 이론적으로 계산된 변수값들과 비교를 행하였다. 먼저, 식 (1)로부터 $g_{mo} = 96$ mS가 계산되었다. 에미터 저항과 베이스-컬렉터 접합용량의 값은 저주파영역에서 측정된 Z-parameter 방정식을 사용하여 $r_c \approx \text{Real}(Z_{12}) - 1/g_{mo} = 12 \Omega$ 과 $C_c + C_{bc} \approx -1/[\omega \text{Imag}(Z_{22} - Z_{21})] = 89$ fF가 얻어졌으며, 이 ac측

정방법의 합당성은 이미 발표된 논문에서^[4] 증명되었다. 컬렉터 저항은 TLM (transmission line measurement) 패턴을 사용하여 6.1Ω 이 측정되었고, C_{ip} 의 값은 평행판 축전기를 가정하여 11 fF로 계산되었다. 또한 C_{JE} 는 $1/(2\pi f_T)$ 대 $1/I_c$ 곡선의 기울기가 $C_{JE}+C_c+C_{bc}+C_{ip}$ 와 같기 때문에^[8] 위에서 얻어진 값을 대입한 후에 120 fF 가 얻어졌다. C_{DE} 의 값은 $1/(2\pi f_T)$ 대 $1/I_c$ 곡선의 y축 절편이 $\tau_F + (r_e + r_c)(C_c+C_{bc}+C_{ip})$ 와 일치한다는 사실로부터^[8] τ_F 를 먼저 추출하고 $C_{DE} = g_{m0} \tau_F$ 을 사용하여 540 fF 을 구했다. 위에서 독립적으로 측정하거나 계산된 변수 data 는 표 2의 data와 비교적 잘 일치하며, 이는 새로운 방법으로 추출된 HBT 모델변수들이 객관적으로 정확하다는 것을 증명한다.

IV. 결론

AlGaAs/GaAs HBT 소신호 등가회로 모델의 정확한 변수추출을 위해서 새로운 다중회로 optimization 방법이 개발되었다. 이 방법은 두개의 활성모드 S-parameter들과 차단모드 S-parameter를 그들의 등가회로에 일치하도록 데이터 fitting을 수행하며, 이 동안에 두개의 활성모드 등가회로들의 전류종속 변수들이 전류비의 함수로 서로 연관되어 변하도록 제약조건을 부여했다. 차단모드일 때는 등가회로가 단순해지며 optimization 오차함수에 캐패시터가 민감하게 작용하므로 미지 변수의 수를 사실상 줄이는 역할을 한다. 이러한 차단모드 회로를 포함하는 다중회로 optimization 및 변수에 가해진 제약조건은 정확한 변수추출을 가능하게 하며, 물리적인 변수값을 얻을 확률을 증가시킨다. 이 방법을 사용하면 여러가지 바이어스의 소신호 등가회로들을 한번의 optimization으로 동시에 결정할 수 있다. 이 방법으로 추출된 변수들은 독립적으로 측정되거나 계산된 data와 비교적 잘 일치하였으며, 또한 세계의 등가회로 모델의 S-parameter들은 측정된 S-parameter 들과 비교하여 매우 잘 일치하였다.

참고 문헌

- [1] J. W. Bandler, S. H. Chen, and S. Daijavad, "Microwave device modeling using efficient 11 optimization: a novel approach," *IEEE Trans. Microwave Theory Tech.*, vol. MTT-34, no. 12, pp. 1282-1293, Dec. 1986.
- [2] F. Lin and G. Kompf, "Efficient FET model parameter extraction using multi-plane data-fitting and bidirectional search technique," *IEEE MTT-S Inter. Microwave Symp. Dig.*, pp. 1021-1024, 1993.
- [3] R. J. Trew, U. K. Mishra, and W. L. Pribble, "A parameter extraction technique for heterojunction bipolar transistors," *IEEE MTT-S Inter. Microwave Symp. Dig.*, pp. 897-900, June 1989.
- [4] S. Lee, B. R. Ryum, and S. W. Kang, "A New Parameter Extraction Technique for Small-Signal Equivalent Circuit of Polysilicon Emitter Bipolar Transistors," *IEEE Trans. Electron Device*, vol. 41, no. 2, pp. 233-238, Feb. 1994.
- [5] S. Lee and A. Gopinath, "Parameter extraction technique for HBT equivalent circuit using cutoff mode measurement," *IEEE Trans. Microwave Theory Tech.*, vol. 40, no. 3, pp. 574-577, Mar. 1992.
- [6] D. Costa, W. U. Liu, and J. S. Harris, Jr., "Direct extraction of the AlGaAs/GaAs heterojunction bipolar transistor small-signal equivalent circuit," *IEEE Trans. Electron Devices*, vol. 38, pp. 2018-2024, 1991.
- [7] *EEsof Touchstone Reference Manual*, version 1.7, EEsof Inc., 1989.
- [8] S. M. Sze, *Physics of Semiconductor Devices*, 2nd ed. New York: Wiley, 1981, pp. 158-159.

— 저 자 소 개 —



李 成 玆(正會員)

1962年 6月 24日生 1985年 2月 고려대학교 전자공학과 졸업. 1989年 6月 미국 University of Minnesota 전기공학과 석사. 1992年 2月 미국 University of Minnesota 전기공학과 박사. 1992年 6月 ~ 1995年 2月 한국전자통신연구소 반도체 연구단 선임연구원. 1995年 3月 ~ 현재 한국외국어대학교 전자공학과 조교수. 주관심분야는 고주파소자 측정 및 변수추출, 초고주파용 바이폴라 소자 모델링 및 회로실제 등임.