

論文96-33A-7-12

이중 변환 TV 튜너용 MMIC 전압제어발진기의 설계 제작

(Design and Fabrication of MMIC VCO for Double Conversion TV Tuner)

黃寅鉀*, 楊典旭*, 朴哲淳*, 朴亨茂*, 金學善**, 尹慶植***

(In Gab Hwang, Jeon Uk Yang, Cheol Sun Park, Hyung Moo Park, Hak Sun Kim, and Kyung Sik Yoon)

요 약

본 연구에서는 이중 변환 TV 튜너에 사용될 수 있는 MMIC 전압제어발진기를 설계, 제작하고 측정 하였다. 전압제어발진기 설계는 소신호 설계 기법을 사용하였으며, ETRI GaAs MMIC 공정을 이용하여 제작하였다. $1\mu\text{m}$ 게이트 길이와 $200\mu\text{m}$ 게이트 폭을 갖는 능동 소자와 MIM 커패시터, spiral 인덕터, 박막저항 등이 수동 소자로 사용되었다. 제작된 전압제어발진기는 5 V 구동 전압과 4 V의 제어 전압에서 1955 MHz의 발진주파수와 10.95 dBm의 출력을 가졌다. 게이트에 연결된 외부 바랙타 다이오드를 이용하여 0 V ~ 6 V의 제어 전압에서 발진주파수는 1947 MHz ~ 1964 MHz 까지 변화였다.

Abstract

In this paper an MMIC VCO which can be used in a double conversion TV tuner is designed, fabricated and measured. The VCO is designed using the small signal design method and fabricated using ETRI GaAs MMIC Foundry. The $3\times 200\mu\text{m}$ gate width MESFET with $1\mu\text{m}$ gate length is used for an active device and MIM capacitors, spiral inductors, thin film resistors are used as passive elements. The VCO has output power of 10.95 dBm at 1955 MHz with 5 V bias voltage and 4 V tuning voltage. The oscillation frequency change from 1947 MHz to 1964 MHz is obtained by an external varactor diode connected to the gate with a tuning voltage from 0 V to 6 V.

I. 서 론

첨단 정보화시대의 도래로 TV 수신기도 HDTV, 위성TV와 같은 고품위 TV의 개발의 필요성이 증대되고 있으나, 기존 TV 수신기의 단 변환 방식 TV 튜너는

입력신호를 선택하는 필터의 수신 대역을 채널을 선택하는 발진기와 연동하여 변화하게함으로써 수신되는 전 채널에 대하여 모든 채널이 전부 좋은 수신대역 특성을 갖게 할 수 없다. 따라서, 단 변환 방식의 튜너는 HDTV와 같은 고품위 TV의 튜너로 사용하기에는 부적합하여, 이중변환방식의 튜너가 고품위 TV의 튜너로 제안되고 있다. 이중변환방식의 튜너에서 신호의 상호 간섭을 최소화 하기 위한 첫번 째 중간주파수는 2 GHz 부근이 이상적이나, 이 주파수 대를 선택할 경우 높은 주파수로 인한 개별 소자의 사용이 어렵고 튜너를 하이브리드화 할 경우 튜너의 크기가 커지게 되는 단점이 있다. 따라서 이중변환튜너는 높은 주파수로 인한 개별 소자 사용의 문제점과 크기를 고려할 때 MMIC로 구성하는 것이 적합하다.

* 正會員, 韓國電子通信研究所

(Elec. and Telecomm. Research Institute)

** 正會員, 大田産業大學校 情報通信工學科

(Dept. of Information Communication Eng., Taejon National Univ. of Technology)

*** 正會員, 高麗大學校 情報工學科

(Dept. of Information Eng., Korea University)

接受日字: 1995年4月27日, 수정완료일: 1996年5월14일

본 논문에서 설계 제작한 전압제어발진기는 2 GHz를 중간주파수로 사용하는 이중변환방식 TV 튜너의 다운컨버전용 발진기로 사용될 수 있다. 발진기 설계시 사용된 소자는 ETRI의 GaAs MMIC Foundry에서 제공되는 1.0 μm 게이트 길이와 200 μm 의 게이트 폭을 갖는 MESFET과 MMIC용 R, L, C 수동 소자를 이용하여 설계하였고, 설계된 발진기는 ETRI GaAs MMIC 공정 기술로 제작하였으며, 제작된 발진기의 크기는 1800x1450 μm^2 이다. 발진기의 설계는 초고주파 발진기 설계에서 많이 이용되는 소신호 설계 기법을 이용하였으며, 제작된 발진기의 발진출력은 10 dBm 이상으로 이중변환 MMIC 튜너 사양에서 요구하는 출력을 만족시켰으며, 발진주파수의 변화는 외부 바랙터 다이오드를 이용하였다.

II. 전압제어발진기 설계 방법

설계하고자 하는 발진기는 다이오드 믹서를 충분히 구동 시키기 위하여 출력이 10 dBm 이상이고, 발진주파수의 범위는 1953 MHz ~ 1957 MHz 이며, 구체적인 사양은 표 1과 같다. 본 설계에서는 ETRI GaAs Foundry의 능동 및 수동 소자를 이용하였고 설계 장비로는 HP사의 EEsos-Libra를 이용하였다.

표 1. 전압 조정 발진기의 사양, 설계 값 및 측정 결과

Table 1. Specifications, design and measured values of voltage controlled oscillator.

항 목	사 양	설계값	측정값
Oscillation frequency	1953~1957 MHz	1890~2350 MHz	1947~1964 MHz
Tuning Voltage	0.5 V ~6V	0.5 V ~ 6V	0.5 V ~6V
Output Power	10 dBm 이상	N/A	8.5~12 dBm 이상
Harmonic Suppression	-15 dbc 이상	N/A	-22 dbc 이상
Phase Noise	-95 dbc at 100 KHz offset	N/A	-122 dbc at 100 KHz offset
Vdd	5V	5V	5V
Id	22 mA	22 mA	25 mA

1. 발진출력의 예측

발진기는 항상 비선형 소자로 동작하므로 MMIC 설

계에서는 최소의 전류로부터 원하는 발진기의 출력을 얻기 위하여 사용되는 능동 소자의 크기를 미리 예측하여야 한다. 설계하고자 하는 발진기의 RF/DC 효율을 약 10 % 로 보면 $V_{ds}=5\text{ V}$ 에서 10 dBm의 출력을 내기 위해서는 약 20 mA 가 필요하며, 자기 바이어스를 이용할 경우는 자기 바이어스 저항에 걸리는 전압만큼 V_{ds} 가 줄어 들게 되어 더 많은 전류를 필요로 하게 된다. 그림 1은 발진기의 설계에 사용된 1m 게이트 길이/200 m 게이트 폭 MESFET을 parameter extraction한 후 MESFET 모델의 I-V 곡선이다. $V_{ds}=5\text{ V}$, $V_{gs}=0\text{ V}$ 에서 포화 전류는 약 18 mA이므로, 50 % I_{dss} (9 mA)를 바이어스 조건으로 잡으면 20 mA의 드레인 전류를 얻기 위하여서는 최소한 445 μm 의 게이트 폭이 필요하나, 제작의 용이성을 고려하면 3개의 1 μm 게이트 길이/200 μm 게이트 폭의 MESFET이 필요하다.

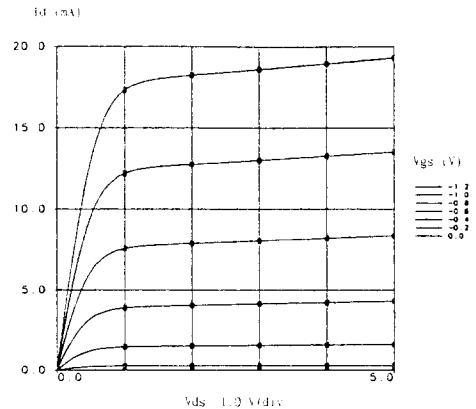


그림 1. 1 μm 게이트 길이/200 μm 게이트 폭 MESFET의 I-V 곡선

Fig. 1. MESFET I-V curves of 1 μm gate length/200 μm gate width.

1 μm 게이트 길이/200 μm 게이트 폭 MESFET 3개를 이용한 1 μm 게이트 길이/600 μm 게이트 폭 MESFET의 50 % I_{dss} 의 바이어스 조건에서($V_d=5\text{ V}$, $V_{gs}=-0.35\text{ V}$, $I_d=27\text{ mA}$) G_{max} , S_{21} , k_1 의 값은 그림 2와 같으며, 소스 공통 증폭기로부터 발진기의 출력 전력을 계산하기 위한 식은 다음과 같이 주어진다.^[11] 발진기에서는 증폭기의 출력 전력과 입력 전력의 차를 최대화 하는 것이 그 목적이며 이 값이 바로 발진기의 출력 전력으로 생각될 수 있다. 소스 공통 발진기의 출력 전력은 경험적으로 식(1)과 같이 주어진다.

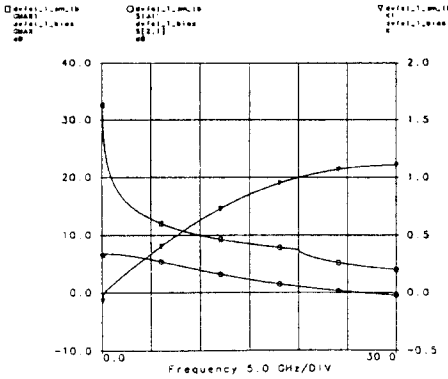


그림 2. 공통 소스 구조 3×1μm 게이트 길이/200μm 게이트 폭 MESFET의 g(=gMAX:소신호전달이득)와 K 값

Fig. 2. G and K of 3×1μm gate length/200μm gate width MESFET of common source structure.

$$P_{out} = P_{sat}(1 - \exp \frac{-GP_{in}}{P_{sat}}) \quad (1)$$

여기서, P_{sat}은 증폭기의 포화 출력 전력이며 G는 증폭기의 소신호 전달 이득이다. P_{out} - P_{in}을 최대로 하기 위하여 이를 미분하면,

$$d(P_{out} - P_{in}) = 0 \quad (2)$$

$$\partial P_{out} / \partial P_{in} = 1 \quad (3)$$

$$\partial P_{out} / \partial P_{in} = G \exp(-GP_{in} / P_{sat}) = 1 \quad (4)$$

$$\exp(GP_{in} / P_{sat}) = G \quad (5)$$

$$P_{in} / P_{sat} = \ln G / G \quad (6)$$

식(2)-식(6)과 같이 되어 P_{out} - P_{in}의 최대값에서 증폭기의 출력은 식(7)로 주어진다.

$$P_{out} = P_{sat}(1 - 1/G) \quad (7)$$

따라서 발진기의 최대 출력 전력은 식(8)과 같이 주어진다.

$$P_{osc} = P_{out} - P_{in} = P_{sat}(1 - 1/G - \ln G / G) \quad (8)$$

그림 2의 이득 곡선을 이용하여 (1-1/G - lnG/G)를 계산하면 그림 3과 같으며, P_{sat}은 FET의 I-V 곡선에서 쉽게 식 (9)로 예측할 수 있다.

$$P_{sat} = \frac{V_{dd}}{2\sqrt{2}} \times \frac{I_m}{2\sqrt{2}} \quad (9)$$

V_{dd}=5 V 일때 3 × 1μm 게이트 길이/200 μm 게이트 폭 MESFET의 드레인 전류는 약 I_m=60 mA 이므로 P_{sat}=15.74 dBm이 된다. 따라서 2 GHz에서 예상되는 발진기의 출력 전력은 식(8)와 그림 3으로부터 약 12.2 dBm으로 주어진 사양보다 2.2 dB의 설계 여유를 가질 수 있다.

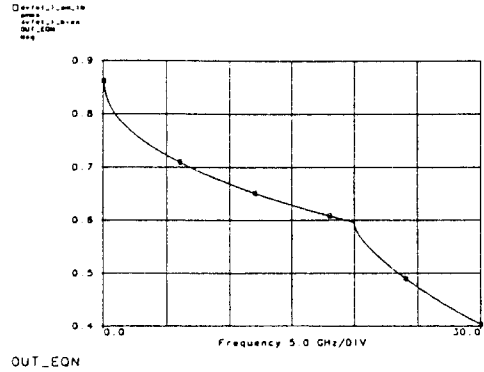


그림 3. 3×1μm 게이트 길이/200μm 게이트 폭 MESFET의 (1-1/G - ln G/G)그림
Fig. 3. (1-1/G - ln G/G) plot of 3×1μm gate length/200μm gate width MESFET.

2. 발진기의 설계

일반적으로 발진기의 설계에는 발진기를 구성하는 공진기와 증폭기로 구분하여 정제환을 이용하여 설계하는 방법과 발진기 구성 소자의 s-parameter를 이용하여 발진기가 출력 단에서 부저항을 갖도록 설계하는 방법이 있다. 전자의 설계 방법은 주로 저주파에서 많이 사용하고 있으며, 사용되는 소자들의 기생 성분이 사용되는 주파수 대에서 크게 영향을 미치지 않으므로 발진기의 주파수는 사용되는 공진기에 따라 거의 결정되며, 구성되는 공진기와 정제환의 방법에 따라 Colpitts, Hartley 발진기 등 여러 가지 형태의 발진기가 많이 알려져 있다. 후자의 설계 방법은 주로 초고주파 이상의 주파수 대에서 사용되며, 높은 주파수 대에서는 사용되는 소자들의 기생 성분 때문에 공진기가 완전히 구성되지 않더라도 발진기가 형성될 수 있으며, 따라서 각 소자들의 s-parameter를 이용하여 발진기의 출력 단에서 발진기가 부저항을 갖도록 설계하는 방법이 많이 이용되고 있다.^{12, 31} 따라서, 본 연구의 전압제어발진기 설계에서는 후자의 설계 방법을 이용하여 사용되는 소자의 s-parameter를 이용한 소신호 설계를 하였다. MMIC 수동 소자에서는 커패시터가

인덕터보다는 Q값이 크므로 Colpitts형태의 발진기를 응용하여, 소스 공통 구조에서 게이트와 소스를 커패시터를 이용하여 정궤환시켜 발진을 가능하게 하고, 게이트에 바레터 다이오드와 출력쪽에 직/병렬 커패시터를 이용한 출력 정합으로 발진 조건을 만족시켜 발진기가 출력 단에서 부저항을 갖도록 하였다.

능동 소자는 앞에서 언급한 바와 같이 1 μ m 게이트 길이/200 μ m 게이트 폭을 갖는 MESFET 3개를 병렬로 사용하였으며, 발진기의 DC 바이어스는 게이트를 spiral inductor로 접지 시키고 소스에 10 옴의 자기 바이어스 저항을 이용하였다. 드레인에 RF block용으로 spiral inductor를 이용하여 Vds=4.4 V, Vgs=-0.32 V, Id=22 mA의 DC 동작점을 잡았으며, 드레인에 사용한 spiral inductor의 저항성분 때문에 Vds 전압이 0.4 V정도 덜 걸렸다. 발진기의 바이어스 회로에 커패시턴스를 이용하여 게이트와 소스 사이에 정궤환회로를 만들고, 출력을 소스쪽에서 얻기 위하여 MESFET의 소스와 자기바이어스 저항 사이에 spiral inductor를 이용하였고, MESFET의 drain을 20 pF의 커패시턴스로 RF short를 만들었다. 발진 주파수의 변화는 게이트에 외부 바레터 다이오드를 이용하여 만들었으며, 바레터 다이오드를 연결하고 0.7 nH의 bonding wire를 포함한 전체 발진기의 회로도에는 그림 4와 같다.

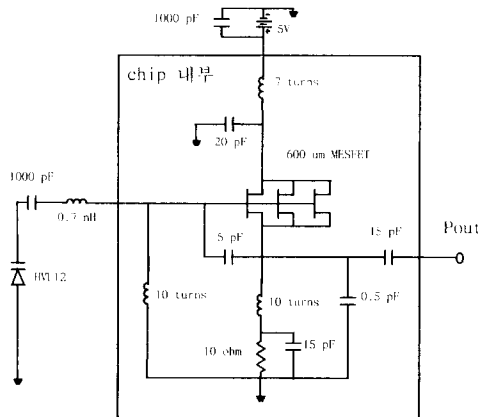


그림 4. 발진기 회로도
Fig. 4. Circuit of oscillator.

출력 단에서 본 출력 임피던스는 그림5에 보인바와 같이 바레터 다이오드의 커패시턴스가 4.5 pF에서 2.5pF로 변함에 따라 1890 MHz에서 2350 MHz 까지 Im

[Zout] = 0, Re [Zout] > - 3x50 (Rload=50 ohm)의 소신호 발진 조건을 만족하여 약 450 MHz의 설계 여유를 갖는다.^{14, 51} 본 설계에서 사용된 바레터 다이오드는 일본 Hitachi사의 HVU12 바레터 다이오드이며 1 V와 30 V의 역 전압에서 0.5 pF에서 5 pF까지의 커패시턴스 값을 갖는다. 본 발진기 설계에서는 바레터 다이오드를 간단히 커패시터로 대체하여 설계하였다.

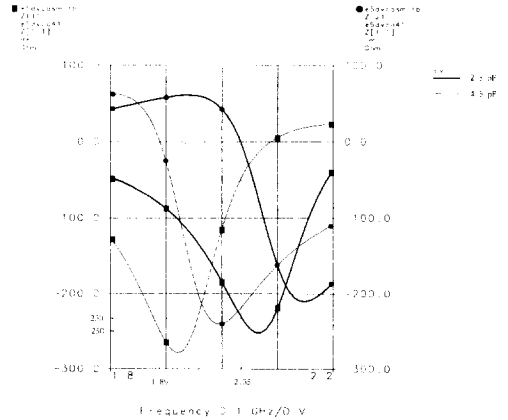


그림 5. 발진기의 소신호 발진 조건
Fig. 5. Small signal oscillation condition of the oscillator.

III. 발진기의 제작 및 측정 결과

설계된 발진기는 ETRI의 GaAs MMIC 공정기술로 제작하였다. 그림 6은 제작된 발진기의 칩 사진이고 칩의 크기는 1800x1420 μ m²이다. 제작된 발진기는 FR4 기판을 이용하여 chip on board 기술로 HP사의 8563E spectrum analyser를 이용하여 특성을 측정하였으며 측정 결과는 표1에 요약되어 있다.

그림 7은 인가 전압이 5V, tuning 전압이 4 V 일 때의 발진 spectrum으로 주파수 1955 MHz에서 10.95 dBm의 출력을 가지며, 측정 간격이 200 KHz로 매우 안정된 발진을 보여 준다. 동작전류는 25 mA로 설계치 보다는 다소 높았으나 이는 발진기의 발진 출력에 의한 DC 동작점의 변화로 생각된다. 발진기의 harmonics는 그림 8에 보이는 바와 같이 모든 harmonics가 -22 dBc 이상을 갖음으로 사양을 만족시켰다.

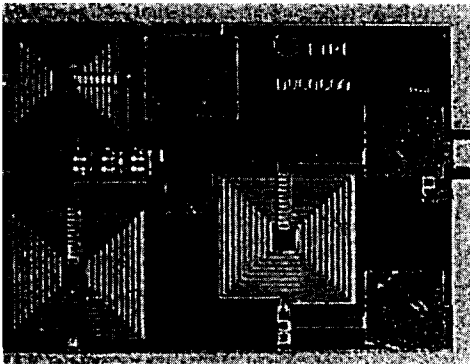


그림 6. 제작된 발진기의 칩사진
Fig. 6. Picture of oscillator chip.

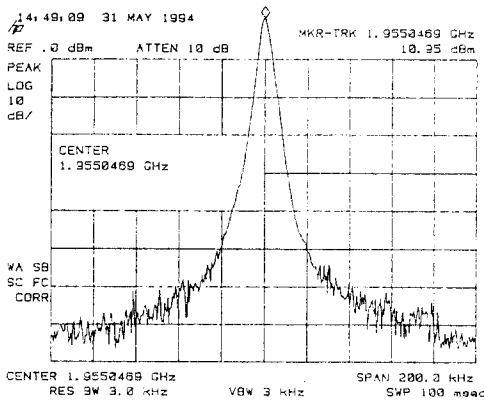


그림 7. 발진기의 발진 spectrum
Fig. 7. Oscillation spectrum of the oscillator.

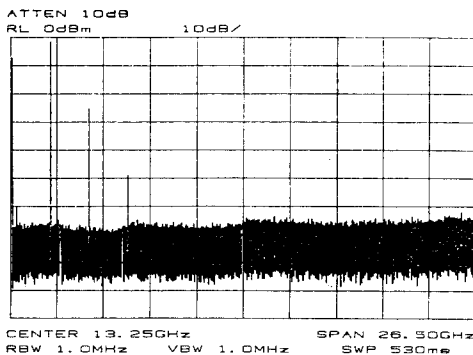


그림 8. 발진기의 harmonics
Fig. 8. Harmonics of the oscillator.

그림 9는 발진주파수에 따른 발진기의 출력과 바레터의 인가 전압에 따른 발진주파수의 변화를 보여 준다. 외부 바레터의 인가 전압이 0 V에서 6 V로 변화함에

따라 발진주파수는 1947 MHz에서 1964 MHz까지 변화하였으며, 출력 전압은 12 dBm에서 8.5 dBm까지 변화하였다. 이는 설계치 1890 MHz ~ 2350 MHz에 미치지 못하였으나, 원하는 사양만큼은 충분히 변화함을 보여 주며, 설계치와 측정치와의 차이는 설계시의 사용된 소신호조건과 실제 동작의 대신호 조건과의 차이에서 기인되는 것으로 생각된다.

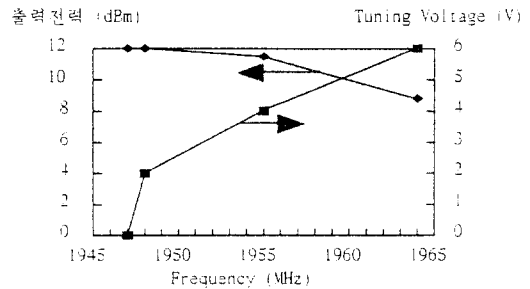


그림 9. 발진기의 발진 주파수 대 출력 전력과 Tuning 전압
Fig. 9. Plot of oscillation frequency vs. output power and turning voltage.

그림 10은 HP8563E spectrum analyser를 이용하여 측정된 발진기의 phase noise이며, 발진기의 phase noise는 100 KHz offset에서 -122 dBc로 사양을 충분히 만족시켰다. 발진기의 phase noise는 GaAs의 물질 특성뿐 아니라 발진기의 공진부를 구성하는 능, 수동 소자의 Q 값에 영향을 받으며, MMIC에서는 MIM커패시터와 spiral inductor등 사용되는 소자의 낮은 Q값으로 낮은 phase noise를 얻기가 어려우나, 본 연구에서 개발된 발진기는 100 KHz offset에서 -122 dBc의 phase noise를 가짐으로써, TV 튜너에서는 충분히 사용될 수 있는 값으로 생각된다.

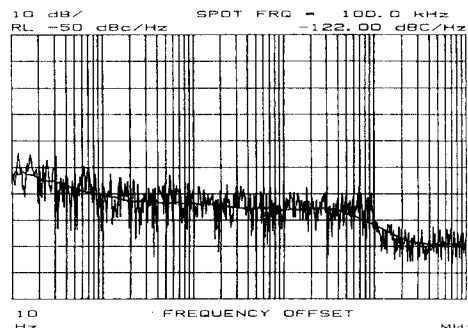


그림 10. 발진기의 phase noise
Fig. 10. Phase noise of the oscillator.

이 MMIC로 제작된 전압제어발진기를 ceramic package 하여 측정된 결과 chip on board와 같은 결과를 얻었으며, 또한 package 한 전압제어발진기를 이용한 이중변환 TV 튜너를 제작하여 TV 수신기에 직접 사용한 결과 TV 수신기가 정상적으로 동작하는 것을 확인하였다.

IV. 결 론

본 연구에서는 이중변환 TV 튜너에 사용할 수 있는 전압제어발진기를 MMIC로 구현하였다. 발진기의 설계는 s-parameter를 이용한 소신호 설계 기법을 사용하였으며, ETRI GaAs MMIC 공정을 이용하여 제작하였다. 3x200 μm 게이트 폭 MESFET을 사용하여 제작된 발진기는 5 V 바이어스 전압에서 1955 MHz에서 10.95 dBm의 발진 출력을 가졌으며, 발진주파수는 바랙터 다이오드의 tuning 전압이 0 V 에서 6 V로 변환에 따라 1947 MHz에서 1964 MHz까지 변화하였다. FR4 기판 위에 chip on board 기술로 측정된 발진기는 ceramic package를 한 후에도 package의 영향을 거의 받지않고 같은 주파수에서 발진하였으며, 시험 제작한 이중변환 튜너에 사용되어 동작 성능을 확인하였다. 따라서 본 연구에서 개발된 전압제어발진기는 HDTV, 위성TV등 차세대 TV의 튜너에 충분히

사용될 수 있을 것으로 판단된다.

참 고 문 헌

- [1] K. M. Johnson, "Large signal GaAs MESFET Oscillator Design," IEEE Trans. on Microwave Theory and Techniques, Vol. MTT-27, March 1979, pp. 217-227.
- [2] A. P. S. Khanna and J. Obregon, "Microwave Oscillator Analysis," IEEE Trans. on Microwave Theory and Techniques, Vol. MTT-29, June 1981, pp. 606-607.
- [3] J. E. Andrews, T. J. Holden, K. W. Lee and A. F. Podell, "2.5 - 6.0 GHz Broadband GaAs MMIC VCO," IEEE Internation Microwave Symposium Digest, 1988, pp. 491-494.
- [4] K. Kurokawa, "Some Basic Characteristics of Broadband Negative Resistance Oscillator Circuits," The Bell System Technical Journal, July 1969.
- [5] G. Gonzalez, "Microwave Transistor Amplifiers Analysis and Design," Prentice-Hall Inc., 1984, pp. 196-199.

저 자 소 개



黃寅鉀(正會員)

1959년 1월 9일생. 1981년 2월 연세대학교 전기공학과 졸업(공학사). 1983년 연세대학교 대학원 전기공학과 졸업(공학석사). 1992년 12월 아리조나주립대학교 졸업(공학박사). 1984년 3월 ~ 1986년 8월 삼성전자(주) 근무. 1993년 2월 ~ 1995년 8월 한국전자통신연구소 선임연구원. 1995년 9월 ~ 현재 전주대학교 전기전자컴퓨터공학과 전임강사. 주관심분야는 반도체 소자 특성 측정 분석 및 MMIC 설계 등임

楊典旭(正會員) 第23卷 第6號 參照

朴哲淳(正會員) 第31卷 A編 第7號 參照

朴亨茂(正會員) 第31卷 A編 第7號 參照

金學善(正會員) 第29卷 B編 第6號 參照

尹慶植(正會員) 第27卷 第6號 參照

현재 고려대학교 정보공학과 교수