

論文96-33A-6-8

Ku-band 지구국 중계기를 위한 12W SSPA에 관한 연구

(A Study on 12 W SSPA for earth station transponder at Ku-Band)

趙昌煥*, 呂寅赫**, 洪義錫***

(Chang Hawn Cho, In Hyuck Yeo, and Ui Seok Hong)

요 약

본 논문에서는 위성통신 지구국 중계기에서 사용되는 Ku-band(14 ~ 14.5 GHz)용 TWTA를 대체하기 위한 SSPA(Solid State Power Amplifier)를 연구·개발하였다. SSPA의 구동단은 내부정합된 2W, 4W, 8W FET를 이용하였으며, 전력증폭단은 브랜치라인 결합기를 사용하여 두개의 내부정합된 8W FET소자를 결합하였다. SSPA는 알루미늄 기구물안에 RF 회로와 온도보상 및 순차/정류 바이어스 회로를 함께 장착시켜 제작하였다. 이렇게 제작된 SSPA는 $24.8 \pm 1\text{dB}$ 의 소신호 이득, 41dBm의 P1dB 출력, P1dB출력레벨에서 6dB back off 시켰을 때 -33dBc의 C/IM3, 그리고 온도(-30 ~ 50)에 대한 이득안정도는 $\pm 1\text{dB}$ 로 우수한 온도특성을 나타냈다.

Abstract

This paper presents the development of a SSPA operating at Ku-band(14 ~ 14.5 GHz) in order to replace TWTA used in the terrestrial transponder of a satellite communication. The driving stage of SSPA uses internally matched 2W, 4W, 8W FET and the power stage is coupled with two internally matched 8W FET by branch-line combiner. The SSPA is fabricated with both the RF circuit and the bias circuitry operating temperature compensation, regulation and sequence on a aluminum housing. The SSPA testing results implemented in this way show $24.8 \pm 1\text{dB}$ small-signal gain, 41dBm P1dB power, a typical two tone C/IM3, -33dBc with single carrier backed off 6dB from P1dB, and gain stability over temperature(-30 ~ 50) $\pm 1\text{dB}$.

I. 서 론

세계는 정보량의 급증에 따라 대량의 정보를 빠르고

신속하게 처리할 수 있는 통신 방법을 필요로하고 있다. 이러한 요구에 부응하기 위해 위성을 이용하여 정보를 교환하는 위성통신이 급격히 발전하고 있으며, 각 국가는 나름대로 위성통신 시스템의 개발을 위하여 많은 노력을 기울이고 있다.

* 正會員, LG 電子部品 研究所

(LG Electro-Components research laboratory)

** 正會員, LG 電子 미디어 通信 研究所

(LG Electronics media communications research laboratory)

*** 正會員, 光云大學校 電波工學科

(Dept. of radio science & eng. Kwangwoon Univ.)

接受日字: 1995年3月16日, 수정완료일: 1996年5月2日

위성통신 방식이 최초로 도입된 1960년대 초 이래 약 30여 년간 위성통신 기술은 비약적인 발전을 거듭하여 현재는 필수적인 통신 수단이 되었다. 이에 우리나라도 방송과 통신 서비스를 제공할 수 있는 무궁화 위성 발사를 계기로 국내에서도 직접 위성방송 시대를 맞이하게 되었다. 이로써 우리나라 전역의 난시청 문제를 해소할 수 있고 무선 멀티미디어, HDTV 등과 같은 고도의 정보 서비스 제공을 위한 기반조성과 관련

산업에 대한 파급효과를 가져올 것이다.

위성통신 중계기를 구성하는 Hardware중에서도 중요한 부분으로 증폭기를 들 수 있다. 증폭기는 입력신호를 증폭시키는데 있어서 최소한의 잡음을 갖는 저잡음 증폭기(Low Noise Amplifier, LNA)와 신호를 수신할 수 있도록 신호를 고출력으로 증폭하는 기능을 갖는 고출력 증폭기(High Power Amplifier, HPA)가 있다. 위성통신 지구국용 고출력 증폭기는 IF 신호에서 Ku-band로 주파수 변환된 신호를 고출력 증폭하여 직교편파 분리기(OMT)에 연결된 안테나를 통해 위성으로 송출하는 기능을 갖는 중요한 모듈이다¹¹⁾.

오늘날 위성통신 지구국용 및 위성체용 고출력 증폭기로 사용되는 SSPA(Solid State Power Amplifier)는 Helix구조를 갖는 TWTA에 비해 선형성, 신뢰성 및 수명등의 측면에서 우수한 성능을 가지며 또한 DC 소비전력이 적고 소형 경량의 특징으로 위성통신용 고출력증폭기로 사용되고 있다. 현재 DAMA-SCPC단말 지구국용 SSPA는 4W급으로 4채널의 음성 서비스 및 데이터를 전송할 수 있는 규모이다. 그러나 가입자 수가 늘어남에 따라 위성통신 지구국용 고출력 증폭기의 출력전력도 증가하여야 할 것이다¹²⁾.

위성통신 지구국용 중계기에 장착되는 SSPA는 지상의 환경변화에 대해서 그 성능을 충분히 유지하여야 한다. 특히 온도변화가 심할 경우 온도에 따른 신뢰성을 갖는다는 것은 상당히 중요하다. 따라서 중계기를 구성하는 모든 모듈은 온도에 대한 안정도 실험이 필요하다. 증폭기의 경우, 온도변화에 따라 전력이득이 변하게 되는데 이는 S/N비 악화, P^{1dB}, 상호변조왜곡등에 영향을 초래하게 된다. 그러므로 온도변화에 대한 전력이득 변화로 발생되는 왜곡의 영향을 방지하기 위해서는 고출력증폭기 제작시 우수한 온도특성을 갖도록 온도보상회로를 설계·제작하여야 한다¹³⁾.

본 논문에서는 고출력증폭기를 알루미늄으로 제작된 기구물에 RF회로부와 온도보상 및 순차/정류 바이어스 회로를 함께 집적화하였다. RF회로부는 3단 구동 증폭단과 브랜치라인 결합기로 구성된 고출력 증폭단으로 이루어져 있다. 전력 증폭기의 동작주파수 범위는 14~14.5 GHz이며 제작 기판은 비유전율 $\epsilon_r = 2.52$, 두께 h=0.5 mm인 CGP-502 테프론 기판이다. 온도보상 및 순차/정류 바이어스회로는 부정 온도계수(Negative Temperature Coefficient)를 갖는 서미스터를 이용하여 온도변화에 따라 인가되는 Vgs을 제어하도록 하였

고 GaAs FET의 드레인-소오스 전압과 게이트-소오스 전압을 순차적으로 공급·중단하도록 하여 FET를 보호하는 기능을 갖도록 제작하였다.

II. 본 론

1. 전력증폭기 이론

선형 전력 증폭기와 고전력 증폭기를 설계하는 데 있어서, 전자의 경우는 소신호 산란계수를 이용할 수 있는 반면에 후자는 이를 이용할 수 없는 것이 차이점이다. 그 이유는 전력 증폭기의 경우 신호가 커질수록 FET에서 발생된 열과 또 다른 비선형성 특성 때문에 소신호 산란계수는 더 이상 사용할 수 없기 때문이다. 그러나 선형 전력 증폭기, 즉 구동 전력 증폭기는 고전력 증폭단을 구동하기에 충분한 출력과 높은 효율을 갖어야 하는 동시에 선형 영역에서 동작해야 하므로 저전력 증폭기와 같은 설계 방식인 소신호 산란계수를 이용하여 설계한다. 가장 중요한 것은 이득의 압축이 생기지 않는 범위에서 출력을 얻도록 소자를 선택하는 일이다. 즉 다음 단 소자의 동작이 포화 상태가 되지 않도록 하기 위해서는 전단의 이득을 조정해야 한다. 그러나 고전력 증폭기는 대신호 산란계수를 이용하여 원하는 출력에 맞는 임·출력 부하를 설정하는 방법을 이용해야 한다. 그러나 이러한 대신호 산란계수는 측정하기가 매우 어려우며 이를 측정하려면 고가의 측정 장비와 많은 시간이 소모된다. 이러한 단점을 해결하기 위해 본 논문에서는 인덕터와 칩 캐패시터로 내부 임피던스 정합된 전력용 GaAs FET를 사용하였다.

열역학적으로 전력 증폭기는 DC전력을 RF전력으로 변환시키는 전력 변환기라 할 수 있다¹⁴⁾.

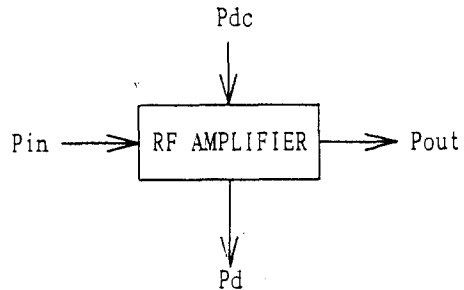


그림 1. RF 증폭기의 열역학적인 표현
Fig. 1. Thermodynamic representation of RF amplifier.

전력 증폭기가 만족해야할 기본적 열역학 법칙은 식(1)과 같다. 식(1)에서 증폭기에 입력되는 신호의 세기는 출력의 세기와 같아야 함을 알 수 있다.

$$P_{in} + P_{dc} = P_{out} + P_d \quad (1)$$

여기서 P_{in} 는 입력신호 전력이고 P_{dc} 는 DC입력 전력이며 P_d 와 P_{out} 는 손실된 전력과 출력신호 전력이다. 전력 이득은 다음과 같이 정의할 수 있다.

$$G = \frac{P_{out}}{P_{in}} \quad (2)$$

식(1)과 식(2)에 의해 식(3)과 같은 관계가 성립함을 알 수 있다.

$$P_d = P_{dc} - (G-1)P_{in} \quad (3)$$

식(3)에서 이득 G 가 1보다 크다면 특정 입력신호의 세기에 대해서 소모전력이 마이너스가 되는 부분이 나타남을 알 수 있다. 이러한 사실은 불가능하며 실제로 출력신호전력이 포화 상태에 도달되었음을 나타낸다. 즉 선형 동작 영역을 넘어서게 되면 이득은 입력의 세기에 따라 감소한다. 이러한 증폭기의 동작 특성은 소자의 잠음 특성으로 인하여 낮은 입력 신호에 대하여 제한되며, 입력 신호가 1dB 감소된 점을 넘어서면 비선형 특성 때문에 증폭기의 선형 동작이 제한된다¹⁵⁾.

2. 전력결합기 이론

현재, 반도체 기술은 C-band 이하의 경우에 수십에서 수백 W의 출력을 낼 수 있는 소자를 제작할 수 있으나, X band 이상에서는 수십 W 출력을 낸다. 일반적으로 한개의 반도체 소자로 구현한 회로는 소자의 출력이 제한되기 때문에 출력에 있어 한계점이 있다. 현재 상용 Ku-band 주파수대 전력 GaAs FET는 최대 8 W의 출력이 가능하다¹⁶⁾. 그러므로 10 W 이상의 출력을 갖는 증폭기를 제작하기 위해서는 전력결합의 기술이 필수적이다. 또한 X band 이상의 power FET는 충분한 주파수 내역을 갖을 수 없기 때문에 고주파, 혼변조 그리고 spurious 응답등의 문제가 생긴다. 이러한 문제점을 해결하기 위해서 전력 결합기를 이용하기도 한다. 그리고 전력 결합기 회로는 이미 패키지된 고전력 GaAs FET의 내부에 FET 셀의 출력을 결합하는 기술로 응용되고 있다¹⁷⁾.

마이크로스트립으로 구현할 수 있는 전력 결합기에

는 Multi-stage, n-way, binary 형태가 있다. 그중 가장 단순한 종류는 binary 형태인 전력 분배기이며, 이것은 입력신호를 두개의 출력 포트에 나누어 전송하는 것이다. 이상적으로 양방향 분배기는 무손실 상호대칭적 조건, 단자간의 완벽한 분리도, 주파수에 불변해야 하지만 3 포트 회로에서는 이러한 조건을 만족할 수 없다¹⁸⁾. 양방향 전력결합기는 두개의 출력신호의 위상이 동위상이거나 90° 위상차에 따라 두가지로 나눌 수 있으며 실제적으로 응용되는 결합기로는 Wilkinson, Lange, Rat-race, 그리고 Branch-line 등이 있다¹⁹⁻²⁰⁾.

본 논문에서는 설계기술과 제작상의 복잡성등을 고려할때 가장 적합하다고 생각되는 브랜치라인 결합기를 전력증폭단의 전력결합 및 분배기로 사용하였다. 브랜치라인 결합기는 설계와 제작이 용이하며 손실이 작다는 장점이 있다. 대역폭은 대략 10~20% 정도로 비록 넓지는 않으나 RF 신호의 세기가 비교적 큰 신호를 전송하는데 있어서 다른 결합기에 비해서 파손될 확률이 매우 적다. 브랜치라인 결합기는 전달되는 전력이 3dB가 되기 위해서 병렬 전송선로의 특성 임피던스는 50Ω, 직렬 전송선로의 특성 임피던스는 50/√2Ω이 되도록 설계하고 전달되는 신호가 출력에서 90°의 위상차를 갖도록 하기 위해서는 λ/4 전송선로 길이를 갖는다. 아이솔레이션 포트는 각 단자에서 반사되는 신호를 흡수하기 위해서 50Ω으로 종단시키는데, 전력 증폭기의 경우는 신호의 전력을 견딜 수 있어야 한다¹¹⁻¹²⁾.

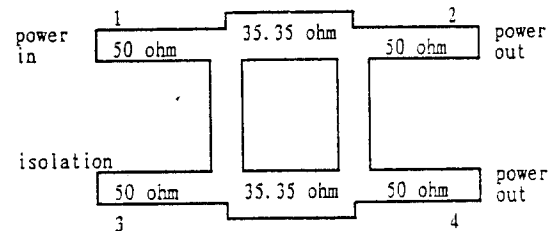


그림 2. 브랜치라인 결합기
Fig. 2. Branch-line coupler.

본 논문에서 이용한 브랜치라인 결합기의 산란계수 행렬은

$$S = \begin{bmatrix} 0 & \alpha & 0 & \beta \\ \alpha & 0 & \beta & 0 \\ 0 & \beta & 0 & \alpha \\ \beta & 0 & \alpha & 0 \end{bmatrix} \quad (4)$$

이다.

이때, 결합기가 손실이 없다고 한다면, 두 상수 α 와 β 는 아래의 관계를 만족한다.

$$|\alpha|^2 + |\beta|^2 = 1 \quad (5)$$

$$\alpha^* \beta + \beta^* \alpha = 0 \quad (6)$$

식(5)는 크기의 관계를 나타내며, 식(6)은 α 와 β 가 90° 위상차를 나타낸다. 따라서 α 와 β 를 두 개의 실수 t 와 φ 로 표현하면

$$\alpha = \sqrt{1-t^2} e^{j\varphi} \quad (7)$$

$$\beta = t e^{j\varphi} \quad (8)$$

식(7),(8)이 된다. 즉 단위파(unit wave)가 단자 1에 입력되면 단자2와 4의 출력들은 각각 식(7)과 (8)이 되며 단자 3에는 출력이 없게 된다.

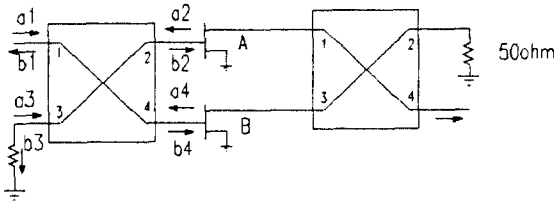


그림 3. 브랜치라인을 이용한 balanced 증폭기
Fig. 3. Balanced amplifier with branch line.

고출력과 광대역을 위해 사용되는 일반적인 회로중 하나인 평형 증폭기는 우수한 입·출력반사손실, 급격한 성능저하방지(graceful performance degradation), 출력전력 상승등의 장점이 있으며, 그림 3과 같이 두개의 동일한 3dB 결합기로 증폭기 A와 B를 연결하여 구성한다. 그림 3에서 입력단 결합기의 단자 2, 4는 증폭기 입력과 연결하고 단자 3은 50Ω 로 종단시킨다. 출력단 결합기의 단자 1, 3을 증폭기 출력과 연결하고 단자 2를 50Ω 로 종단시킨다. 이와 같은 브랜치라인 결합기를 이용한 평형증폭기의 산란계수는 식(9)와 같다.

$$\begin{aligned} S_{11} &= e^{-2j\phi} [t^2 S_{11}(A) - (1-t^2) S_{11}(B)] \\ S_{21} &= je^{-2j\phi} t \sqrt{1-t^2} [S_{21}(A) + S_{21}(B)] \\ S_{12} &= je^{-2j\phi} t \sqrt{1-t^2} [S_{12}(A) + S_{12}(B)] \\ S_{11} &= e^{-2j\phi} [t^2 S_{22}(A) - (1-t^2) S_{22}(B)] \end{aligned} \quad (9)$$

결합기가 3 dB ($t^2=0.5$)이고 두 증폭기의 특성이 같을

때 산란계수는 식(10)과 같다.

$$\begin{aligned} |S_{11}| &\approx 0 \\ |S_{22}| &\approx 0 \end{aligned} \quad (10)$$

$$S_{21} \approx je^{-j2\phi} S_{21}(A) \approx je^{-j2\phi} S_{21}(B)$$

이것은 평형 증폭기의 입·출력 정합이 양호함을 나타내며 이득은 1단 증폭기의 이득과 거의 같음을 의미한다. 만약 두 증폭기의 특성이 다르고 결합도는 3dB로 같은 경우의 산란계수는 식(11)과 같다.

$$\begin{aligned} |S_{11}| &= \frac{1}{2} |S_{11}(A) - S_{11}(B)| \\ |S_{22}| &= \frac{1}{2} |S_{22}(A) - S_{22}(B)| \\ |S_{21}| &= \frac{1}{2} |S_{21}(A) - S_{21}(B)| \end{aligned} \quad (11)$$

즉, 입·출력 반사계수는 두 증폭기 차이의 절반이며 이득은 합의 절반임을 알 수 있다^[13-14].

3. 온도 보상 회로

통신시스템을 구성하는 각 모듈은 우수한 온도특성을 갖도록 온도보상회로를 설계·제작해야만 온도변화에 따른 재약을 극복하고 초기 설계시 예상한 특성을 얻을 수 있다. 증폭기의 경우 온도상승시 이득감소로 인하여 신호가 미약하게 되어 신호대 잡음비가 악화되며 디지털 통신에서 bit error ratio을 증가시킨다. 또한 온도하강시 이득증가로 인하여 출력레벨이 상온에 비해 상승하기 때문에 P_{1dB} 에 영향을 미쳐 출력전력이 포화되어 상호변조왜곡을 초래할 수 있다. GaAs FET는 온도변화에 따라 gm이 변하게 되는데 이는 소자내의 캐리어 이동도(μ) 변화에 비례 관계가 있다. 온도와 이동도(μ)간의 관계를 수식으로 표현하면 식(12)와 같다^[15].

$$\frac{\mu}{D} = \frac{q}{KT} \quad (12)$$

여기서 D는 확산상수, K는 볼츠만 상수, q는 전하량이며 T는 절대온도, μ 는 이동도이다.

온도가 감소할수록 gm이 증가하게 되고, 따라서 Ids가 증가하게 된다. 전력이득을 일정하게 유지시키기 위해서는 Vgs를 올려주어, Ids/Ids(Vgs=0)가 일정하도록 해야하며, 온도가 증가하면 그 반대로 하여 최적 바이어조건을 만족시켜주어야 한다. 바이어스회로는 부정 온도계수(Negative Temperature Coefficient)를 갖

는 서미스터를 이용하여 온도변화에 따라 인가되는 Vgs를 제어하는 온도보상회로를 설계·제작하였다.

III. 설계 및 제작

본 논문에서 구동증폭단의 1, 2, 3단 증폭기는 도시바사의 TIM1414-2 (2Watt), TIM1414-4(4Watt), TIM1414-8(8Watt)을 이용하였다. 그리고 전력 증폭단에서는 TIM1414-8의 소자를 브랜치라인 결합기로 전력을 분배/결합하여 최종출력에서 원하는 출력을 얻고자 하였다. 이때 구동단 전력증폭기는 고출력 증폭단을 구동하기에 충분한 출력과 효율을 갖어야 하는 동시에 선형 영역에서 동작하도록 설계하였다. SSPA 구성도는 그림 4와 같다. 설계에 이용된 CAD 시뮬레이터는 "MDS"를 사용하였으며, 시뮬레이션 결과는 그림 5와 같다. SSPA 설계 사양은 표 1과 같다. 그림 6은 실제 제작된 SSPA 실물도이다.

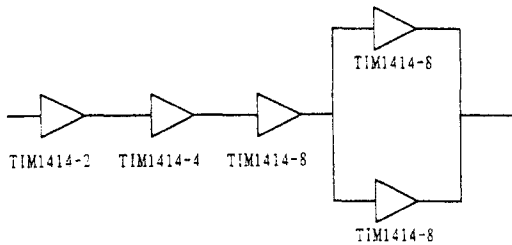


그림 4. SSPA 구성도

Fig. 4. SSPA block diagram.

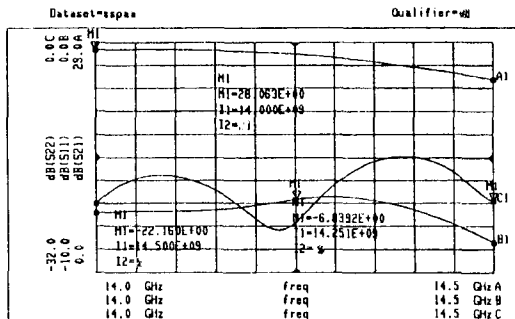


그림 5. SSPA 모의 실험결과

Fig. 5. A result of SSPA simulation.

본 논문에서는 내부정합된 전력 FET를 사용하였고 DC blocking회로는 삽입손실이 많은 lumped capacitor 대신 microstrip line coupler를 사용하였다. 능동회로의 바이어스회로는 DC 차폐 캐패시터와

RF 바이어스 초크로 구성하였으며, 원하는 주파수대역에서 바이어스선의 입력이 개방되어 있을때 RF신호가 바이어스라인과 DC전원으로 누출되는 것을 최소화해야 한다. 이를 위한 바이어스 회로는 일반적으로 bypass capacitor로 종단된 $\lambda/4$ 길이 선로를 이용하거나 각각 $\lambda/4$ 길이의 높은 특성 임피던스 선로에 이어 낮은 임피던스 선로를 갖는 개방 스테르브를 달아주는 방식이 있다. 본 논문에서 사용된 스테르브는 부채꼴 스테르브로서 구형 스테르브에 비해서 넓은 주파수 대역에서 우수한 단락 효과를 갖는다.

표 1. SSPA 설계 사양

Table 1. A specification of SSPA design.

Item Description	Specification
Frequency Band	14.0 ~ 14.5 GHz
Output Power (P1dB)	41dBm
Linear Power Gain	20 dB MIN
Third Order Intercept Point Power(IP3)	47dBm MIN (at 6dB above P1dB)
Gain Stability over Temperature	± 2 dB MAX. (-30 ~ 50 °C)
Input Return Loss	6 dB MIN
Output Return Loss	6 dB MIN

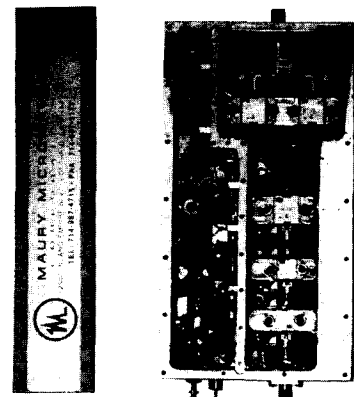


그림 6. SSPA 실물도

Fig. 6. Picture of a SSPA.

설계시 SSPA는 온도변화에 대한 일정한 이득을 유지하도록 하기위해서 부성온도계수를 갖는 서미스터를 이용한 전압분배기를 구성하여 온도변화에 따라

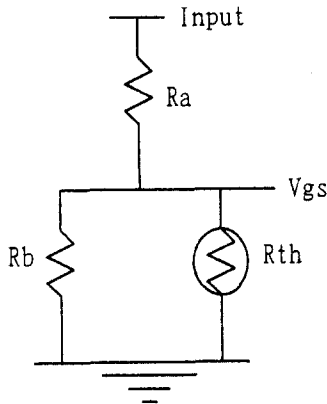


그림 7. 온도보상용 전압분배기
Fig. 7. Voltage divider for temperature copensation.

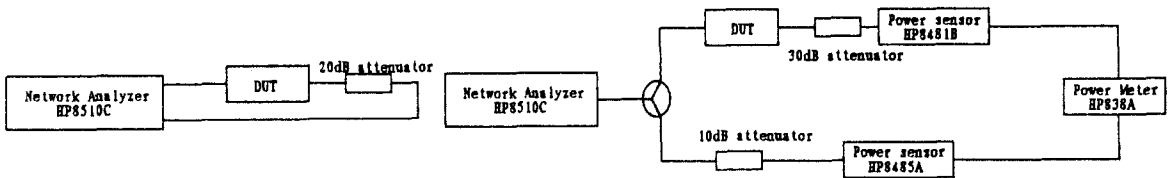
GaAs FET에 인가되는 V_{gs} 을 조절하도록 구성하였다. 그림 7은 온도변화에 따라 V_{gs} 을 조절하도록 하는 온도보상용 전압분배기이다. 이 회로에서 R_a 는 고정저항이며 R_b 는 부정온도계수를 갖는 서미스터와 병렬로 연결된 고정저항으로 구성하였으며 서미스터는 온도에

따라 저항치의 변화로 출력전압을 제어하도록 하였다.

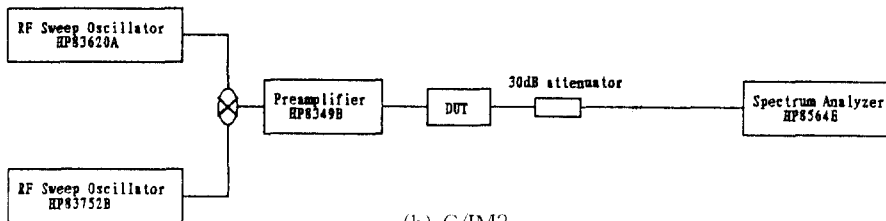
VI. 측정 및 결과

본 논문에서 제작된 전력 증폭기는 HP8510C network analyzer와 HP838A power meter로 증폭기의 이득과 P_{IdB} 을 각각 측정하였으며, 서로 5MHz가량 떨어진 두 신호를 전력증폭기에 입력시켜 측정한다. C/IM3 은 HP83620A, HP83752A RF Sweep Oscillator와 HP7004A spectrum analyzer를 사용하여 측정하였다. 온도변화에 대한 이득안정도는 Chamber와 HP8720C Network Analyzer를 사용하여 측정하였다. 그림 8(a)는 이득과 P_{IdB} , 그림 8(b)는 C/IM3, 그림 8(c)는 온도변화에 대한 이득안정도를 측정하기 위한 장비의 구성도를 나타낸다.

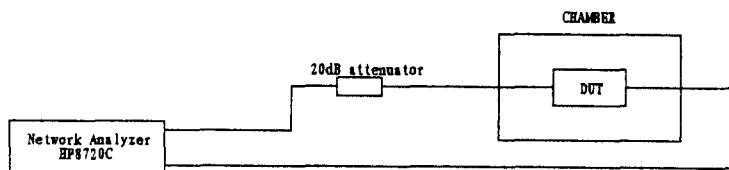
그림 9는 SSPA 출력단에 20dB 감쇄기를 삽입하여 측정할 소신호 이득을 나타낸다. 그림 9에서 제작된 SSPA는 14 ~ 14.5GHz의 500MHz대역에서 24.8dB의 이득과 ± 1 dB의 이득편탄도를 나타내었다.



(a) 이득과 P_{IdB}



(b) C/IM3



(c) 온도에 대한 이득안정도

그림 8. 장비 구성도
Fig. 8. Block diagram of equipment.

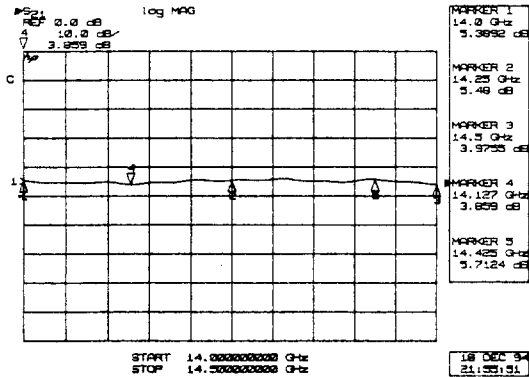


그림 9. 소신호 이득
Fig. 9. Small-signal gain.

그림 10은 14.25GHz의 동작주파수에서 입력신호전력대 출력신호전력의 변화를 나타낸다. SSPA 출력은 포화출력을 측정하는 TWTA와는 달리 P_{1dB} 을 측정하게 되는데, 제작된 SSPA의 P_{1dB} 출력은 41.14 dBm을 나타내었다.

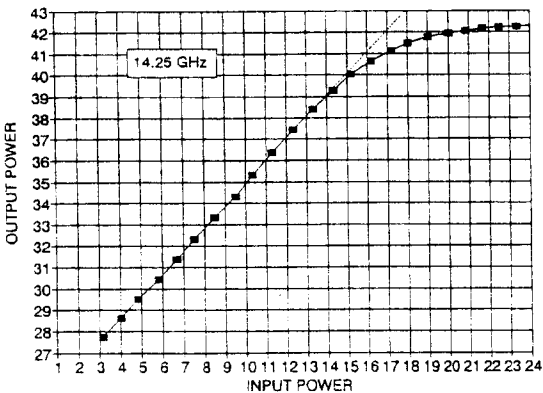


그림 10. 입출력 전달특성
Fig. 10. Pin/Pout transfer characteristics.

위성통신 지구국용 중계기에 장착되는 SSPA는 지상의 환경변화에 충분히 그 성능을 유지하여야 한다. 특히 온도변화가 심할 경우 온도에 따른 신뢰성을 갖는다는 것은 상당히 중요하다. 따라서 위성통신 시스템에 장착되는 모든 모듈은 온도에 따른 안정성을 판별하기 위한 실험이 필요하다. 본 논문에서 설계·제작한 SSPA의 온도변화에 따른 전력이득안정도에 대한 실험 장비구성도는 그림8(c)에 나타내었으며 온도실험주기는 그림11과 같다.

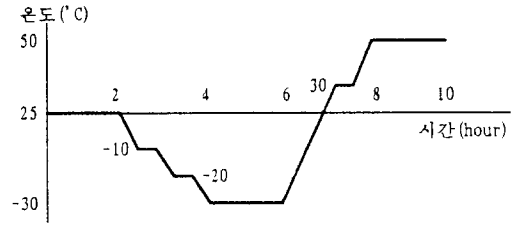


그림 11. 온도주기
Fig. 11. Temperature cycle.

표 2는 온도주기동안 온도보상회로를 적용하지 않은 경우와 적용한 경우에 있어서 고출력증폭기의 이득변화를 측정할 비교표이다. 표 2에서 온도보상회로를 삽입하지 않을 경우, -30 ~ 50 °C범위에서 ±6dB 이득변화를 보인 반면, 온도보상회로를 삽입한 SSPA는 최대 +1dB 이득안정도로 안정된 출력을 나타내었다. 그림 12는 -30, 25, 50°C온도에서 온도보상회로가 장착된 SSPA의 이득을 비교 측정할 data이다.

표 2. 온도에 대한 SSPA 이득
Table 2. SSPA gain for temperature.

온도 (temperature, °C)	온도보상회로를 삽입하지 않을 경우 (dB)	온도보상회로를 삽입할 경우 (dB)
25 (상온)	25	25
10	27.7	24.8
-20	29.8	24.9
-30	32	25.2
30	22	24
50	20	23.8

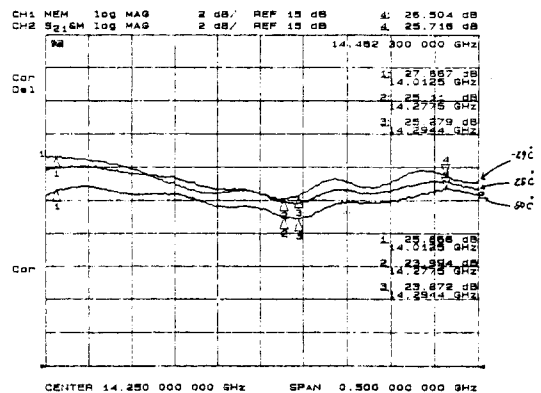


그림 12. 온도에 대한 이득안정도
Fig. 12. Gain stability over temperature.

증폭기의 경우, 여러 신호가 입력됨에 따라 고조파에 의한 영향이 기본파에 영향을 미치게된다. 고조파중 3차 상호변조전력은 증폭기의 대역폭내에서 기본주파수에 근접해 있기때문에 출력에서의 왜곡현상에 가장 큰 영향을 주는 요소가 되며, 이에 따라 C/IM3 측정이 필수적이다. 그림 13은 P_{1dB}에서 6dB back off 시킨 5MHz간격의 두 신호(14.25GHz,14.255 GHz)를 SSPA에 입력할 때, C/IM3 측정결과를 보여 주고 있다. 그림 14는 증계기 대역내에서 spurious 특성을 측정한 결과로 carrier 주파수대 spurious 모드비는 47dBc이상으로 나타났다.

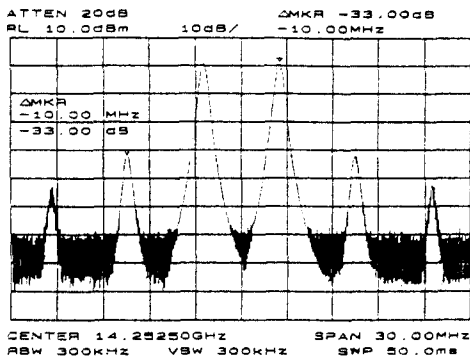


그림 13. P_{1dB}에서 6dB back off 시킨 IM3 스펙트럼
Fig. 13. IM3 spectrum with single carrier backed off 6 dB from P_{1dB}

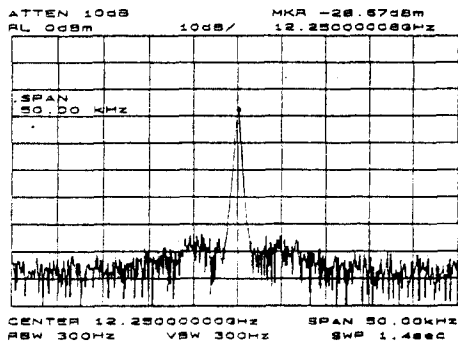


그림 14. 증계기 대역내에서 스퓨리어스 특성
Fig. 14. Spurious emission with transponder band.

표 3은 SSPA 측정결과를 제시하고 있다. 제작된 SSPA는 설계사양 표 1과 비교해 볼때 모든 설계사양을 만족하며 우수한 선형성과 온도에 대한 이득 안정도를 보였다.

표 3. SSPA 측정 결과
Table 3. A result of SSPA test.

Item Description	Specification
Frequency Band	14.0 ~ 14.5 GHz
Output Power (P _{1dB})	41dBm
Linear Power Gain	23.9 dB MIN
Third Order Intercept Point Power(IP ₃)	51dBm MIN (at 6dB above P _{1dB})
Gain Stability over Temperature	±1.0dB MAX. (30 ~ 50 °C)
Input Return Loss	7 dB MIN
Output Return Loss	11 dB MIN

V. 결론

본 논문에서는 Ku-band(14 ~14.5GHz)에서 동작하는 12 Watt급 고전력증폭기를 구현하였다. 1, 2, 3단에는 TIM1414-2와 TIM1414-4 그리고 TIM1414-8을 이용하여 구동단을 설계 및 제작하였고 전력증폭단은 TIM1414 8의 소자를 브랜치라인 결합기를 이용하여 그 출력이 결합되도록 하였다. 전력증폭기의 측정결과로, 이득은 24.8±1dB, P_{1dB}은 12 Watt을 나타내었다. 알루미늄 기구물을 턴도금하여 RF회로를 mounting하였으며, 알루미늄의 기구물 안에 온도보상 및 순차/정류 바이어스 회로와 함께 장착시켰다. 온도보상 및 순차/정류 바이어스 회로는 서미스터를 이용하여 온도변화에 따라 인가되는 V_{gs}를 제어하도록 하여 온도 실험 결과는 -30°C ~+50°C에서 최대 ±1dB 이득 안정도를 나타내었다. 전력증폭기에서 선형영역과 신호의 정확한 송수신 정도를 좌우하는 C/IM3은 P_{1dB} 레벨에서 6dB back off 시켰을때 -33dBc로 측정되었다. 본 논문에서 설계·제작한 Ku-band 고출력증폭기는 상용화된 외국제품에 비해 뒤지지 않는 결과를 보였다.

향후 고출력 SSPA에 대한 연구는 capacity가 높은 결합기 연구, 전력 소자 개발이 필요하며 전력증폭기의 MMIC화가 앞으로 중요한 과제이다.

참고 문헌

[1] D. Roddy, "Satellite Communications," Prentice Hall, pp.63-107, 1989.

- [2] 김 대현, 여 인혁, 홍 의석, "인공위성 중계기용 고출력 전력증폭기의 구현에 관한 연구", 한국통신학회 논문지 vol.19, 2228~2237, 1994
- [3] Marian, W. Pospieszalski, Sander.Weinreb, "FET's and HEMT's at cryogenic temperatures-their properties and use in low noise amplifier," *IEEE Trans. Microwave Theory and Tech.*, Vol. MTT-36, pp.552~558. March, 1988.
- [4] R.Soarces, "GaAs MESFET Circuit Design," Artech House, pp.287-291, 1988.
- [5] R.Soarces, J.Graffeuil, J.Obregon, "Applications of GaAs MESFETs," Artech House, pp. 210-211, 1983.
- [6,7] A.G.Bert, D.Kaminsky, "The traveling-wave divider/ combiner," *IEEE Trans. Microwave Theory and Tech.*, Vol. MTT-28, pp. 1468-1473, 1980.
- [8] S.Y.Liao, Microwave circuit analysis and amplifier design, Prentice Hall, pp. 171~191. 1987.
- [9] G. Gonzalez, "Microwave transistor amplifiers design," Prentice-Hall, pp.95-101, 1984.
- [10] Tri T.Ha, "Solid-State Microwave Amplifier Design," John Wiley, pp.203-216, 1981.
- [11] K.Chang, C.Sun, "Millimeter-wave power-combining techniques," *IEEE Trans. Microwave Theory and Tech.*, Vol. MTT-31, pp.91-107, 1972.
- [12] T.Edwards, "Foundations for Microstrip Circuit Design," John Wiley & Sons, pp. 267-276, 1992.
- [13] K.Kurokawa, "Design theory of balanced transistor amplifiers," *Bell System.*, pp. 1675-1698, Oct. 1965.
- [14] Samuel Y.Liao, "Microwave circuit analysis and amplifier design," pp.161~180, PRENTICE-HALL, INC.
- [15] M.V.Joyce, K.K Clarke, "Transistor Circuit Analysis," ADDISON-WESLEY INC.

저 자 소 개



洪義錫(正會員)

1968년 2월 광운대학교 전자통신공학과 졸업(공학사). 1973년 9월 연세대학교 대학원 전기공학과 졸업(공학석사). 1982년 11월 독일 Aachen 공대 전자공학과 졸업(공학박사). 1983년 1월 ~ 1992

년 2월 광운대학교 전자통신공학과 교수. 1986년 2월 ~ 1987년 2월 미국 University of Texas (Austin). 객원 교수. 1992년 2월 ~ 현재 광운대학교 전파공학과 교수. 1984년 3월 ~ 현재 한국통신학회 상임이사. 1988년 3월 ~ 현재 국가 기술제도 전문위원. 1991년 1월 ~ 현재 한국전파기술학회 이사. 1991년 3월 ~ 현재 위성통신·우주산업 연구회 이사. 1993년 3월 ~ 현재 국제기능올림픽 한국위원회 통신기기 심사장. 1994년 10월 ~ 현재 광운대학교 신기술 연구소 연구원. 주 관심 분야는 MIC 및 MMIC 회로 설계, Wave propagation 등임

呂寅赫(正會員)

1991년 2월 광운대학교 전자통신공학과 졸업(공학사). 1993년 2월 광운대학교 대학원 전자통신공학과 졸업(공학석사). 1993년 3월 ~ 1994년 9월 광운대학교 대학원 전자통신공학과 박사과정. 1994년 10월 ~ 현재 LG전자 미디어통신연구소 연구원. 주 관심 분야 MIC 및 MMIC 회로 설계 등임



趙昌煥(正會員)

1994년 2월 동신대학교 전자공학과 졸업(공학사). 1996년 2월 광운대학교 대학원 전자통신공학과 졸업(공학석사). 1996년 1월 ~ 현재 LG전자부품 연구소 연구원. 주 관심 분야는 MIC 및 MMIC

회로 설계 등임