

ISPSD'96 (국제 전력반도체 심포지움)에 다녀와서

최 연 익

(아주대 공대 전기전자공학부 교수)

1. 머 리 말

전력 반도체 및 IC 분야 전문 학술회의인 ISPSD (International Symposium on Power Semiconductor Devices and IC's)는 도시바, 후지전기, 히다치 등 일본의 기업체 인사를 주축으로 하여 1988년에 일본 동경에서 제1차 심포지움을 개최하였다. 1990년 동경에서 제2차, 1991년 미국 볼티모어에서 제3차, 1992년 동경에서 제4차, 1993년 미국 몬트레이에서 제5차, 1994년 스위스 다보스에서 제6차, 1995년 일본 요코하마에서 제7차, 금년에는 미국 하와이주 마우이에서 제8차 심포지움을 개최하기에 이르렀다. 전력 반도체는 그간 PESC (Power Electronics Specialist Conference), IAS (Industry Applications Society Conference) 등 전력전자나 IEDM (International Electron Device Meeting)과 같은 반도체 분야 국제회의의 2~3개 분과에서 분산되어 발표되었기 때문에, 참석자 수가 많지 않았고, 참가자 상호간에 정보 교류가 원활하지 못했기 때문에 전문학회를 개최하게 된 것이다.

ISPSD'96는 하와이에서 2번째로 큰 섬인 마우이(Maui)의 Lahaina에 있는 Hyatt 호텔에서 5월 20일부터 23일까지 4일간 개최되었다. 참석자 수는 약 200명 정도되었는데, 기업체로 부터가 약 83%, 대학이 약 17% 정도되었다. 그중에서 우리나라 참가자는 삼성, 대우, 한국전자 등 기업체를 포함하여 15명이나 되어서, ISPSD에 대한 국내기업의 관심이 매우 높다는 것을 느낄 수 있었다. 발표논문은 미국 30.5편(41.8%), 일본 23편(31.5%), 독일 5편(6.8%), 이탈리아 3편 등 13개국으로 부터 총 73편이었다(표 1. 참조). 또한 기업체에서 연구된 논문이 50.5편(69.2%), 대학이 18.5편(25.3%), 연구소 4편(5.5%)으로 전력반도체 분야 신기술이 주로 기업체에 의해서 주도되고 있음을 알 수 있다.

금년도 분야 별 발표 논문 수(표 2. 참조)를 보면, power MOSFET, IGBT 분야가 각 12편으로 가장 많았으며, SOI 소자, silicon carbide가 각 9편, MCT, smart power IC/ device가

표 1. 국가별 발표 논문 통계

국 가 명	발표 논문수
미국	30.5
일본	23
독일	5
이탈리아	3
캐나다	2
스위스	2
프랑스	2
한국	1
영국	1
타이완	1
체코	1
슬로베니아	1
홍콩	0.5
계	73

* 2개국의 공동연구는 0.5로 계수하였음.

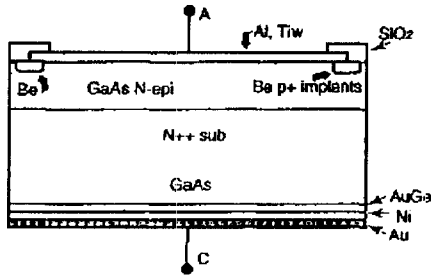
표 2. 분야별 발표 논문 통계

분야	년도	1994	1995	1996
Power MOSFET		7	7	11
IGBT		8	12	11
MOS Controlled Thyristor		6	10	8
Bipolar Transistor		3	2	1
GaAs 소자		4	1	1
Silicon Carbide 소자		2	6	9
Smart Power 소자/IC		13	11	8
SOI 소자		6	12	9
GTO/Thyristor/SIT/Diode		4	9	7
Power Module		1	2	2
Device/Circuit Model		10	5	2
소재/공정/평가		6	9	4
Packaging		1	3	4
응용/기타		0	1	1
계		71	90	73

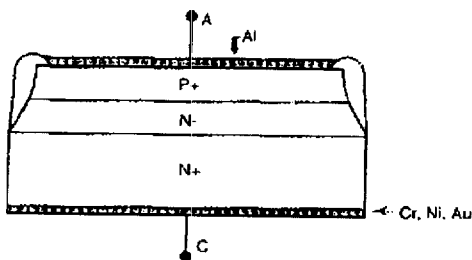
각 8편 등이었다. 특히 silicon carbide는 작년에 이어 금년도도 상당히 활발하게 연구가 이루어지고 있다. 올해에는 미국 NIST(National Institute of Standards and Technology)후원 아래 "Technology Roadmap for Power Semiconductor Devices"라는 주제의 workshop을 개최하여 호응을 얻었으며, 현지 설문 조사 결과 앞으로 2~3년에 한번 씩 개최할 계획이라고 밝혔다.

2. 연구 동향

초청 연사인 Motorola의 S. Anderson은 600 V급 GaAs



(a) GaAs Schottky rectifier



(b) Silicon PN rectifier

그림 1. 다이오드의 단면도.

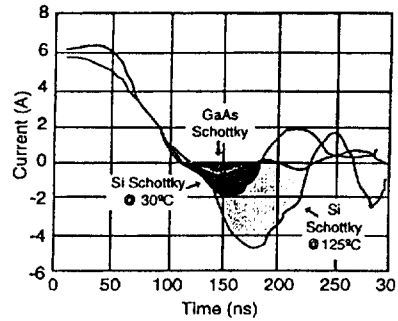


그림 2. 여러가지 정류기의 역방향 회복 특성.

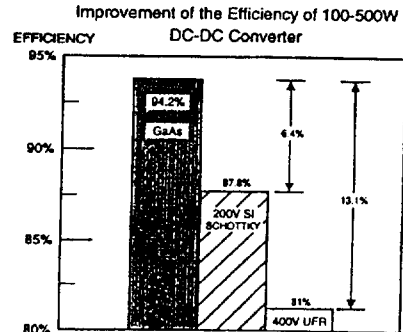


그림 3. DC-DC 변환기의 효율 비교

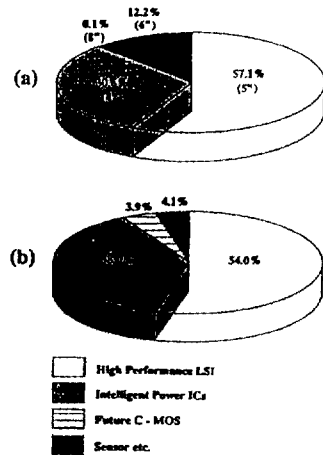


그림 4. SDB wafer의 소모량.

(a) 웨이퍼 직경에 따른 분포

(b) 응용 소자에 따른 분포

Schottky 정류기에 대하여 앞으로 고전압 고속 응용 분야에서 전망이 밝다고 주장하였다. 그림 1은 GaAs 쇼트키 정류기와 실리콘 pn 정류기의 단면도를 나타냈으며, 그림 2에 스위칭 특성을 실리콘 쇼트키 소자와 비교하였다. 그림 3에는 GaAs 정류기를 사용하였을 경우, dc-dc 변환기의 효율을 실리콘 쇼트키 및 pn 다이오드를 사용했을 때와 비교하였다. 가격은 실리콘 소자와 비교하였을 경우 95년 현재 약 8배 정도되지만, 2000년에는 5배 이하로 떨어지리라 예상하고 있다. Shin-Etsu 반도체의 T. Abe는 고전압 소자를 위한

실리콘 웨이퍼 본딩(Silicon Direct Bonding, 줄여서 SDB) 기술에 대하여 강연을 하였던 바, 95년도 SDB 웨이퍼의 소모량은 고성능 LSI가 전체의 54%, 다음이 smart power IC 분야로서 38%에 이르고 있다(그림 4. 참조). SDB 웨이퍼는 그림 5에 나타난 바와 같이 직경이 같은 2장의 웨이퍼를 고온에서 붙인 후, 한쪽을 갈아내어 원하는 두께(0.1 - 30 μm)로 연마하여 얻어진다.

Siliconix의 R.K. Williams는 그림 6에 나타난 구조의 30 V 급 p 채널 트렌치 MOSFET를 제작하였으며, 2.7 V에서 0.9 $\text{m}\Omega\text{-cm}^2$ 의 on 저항을 얻었다. 이는 오늘날 30 V 급 n 채널 DMOS의 on 저항과 거의 비슷한 수준이다(그림 7. 참조).

SGS-Thomson의 C. Contiero는 flash memory를 내장시킨 0.6 μm BCD5 제조공정을 개발하였으며, 공정단면도를 그림 8에

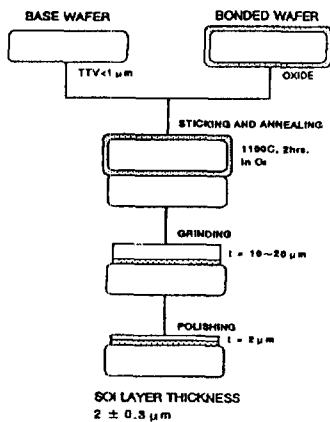


그림 5. SDB wafer의 제조 공정 순서도.

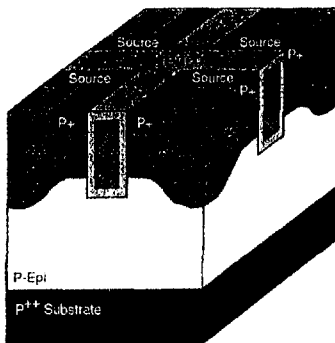


그림 6. P 채널 트렌치 MOSFET의 3차원 구조.

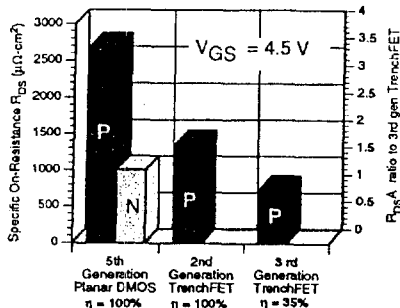


그림 7. 여러가지 FET의 ON 저항 비교.

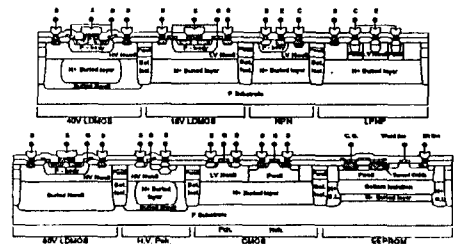


그림 8. BCD5 공정의 주요 소자 단면도.

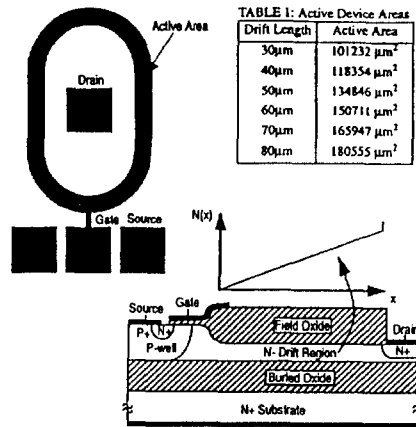


그림 9. Graded LDMOS의 layout 및 단면도.

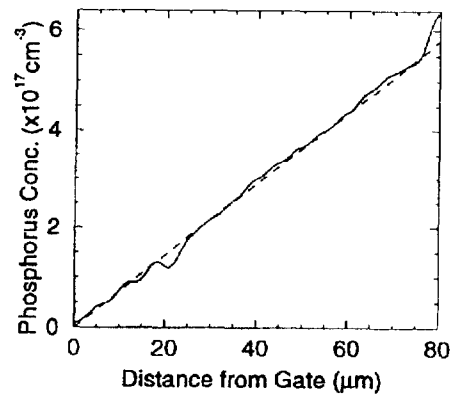


그림 10. 드리프트 영역의 농도 분포 시뮬레이션 결과.

나타냈다.

스탠포드 대학의 A.K. Paul은 드리프트 영역의 농도 분포가 선형적인 graded SOI LDMOS를 개발하였으며(그림 9, 10 참조), 매우 우수한 항복전압 특성을 보여주었다(그림 11 참조). 이 논문은 심포지움 마지막 날 'best student paper award'를 수상하였다. Philips의 E. Arnold는 SOI와 bulk Si RESURF LDMOS의 온도 특성을 비교하였으며, 그림 12, 13에 나타난 바와 같이 on 저항, 스위칭 시간에 있어서 SOI가 우수하다는 결과를 얻었다. 한편 Toshiba의 N. Yasuhara는 트렌치 기술과 SOI 웨이퍼를 사용하여 수평형 IEGT를 제작하였으며(그림 14 참조), IGBT보다 우수한

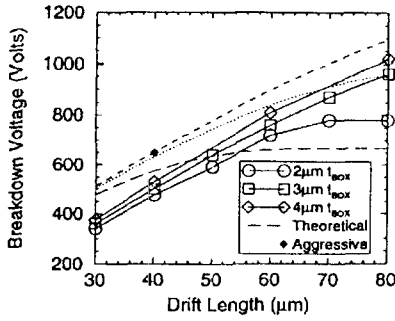


그림 11. 드리프트 길이에 따른 항복전압.

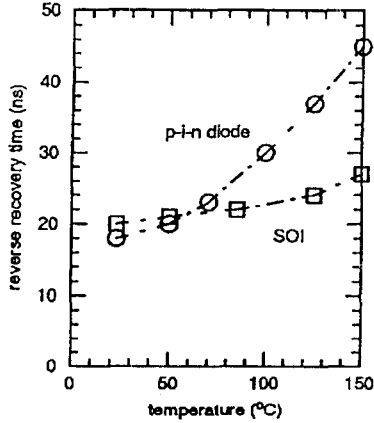


그림 12. 온도에 따른 역방향 회복시간.

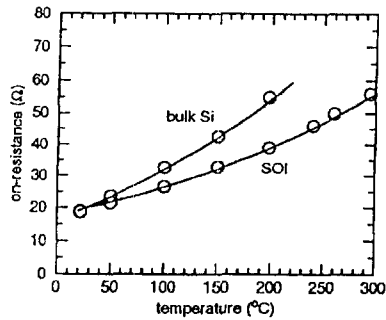


그림 13. 온도에 따른 ON 저항.

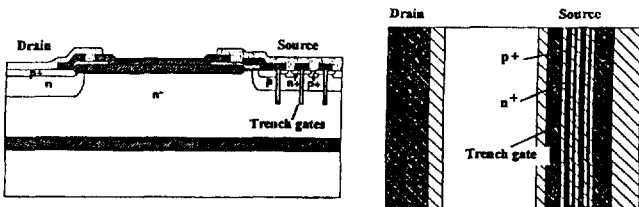


그림 14. 수평형 SOI IEGT의 단면도 및 평면도.

성능을 나타냈다.

Westinghouse의 A.K. Agarwal은 그림 15와 같은 UMOS구조의 power MOSFET을 SiC로 제작하였으나 성능은 좋지 않았다(그림 16 참조).

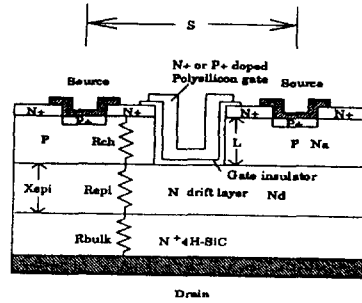


그림 15. SiC 전력 UMOS의 단면도.

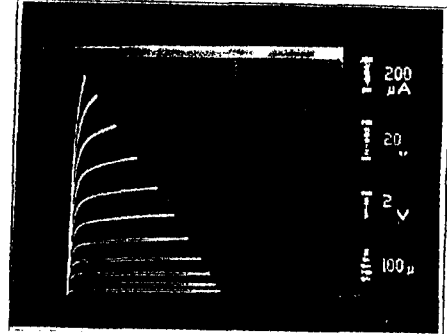


그림 16. SiC 전력 UMOS의 I-V 특성.

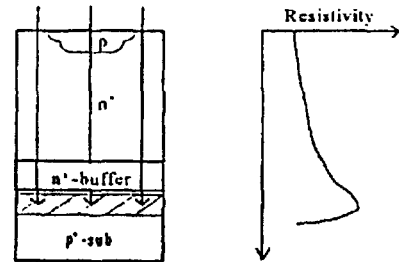


그림 17. 헬륨의 앞면 조사 및 비저항 분포.

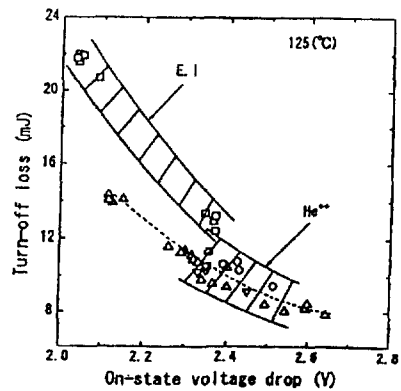


그림 18. 헬륨 조사에 따른 trade-off 관계의 변화.

Fuji Electric의 Y. Konishi는 헬륨 이온을 사용하여 캐리어의 위치에 따른 수명을 조절함으로써(그림 17 참조) turn-off loss와 on-state voltage drop간의 trade-off가 획기적으로 향상된 IGBT를 제작하였다(그림 18 참조).

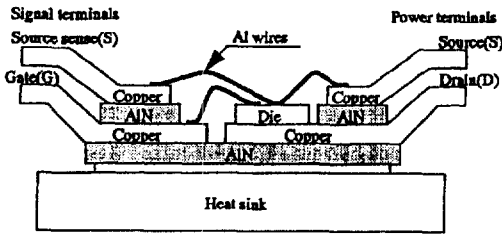


그림 19. Mega pack의 내부 단면도.

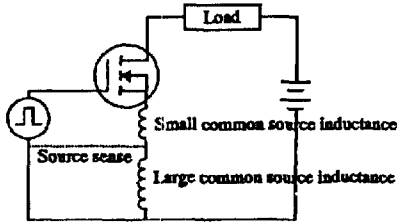


그림 20. Mega pack의 내부 단면도.

표 3. 인덕턴스 및 열저항의 측정치

	Conventional	Mega Pack
G-S inductance(nH)	90	4
D-S inductance(nH)	30	3
Thermal resistance (°C/W/cm ²)	--	0.234

표 4. 스위칭 시간의 측정치

	Conventional	Mega Pack
t _r (ns)	51	10
t _f (ns)	50	10
Conditions	R _g = 7.Ω	Without R _g

일본 Origin Electric의 S. Shinohara는 고주파 응용에 적합한 power module을 개발하였으며, 내부 단면도 및 등가 회로를 각각 그림 19, 20에 나타냈다. Mega pack이라 불리는 power module의 인덕턴스, 열저항, 스위칭 시간을 표 3, 4에 나타냈다.

내년도 전력 반도체 심포지움인 ISPSD'97은 독일의 유서 깊은 1000년 古都, Weimar에서 5월 26일 ~ 29일 동안 개최될 예정이며, 논문 모집 광고를 뒤에 첨부하였다.

3. 맺음 말

4 일간의 심포지움을 통하여 느낀점을 몇가지 적어보면 다음과 같다.

Technology roadmap을 결정하는 workshop에서 드러난

바와 같이 세계 전력반도체 기술을 선도하는 그룹은, 일본, 미국, 유럽의 기업체이며, 우리나라도 반도체 기업이 DRAM, flash memory 등의 메모리 위주의 portfolio를 바꾸어서, 전체 반도체 시장의 10% 이상을 점하고 있는 전력 반도체(95년도 기준 약 150억 불)에 10% 정도의 관심을 가지고 투자를 한다면, 고도로 성숙된 메모리 양산 기술을 전력반도체 소자의 제작에 응용할 수 있기 때문에, 선진국을 따라잡기는 어렵지 않을 것 같다는 생각이 들었다.

한편 이번에 대학에서 연구한 논문은 전체의 25%에 불과하며, 그나마 미국, 캐나다의 3 ~ 4개 대학에서 대부분의 논문을 발표하고 있는 형편이다. 이들 조차 기업체보다 열악한 실험 장비로 인하여, 상당히 어려움을 겪고 있고, 실리콘을 기반으로 한 소자는 거의 손을 떼고, SiC 와 같이 신물질을 이용한 전력 소자에 대한 연구로 겨우 버티고 있는 실정이다. 우리나라 대학의 논문 수준은 이보다 더 낙후되어 있지만, 앞으로 더욱 열심히 노력하여 항복전압이 일어나지 않는 새로운 구조나, on-state voltage drop이 0 V 인 정류기와 같은 기술적인 breakthrough를 가져올 수 있는 아이디어를 실현시킨다면, 다음 ISPSD에서는 멋지게 큰 흥분을 날릴 수 있으리라는 희망을 안고 귀국했다.

또한 이번 ISPSD에서는 proceeding을 CD ROM으로도 제작하여 무료로 배포하였으며, PC에 설치하여 손쉽게 검색하고 필요한 부분만 인쇄할 수 있어 편리하였으며, 앞으로 전기학회에서도 논문집이 매우 두꺼운 하계, 추계 대회

VDE



First Announcement
The 9th International Symposium on
Power Semiconductor Devices and IC's
ISPSD '97
Weimar, Germany, May 26-29, 1997

The 9th International Symposium on Power Semiconductor Devices & IC's (ISPSD '97) provides a forum for technical discussion in all areas of power semiconductor devices and power IC's and their applications. Areas of interest include, but are not restricted to the following.

- Materials and Processes:** Si, GaAs, SiC, Diamond, Crystal Growth, Doping, Lifetime Control, Passivation, Characterization.
- CAD / Simulation:** Device & Circuit Simulation, Modeling, Layout, Verification Tools, (preferably including experimental verification); Electrothermal, Thermomechanical- and Electromagnetic Interference Aspects.
- Devices:** Device Physics, Smart Power Devices, Intelligent Power Modules, Fast Switching Devices, High Power Devices, Pulse Power Devices, Characterization.
- High Voltage / Power IC's:** Isolation Techniques, SOJ, Circuit Design, Device Technology, Monolithic or Hybrid Integration.
- Modules and Packaging:** Novel Packaging Techniques, Reliability, Thermal Management, High Voltage Isolation, Electromagnetic Interference Issues.
- Applications:** Automotive Electronics, Telecommunications, Display Drives, Power Systems, Power Supplies, Motor Controls, Management of Battery-, Wind- and Solarsystems, Evaluation Methods.

General Chairman
 Dr. Leo Lorenz
 Senior Manager
 Power-MOS-Engineering
 Siemens AG, HL SIP PD
 P. Box 80 17 09
 D-81617 München
 Phone: ++49-89-41 44-80 57
 Fax: ++49-89-41 44-56 38

Technical Program Chairman
 Prof. Dr. Roland Sittig
 Technical University of Braunschweig
 Department Electrophysics
 Hans-Sommer-Straße 66
 D-38106 Braunschweig
 Phone: ++49-531-391-38 20
 Fax: ++49-531-391-58 44

For further details about ISPSD '97 send your adress to VDE, D-60596 Frankfurt, Fax: ++49-69-96 31 52 13, E-mail: CompuServe 100145.67

에 대하여 CD-ROM으로 제작하는 것을 적극 건의한다.

끝으로 ISPSD'96의 성공적인 개최를 위해 수고하신 Siliconix의 R.K. Williams 위원장, 토론토 대학의 C.A.T. Salama 교수, Unitrode의 P.L. Hower, AT&T Bell Lab.의 M.A. Shibib, North Carolina대학의 B.J. Baliga 등 ISPSD 조직위 여러분께 사의를 표한다.

저 자 소 기



최연익(崔然益)

1953년 11월 23일생. 1976년 서울대 공대 전자공학과 졸업. 1981년 한국과학기술원 졸업(공학). 1982년 UC Berkeley 전기및 전자공학과 Research Associate. 현재 아주대 공대 전기전자공학부 교수.

당 학회 편집위원. 주관심분야: 전력반도체소자, TFT.