

## Zero-Voltage-Switching Three Level Auxiliary Resonant Commutated Pole Inverter

俞 東 旭\* · 元 忠 淵\*\* · 趙 貞 九\* · 白 周 元\*  
(Dong-Wook Yoo · Cung-Yeon Won · Jung-Goo Cho · Ju-Won Baek)

**Abstract** - A zero voltage switching (ZVS) three level auxiliary resonant commutated pole inverter (ARCPI) is presented for high power GTO inverters. The concept of ARCPI for two level inverter is extended to the three level inverter. The proposed auxiliary commutation circuit consists of one resonant inductor and two bi-directional switches, which provides ZVS condition to the main devices without increasing device voltage or current stresses. The auxiliary device operates with zero current switching (ZCS) which enables use of the low cost thyristors. The proposed ARCPI can handle higher voltage and higher power (1-10MVA) comparing to the two level one. Operation and analysis of the ARCPI are illustrated and the features are compared to those of the snubber circuit incorporated three level inverter. Experimental results with 10kW, 4kHz prototype are presented to verify the principle of operation.

**Key Words** : Auxiliary resonant commutated pole inverter, Zero voltage switching, Zero current switching, Three level GTO inverter

### 1. 서 론

대용량 인버터에 소프트 스위칭 기법을 적용함으로써 상당한 스위칭 손실 저감과 낮은 가청 소음 그리고 EMI 감소 등을 기할 수 있으며 동작 주파수를 증가시킬 수 있다. 따라서, 소프트 스위칭을 적용한 많은 전력 회로들이 연구되어 왔다. 그렇지만, 대용량 회로에 소프트 스위칭 기법을 적용하는 것은 소자 수와 소자 전압 또는 전류 정격의 상당한 증가를 초래하므로 많은 제약이 뒤따른다[1~7]. 그리고, 스위칭 소자와 수동 소자의 부가적인 도통 손실로 인해 소프트 스위칭으로 얻어지는 이점이 많이 감소된다[1~4].

한편, 전력용 반도체 소자 기술의 상당한 진보에 의해 최근의 IGBT와 MCT 같은 스위칭 소자는 스너버 회로나 소프트 스위칭 회로 없이 1-10kHz의 동작이 쉽게 이뤄진다. 그러므로, 500kW 이하의 인버터에서는 소프트 스위칭의 필요성이 점차 줄어들고 있다. 그러나, MW급 용량의 인버터에서는 스위칭 소자로 아직 GTO가 쓰이며 소자의 di/dt와 dv/dt를 제한하기 위한 스너버 회로가 반드시 요구된다. 특히 대용량 GTO 인버터에서는 스너버 회로에 따라 전력회로의 신뢰성 및 특성이 많이 좌우되므로 스너버 회로 설계기술이 상당히 중요하게 된다. 또한 스너버 에너지가 일반적으로 매우 크기 때문에 이 에너지를 전원으로 돌려 주기 위한 별도의 전원 장치가 요구된다. 이러한 스너버 회로는 소프트 스위칭 기법을 적용함으로써 제거할 수 있으며 이에 따라 전체 시스템의 신뢰성 및 효율의 향상을 도모할 수 있다.

최근 대용량 인버터에의 적용을 위해 제시된 소프트 스위칭

기법들 중에서 ARCPI가 관심의 대상이 되고 있다[8,9]. ARCPI의 보조 회로는 각 폴에 하나의 양방향 스위치와 공진 인덕터로 구성되어 있으며, 인버터 폴과 병렬로 배치되어 있다. 이 보조 회로에 의해 ARCPI는 주소자의 영전압 스위칭과 작은 전류 스트레스 그리고 보조 소자의 영전류 스위칭 등과 같은 많은 장점을 가지며 전류 스트레스가 작아서 대용량 분야(0.5-1MVA)에 효과적으로 적용할 수 있다. 보조 회로에서 사용되는 스위칭 소자로는 저가의 다이리스터가 쓰일 수 있다. 보조 회로에 의해 제어 회로 부분이 기존의 하드 스위칭 방식의 인버터에 비해 다소 복잡해지지만 대용량 인버터의 전체 규모와 비교해 볼 때 차지하는 비중이 작기 때문에 큰 문제가 되지 않는다.

본 논문에서는 새로운 3-레벨 공진 폴 인버터(그림1)가 제시된다. 제시된 인버터에서 보조 회로는 두개의 양방향 스위치와 하나의 공진 인덕터로 구성되며 동작은 2-레벨 ARCPI와 유사하다. 제시된 3-레벨 공진 폴 인버터는 2-레벨 ARCPI와 3-레벨 인버터의 모든 장점을 가지도록 구성되었다. 그러므로 3-레벨 인버터의 구성으로 전압 불균형 없이 두 개의 스위칭 소자를 직렬로 동작시킬 수 있으므로 고압, 대용량화는 물론 출력측에서 낮은 고조파가 생성되며, 보조 회로의 동작에 의해 낮은 전류 스트레스와 영전압 스위칭등을 얻을 수 있다. 본 논문의 이후 구성에서는 제시된 회로의 동작 원리와 회로 해석 및 스너버 회로를 사용한 기존의 3-레벨 인버터와 비교, 설명하였으며 설계 시 고려해야 할 사항을 역시 서술하였다. 또한 제시된 회로의 타당성을 검증하기 위해 IGBT를 이용한 10kW, 4kHz의 컨버터의 설계, 제작과 실험 결과를 제시하였다.

### 2. 동작 원리

그림 1에서 나타난 것처럼, 보조 회로의 각 양방향 스위치는 분압된 입력 커패시터의 중성점에 연결되어 있다. 주 소자의

\* 正 會 員 : 韓 國 電 氣 研 究 所 電 力 電 子 研 究 部

\*\* 正 會 員 : 成 均 館 大 工 大 電 氣 工 學 科 教 授 · 工 博

接 受 日 字 : 1995 年 9 月 30 日

最 終 完 了 : 1996 年 1 月 30 日

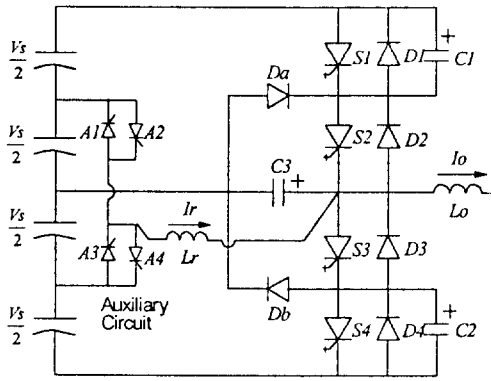


그림 1 제안된 ZVS 3-레벨 공진플 인버터  
Fig. 1 Circuit topology of the proposed three level ARCPI

전압 상승율을 제한하기 위해 세 개의 공진 캐패시터 주 소자 양단과 출력 단자와 중성점 사이에 접속된다. 동작 원리를 간략화 하기 위해서, 모든 소자들은 이상적이고 출력 전류는 일정하다고 가정한다. 그림 2와 4는 출력 전류가 양의 큰 값일 때의 동작 모드와 파형을 나타낸다.

모드 1(S1,S2:on) : 부하 전류가 S1과 S2를 통해 흐른다.  
모드 2(S2:on) : S1을 턴 오프하면, 부하 전류는 C1을 충전시키고, 동시에 C3를 방전시킨다. 부하 전류가 일정하므로 그림 4처럼 캐패시터 전압은 선형적으로 증가하거나 감소한다. 만약 C1과 C3의 합이 충분히 크다면, S1의 턴 오프 손실은 거의 없다. 소자 전압의 상승율은 다음과 같이 얻어진다.

$$\frac{dV_{C1}}{dt} = \frac{I_0}{C_r} \quad (1)$$

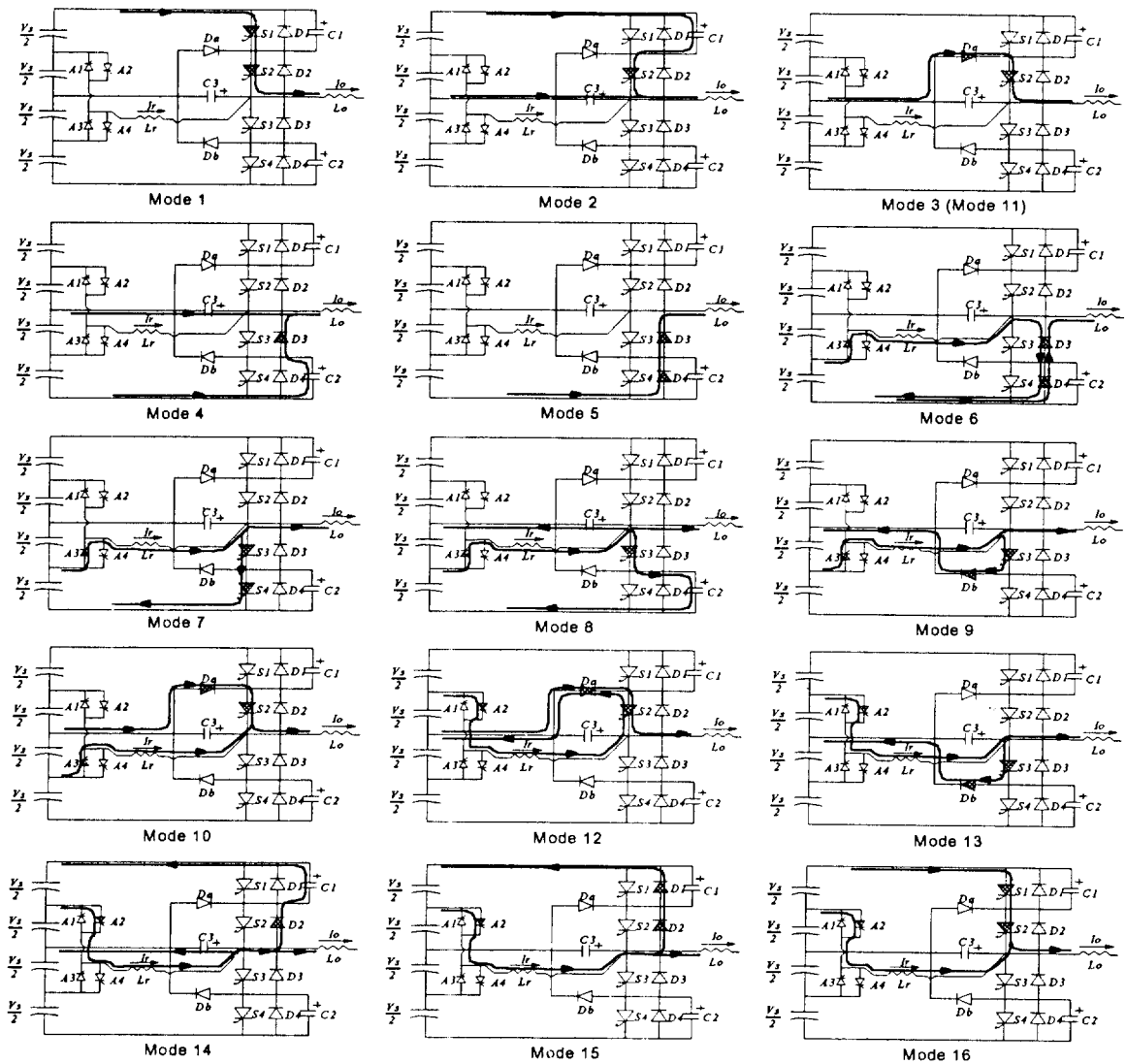


그림 2 동작모드  
Fig. 2 Operation mode diagrams

여기서,  $C_r = C1 + C2 = C1 + C3$ .

모드 3(S2, Da; on) : C3의 전압이 영에 도달할 때, Da는 턴 온되고 S3는 영전압 상태에서 턴 온된다. 출력 단자는 중성점에 접속된다.

모드 4(D3, D4; on) : S2를 턴 오프하면, 부하 전류를 통해 C3는  $-V_s$ 로 충전되고 C2는 D3를 통하여 영으로 방전한다.  $C_r$ 이 충분히 크다면 이 턴 오프 과정은 무손실로 이뤄질 수 있다. 출력전압은 식(1)과 같은 기울기로 선형적으로 감소된다.

모드 5(D3, D4; on) : C2의 전압이 영에 도달할 때, D4는 턴 온되고 부하 전류는 D3와 D4를 통해 흐른다. 이 모드 동안에, S4는 영 전압의 조건으로 턴 온 된다. 출력 단자는 중성점의 아래측 스위치들에 접속되게 된다.

모드 6(D3, D4, A3; on) : D3와 D4를 턴 오프하기 위해 A3가 턴 온 된다. 공진 인덕터 전류는  $V_s/(2L_r)$ 의 기울기로 증가된다. 공진 인덕터 전류가 선형적으로 증가하여 부하 전류에 도달하면, D3와 D4는 턴 오프하게 된다.

모드 7(S3, S4, A3; on) : 소자들과 스위치의 도통 손실로 인해, S2의 영전압 스위칭 턴 온은 이뤄지지 않을 수 있다. 이 때 S2가 영전압 스위칭이 되도록 하기 위해서는 공진 인덕터 전류를 S3와 S4를 통해 적절한 전류  $I_b$ 만큼 초기화시킨다.

모드 8(S3, A3; on) : S4를 턴 오프하므로, Lr, C2, 그리고 C3는 공진을 시작하고 C2와 C3의 전압은 그림 4에서 나타난 것과 같이 증가된다. 캐패시터 C2 전압과 인덕터 전류( $I_r$ )는 다음과 같이 식(2)와 식(3)으로 표현된다.

$$I_r(t) = \frac{V_s}{2Z_r} \sin \omega_r t + I_b \cos \omega_r t + I_o, \quad (2)$$

$$V_{C2}(t) = \frac{V_s}{2} (1 - \cos \omega_r t) + Z_r I_b \sin \omega_r t, \quad (3)$$

여기서,  $\omega_r = \frac{1}{\sqrt{L_r C_r}}, Z_r = \sqrt{\frac{L_r}{C_r}}$

모드 9(S3, Db, A3; on) : C2의 전압이  $V_s$ 에 도달하면, Db는 턴 온된다. 공진 인덕터에 남아 있는 에너지는 그림 2에서 보여진 것처럼 S3와 Db를 통해 전원으로 회생된다. 이 모드 동안에 S2는 영전압으로 턴 온시킬 수 있다.

모드 10(S2, Da, A3; on) : 인덕터 전류가  $I_b$ 보다 작을 때, S3와

Db를 통해 흐르는 전류는 Da와 S2를 통해 흐르게 된다. 인덕터 전류는  $V_s/(2L_r)$ 의 기울기로 감소된다. 이 모드의 끝에서  $I_r$ 은 영에 도달하고 A3는 영전류로 턴 오프된다.

모드 11(S2, S3, Da; on) : 인덕터 전류가 영에 도달될 때, A3는 그 전류값이 영이 되므로 자연 소호 된다. 부하 전류는 Da와 S2를 통해 흐르고 출력은 중성점에 연결된다. 모드 3과 동일한 모드이다.

모드 12(S2, Da, A2; on) : Da를 오프하기 위해 A2를 턴 온하면 인덕터 전류는 선형적으로 증가된다. 인덕터 전류가 부하 전류보다 클 때, Da는 턴 오프된다.

모드 13(S3, Db, A2; on) : 모드 7에서와 같은 이유로 공진 인덕터 전류는 S3와 Db를 통해  $I_b$ 까지 초기화되어진다.

모드 14(D2, A2; on) : S3를 오프하므로, Lr, C1 그리고 C3는 공진을 시작하며 출력 전압은 정현파로 증가한다.

모드 15(D1, D2, A2; on) : C1의 전압이 영에 도달할 때, D1이 턴 온된다. 따라서 S1의 영전압 턴 온이 이뤄진다. Lr에 남아 있는 에너지는 D1과 D2를 통해 전원으로 되돌려진다.

모드 16(S1, S2, A2; on) :  $I_r$ 이  $I_b$ 보다 작을 때, D1과 D2는 턴 오프되고, 결과적으로, S1과 S2는 턴 온한다. 그리고 인덕터 전류는 계속 감소한다. 이 모드의 끝에서  $I_r$ 은 영에 도달하고 A2는 영전류로 자연 소호된다. 이 모드 이후는 모드 1로 다시 반복한다.

입력 전원의 중성점을 기준으로 해서 상단의 스위치 군에서 하단의 스위치 군으로 동작될 때 (모드 1에서 모드 5) 보조 회로의 동작 없이 영전압 스위칭 조건이 얻어진다. 마찬가지로,  $I_b$ 가 음의 값이고 하단의 스위치 군에서 상단의 스위치 군으로 스위칭이 이뤄질 때도 보조 회로의 동작 없이 영전압 스위칭이 이뤄진다. 모드 2와 모드 4의 스위칭 주기는 부하 전류의 크기에 의존하며, 만약 부하 전류가 작으면 이 구간은 상당히 넓어진다. 이 문제는 보조 회로 동작에 의해 해결할 수 있다. 그림 3과 5는 양의 경부하에서의 동작 모드와 파형을 나타낸다. 모드 2(모드 4)는 다음과 같이 세 가지의 모드로 나눌 수 있다.

모드 2a(S1, S2, A1; on) : A1을 턴 온하여 인덕터 전류를 전류치  $I_b$ 까지 증가시킨다.

모드 2b(S2, A1; on) : S1을 턴 오프하면, Lr과 C1 그리고 C3는 그림 3에서 나타난 것처럼 공진한다. 빠른 공진 과정과 완전한 영전압이 얻어진다.

모드 2c(S2, Da, A1; on) : C1의 전압이  $V_s$ 에 도달되면 Da는 턴 온되고 공진 인덕터에 남은 에너지는 Da와 S2를 통해 전원측 캐패시터로 회생된다.

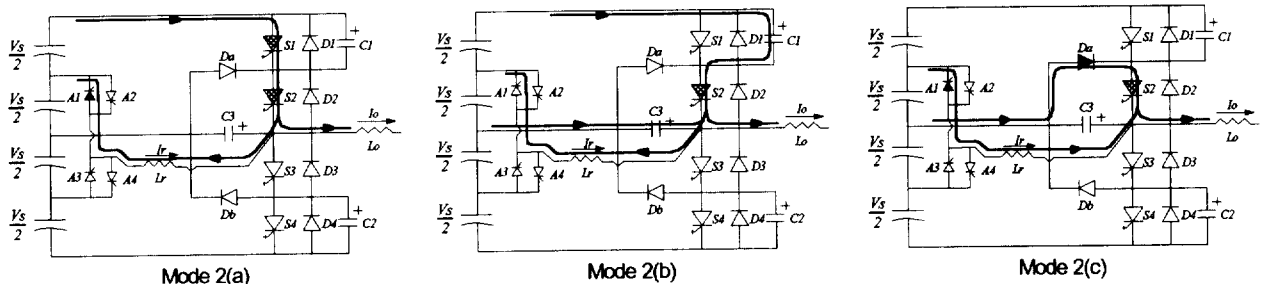


그림 3 출력전류  $I_b$ 가 작을시 세분한 동작모드

Fig. 3 Sub-divided mode diagrams for ARCP operation when  $I_b$  is a small positive

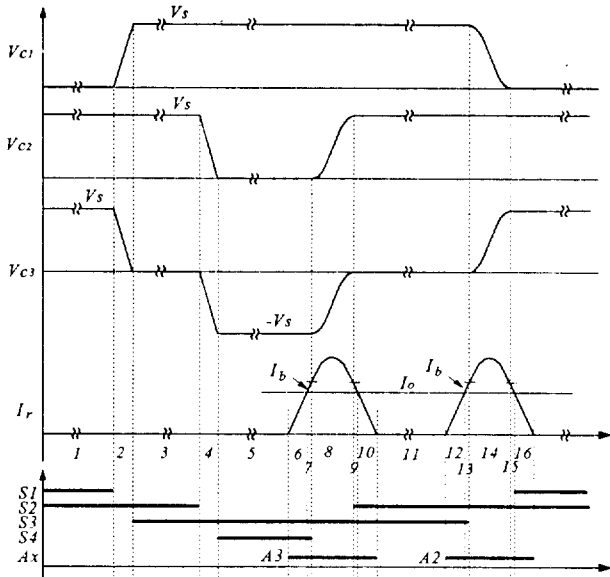


그림 4 동작파형  
Fig. 4 Operation waveforms

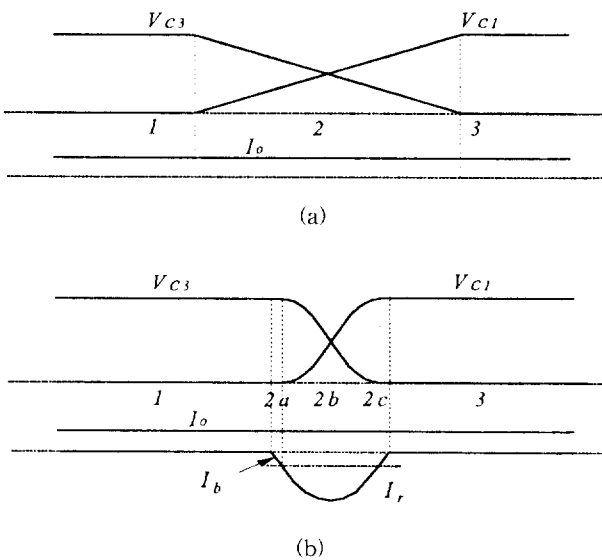


그림 5 낮은 출력전류에서의 주 스위치오프시 동작파형  
(a) 보조전류회로 없을 시 (b) 보조전류회로 동작시  
Fig. 5 Operation waveforms for commutation from switch-low current  
(a) without ARCP operation  
(b) with ARCP operation

### 3. 3-레벨 ARCPI의 특징

#### 3.1 효과적인 소프트 스위칭

소프트 스위칭을 하는 대용량 컨버터에서 높은 효율을 얻기 위해서는, 보조 소자에 의해 주 소자가 부가적인 전압과 전류 스트레스를 가져서는 안되며, 출력 전류의 경로상에 보조 소자

와 공진 인덕터가 있어서는 안된다.

제시한 회로에서 공진 인덕터와 보조 소자들은 인버터 폴에 병렬로 연결되어 있다. 그러므로 주 스위칭 소자는 전압과 전류 스트레스의 증가 없이 영전압 스위칭을 한다. 보조 소자에 흐르는 공진 인덕터 전류의 첨두치는 보통 1.3 내지 1.8p.u.이지만, 시비율은 1 : 10 내지 1 : 20으로 매우 작다. 따라서 공진 인덕터 전류의 실효치 정격은 작아도 무방하며 주 소자를 오프시키는 데에 작은 실효치 정격의 보조 소자로 충분하다. 또한, 영전류로 자연소호 되므로 저가의 다이리스터가 사용될 수 있다. 그러므로, 제시한 3-레벨 ARCPI는 높은 효율로 고효율, 대용량(1-10MVA)에 사용할 수 있다.

#### 3.2 간단한 회로 토폴로지

제시된 3-레벨 공진 폴 인버터의 장점을 보여 주기 위해서 기존의 스너버 회로를 가진 하드 스위칭 3-레벨 인버터와 비교해 보기로 한다. 그림 6은 3-레벨 인버터에서 가장 일반적인 에너지 회생 스너버 회로의 한 예이다.  $L_{S1}$ 과  $C_{S1}$ 은  $S1$ 과  $S3$ 의  $di/dt$ 와  $dv/dt$ 를 제한한다. 마찬가지로,  $L_{S2}$   $C_{S2}$ 은  $S2$ 와  $S4$ 의  $di/dt$ 와  $dv/dt$ 를 제한한다.  $L_{S1}(L_{S2})$ 과  $C_{S1}(C_{S2})$ 의 스너버 에너지는 일시적으로  $C_{C1}(C_{C2})$ 에 저장되었다가 dc/dc 컨버터를 통해 전원 캐패시터로 되돌아간다. dc/dc 컨버터의 정격은 전적으로 스너버 회로의 파라미터 ( $L_s$ 와  $C_s$ , 그리고 스위칭 주파수)에 의존한다. 저 주파수 (300-400Hz)의 동작에서는 두 대의 dc/dc 컨버터의 정격이 통상 전체 전력의 1 - 2%가 된다. 이것은 상당한 전력이며 예로, 1MW의 인버터에서 10-20kW에 달한다. 만약, 스위칭 주파수가 1-2kHz로 올라가면, 약 30-60kW가 된다. 이것으로 인해, 대용량 GTO 인버터에서 최대 스위칭 주파수가 제한된다.

그림 7은 스너버 회로와 ARCPI의 전형적인 파형을 나타낸다. 스너버 회로는 스위칭 주기 동안에 첨두치 소자 전류와 전압을 갖는다. 이것은 스너버 회로가 주 전력이 흐르는 경로에

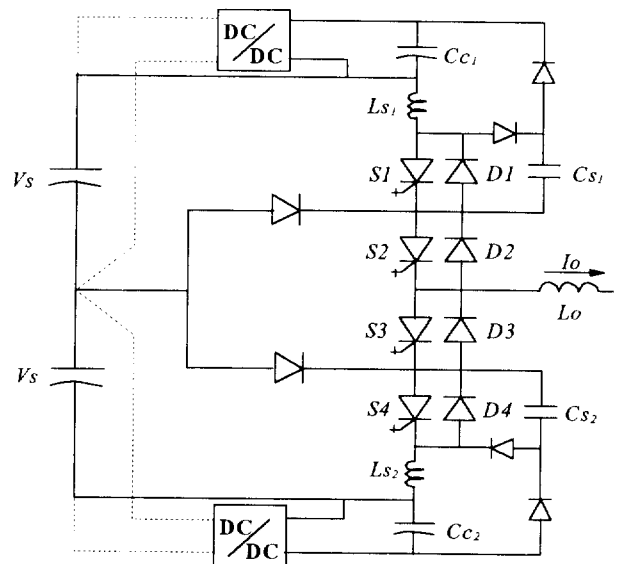


그림 6 에너지 회생 스너버 회로를 갖는 3-레벨 회로  
Fig. 6 Circuit topology of the energy recover snubber circuit for three level inverter

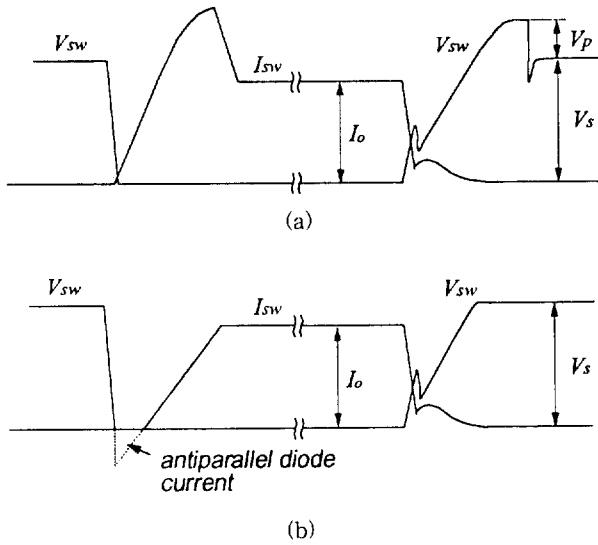


그림 7 스위칭 파형의 비교 (a) 스너버회로 (b) ARCPI  
 Fig. 7 Comparison of typical switching waveforms:  
 (a) snubber circuit (b) ARCPI

위치하기 때문이다. 첨두 전압은 일반적으로 입력 전압  $V_s$ 의 15 - 30% 이며 이로 인해 높은 전압 정격의 주소자가 사용되어야 한다. 스너버 인덕터는 높은 rms 전류 정격이 요구되며 결과적으로, 전체 효율이 감소된다. 그렇지만, ARCPI의 파형은 스위칭 주기 동안에 첨두전류나 전압이 없다. 이것은 공진 인덕터가 인버터 폴과 병렬로 연결되어 있기 때문이다. 따라서 작은 rms 전류 정격의 인덕터가 사용될 수 있으며, 주 소자의 정격 또한 낮아질 수 있다.

표 1에서 두 회로의 복잡성을 비교하여 나타내었다. 소자의 스트레스와 각 요소의 정격은 스위칭 주기에 대한 스위칭 전환 주기의 시비율이 0.1이라는 가정과 함께 개략적으로 추정하였다. 스너버 회로는 ARCPI 보다 많은 소자가 필요하며 대부분의 소자들은 더 높은 정격의 소자가 요구됨을 알 수 있다. 더욱이, 두개의 클램프 캐패시터와 두대의 dc/dc 컨버터를 사용하므로써 회로는 보다 복잡해지며 인버터 시스템의 가격 또한 상승된다.

ARCPI에서 제어 회로의 복잡함에 따른 가격 상승 효과는 MW급의 시스템에서는 거의 무시할 만하다. 그러므로 제

표 1 회로 복잡성의 비교

Table 1 Comparison of the circuit complexity

항 목	스너버 회로	ARCPI
인 덕 터 (전류정격)	2 (1.1 p.u)	1 (0.05 p.u)
캐패시터 (전압정격)	2 (1.3 p.u)	1.5(0.5×3) (1.0 p.u)
보조소자 (전류스트레스)	4 diodes (0.1 p.u)	4 thyristors (0.05 p.u)
주요소자 (전압스트레스)	1.3 p.u	1.5 p.u
주요소자 (전압스트레스)	4(A)+4(p) (1.3 p.u)	4(A)+r(P) (1.0 p.u)
주요소자 (전류스트레스)	1.1 p.u	1.0 p.u
기 타	1/3(2개의 큰 용량 캐패시터, 2개의 절연된 dc/dc컨버터)	

시한 ARCPI는 더 높은 효율과 낮은 가격으로 대용량 시스템을 구현할 수 있다.

#### 4. 설계 시 고려 사항

승압 전류의 선택 : 모드 1에서 모드 11까지 완전한 영전압 스위칭을 얻기 위해, S1은 병렬 다이오드가 도통할 때 턴 온하여야 한다. 그러나 공진에는 소자와 각 요소의 손실이 존재하므로 이를 보상하는 승압 전류 구간이 없다면 병렬 다이오드 D1은 결코 턴 온되지 않을 것이다. 그러므로 공진 인덕터 전류는 완전한 영전압 스위칭을 얻기 위해 부하 전류 이상으로 초기화되어야 한다. 여기서, 승압 전류  $I_b$ 는 주의 깊게 설정되어야 한다.

만약,  $I_b$ 가 너무 작으면 D1의 도통 시간이 너무 짧아서 S1의 게이트 신호에 여유가 없으며 만약,  $I_b$ 가 너무 크면 보조 회로의 도통 손실은 상당히 커진다. 그러므로  $I_b$ 는 두 가지의 파라미터에서 절충하여 선정되어야 한다.

임계 수준의 선택 : 낮은 출력 전류에서 스위치를 오픈할 때, 빠른 스위칭 전환이 이뤄져야 한다. 이것의 임계 수준은 식(4)와 같이 결정된다.

$$I_{th} = C_r \frac{V_s}{T_{max}} \tag{4}$$

여기서,  $T_{max}$ 은 최대 스위칭 전환 시간이다. 제어 회로 설계에서 고려해야 할 중요한 기준은  $I_{th}+I_b$ 가 부하전류의 첨두치를 초과하지 않도록 임계 수준을 설정해야 한다는 것이다. 이 기준이 충족되면, 주 스위치들은 동급의 하드 스위칭 컨버터에 비해 더 큰 전류를 소호하지 않아도 된다. 그렇지 않다면, 주 소자는 더 높은 턴 오프 용량이 요구되며 보조 소자는 상당한 도통 손실의 증가가 생긴다.

특성 임피던스의 선택 : ARCPI인버터의 동작과 손실은 보조 공진 인덕터  $L_r$ 과 공진 스너버 캐패시터  $C_r$ 의 선택에 의존한다. 이 공진 요소의 값을 선택하는 데에는 몇 가지 상충되는 문제가 있다. 분명히, 큰  $C_r$ 은 낮은 턴 오프 손실을 가져온다. GTO와 같은 대용량 전력 소자는 상당한 tail시간(10 to 50us)을 가지므로 큰  $C_r$ 에 의한 저감된 스위칭 손실은 보조 회로에 의해 증가된 손실분 보다 크다. 더욱이 손실면에서, 공진소자  $L_r$ 과  $C_r$ 은 주소자에 인가되는 최대 di/dt와 dv/dt 스트레스에 따라 얻을 수 있는 최대 스위칭 주파수를 결정한다.

Stray 인덕턴스의 최소화 : 주 소자 S2(또는 S3)는 "C1-입력 캐패시터-C3"으로 이어지는 긴 스너버 경로 때문에 턴 오프시에 높은 첨두전압이 발생하여 소자가 파괴될 수 있다. 이것은 기존의 하드 스위칭 3-레벨 인버터에서도 발생하는 문제이며, stray 인덕턴스를 줄이므로써 해결이 가능하다. Stray 인덕턴스를 줄이기 위해서는 소자와 부품의 배치 및 기구적인 설계를 어떻게 하느냐에 따라 달라지기 때문에 매우 어려운 기술 중의 하나이다. 제안된 컨버터에서는 stray인덕턴스를 줄이는 대신에 Da와 Db 양단에 스너버 캐패시터 C4와 C5를 추가하므로써 간단하게 이 문제를 해결할 수 있다. 이 경우, S2(또는 S3)의 스너버 경로는 단순히 C4-C3로서 매우 짧게 구성할 수 있어서 턴 오프시 첨두전압을 안전한 범위내로 쉽게 제한할 수 있다.

5. 실험 결과

제시된 3-레벨 공진 풀 인버터의 동작을 검증하기 위해 4kHz, 10kW의 컨버터를 제작하였다. 실험에 사용된 회로 및 소자 값들은 그림 8에서 나타내었다. 주 스위칭 소자는 시험의 용이성을 위해 GTO 대신 구동이 쉬운 IGBT를 사용하였으며 FUJI사의 2MBI200L-060 (600V/200A)을 채택하였다. 그리고 보조 스위칭 소자는 모토로라사의 fast recovery thyristor S2800M (600V/10A) 을 사용하였다. 입력 캐패시터의 전압 균형을 위해 4개의 저항이 입력 캐패시터에 병렬로 연결되었다. 3상의 공진 풀 인버터에서는 이러한 입력 캐패시터의 전압 불균형 문제가 전혀 없으므로 별도의 밸런싱 저항을 필요로 하지 않는다. 부하로는 100μH의 인덕터가 입력 전원의 중성점에 접속되었다. 출력전압은 모든 가능한 동작 모드를 나타내기 위해 적절히 제어되었다. 그림 9는 전부하에서의 출력전압( $V_o$ ), 출력전류( $I_o$ ) 및 공진 인덕터 전류( $I_r$ )을 나타낸다. 보조 회로는 매번 다이오드의 오프 시에 동작한다. 그림 10(a)는 그림 9의 확대 파형을 나타낸다. 보조 다이리스터 A3는 D4를 오프시키고

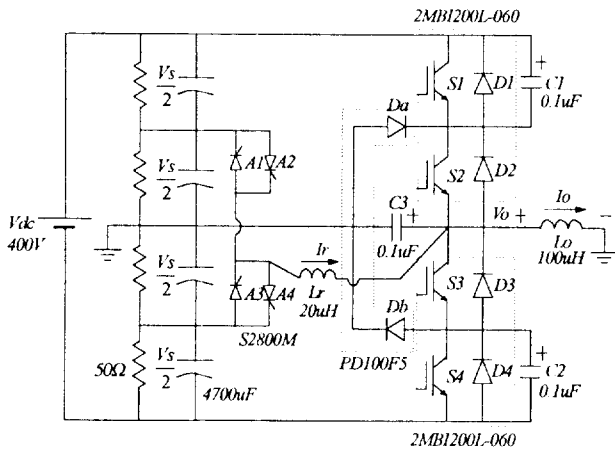


그림 8 실험에 쓰인 회로  
Fig. 8 Experimental circuit

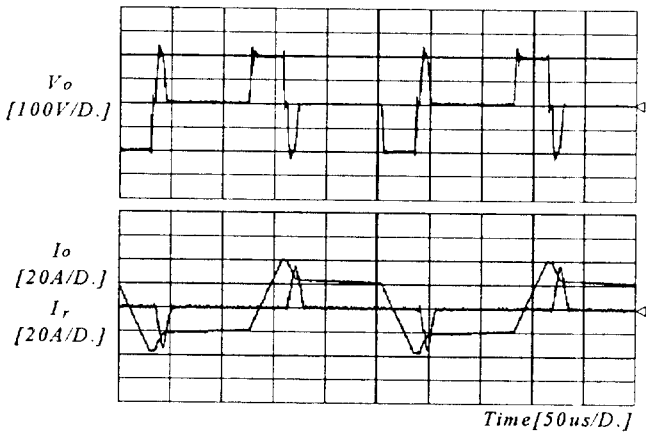
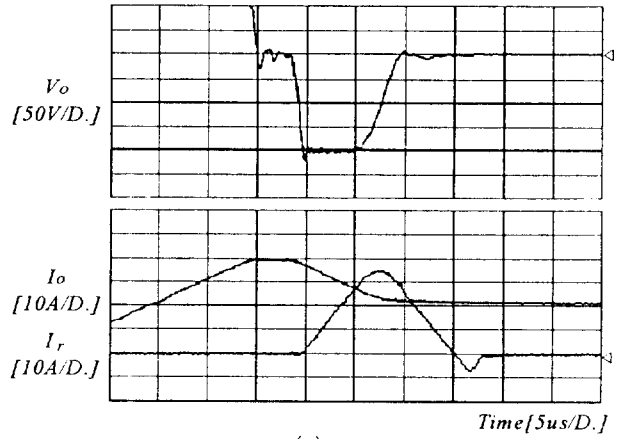
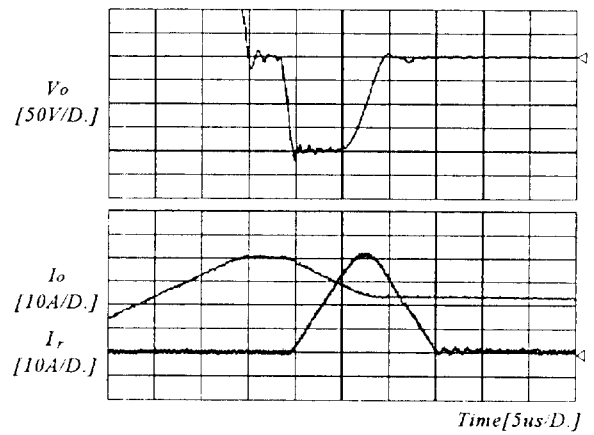


그림 9 출력전압과 출력전류 그리고 공진전류 파형  
Fig. 9 Waveforms of output voltage, output current, and resonant inductor current



(a)



(b)

그림 10 다이오드 오프때의 확대파형, 보조스위치가 (a) 다이리스터인 경우 (b) 다이리스터와 직렬로 다이오드가 연결된 경우

Fig. 10 Extended waveforms for commutation from diode, when the auxiliary switch is (a) thyristor only, (b) thyristor with series diode

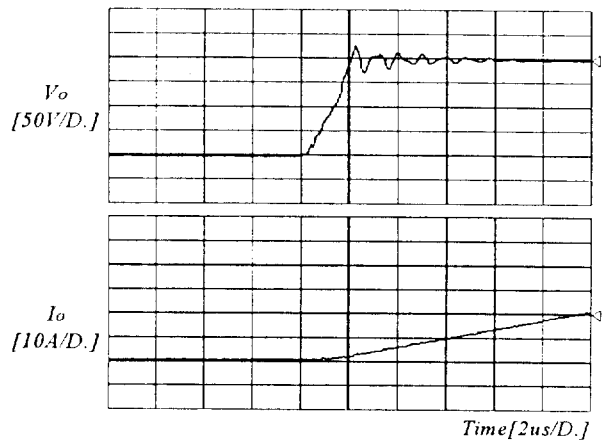


그림 11 큰 전류에서 스위치 오프시의 확대파형  
Fig. 11 Extended waveforms for commutation from switch with high current

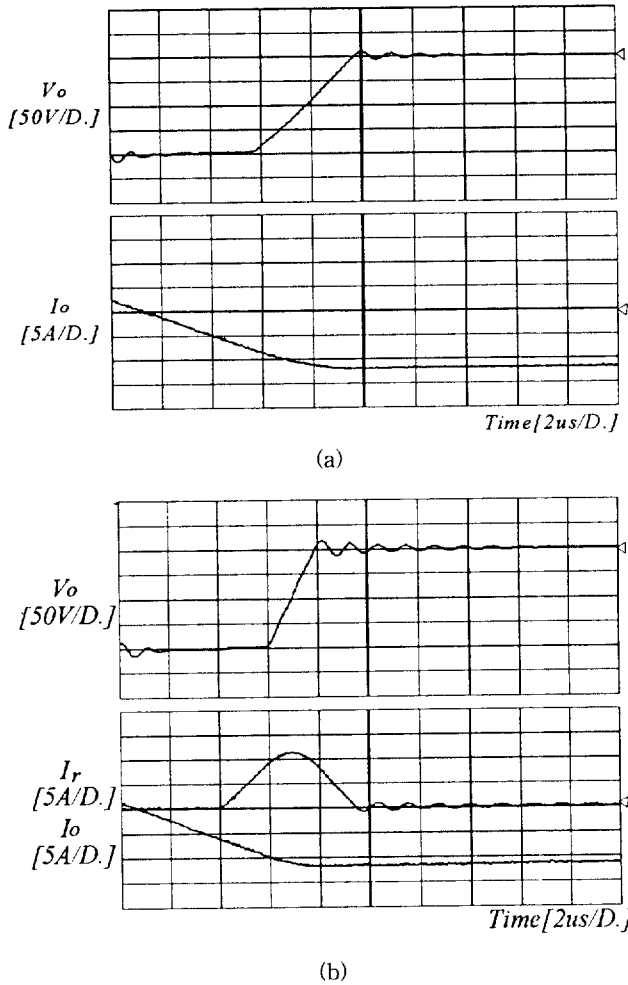


그림 12 스위치 오프 때의 확대파형 (a) 낮은 전류 (b) 낮은 전류에서 ARCP 동작이 이뤄질때  
 Fig. 12 Extended waveforms for commutation from switch with (a) low current (b) low current with ARCP operation

S2를 영전압 턴 온시키기 위해 턴 온된다. 역 회복 전류가 존재하므로 이로 인한 손실이 상당하고 대용량 응용 분야에서는 부가적인 스너버 회로가 필요하게 된다. 이 문제는 그림 10(b)에서 나타난 것처럼 다이리스터에 직렬로 빠른 역 회복 특성을 갖는 다이오드를 연결하여 해결할 수 있다. 그림 11은 큰 전류가 흐르는 스위치의 전류 파형을 보여 준다. 영 전압 스위칭이 보조 회로의 동작 없이 이뤄진다. 이 과정에는 약 2us의 시간이 걸린다. 그림 12(a)는 낮은 전류에서의 파형을 나타낸다. 동작 시간은 다소 긴 약 4us이다. 빠른 스위칭 동작 시간은 그림 12(b)에서 보여진 것처럼 보조 회로의 동작에 의해 이뤄진다. 모든 파형들이 이론적인 것과 잘 일치함을 알 수 있다.

### 6. 결 론

새로운 ZVS 3-레벨 공진 풀 인버터가 제시되었다. 회로의 동작 원리와 해석을 하였으며, IGBT를 이용한 10kW, 4kHz 컨버터가 제작되어 동작 원리가 검증되었다. 제시된 회로는 주소

자의 영전압 스위칭과 보조 소자의 영전류 스위칭 그리고 주 소자에 걸리는 높은 전압 및 전류 스트레스를 낮게 할 수 있다는 등의 많은 장점을 갖는다.

더욱이, ZVS 3-레벨 공진 풀 인버터는 기존의 스너버 회로를 이용한 3-레벨 인버터에 비해서 보다 간단하고 더 높은 효율을 가지며 저가로 구성할 수 있다. 제시된 3-레벨 공진 풀 인버터는 대용량 GTO 인버터 응용 분야 (1-10 MVA)에 매우 효과적으로 응용될 수 있으리라 사료된다.

### 참 고 문 헌

- [1] D. M. Divan, "Resonant dc link converter - a new concept in static power conversion", IEEE IAS Annual Conference Record 1986, pp.648-656.
- [2] D. M. Divan, G. Skibinski, "Zero switching loss inverters for high power applications", IEEE IAS Annual Conference Record 1987, pp.627-634.
- [3] A. Cheriti, K. Al-Haddad, et. al., "A rugged soft commutated PWM inverter for AC drives", IEEE PESC 1990 REC., pp.656-662.
- [4] J. G. Cho, D. Y. Hu and G. H. Cho, "Three phase sine-wave voltage source inverter using the soft switched resonant poles", IEEE IECON 1989 REC., pp.48-53.
- [5] J. G. Cho, H. S. Kim and G. H. Cho, "Novel soft switching PWM converter using a new parallel resonant dc-link," IEEE PESC 1991 REC., pp.241-247.
- [6] W. Yi, H. L. Liu, Y. C. Jung, J. G. Cho and G. H. Cho, "Program-controlled soft switching PRDCL converter with a new space vector PWM algorithm", IEEE PESC, 1992, pp.313-319.
- [7] L. Malesani, P. Tenti, P. Tomasin and V. Toigo, "High frequency quasi resonant dc link converter for full-range PWM", IEEE APEC 1992 Rec., pp.472-478.
- [8] W. McMurray, "Resonant snubbers with auxiliary switches", IEEE IAS Conference Proceedings 1989, pp.829-834.
- [9] R. W. DeDoncker and J. P. Lyons, "The auxiliary resonant commutated pole converter", IEEE IAS Conference Proceedings 1990, pp.1228-1235.

### 저 자 소 개



#### 유 동 옥 (俞東旭)

1959년 11월 3일생. 1983년 성균관대 공대 전기공학과 졸업. 1985년 연세대 산업대학원 전기공학과 졸업(석사). 1994년 성균관대 대학원 전기공학과 박사과정 수료. 1983년~1985년 KIST전기제어실 근무. 1985년~현재 한국전기연구소 전력전자연구부 전력변환 연구팀 선임연구원