

# 가정용 VCR의 서보 시스템을 위한 새로운 위상 오차 예측기

論文

45~4~10

## A Novel Phase Error Predictor for Servo System in Home-Use VCRs

李相樂\* · 朴廷培\*\* · 柳志潤\*\*\* · 朴貴泰\*\*\* · 檢庸煦§  
(Sang-Lak Lee · Jung-Bae Park · Ji-Yoon Yoo · Gwi-Tae Park · Yung-Hoo Sheen)

**Abstract** – A novel phase error predictor is proposed for servo system in home-use VCRs. The multirate system in VCRs is converted into a single period sampling system with faster sampling time by using the proposed novel phase error predictor. And the disturbances can be measured much faster. From the experimental results, we can see that the performance of the control system is improved greatly. The phase lock time of the proposed servo system is ten times faster than that of the conventional system.

**Key Words** : Phase Error Predictor, VCR Servo System, Variable Speed Playback

### 1. 서 론

VCR의 서보 시스템은 깨끗한 화면과 충실한 음향 재생을 위해 고정밀 제어가 요구되며 속도와 위상, 두 가지 목표를 제어하기 위해 이중 루프 PLL (phase-locked loop) 구조로 되어 있다. 그러나 VCR의 서보 시스템은 캡스턴 서보 시스템의 경우를 예로 들면 FG(frequency generator) 펄스로 부터 샘플링되는 속도 정보와, REF(reference) 펄스와 CTL(control) 펄스 사이의 위상차로 샘플링되는 위상 오차의 샘플링 시간이 서로 다르기 때문에 다중률 샘플링 시스템 (multi-rate sampling system)이 되며 일반적으로 이와 같은 시스템은 그 해석과 설계가 매우 어렵다[1~4]. 현재는 수십 배의 차이가 나는 두 샘플러의 시간차를 이용해 나중률 샘플러를 처리하는 연속 루프 연결법 (successive loop closure)이 사용된다. 연속 루프 연결법에서는 상대적으로 샘플링 시간이 짧은 속도 제어기를 먼저 설계한 후 이를 근사적으로 연속치 계통으로 보고 샘플링 시간이 긴 위상 제어기를 설계한다. 이 근사화 때문에 이론적 해석과 실제 실험 결과 사이에 차이가 생긴다[5].

본 연구에서는 이 문제를 근본적으로 해결하기 위해 속도 샘플링 시간마다 속도 정보로부터 위상 오차를 예측할 수 있는 새로운 위상 오차 예측기를 제안한다. 또한 이를 이용해 전향 제어를 갖는 상태 궤환 제어기를 제어기로 하는 새로운 서보 시스템을 제안하고 그 설계 방법을 제시한다.

제안된 위상 오차 예측기를 사용하면 VCR의 서보 시스템은 위상 제어계의 샘플링 시간이 수십 분의 일로 줄며 그 결과 외란에 의한 위상 오차를 즉시 보상할 수 있다. 또한 줄어든 위상 샘플링 시간은 속도 제어계의 샘플링 시간과 같아져 복잡한

다중률 샘플링 시스템은 단일 샘플링 시스템으로 바뀐다. 따라서 전체 시스템의 해석을 간단히 할 수 있고, 분석된 결과를 통해 제어기의 설계를 쉽게 할 수 있다. 그리고 다양한 현대 제어 기법도 적용이 가능하다. 한편 속도 제어 순간마다 위상을 예측할 수 있으므로 CTL 펄스가 측정되지 않는 상황에서도 위상 제어를 할 수 있다.

### 2. 상태 공간에서의 디지털 제어 시스템 설계

VCR의 서보 시스템은 대칭적인 구조를 갖는 드럼 서보계와 캡스턴 서보계로 구성되며 각각은 브러시리스 직류전동기가 사용된다. 이 절에서는 캡스턴 서보계를 예로 들어 전향 제어기 갖는 상태 궤환 제어기를 설계한다.

#### 2.1 상태 궤환에 의한 극점 배치 설계

브러시리스 직류 전동기는 전류 제어를 통하여 속도-토크 특성이 직류 전동기와 동일하게 제어하는 것이 일반적이며 이 경우 직류 전동기로 모델링할 수 있다. 전기자 인덕턴스  $L$ 이 무시할 정도로 작다고 가정하면 직류 전동기의 상태 방정식은 다음과 같이 쓸 수 있다.

$$\dot{x}(t) = Ax(t) + Bu(t) \quad (1)$$

여기서

$$x(t) = \begin{bmatrix} \theta(t) \\ \omega(t) \end{bmatrix}, \quad u = e_a(t)$$

$$A = \begin{bmatrix} 0 & 1 \\ 0 & -\frac{BR+K_t K_e}{JR} \end{bmatrix}, \quad B = \begin{bmatrix} 0 \\ K_t \end{bmatrix}$$

이 모델에서  $\theta(t)$ 는 전동기 축의 각도이며 새로운 위상 오차 예측기에 의해 예측할 수 있다. 상태  $\omega(t)$ 는 각속도이며 FG에 의해 측정된다. 따라서 이 시스템의 경우 모든 상태 벡터가 측정 가능하다. 한편 입력  $u$ 는 전동기의 전기자 전압이다.

\*正會員: 高麗大 生產技術研究所 先任研究員 · 工博

\*\*正會員: 高麗大 大學院 電氣工學科 博士課程

\*\*\*正會員: 高麗大 工大 電氣工學科 教授 · 工博

§正會員: LG電子 映像미디어 研究所 責任研究員

接受日字: 1995年 7月 4日

最終完了: 1996年 2月 15日

실험에서 사용한 캡스턴 전동기의 시스템 파라미터는 다음과 같다.

전기가 저항	$R = 9 \text{ [}\Omega\text{]}$
전기자 인덕턴스	$L = \text{negligible}$
전동기와 부하 관성	$J = 0.45 \text{ [g.cm.sec}^2]$
점성 마찰 계수	$B = \text{negligible}$
토크 상수	$K_t = 459 \text{ [g.cm/A]}$
역기전력 상수	$K_e = 0.045 \text{ [V/rad/sec]}$

시스템 파라미터를 행렬 A와 B에 대입하면 다음과 같다.

$$A = \begin{bmatrix} 0 & 1 \\ 0 & -5.1 \end{bmatrix}, \quad B = \begin{bmatrix} 0 \\ -113 \end{bmatrix}$$

이 연속치 계통을 이산화하여 차분 방정식으로 나타내면 상태 방정식은 다음과 같이 구해진다.

$$x(k+1) = \phi(T)x(k) + \Gamma(T)u(k) \quad (2)$$

여기서  $\phi(T)$ 와  $\Gamma(T)$ 는 다음과 같다.

$$\phi(T) = e^{AT} = L^{-1}[(sI - A)^{-1}]_{t=T} \quad (3)$$

$$\Gamma(T) = (\int_0^T e^{A\tau} d\tau) B \quad (4)$$

기준 속도 180rpm에서 샘플링 시간  $T=0.000926$ 초 이고 이 경우의 상태 친이 행렬  $\phi(T)$ 는 A 행렬을 사용해 구할 수 있다. 따라서

$$\phi(T) = L^{-1}[(sI - A)^{-1}]|_{t=T} = \begin{bmatrix} 1 & 0.000963 \\ 0 & 0.995 \end{bmatrix}$$

$$\Gamma(T) = [(\int_0^T e^{A\tau} d\tau) B]|_{t=T} = \begin{bmatrix} 0.000567 \\ 0.109 \end{bmatrix}$$

시스템의 고유치는 다음의 상태 궤환에 의해 임의로 배치할 수 있다.

$$u(k) = -K x(k) \quad (5)$$

여기서 K는 궤환 행렬이고 다음과 같이 주어진다.

$$K = [K_1 \quad K_2] \quad (6)$$

이 입력  $u(k)$ 를 상태 방정식에 대입하면 다음과 같은 폐루프 시스템의 상태 방정식을 얻을 수 있다.

$$x(k+1) = (\phi(T) - \Gamma(T)K) x(k) \quad (7)$$

이 폐루프 시스템의 특성 방정식은 다음과 같다.

$$\det |zI - \phi + \Gamma K| = 0 \quad (8)$$

설계 문제는 폐루프 디지털 제어 시스템의 고유치가  $\lambda_1, \lambda_2$ 가 되는  $K_1$ 과  $K_2$ 를 찾는 것이다.

이러한 상태 공간 설계는 비례 미분 궤환의 일반화된 결과를 가져오기 때문에, 타입 1 시스템인 VCR 서보 시스템에서 명령 입력인 램프 입력에 대해 정상 상태 오차를 영으로 제거할 수 없다. 따라서 제어 시스템에 램프 입력을 오차없이 추종할 능력을 주기 위해 본 연구에서는 전향 제어를 도입한다. 상태 궤환 제어기를 사용할 경우 정상 상태 오차를 없애기 위해 일반적으로는 적분 제어를 도입하나 적분기를 사용하면 시스템이 불안정하게 되고 응답이 늦어지며 입력에 한계치가 존재하는 경우 와인드 업 현상이 발생한다. 한편 VCR 서보에서 미세한 정상 상태 오차는 자동 트랙 찾기 (automatic track finding) 기능에 의해 제거되므로 본 연구에서는 전향 제어를 사용한다.

## 2.2 전향 제어

전향 제어는 다양한 입력에 대해 원하지 않는 응답을 효과적으로 제거하는 중요하고 널리 사용되는 프로세스 제어 기술이다. 전향 제어는 프로세스 출력에 대한 명령 입력의 효과를 예측하거나 폐루프 제어 시스템에 의해 생성된 제어 입력을 프로

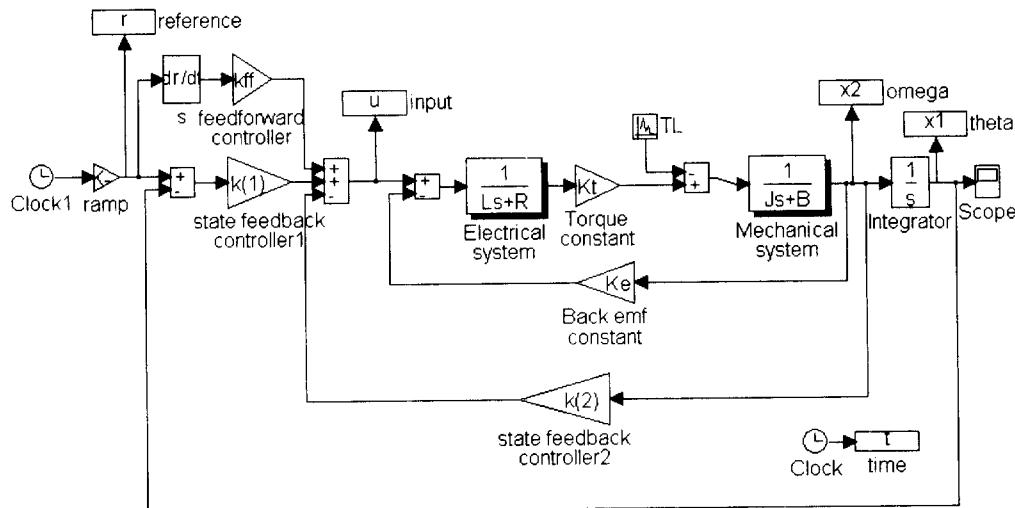


그림 1 전향 제어를 갖는 상태 궤환 제어기

Fig. 1 State feedback controller with feedforward control

세스 출력의 오차를 줄이는 방향으로 수정하는데 사용된다. 원리는 제어 입력 신호를 전향 제어기를 통해 전향 입력하고 이를 케환 제어기에 의해 생성된 제어 입력과 결합시키는 것이다.

케환 제어기는 안정도와 응답의 속도를 얻기 위해 설계한다. 반면에 전향 제어기는 시스템의 응답에 영향을 주지 않고 원하는 정상 상태 응답을 얻기 위해 설계한다.

VCR 서보 시스템에서 정상 상태 오차를 없애기 위해 전향 제어기의 전달 함수를 다음과 같이 선택한다.

$$G_{ff}(s) = K_{ff} s \quad (9)$$

여기서  $K_{ff}$ 는 전향 이득이다. 최종치 정리를 사용하면 램프 입력에 대해 정상 상태 오차가 0으로 수렴함을 알 수 있다.

그림 1은 전향 제어를 갖는 상태 케환 제어기의 블록 다이어그램이다.

### 3. 새로운 위상 오차 예측기

앞 절의 상태 케환 제어기 설계에서, 상태  $\theta(t)$ 는 새로운 위상 오차 예측기로부터 매 FG 펄스의 상승 모서리마다 예측될 수 있다고 가정하였다. 이 경우 이산화된 시스템은 단일 샘플링 시간을 갖게 된다. 이 단일 주기 샘플링 기법 (single period sampling scheme) 때문에 시스템의 해석과 설계가 매우 간단해진다.

이 절에서는 한쪽 방향으로 위상 오차를 측정하는 단방향 위상 오차 예측기와 양쪽 방향으로 위상 오차를 측정하는 양방향 위상 오차 예측기를 제안한다.

#### 3.1 단방향 위상 오차 예측기

VCR 서보 시스템에서 위상 오차는 그림 2에 나타낸 것처럼 CTL 펄스의 상승 모서리에서 REF 펄스와의 위상차로 정의된다. i번째 CTL 펄스에서 샘플링된 위상 오차를  $\theta_i^0$ 로 정의한다.  $\Delta\theta_{REF}$ 를 FG 한 주기 동안 증가한 REF 펄스의 위상 증가량으로 정의하면 FG 한 주기 동안의 시간이  $\Delta T$ 인 경우  $\Delta\theta_{Ref}$ 는 다음과 같다.

$$\Delta\theta_{Ref} = \theta_{Ref} \frac{\Delta T}{P_{Ref}} \quad (10)$$

여기서  $\theta_{Ref}$ 는 Ref 펄스 한 주기의 위상이고  $P_{Ref}$ 는 Ref 펄스 한 주기의 시간이다.  $\Delta\theta_{CTL}$ 을 FG 한 주기 동안 CTL 펄스의 위상 증가량으로 정의하면  $\Delta\theta_{Ctl}$ 은 다음과 같다.

$$\Delta\theta_{Ctl} = \theta_{Ctl} - \theta_{Ctl}^{k-1} = \frac{2\pi}{N_{Ctg/Rev}} \quad (11)$$

여기서  $\theta_{Ctl}$ 은 Cfg 펄스 한 주기의 위상이며  $N_{Ctg/Rev}$ 은 모터 1회전당 Cfg 펄스의 개수이다. 샘플링 구간내에서 k번째 위상 오차는 다음 식과 같이 k-1번째 위상 오차에  $\Delta\theta_{REF}$ 를 더하고  $\Delta\theta_{CTL}$ 을 뺏으로서 구할 수 있다.

$$\theta_i^k = \theta_i^{k-1} + \Delta\theta_{REF}^k - \Delta\theta_{CTL}^k \quad (12)$$

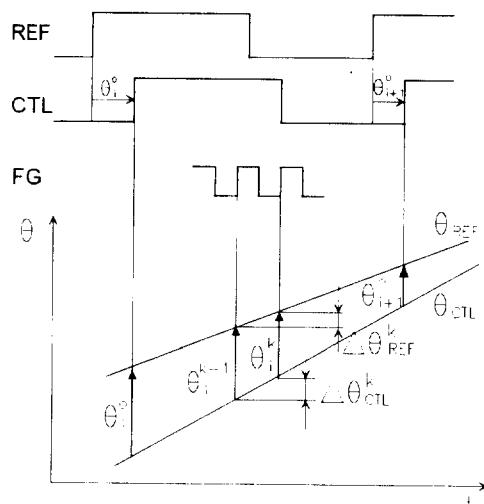


그림 2 위상 오차 예측 방법

Fig. 2 Phase error prediction method

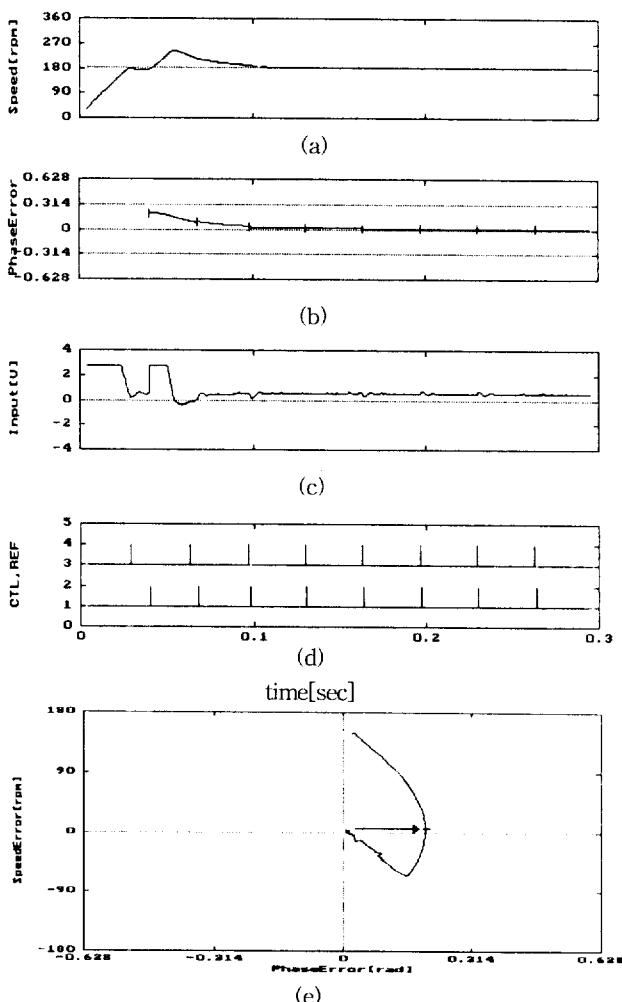


그림 3 단방향 위상 오차 예측기를 사용한 응답

(a) 속도 (b) 위상오차 (c) 입력

(d) Ctl, Ref (e) 상태궤적

Fig. 3 Response of the unidirectional phase error predictor  
(a) speed (b) phase error (c) input (d) Ctl, Ref  
(e) state trajectory

제안된 새로운 위상 오차 예측기를 사용하면 VCR의 다중 샘플링 시스템(multirate system)은 더 빠른 쪽의 샘플링 시간을 갖는 단일 주기 샘플링 시스템으로 변환된다. 그리고 외란도 훨씬 빠른 시간에 측정 가능하다.

그림 3은 단방향 위상 오차 예측기를 사용한 시스템의 응답이다. 속도와 위상 오차가 기존 시스템과 비교해 볼 때 매우 빠른 시간인 약 0.1초 이내에 제어됨을 알 수 있다. 실험시 사용한 이득값은  $K_1 = 12$ ,  $K_2 = 0.43$ 이다.

Ref 신호와 Ctl 신호로부터 검출된 위상차가 큰 경우, 그림 4에 나타난 것처럼 커다란 오버슈트를 일으킨다. 이 오버슈트를 줄이기 위해 양방향 위상 오차 예측기 (bidirectional phase error predictor)를 설계하였다.

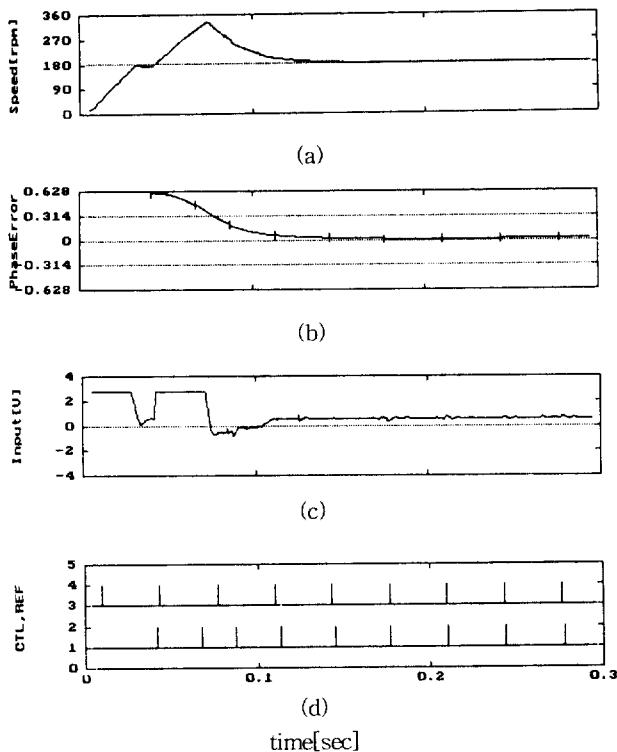


그림 4 큰 위상 오차가 발생한 경우 단방향 위상 오차 예측기의 응답  
(a) 속도 (b) 위상오차 (c) 입력 (d) Ctl, Ref

Fig. 4 Response of the unidirectional phase error predictor in case of large phase error  
(a) speed (b) phase error (c) input (d) Ctl, Ref

### 3.2 양방향 위상 오차 예측기

만약 양의 부호를 갖는 커다란 위상 오차가 발생하면 이를 다음 수식에 의해 같은 양의 음의 위상 오차로 변환할 수 있다.

$$\theta_i^0 = \begin{cases} \theta_i^0 & \text{if } \theta_i^0 < \frac{\theta_{\text{REF}}}{2} \\ \theta_i^0 - \theta_{\text{REF}} & \text{if } \theta_i^0 > \frac{\theta_{\text{REF}}}{2} \end{cases} \quad (13)$$

여기서  $\theta_{\text{REF}}$ 는 REF 필즈 한 주기의 위상 증가량이다. k번

째 위상 오차는 단방향 위상 오차 예측기에서 사용한 것과 같은 방법으로 예측할 수 있다:

$$\theta_i^k = \theta_i^{k-1} + \Delta\theta_{\text{REF}}^k - \Delta\theta_{\text{CTL}}^k \quad (14)$$

그림 5는 양방향 위상 오차 예측기를 사용한 시스템의 응답이다. 커다란 위상 오차가 발생했음에도 불구하고 속도와 위상 오차가 양방향 위상 오차 예측기의 도움으로 빠르게 제어된다.

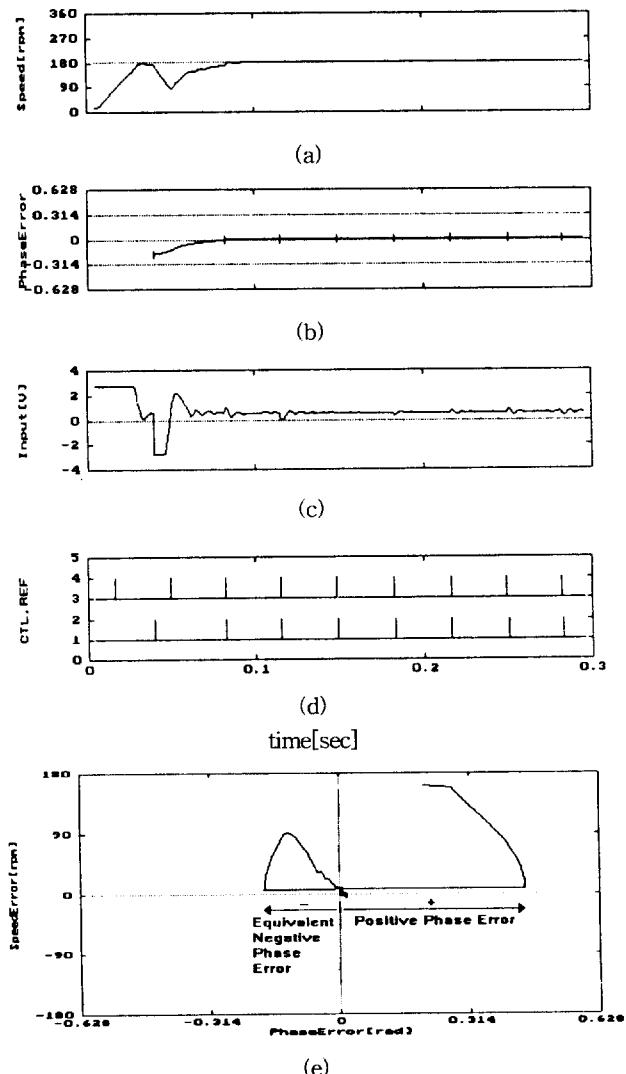


그림 5 양방향 위상 오차 예측기를 사용한 응답  
(a) 속도 (b) 위상오차 (c) 입력 (d) Ctl, Ref  
(e) 상태궤적

Fig. 5 Response of the bidirectional phase error predictor  
(a) speed (b) phase error (c) input (d) Ctl, Ref  
(e) state trajectory

그림 6은 PI 제어기를 사용하는 기존 시스템의 응답이다. 그림에서 알 수 있듯이 위상을 일치시키기까지 약 0.8초가 소요된다.

실험 결과로부터 제어 시스템의 성능이 크게 향상되었음을

알 수 있다. 제안된 서보 시스템의 위상 일치 시간은 기존 시스템 보다 약 10배정도 빠르다

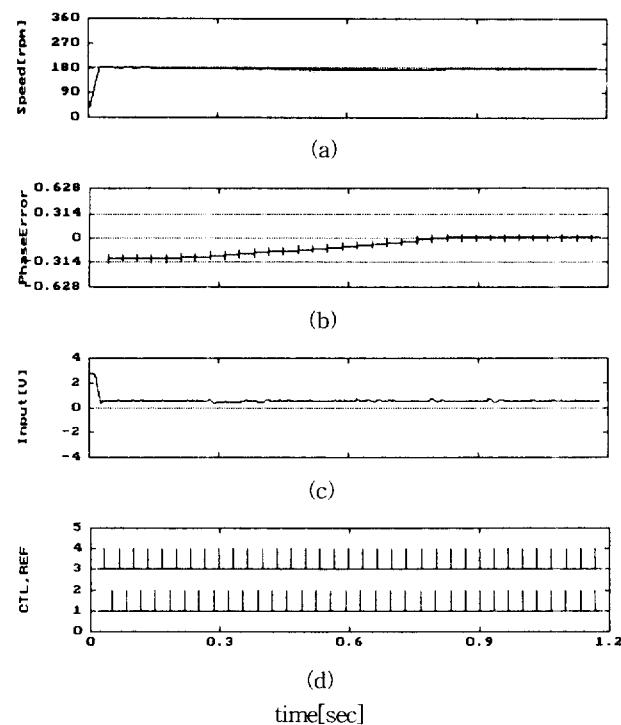


그림 6 기존 시스템의 응답

(a) 속도 (b) 위상오차 (c) 입력 (d) Ctl, Ref

Fig. 6 Response of the conventional system

(a) Speed (b) phase error (c) input (d) Ctl, Ref

#### 4. 결론

본 연구에서는 속도 샘플링 시간마다 속도 정보로부터 위상 오차를 예측할 수 있는 새로운 위상 오차 예측기를 제안하였다. 또한 이를 이용해 전향 제어를 갖는 상태 케환 제어기를 제어기로 하는 새로운 서보 시스템을 제안하고 그 설계 방법을 제시하였다.

제안된 위상 오차 예측기를 사용하면 VCR의 서보 시스템은 위상 제어계의 샘플링 시간이 수십 분의 일로 줄며 그 결과 외란에 의한 위상 오차를 즉시 보상할 수 있다. 또한 줄어든 위상 샘플링 시간은 속도 제어계의 샘플링 시간과 같아져 복잡한 다중률 샘플링 시스템은 단일 샘플링 시스템으로 처리 가능하다. 따라서 전체 시스템의 해석을 간단히 할 수 있고, 분석된 결과를 통해 제어기의 설계를 쉽게 할 수 있다. 그리고 다양한 현대 제어 기법도 적용이 가능하다. 한편 속도 제어 순간마다 위상을 예측할 수 있으므로 CTL 펄스가 측정되지 않는 상황에서도 위상 제어를 할 수 있다.

실험 결과를 통해 서보 시스템의 성능이 크게 향상돼 제안된 서보 시스템의 위상 일치 시간이 기존 시스템 보다 약 10배정도 빠름을 보였다.

#### 참 고 문 헌

- [1] T. Tomitaka et al., 'New Software Servo System with

a Single-chip Microprocessor for VCRs', *IEEE Trans. Consumer Electronics*, Vol.34, No.3, Aug. 1988.

- [2] M. Nagasawa et al, "Precision Motor Control System for VCR Using Disturbance and Velocity Observer", *IEEE Transactions on Consumer Electronics*, Vol. 38, No. 4, pp. 747-754, November 1992.
- [3] J. J. Lee et al, "Design of Iterative Learning Controller with VCR Servo System", *IEEE Transactions on Consumer Electronics*, Vol. 39, No. 1, pp. 13-24, February 1993.
- [4] Sang-Lak Lee, Gwi-Tae Park, et al, "Design of Digital Servo System for Drum Motor in Home VCR", *IEEE Power Electronics Technology and Application*, pp. 333 -338, 1993.
- [5] Jeong-Tae Kim, "Stability Analysis of VCR Servo System via Discrete and Nonlinear Method", *ICCE Digest of Technical Papers*, 24-25, June 1995.
- [6] Sang-Lak Lee, Gwi-Tae Park, et al, "Skip Play Technology for Home-use Digital VCRs", *IEEE Transactions on Consumer Electronics*, Vol. 41, No. 3, pp. 662-668, August 1995.

#### 저 자 소개



##### 이상락 (李相樂)

1967년생. 1990년 고려대 공대 전기공학과 졸업. 1992년 동 대학원 전기공학과 졸업(석사). 1996년 동 대학원 전기공학과 졸업(공박). 현재 고려대 생산기술 연구소 선임 연구원이며 자동제어 및 전력전자 분야를 연구중



##### 박정배 (朴廷培)

1971년생. 1994년 고려대 공대 전기공학과 졸업. 1996년 동 대학원 전기공학과 졸업(석사). 현재 고려대 대학원 박사과정에 재학중

##### 유지윤 (柳志潤)

전기학회 논문지 제45권 제2호 참조

##### 박귀태 (朴貴泰)

전기학회 논문지 제45권 제2호 참조



##### 신용후 (慎庸煦)

1975년 서울대학교 공대 공업교육과 졸업. 1984년 한국 과학 기술원 전기 및 전자공학과 졸업(석사). 1978년부터 LG 전자근무, 현재 LG 전자 영상 미디어 연구소 책임 연구원