

Design Considerations for LCL Type Series Resonant Converter with Phase Shift Control

閔庚鎭* · 庾相鳳** · 玄東石***
(Kyoung-Jin Min · Sang-Bong Yoo · Dong-Seok Hyun)

Abstract - A simple AC complex circuit analysis for LCL type series resonant converter with phase shift control is proposed. Based on these analyses, a set of characteristic curves which allows a optimal design procedure for this converter is shown, without increasing the volt-ampere rating of tank circuit. Especially, inverter output peak current can be minimized in both full load and partial load conditions. The presented design considerations can make the load range wide from full loads to light loads achieving turn-on with zero voltage switching (ZVS) operation. The detailed analysis and experimental results show the effectiveness of the proposed design algorithms.

Key Words : LCL type series resonant converter, phase shift control, ZVS (Zero Voltage Switching), volt-ampere rating

1. 서론

고주파 DC-DC컨버터는 시스템의 소형, 경량화, 스위칭 손실 및 EMI문제의 최소화, 그리고 효율의 극대화를 꾀할 수 있는 장점을 가지고 있다. 그 중에서도 부하 공진형컨버터는 그 회로구성과 제어방법이 폭 넓게 연구되어 왔는데 제어방법에 있어서는 주파수제어 (PFM), 위상제어 (PWM or Phase Shift Control) 및 주파수-위상 혼합제어 (PWM-PFM hybrid control) 등이 보고되었다[1~5]. 특히 LCL형 직렬공진컨버터는 다이오드의 접합용량, 변압기의 누설 및 자화인덕턴스등의 영향을 고려한 세 개 이상의 공진요소를 포함하는 회로구성에 관한 연구과정에서 등장하였다[6~10]. LCL형 직렬공진컨버터의 대표적인 특징들은 첫째, 부하가 감소함에 따라 공진주파수도 함께 감소하며 둘째, 부하의 변동에도 불구하고 전압이득이 영향을 받지 않는 주파수가 존재한다는 점이다. 이러한 특징들은 위상제어방법을 채택하여 영전압 스위칭 (ZVS) 동작을 확보하고자 할 때 매우 유리한 장점일 수 있다. 왜냐하면, 경부하 상황에서 ZVS동작의 확보가 어려웠던 기존의 직렬공진형 컨버터에 비해 LCL형 직렬공진컨버터는 부하의 감소에 따른 공진 주파수의 상대적 감소, 다시 말해서 스위칭 주파수의 상대적 증가가 마치 주파수-위상 혼합제어가 채택되었을 때와 같은 효과를 갖기 때문이다. 또한 부하 변동에 대해 전압이득이 독립적인 점이 존재하더라도 실제적으로는 그 장점을 전적으로 이용할 수는 없지만 부하독립점 주변에 스위칭 주파수를 적절히 선택함으로써 제어변수의 가변범위를 최소화 할 수 있는 잇점이 있다.

본 논문에서는 위상제어를 채택한 LCL형 직렬공진컨버터의 AC 복소회로해석이 수행된다. 이에 기초하여 공진탱크회로의 volt-ampere 정격을 증가시키지 않음과 동시에 회로의 최적설계를 가능케 하는 일련의 특성곡선들이 주어진다. 특히 인버터 출력전류의 피크치는 정격부하 뿐만 아니라 경부하에서도 최소화될 수 있는데 이는 최대 효율을 얻는데 중요하게 작용할 것이다. 또한 제안된 설계방법은 경부하에서 과부하에 이르는 넓은 부하범위에서 영전압 턴 온 동작을 수행할 수 있다.

2. 동작 원리

그림 1은 LCL형 직렬공진컨버터의 회로도이며, 그림 2는 게이트 신호와 대표적인 전압, 전류파형 및 위상제어방법을 적용하였을 때 스위칭 소자와 정류 다이오드의 도통순서를 나타낸다. 스위칭 주파수는 일정하며 인버터 a단과 b단의 게이트 신호를 지연시켜 출력전력을 제어한다.

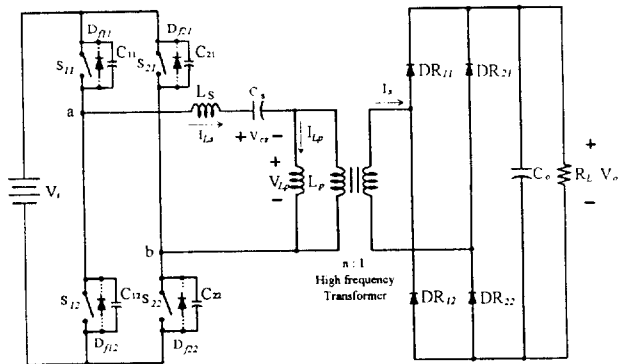


그림 1 LCL형 직렬공진컨버터 회로도
Fig. 1 LCL type series resonant converter topology

* 正 會 員 : 漢陽大 大學院 電氣工學科 碩士卒業
** 正 會 員 : 漢陽大 大學院 電氣工學科 博士課程
*** 正 會 員 : 漢陽大 工大 電氣工學科 教授 · 工博
接受日字 : 1995年 9月 20日
最終完了 : 1996年 1月 30日

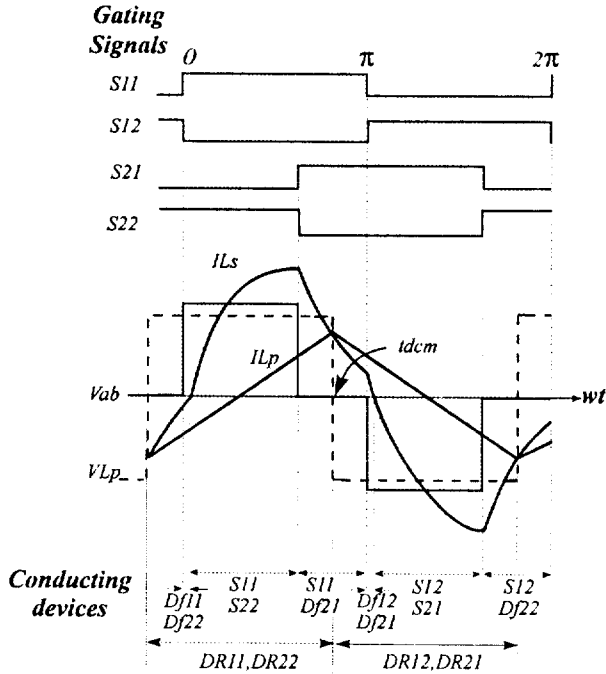


그림 2 위상제어법을 채택했을 때 게이트 신호와 대표적인 전압, 전류파형 및 도통소자

Fig. 2 Gating signals, typical voltage and current waveforms, and the sequence of the conducting devices when phase shift control method is applied

3. 정상상태 해석

3.1 가 정

정상상태 해석을 단순화하기 위해 취해진 몇 가지 가정들은 다음과 같다.

- (1) 탱크회로의 입력전압은 인버터 출력전압의 기본파분이다.
- (2) 다이오드 정류단의 입력전류는 탱크회로 출력전류의 기본파분이다.
- (3) 모든 스위칭 소자, 다이오드, 인덕터, 커패시터 및 고주파 변압기는 이상적이다.
- (4) 스너버 회로의 영향은 무시한다.
- (5) 출력 필터 커패시터는 충분히 커서 출력전압은 리플이 없는 DC이다.

3.2 컨버터 모델링

그림 3은 LCL형 직렬공진컨버터의 AC 동가회로이다. 부하가 전압원형일 때 AC 동가저항 Rac는,

$$R_{ac} = t \cdot R_{pri.L} = t \cdot n^2 \cdot R_L [\Omega] \quad (1)$$

여기서,

$$t = 8/\pi^2$$

Rpri.L = 고주파 변압기 1차측 환산부하저항,

RL = 고주파 변압기 2차측 실제부하저항,

변압기 권선비 = n : 1.

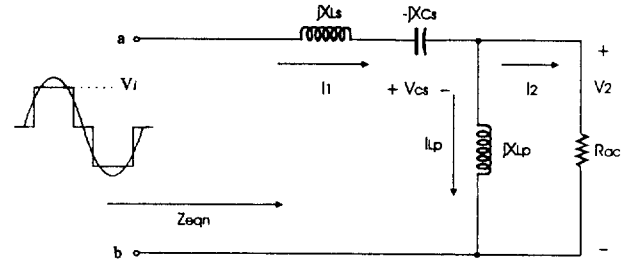


그림 3 LCL형 직렬공진컨버터의 교류동가회로

Fig. 3 The AC equivalent circuit for the LCL type series resonant converter

3.3 해석

3.3.1 동가회로해석

모든 결과를 단위값 (p.u.)으로 표현하기 위한 기준량은 다음과 같다.

$$V_b = V_i [V] \quad (2)$$

$$Z_b = \sqrt{L_s/C_s} [\Omega] \quad (3)$$

$$I_b = V_b/Z_b [A] \quad (4)$$

각 전압, 전류의 기본파분을 벡터로 표현하면,

$$\overline{V}_1 = V_1 \cdot \exp(j\varphi_{V_1}) \quad (5)$$

$$\overline{V}_2 = V_2 \cdot \exp(j\varphi_{V_2}) \quad (6)$$

$$\overline{V}_{cs} = V_{cs} \cdot \exp(j\varphi_{V_{cs}}) \quad (7)$$

$$\overline{I}_1 = I_1 \cdot \exp(j\varphi_{I_1}) \quad (8)$$

$$\overline{I}_2 = I_2 \cdot \exp(j\varphi_{I_2}) \quad (9)$$

여기에서 \overline{V}_2 의 위상각을 기준으로 하여, \overline{V}_1 과 \overline{I}_1 을 \overline{V}_2 와 \overline{I}_2 의 함수로 표현할 수 있다.

$$\overline{V}_1 = \left[1 + \frac{L_s}{L_p} - \frac{1}{\omega_1^2 \cdot L_p \cdot C_s} \right] \cdot \overline{V}_2 + j\omega_1 \cdot L_s - \frac{1}{\omega_1 \cdot C_s} \cdot \overline{I}_2 \quad (10)$$

$$\overline{I}_1 = -\frac{j}{\omega_1 \cdot L_p} \cdot \overline{V}_2 + \overline{I}_2 \quad (11)$$

AC 동가회로상의 전압이득 Gac와 실제 출력 DC전압에 대한 전압이득 Gdc와의 관계는 식(12)로 표현할 수 있다.

$$G_{ac} = |\overline{G_{ac}}| = \frac{|\overline{V_2}|}{|\overline{V_1}|} \quad (12)$$

$$= \frac{(\pi/4) \cdot n \cdot V_L}{(\pi/4) \cdot V_i \cdot \sin(\delta/2)} = \frac{n \cdot G_{dc}}{\sin(\delta/2)}$$

식(10)과 (11)을 이용하여 AC 등가회로에서의 AC 전압이득 G_{ac} 를 구하면,

$$G_{ac} = \frac{1}{[(1+k-k/\omega_{sn}^2)^2 + (1/t)^2 \cdot (\omega_{sn}/\lambda_s - 1/(\omega_{sn} \cdot \lambda_s))^2]^{1/2}} \quad (13)$$

여기서,

- Gdc : dc전압이득, VL / Vi,
- δ : 인버터 출력전압의 펄스 폭,
- ωt : 스위칭 주파수,
- $Z_s = \sqrt{L_s/C_s}$,
- $\lambda_s = n^2RL / Z_s$,
- $k = L_s / L_p$,
- $\omega_{sn} = \omega t / \omega_s$,
- $\omega_s = 1/\sqrt{L_s \cdot C_s}$

인버터 출력단에서 바라본 임피던스를 Rpri.L로 정규화한 등가 임피던스 Z_{eqn} 은,

$$Z_{eqn} = a/(a^2 + b^2) + j[X_s - b/(a^2 + b^2)] = A_1 + jA_2 \quad (14)$$

여기서,

$$a = \frac{1}{t}, \quad b = -\frac{k \cdot \lambda_s}{\omega_{sn}}, \quad X_s = \frac{\omega_{sn}}{\lambda_s} - \frac{1}{\omega_{sn} \cdot \lambda_s}$$

식(14)는 기준 임피던스 Z_b 로 정규화한 Rpri.L과 Z_{eqn} 간의 관계를 보여준다.

정규화된 인버터 출력전류, 부하전류 및 커패시터 전압은 다음과 같다.

$$\overline{I_{1n}} = \frac{\pi \cdot G_{ac} \cdot \sin(\delta/2)}{2\lambda_s} \cdot (1 - j\frac{t \cdot k \cdot \lambda_s}{\omega_{sn}}) \quad (15)$$

$$\overline{I_{2n}} = \frac{\pi \cdot G_{ac} \cdot \sin(\delta/2)}{2\lambda_s} \quad (16)$$

$$\overline{V_{csn}} = -j\frac{\overline{I_{1n}}}{\omega_{sn}} \quad (17)$$

3.3.2 영전압 스위칭 (ZVS) 동작

그림 4는 영전압 스위칭을 유지할 수 있는 최대 위상지연각 Φ_{max} (최소 듀티비 δ)를 계산하기 위한 개념적 파형이다. 큰 값의 θ_{lag} 는 영전압 스위칭 동작을 유지하면서 가변할 수 있는 출력전압의 범위가 넓다는 것을 의미한다.

V_{1n} 에 대한 I_{1n} 의 지상각 θ_{lag} 는,

$$\theta_{lag} = \arg(Z_{eqn}) = \tan^{-1}(\frac{A_2}{A_1}) \quad (18)$$

로 표현된다. γ_{min} 을 무시한다면, $\Phi_{max} \approx 2\theta_{lag}$ 로 근사화 할 수 있다. 또한 스위칭 초기전류의 극성을 검사함으로써 ZVS동작이 유지되는가의 여부를 확인할 수 있는데, 공진탱크의 입력 전압 V_{ab} 가 구형파 ($\delta=1.0$)일 때의 스위칭 초기전류 I_{ini} 는,

$$I_{ini} = I_{1n} \cdot \sin(-\theta_{lag}) \quad (19)$$

이며, 위상지연각이 Φ 일때 스위칭 초기전류는

$$I_{new,ini} = I_{1n} \cdot \sin[-(\Phi_{lag} - \frac{\Phi}{2})] \quad (20)$$

로 표현된다. 그림 5는 정규화 스위칭 주파수 ω_{sn} 을 파라미터로 하여 위상지연각의 변화를 부하전류의 함수로 표현한 곡선이다. 그림에서 X축 변수인 $ILnfn$ 은 정격부하전류로 정규화된 부하전류를 의미한다. k와 ω_{sn} 이 크고 경부하인 상황에서 위상지연각은 증가함을 볼 수 있다.

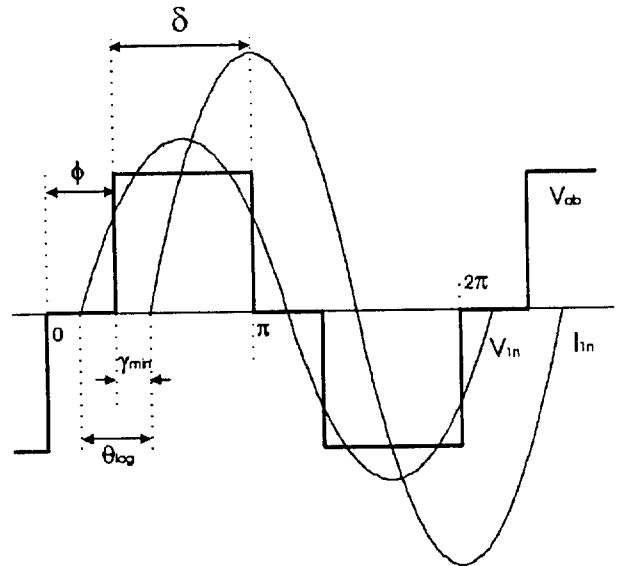


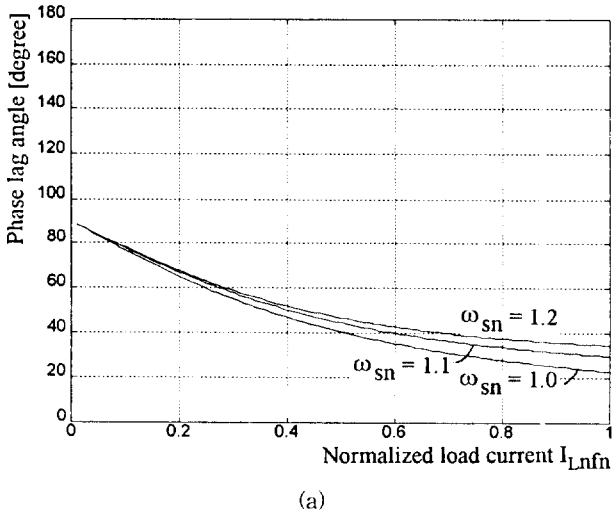
그림 4 최대 위상지연각 Φ_{max} 를 계산하기 위한 파형
Fig. 4 The waveforms to calculate maximum phase shift angle Φ_{max}

3.3.3 불연속 모드

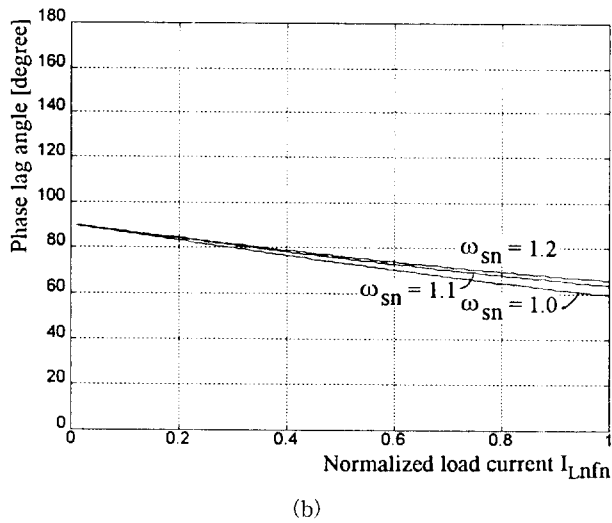
그림 2에서 선형적인 증감을 반복하는 ILp와 공진하는 ILs 한 주기내에 두차레씩 일치하게 된다. 이 일치시점 tdcm에서 정규화 커패시터 전압 V_{csn} 은 식(21)로 표현된다.

$$V_{csn(t=t_{dcn})} = \frac{n \cdot \pi \cdot \sin(\delta/2) \cdot G_{ac}}{2\lambda_s \cdot \omega_{sn}} \quad (21)$$

이때 커패시터 C_s 에 확립되어 있던 만큼의 전압 V_{cs} 가 L_s



(a)



(b)

그림 5 위상지연각 곡선 (a) k=0.25 (b) k=1.0
Fig. 5 The phase lag angle curves (a) k=0.25 (b) k=1.0

와 L_p 에 나뉘어 걸리게 되는데 만일 식(22)가 성립하면, 출력 정류 다이오드가 도통하지 않는 불연속모드가 나타난다.

$$|V_{CSM}| \cdot \frac{L_p}{L_s + L_p} < G_{dc} \quad (22)$$

불연속모드 구간동안 공진주파수는 식(23)으로 바뀌며 IL_s 와 IL_p 는 동일한 파형을 그리며 서서히 감소한다.

$$f_{dcm} = \frac{1}{2\pi \sqrt{C_s \cdot (L_s + L_p)}} \quad (23)$$

이러한 불연속모드가 발생하기 시작하는 정규화된 부하의 최소값은 식(21)과 (22)로부터,

$$\lambda_{s, \min} = \frac{(\pi/2) \cdot n^2}{\omega_{sn} \cdot (1+k) \cdot \sin(\delta/2)} \quad (24)$$

로 표현된다. 특성 임피던스 Z_s 가 크고, 스위칭 주파수와 k 가 작을수록 불연속모드는 경부하 상황이 더욱 심해질 때 발생한다. 하지만 이는 ZVS동작의 확보를 위한 설계측면에는 위배된다.

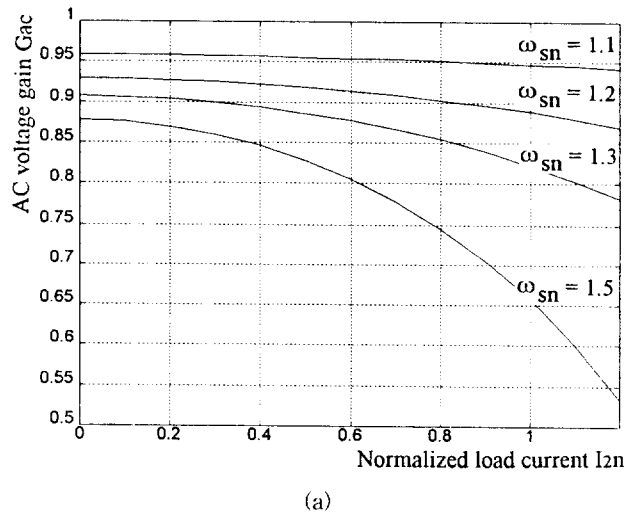
4. 특성 곡선

4.1 출력특성곡선

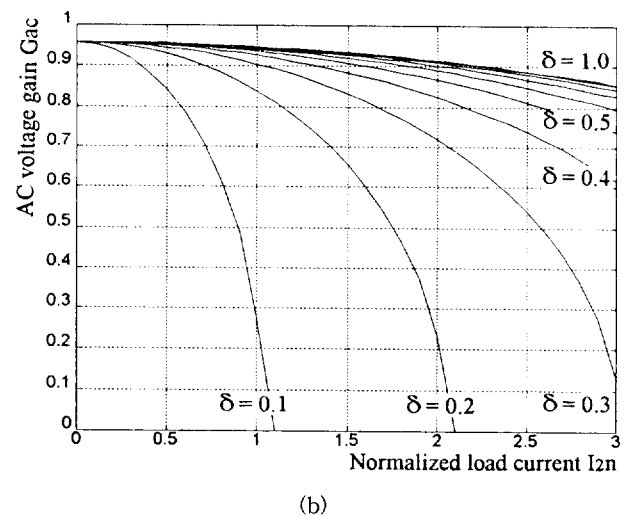
회로설계에 있어서 제어변수의 동작범위를 최소화하는 것 역시 중요한 문제이다. 사실, 경부하에서 ZVS 동작이 보장될 수 있다고 하더라도 제어변수의 가변범위가 지나치게 넓은 것은 이롭지 못하다. 회로의 최적설계를 위한 과정에서도 이 점이 고려되어야 하는데 제어변수의 동작범위를 최소화하기 위해 AC 출력특성곡선이 이용될 수 있다. 식(13)과 (16)으로부터 부하전류와 전압이득과의 관계를 나타내는 AC 출력특성곡선의 방정식을 구하면 다음과 같이 표현될 수 있다.

$$\begin{aligned} & \left[1 + k - \frac{k}{\omega_{sn}}\right]^2 \cdot G_{ac}^2 \\ & + \left[\frac{(\pi/4)}{\sin(\delta/2)} \cdot (\omega_{sn} - 1/\omega_{sn})\right]^2 \cdot I_{2n}^2 = 1 \end{aligned} \quad (25)$$

그림 6은 ω_{sn} 과 δ 를 파라미터로 선택한 AC 출력특성곡선이다. 그림으로부터 스위칭 주파수를 공진 주파수에 가깝게 선



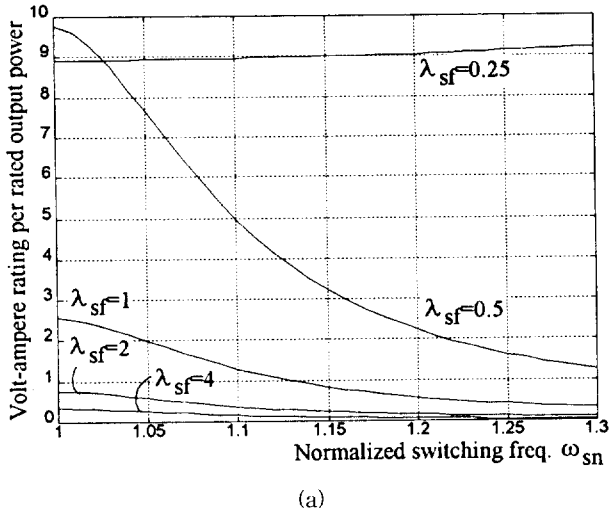
(a)



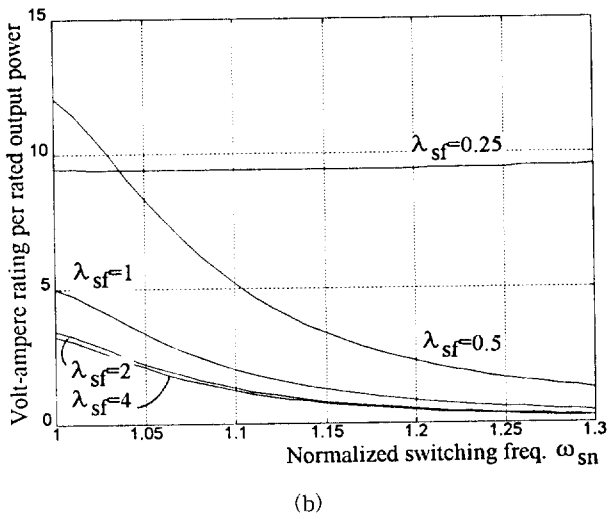
(b)

그림 6 AC 출력특성곡선
(a) $\delta=0.9, k=0.25$ (b) $\omega_{sn}=1.1, k=0.25$

Fig. 6 The AC output characteristic curves
(a) $\delta=0.9, k=0.25$ (b) $\omega_{sn}=1.1, k=0.25$



(a)



(b)

그림 7 단위 출력전력당 volt-ampere 정격곡선 ($\delta=0.9$)
(a) $k=0.25$ (b) $k=1.0$

Fig. 7 The volt-ampere rating curves per rated output power when $\delta=0.9$ (a) $k=0.25$ (b) $k=1.0$

택할수록, 또한 정격 부하시 원하는 출력전압을 위한 인버터 출력전압의 펄스 폭 δ 를 1.0에 가깝게 할 수록 부하변동에 따른 일정 출력전압을 얻기 위한 제어변수 δ 의 가변범위는 최소화 시킬 수 있음을 알 수 있다.

4.2 공진 탱크회로의 volt-ampere 정격

공진 탱크회로의 volt-ampere 정격은 유도성 공진요소의 크기와 무계에 영향을 미치는 요인이다. 일반적으로 단위 출력전력당 공진요소의 총 volt-ampere 정격은 다음과 같이 표현될 수 있다.

$$\text{Volt-ampere rating} = \frac{[X_{Ls} \cdot I_{1r}^2 + V_{csr}^2 / X_{Cs} + X_{Lp} \cdot (I_{1r} - I_{2r})^2]}{P_o} \quad (26)$$

여기서, I_{1r} , I_{2r} , V_{csr} : 실효치.

그림 7은 정규화 스위칭 주파수의 함수로서 단위 출력전력당

volt-ampere 정격의 곡선이다. volt-ampere 정격이 λ_{sf} , 즉 정격 부하조건에서 기준 임피던스로 나눈 부하저항에 반비례함을 알 수 있다. 이러한 결과는 부하선과 동작점을 결정할 때도 고려되어야 할 사항이다.

4.3 인버터 피크전류

인버터 피크전류의 크기는 전 부하 범위에 걸쳐 시스템의 효율을 결정하는 중요한 요소중의 하나이다. 그러나 이 인버터 피크전류의 크기가 공진현상으로 인해 상당히 큰 값을 갖는다는 사실은 공진형 컨버터의 가장 큰 단점이라고 할 수 있다. 본 논문에서는 회로설계 측면에서 이 문제를 해결하고자 한다. 전 부하 범위에서 최대효율을 얻을 수 있도록 정격부하 뿐 아니라 경부하 상황에서도 인버터 피크전류의 크기를 고려하였다. 정규화 인버터 피크전류의 크기를 그림 8에서는 λ_{sf} 를 파라미터로 하여 정규화 스위칭 주파수 ω_{sn} 의 함수로서, 그림 9에서는 정규화된 부하전류의 함수로서 나타내었다. 인버터 피크전류는 부하전류와 함께 감소하며 그 기울기는 λ_{sf} 에 영향

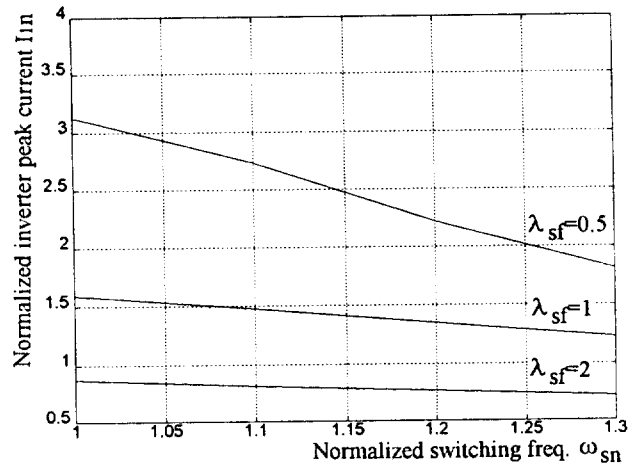
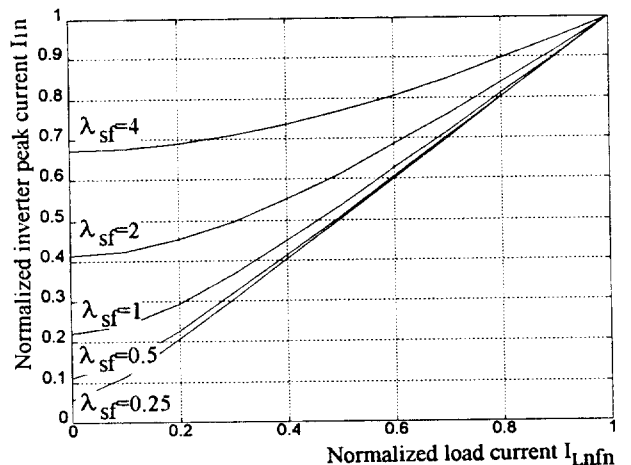


그림 8 정격부하시 인버터 피크전류 ($\delta=0.9, k=0.25$)

Fig. 8 The inverter peak current in the rated load condition when $\delta=0.9$ and $k=0.25$



(a)

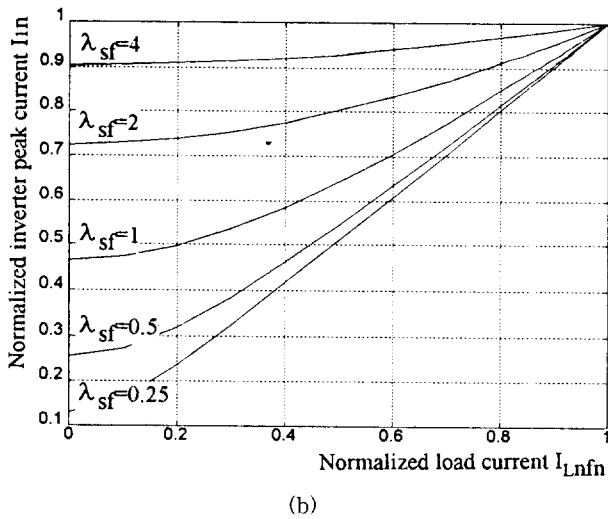


그림 9 경부하시 인버터 피크전류 ($\omega_{sn}=1.1$)
(a) $k=0.25$ (b) $k=1.0$

Fig. 9 The inverter peak current in the part load condition when $\omega_{sn}=1.1$ (a) $k=0.25$ (b) $k=1.0$

을 받음을 그림 9를 통해 알 수 있다. 결국 그림 8과 9로부터 큰 λ_{sf} 를 선택하면 정격부하 상황에서는 인버터 피크전류를 줄일 수 있지만, 경부하 조건에서는 유리하지 못하다는 결과가 얻어진다. 따라서 이 두가지 경우를 최대한 만족시킬 수 있는 적절한 λ_{sf} 를 선택해야 한다.

5. 제안된 회로설계 예

본 논문에서 제안된 회로설계에 있어서 중점적으로 고려된 사항들은 다음과 같다. 첫째, 출력전압 안정화를 위한 제어변수, 즉 듀티비 δ 의 가변범위를 최소화해야 한다. 그림 6(a)와 (b)로부터 정규화 스위칭 주파수 ω_{sn} 은 1.1을, 정격부하시 듀티비 δ_{full} 는 0.9로 결정하였다. 선택된 이 값들은 과부하 조건에서 일정시간동안 출력전압의 안정화에 기여할 수도 있을 것이다.

둘째, ZVS동작을 확보하면서 출력전압을 제어할 수 있는 부하의 범위가 경부하에서 과부하에 이르기까지 폭 넓어야 한다. 이 두번째 사항은 많은 인자들에 의해 영향을 받게 되는데 그 중에서도 그림 5, 7, 9의 결과로써 k 값을 0.25로 결정하였다. 사실상 k 값을 크게 결정함으로써 더욱 효과적으로 ZVS동작을 확보할 수 있으나, 더 이상 듀티비의 가변범위가 클 필요가 없기 때문에 k 값은 0.25로 충분하다. 또한 이 값은 정격 및 인버터 피크전류를 고려한 설계방향에도 부합한다.

셋째, 효율의 최대화 및 스트레스의 최소화를 꾀해야 한다. 이는 인버터 피크전류를 최소화함으로써 이룰 수 있는데 그림 8과 9에 기초하여 최적의 λ_{sf} 를 선택함으로써 정격부하뿐만 아니라 부하의 감소에 따라서 인버터 출력 피크전류의 크기가 함께 감소하는 기존의 직렬공진형 컨버터의 장점을 유지하도록 할 수 있다. 하지만 이렇게 선택된 값이 공진 탱크회로의 volt-ampere 정격을 증가시켜서는 안된다. 일단 λ_{sf} 가 결정되면 정격부하에서의 부하선 및 동작점이 결정될 수 있으며 그림 10은 이 과정의 도해이다. 물론 이 동작점이 듀티비 가변범위

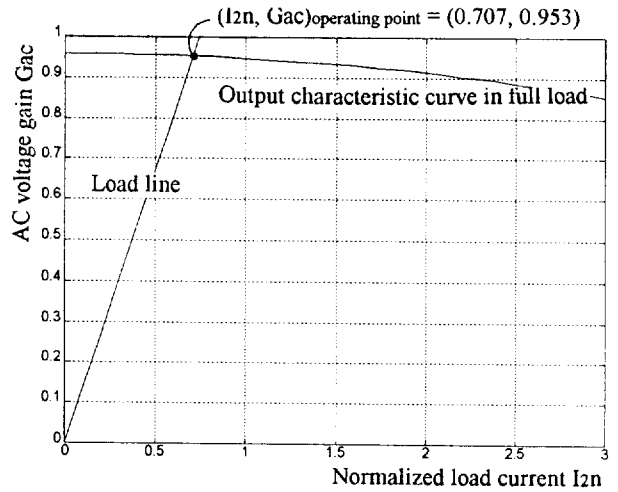


그림 10 부하선과 동작점 $(I_{2n}, G_{ac})_{operating\ point} = (0.707, 0.953)$

Fig. 10 Load line and operating point $(I_{2n}, G_{ac})_{operating\ point} = (0.707, 0.953)$

표 1 시스템 사양

Table 1 System specifications

입력전압 V_i	150 [V]
출력전압 V_o	140 [V]
출력전력 P_o	200 [W]
스위칭 주파수 f_t	55.36 [kHz]
정규화 스위칭 주파수 ω_{sn}	1.1
정격부하시 듀티비 δ_{full}	0.9
인덕터 비 k	0.25
정격부하시 정규화 부하저항 λ_{sf}	2
동작점 G_{ac}	0.953
I_{2n}	0.707
L_s	122.14 [μ H]
L_p	488.56 [μ H]
C_s	0.082 [μ F]

의 최소화에 위배되어서는 안된다. 본 논문에서는 이러한 조건들을 만족할 수 있는 λ_{sf} 의 값들 중에서 실제 회로구현의 편의를 위해 그 값을 최대한 정수화하여 $\lambda_{sf}=2$ 로 선택하였다. 제안된 구체적인 시스템 사양은 표 1과 같다.

6. 시뮬레이션 및 실험결과

위상제어방법을 채택한 LCL형 직렬공진컨버터를 세가지 부하조건, 즉 정격부하 및 50%, 그리고 10% 부하조건에서 PSPICE 프로그램을 이용하여 시뮬레이션을 실행하였다. 듀티비 δ 는 일정한 출력전압을 얻기 위해 가변되었다.

그림 12는 시뮬레이션 결과파형들이다. 시뮬레이션 결과 정격부하에서 10% 부하에 이르기까지 ZVS가 확보되는 부하범위가 넓으며, 출력전압 안정화를 위한 듀티비 δ 의 가변 폭이 좁

고 인버터 피크전류가 부하와 함께 감소하는 기존의 직렬공진 컨버터의 장점을 유지하고 있음을 알 수 있다.

그림 11은 5장에서 설계된 시스템에 기초하여 제작된 실험용 시스템의 구성도 및 대표적인 사용소자의 사양이며, 그림 13은 실험결과 파형들이다. 시뮬레이션 결과들과 잘 일치하고 있음을 알 수 있다. 또한 제어변수 가변범위의 최소화 측면에서 살펴본다면 50% 부하의 경우는 정격부하시 δ 의 단지 6%만을, 10% 부하의 경우 32%만을 가변함으로써 출력전압을 안정화시킬 수 있었다.

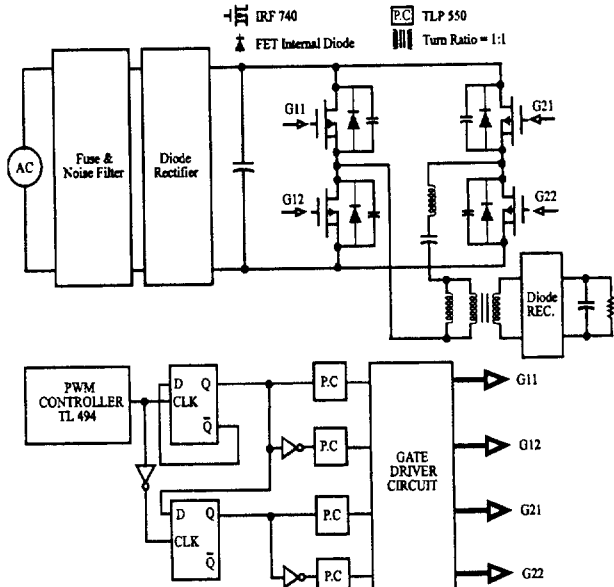


그림 11 시스템의 구성도 및 대표적 사용소자 사양
Fig. 11 Schematic diagram of system and typical specifications

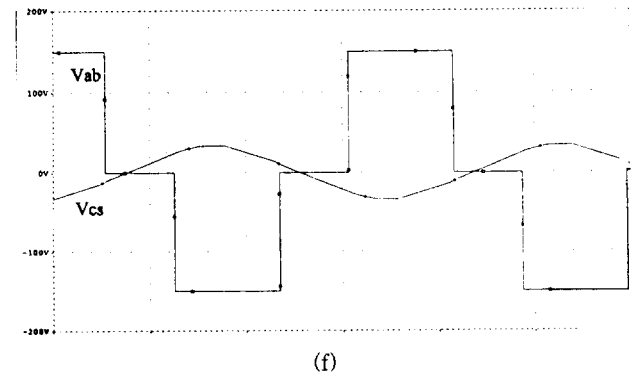
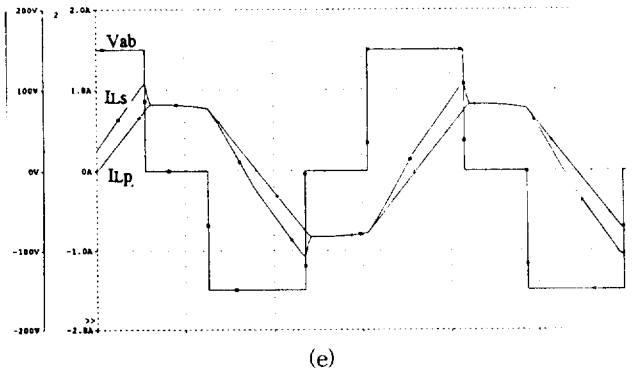
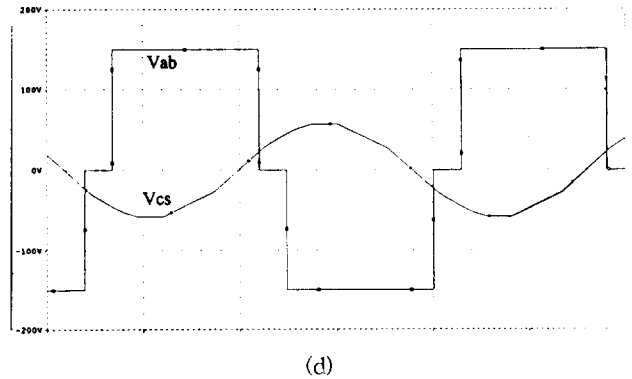
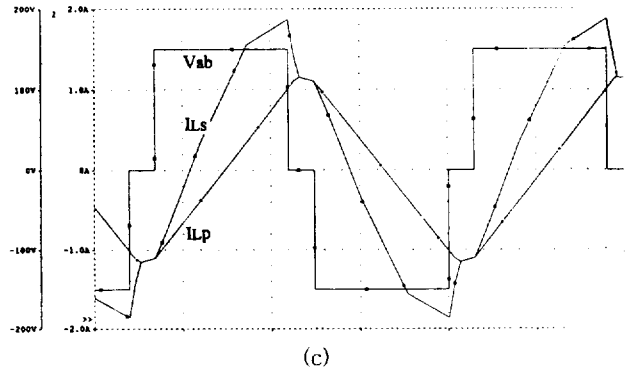
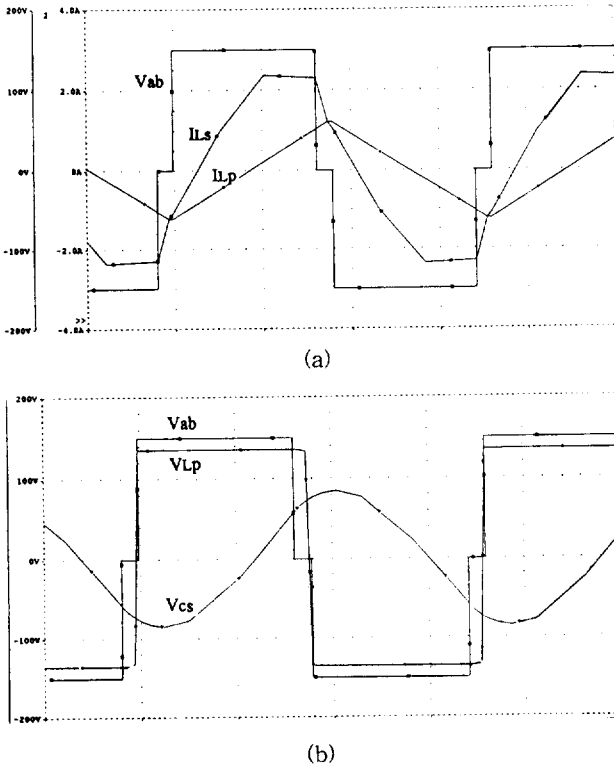
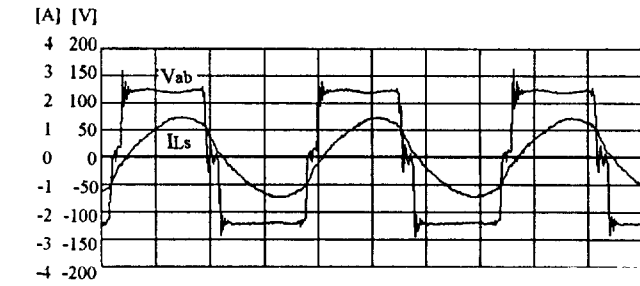
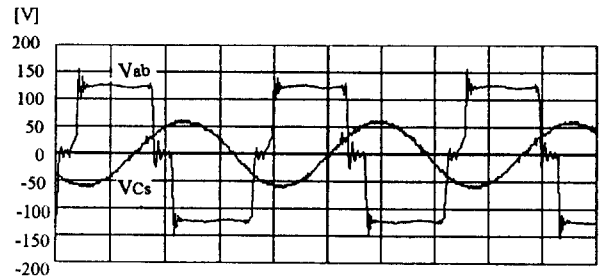


그림 12 각 부하조건, 즉 (a), (b) 정격부하 ($RL=99.64[\Omega]$) 및 (c), (d) 50%부하($RL=199.23[\Omega]$), 그리고 (e), (f) 10%부하 ($RL=996.38[\Omega]$) 시 V_{ab} , I_{Ls} , I_{Lp} 와 V_{ab} , V_{cs} 의 시뮬레이션 결과 파형들

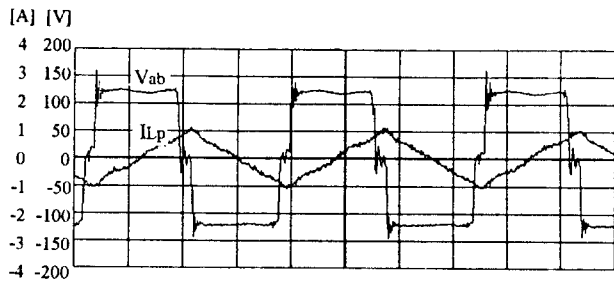
Fig. 12 Simulation waveforms of V_{ab} , I_{Ls} , I_{Lp} and V_{ab} , V_{cs} in case of (a), (b) full load, $RL=99.64[\Omega]$. (c), (d) half load, $RL=199.23[\Omega]$. (e), (f) 10% rated load, $RL=996.38[\Omega]$. time= $5\mu\text{sec/div}$



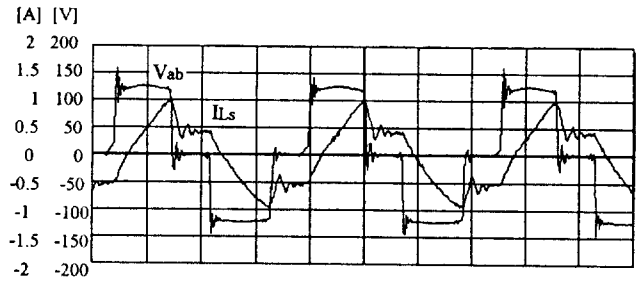
(a)



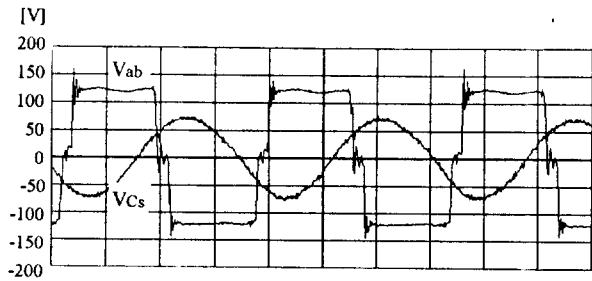
(f)



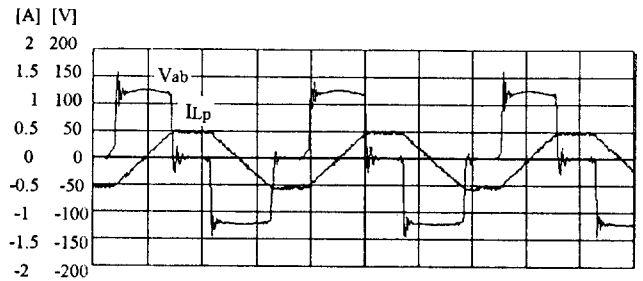
(b)



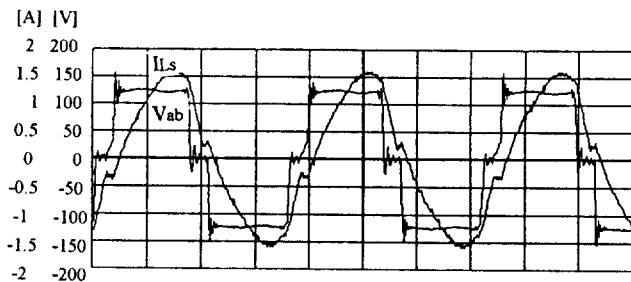
(g)



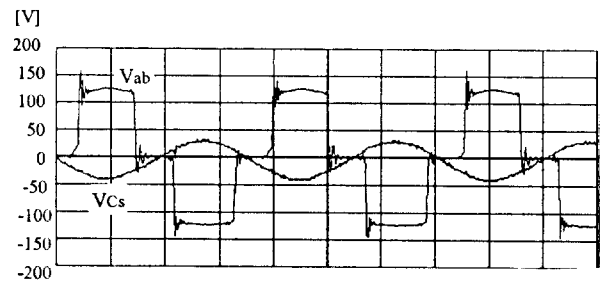
(c)



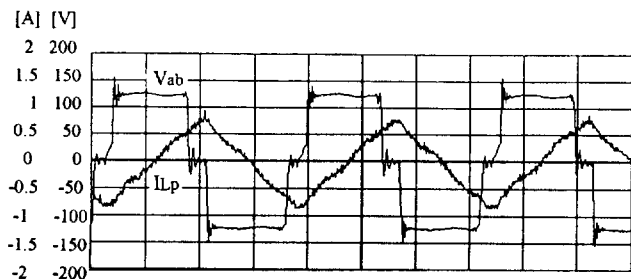
(h)



(d)



(i)



(e)

그림 13 각 부하조건, 즉 (a), (b), (c) 정격부하 ($R_L=99.64[\Omega]$) 및 (d), (e), (f) 50%부하 ($R_L=199.23[\Omega]$), 그리고 (g), (h), (i) 10%부하 ($R_L=996.38[\Omega]$) 시 V_{ab} 와 I_{Ls} , I_{Lp} , V_{cs} 의 실험결과 파형들

Fig. 13 Experimental results of V_{ab} and I_{Ls} , I_{Lp} , V_{cs} in case of (a), (b), (c) full load, $R_L=99.64[\Omega]$. (d), (e), (f) half load, $R_L=199.23[\Omega]$. (g), (h), (i) 10% rated load, $R_L=996.38[\Omega]$. time= $5\mu\text{sec/div}$

7. 결 론

위상제어방법을 채택한 용량성 출력필터를 갖는 LCL형 직렬 공진컨버터를 AC 복소회로해석 방법을 통해 정상상태 해석하였다. 이에 기초하여 일련의 특성곡선들을 제시하였으며 이를 이용한 회로설계가 수행되었다. 이 결과 경부하에서 과부하에 이르기까지 ZVS 동작의 확보가 가능하였다. 또한 제어변수의 경우 정격부하의 50% 부하에서 정격부하시 δ 의 단지 6%만을, 10% 부하의 경우 32%만을 가변하여 출력전압의 안정화를 이룰 수 있게 되어 제어변수의 가변범위가 최소화되었다. 한편 탱크회로의 volt-ampere 정격의 최소화에 기여하였으며 정격 부하에서 인버터 출력전류의 피크치를 최소화할 수 있었을 뿐만 아니라 부하가 감소함에 따라 그 피크치도 함께 감소하는 기존의 직렬공진컨버터의 장점을 유지할 수 있도록 하였다. 본 논문에서 제안된 회로설계 알고리즘의 타당성이 시뮬레이션 및 실험결과를 통해 입증되었다.

참 고 문 헌

[1] R. L. Steigerwald, "A comparison of half-bridge resonant converter topologies," in Conf. Rec. IEEE Ind. Applicat. Soc., Oct. 1987, pp. 135-144.

[2] ———, "High Frequency resonant transistor dc-dc converters," IEEE Trans. Ind. Electron., vol. IE-31, pp. 181-191, May. 1984.

[3] F. S. Tsai, P. Materu and F. C. Lee, "Constant Frequency, Clamped Mode Resonant Converters," in Proc. IEEE Power Electron. Specialist Conf., 1987, pp. 557-566.

[4] L. Grajales, J. A. Sabate, K. R. Wang, W. A. Tabisz and F. C. Lee, "Design of a 10kW, 500kHz Phase-Shift Controlled Series-Resonant Inverter for Induction Heating," in Conf. Rec. IEEE Ind. Applicat. Soc., Oct. 1993, pp. 843-849.

[5] J. A. Sabate, F. C. Lee, "Off Line Application of the Fixed Frequency Clamped-Mode Series-Resonant Converter," in Proc. IEEE Appl. Power Electron. Conf., 1989, pp. 213-220.

[6] R. Severns, "Topologies for three element resonant converters," in Conf. Rec. IEEE Appl. Power Electron. Conf., 1990, pp. 712-722.

[7] Ashoka K. S. Bhat, "A Unified Approach for the Steady-State Analysis of Resonant Converters," IEEE Trans. Ind. Electron., vol. 38, no. 4, pp. 251-259, Aug. 1991.

[8] G. S. N. Raju, S. R. Doradla, "A Novel LCL Resonant Converter with PWM Control - Analysis, Simulation, and Implementation," in Proc. IEEE Appl. Power Electron. Conf., vol. 1, 1994, pp. 998-1004.

[9] A. K. S. Bhat, "Analysis and Design of a Fixed Frequency LCL-type Series Resonant Converter," in Proc. IEEE Appl. Power Electron. Conf., 1992, pp. 253-260.

[10] Louati Kh. and Sadarnac D., "Analysis of a Resonant Converter with LCL-type commutation," in Conf. Rec. IEEE European Power Electron. and Applicat., vol. 2, 1993, pp. 141-147.

저 자 소 개



민경진 (閔庚鎭)

1969년 10월 25일생. 1994년 한양대 공대 전기공학과 졸업. 1996년 동 대학원 전기공학과 졸업(석사)



유상봉 (庾相鳳)

1954년 10월 26일생. 1980년 부산대 전기공학과 졸업. 1986년 한양대 산업대학원 전기공학과 졸업(석사). 1979년~현재 쌍용양회 근무. 1993년 건축전기설비 기술사 자격취득. 1995년 발송배전 기술사 자격취득. 현재 한양대 대학원 전기공학과 박사과정



현동석 (玄東石)

1950년 4월 8일생. 1973년 한양대 공대 전기공학과 졸업. 1978년 한양대 대학원 전기공학과 졸업(석사). 1986년 서울대 대학원 전기공학과 졸업(공학박사). 1984년~1985년 미국 토레도 대학 교환교수. 1988년~1989년 원혜공과대학 교환교수. 현재 한양대 공대 전기공학과 교수. 당학회 평의원