

Ti-Si 계면의 얇은 산화막이 TiN/TiSi₂ 이중구조막 형성에 미치는 영향

論 文
45-2-10

Effects of the thin SiO₂ film at the Ti-Si interface on the formation of TiN/TiSi₂ bilayer

李 鐵 眞* · 成 萬 永** · 成 英 權**

(Cheol-Jin Lee · Man-Young Sung · Yung-Kwon Sung)

Abstract - The properties of TiN/TiSi₂ bilayer formed by a rapid thermal annealing is investigated when thin SiO₂ film exists at the Ti-Si interface. The competitive reaction for the TiN/TiSi₂ bilayer occurs above 600°C. The thickness of the TiSi₂ layer decreases with increasing SiO₂ film thickness and also decreases with increasing anneal temperature. When the competitive reaction for the TiN/TiSi₂ bilayer is occurred by rapid thermal annealing, the composition of TiN layer represents TiN_xO_y due to the SiO₂ layer at the Ti-Si interface but the structures of the TiN and TiSi₂ layers were not changed.

Key Words : TiN/TiSi₂ bilayer, competitive reaction, rapid thermal annealing, the structure and composition of the TiN and TiSi₂

1. 서 론

최근에 반도체소자의 집적도가 크게 증가함에 따라서 소자의 크기와 contact의 크기는 submicron으로 감소하게 되어 ULSI 시대에서의 contact 형성기술에 대한 문제점이 크게 대두되고 있다. 종래에 전극재료로 사용되어 왔던 알루미늄막(Aluminum)은 실리콘 기판과 contact을 형성시킬 때, 실리콘 원자가 알루미늄막내로 확산하여 junction spike가 발생하는 문제점이 나타났다.⁽¹⁾ 이러한 문제점을 방지하기 위해 알루미늄막에 소량의 실리콘을 첨가시킨 Al-Si막을 사용하여 금속 배선공정의 신뢰성을 향상시켜 왔으나⁽²⁾ submicron contact에서는 contact hole의 바닥에서 실리콘 원자의 고상 에피택시(solid phase epitaxy)에 의해 silicon nodule이 발생하여 전기적 특성을 저하시키는 문제가 나타났다.⁽³⁾

따라서 앞서 언급한 junction spike와 silicon nodule 현상을 해결하기 위한 방안으로 TiN막과 Ti막을 이중구조로 DC sputtering 방법에 의해 contact에 퇴적시켜 형성한 TiN/Ti 구조의 barrier metal 공정이 도입되었다.⁽⁴⁾

TiN/Ti 구조의 barrier metal은 junction spike와 silicon nodule 현상을 해결하는 데는 효과적이지만, 반면에 금속막을 sputtering 방법으로 퇴적시키기 때문에 다층구조인 경우에는 막의 step coverage가 나빠지고, 아울러 sputtering 방법에 의해서는 TiN막의 조성비를 정확히 제어하기가 어렵다. 또한

contact hole을 형성할 때 플라즈마 또는 반응성 이온식각(reactive ion etch)에 의한 실리콘기판의 손상과 실리콘기판에 형성되는 자연산화막(native oxide)에 의해 Ti-Si 계면이 불안정하게 되는 현상이 발생하였다.⁽⁵⁾

따라서 상술한 바와같은 문제점을 해결하기 위한 contact barrier metal 공정을 확립하기 위한 방안으로서 실리콘 기판위에 Ti막을 퇴적시킨 후, N₂ 또는 NH₃ 분위기에서 급속열처리에 의해 TiN/TiSi₂ 이중구조막을 형성시켜 contact barrier layer로 사용하는 방법이 제시되었다.⁽⁶⁾⁽⁷⁾ NH₃ 분위기에서 형성시킨 TiN/TiSi₂ 이중구조막에 관한 연구는 일부 연구자들에 의해 연구결과가 발표되고 있으며 저자들도 열처리온도와 실리콘 기판에 주입된 BF₂ 불순물 원자에 의한 경합반응 특성과 각각의 막에 대한 구조와 전기적 특성에 관한 연구결과를 이미 보고한 바 있다.⁽⁸⁾⁽⁹⁾ 그러나 Ti-Si 계면에 존재하는 계면산화막이 TiN/TiSi₂ 경합반응에 미치는 영향에 대한 연구는 거의 보고되고 있지 않는 실정이다. 특히 열처리에 의해 TiSi₂를 형성할 때 diffusion source인 실리콘 원자의 급격한 이동에 의해 기판 실리콘격자의 불안정성이 야기되어 전기적 특성이 저하될 우려가 크기 때문에, 반도체소자의 contact barrier layer로 적용할 경우 실리콘 원자의 급격한 이동을 억제시키는 방안이 반드시 요구된다.

본 연구에서는 실리콘기판위에 Ti막을 퇴적시킨 후 급속열처리를 통하여 TiN/TiSi₂ 이중구조막을 형성시킬 때, Ti-Si 계면에 존재하는 산화막이 TiN/TiSi₂ 경합반응에 미치는 영향을 평가하고, 또한 TiN막과 TiSi₂막의 조성과 구조에 계면산화막이 미치는 특성을 고찰하였다.

* 正 會 員 : 群山大 工大 電氣工學科 助教授 · 工博

** 正 會 員 : 高麗大 工大 電氣工學科 教授 · 工博

接受日字 : 1995年 9月 20日

1次 修正 : 1995年 12月 11日

2. 실험 방법

비저항이 14-19[Ω cm]이고 결정방향이 (100)인 P형 실리콘 기판을 RCA법으로 세정시켰다. 이어서 Ti막을 퇴적시키기 전에 실리콘기판 표면에 존재하는 자연산화막을 제거하기 위하여 200:1 HF 용액에서 90초 동안 웨이퍼를 세정시킨 후, 확산로를 사용하여 900[$^{\circ}$ C]에서 건식산화법으로 실리콘 산화막을 1[nm], 3[nm], 5[nm] 성장시켰다. 그리고나서 DC sputtering 방법으로 Ti막을 각각 50[nm], 70[nm], 90[nm] 퇴적시켰다. Ti막의 퇴적은 chamber를 10^{-7} [Torr]의 진공으로 만든 후, Ar가스를 120[sccm]으로 공급하여 chamber 압력을 7[mTorr]로 유지시킨 후, 상온에서 DC power를 2[kw]로 인가하여 실시하였다. 이어서 TiN/TiSi₂ 이중구조막을 형성시키기 위하여 NH₃ 분위기에서 온도를 600[$^{\circ}$ C], 700[$^{\circ}$ C], 800[$^{\circ}$ C]로 변화시키면서 각각의 온도에서 30초 동안 급속열처리를 실시하였다. 급속열처리 조건은 반응로내에 시료를 넣고나서 반응로를 진공으로 유지한 후 이어서 NH₃ 가스를 반응로에 공급하여 대기압으로 만든 후, 할로젠 램프에 의한 열처리를 실시하였다. 얇은 산화막의 두께는 Ellipsometer로, Ti막의 두께는 Alpha step으로 측정하였고, 면저항은 four-point probe로, TiN막과 TiSi₂막에 대한 조성은 XPS로, 막의 구조는 XRD로, 막의 단면상태는 SEM을 사용하여 평가하였다.

3. 결과 및 고찰

실리콘 기판위에 Ti막을 70[nm] 퇴적시킨 후, 급속열처리에 의해 TiN/TiSi₂ 이중구조막을 형성시킬 때, Ti-Si 계면에 존재하는 얇은 산화막에 의한 TiN/TiSi₂ 이중구조막의 면저항 특성을 그림 1에 나타냈다. 이미 보고된 연구결과에 의하면 경합반응시 TiSi₂막의 두께가 TiN막 두께에 비해 훨씬 두껍게 형성되기 때문에 이중구조막의 면저항값은 TiSi₂막에 의해 주된 영향을 받게 된다고 생각할 수 있다.⁽⁶⁾ 각각의 온도에서 계면산화막의 두께가 증가할수록 면저항은 증가하였다. 계면산화막의 두께가 두꺼울수록 면저항이 증가하는 이유로는 TiN/TiSi₂ 이중구조막을 형성시킬 때, Ti-Si 계면에 존재하는 산화막이 TiO₂막으로 완전히 치환될때까지 Si의 확산을 억제하는 역할을 하게되어 실리사이드 반응속도를 감소시키는 것으로 생각할 수 있다. 일반적으로 Ti막과 SiO₂막은 낮은 온도에서도 자발반응(- ΔG_f° : 31 ~ 32KJ/mol)을 일으켜 TiO₂와 Si으로 변화하는데, SiO₂막이 TiO₂막으로 치환될 때 30%의 체적감소가 일어나서 실리콘 원자의 확산경로를 제공하는 것으로 알려져있다.

그림 1에서 열처리온도가 증가할수록 면저항은 크게 감소하였고, 특히 800[$^{\circ}$ C]에서는 1 [ohm/sq.]이하인 낮은 면저항을 나타냈다. 이와같은 현상은 열처리온도가 높을수록 산화막을 TiO₂막으로 치환시키는 반응이 가속되고 아울러 Si 원자의 확산속도가 증가하기 때문으로 생각된다.

한편 600[$^{\circ}$ C]에서는 산화막 두께에 따른 면저항 의존성이 크게 나타나지만 700[$^{\circ}$ C]와 800[$^{\circ}$ C]에서는 산화막 두께에 따른 면저항의 변화가 아주 적은 것을 보여주고 있는데, 이러한 특성은 실리사이드 반응속도가 느릴때 즉 낮은 열처리온도에서는 계면에 존재하는 산화막이 실리사이드 반응에 큰 영향을 미치

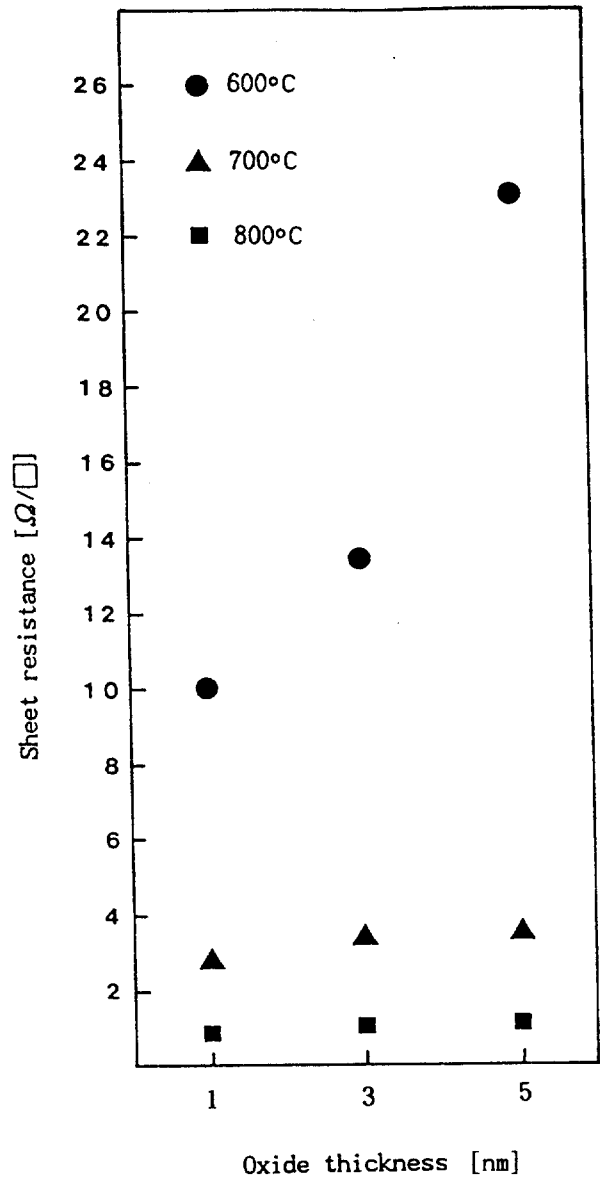


그림 1 Ti-Si 계면산화막 두께에 따른 형성된 막의 면저항의 조성

Fig. 1 Dependence of sheet resistance on SiO₂ thickness at the Ti-Si interface for Ti films annealed by RTA.

지만, 반응속도가 빠를수록 그 영향이 감소되어 800[$^{\circ}$ C]에서는 별로 영향을 미치지 않는 것을 보여준다.

그림 2, 그림 3, 그림 4는 실리콘기판위에 각각 산화막의 두께를 1[nm], 3[nm], 5[nm]으로 성장시킨 후 600[$^{\circ}$ C]와 700[$^{\circ}$ C] 그리고 800[$^{\circ}$ C]에서 열처리한 시료에 대한 SEM 단면분석 결과를 보여주고 있다. SEM 사진으로는 TiN막과 TiSi₂막 각각에 대한 정확한 두께를 확인할 수 없으나 전체적인 막두께와 막의 요철상태를 통하여 반응정도를 평가할 수 있었다. 각각의 온도조건에서 계면산화막의 두께가 증가할수록 형성되는 막의 두께가 감소하고 아울러 막의 요철상태도 완만해지는 것을 나타냄으로서, 계면산화막이 TiN/TiSi₂ 이중구조막의 형성에 영향을 미치

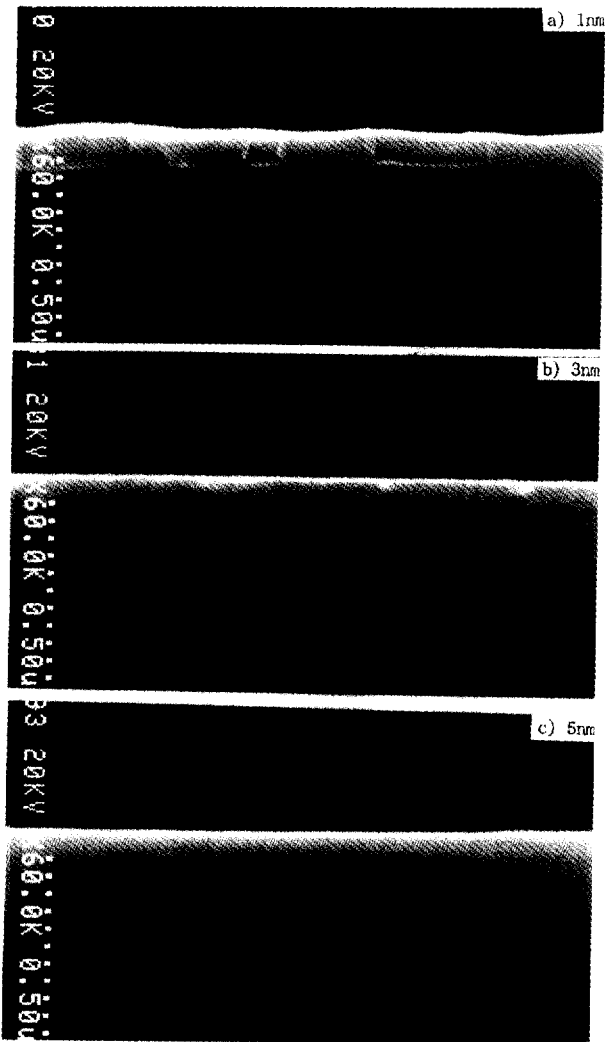


그림 2 계면산화막의 두께에 따른 TiN/TiSi₂ 이중구조막의 SEM 단면 사진. 70nm Ti막을 600°C에서 급속열처리 시킴.(X 60K) a) 1nm b) 3nm c) 5nm

Fig. 2 Cross-sectional SEM micrograph for TiN/TiSi₂ bilayer with SiO₂ thickness at the Ti-Si interface.(X 60K) Ti film of 70nm was annealed by RTA at 600°C in NH₃ ambient for 30 seconds. a) 1nm b) 3nm c) 5nm

는 것을 보여주고 있다. 열처리온도가 높을수록 형성된 이중구조막의 두께가 증가하고 요철상태가 심해지는 것은 온도증가에 따라서 실리사이드 반응속도가 급격하게 증가하는 것을 의미한다.⁽¹⁰⁾

그림 5는 실리콘기판위에 두께가 1[nm], 3[nm], 5[nm]인 열산화막을 성장시킨 각각의 시료위에 Ti막을 70[nm] 퇴적시키고나서 700[°C]에서 형성시킨 막의 조성에 대한 XPS depth profile을 나타낸 것이다. Ti-Si 계면에는 실리사이드막이 형성되었고, Ti 표면에는 TiN막이 형성된 것을 보여주고 있으며, 주목할 점은 Ti-Si 계면에 존재하는 산화막의 두께가 증가할수록 TiN막 내부에서 산소원자가 증가하는 현상이다. 특히 계면

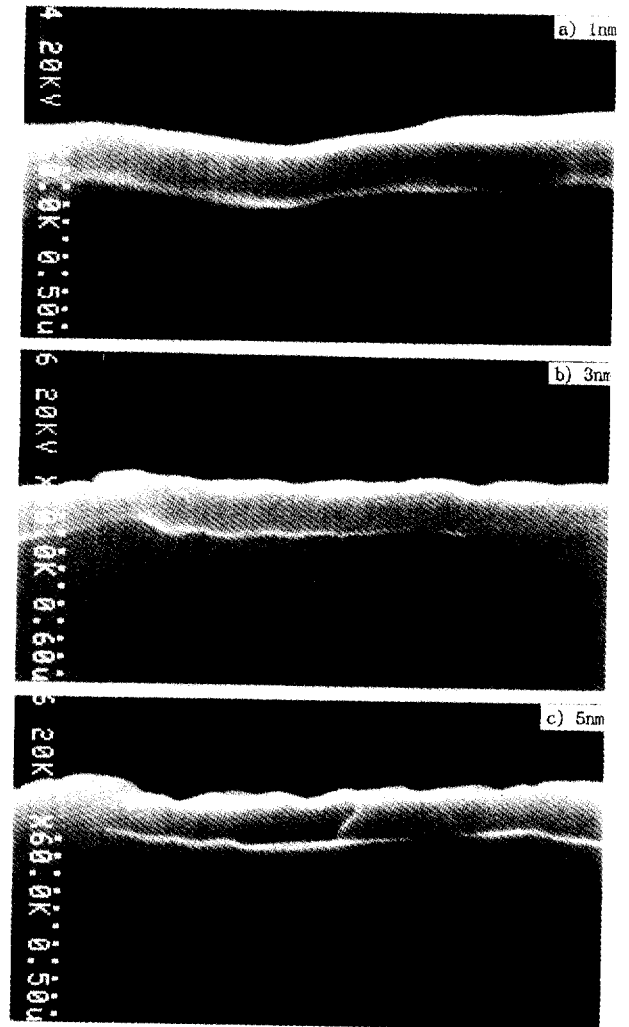


그림 3 계면산화막의 두께에 따른 TiN/TiSi₂ 이중구조막의 SEM 단면 사진. 70nm Ti막을 700°C에서 급속열처리 시킴.(X 60K) a) 1nm b) 3nm c) 5nm

Fig. 3 Cross-sectional SEM micrograph for TiN/TiSi₂ bilayer with SiO₂ thickness at the Ti-Si interface.(X 60K) Ti film of 70nm was annealed by RTA at 700°C in NH₃ ambient for 30 seconds. a) 1nm b) 3nm c) 5nm

산화막 두께가 1[nm]와 5[nm]인 조건을 비교해보면 산화막두께가 두꺼울수록 TiN막내에서 산소원자가 크게 증가하는데, 이러한 차이는 열처리 분위기나 Ti막 표면에 흡착된 산소에 의한 영향과는 구분되는 것으로서, 계면산화막이 TiO₂, TiO, 확산이 억제되므로, 실리사이드 반응속도가 감소하지만 계면산화막의 두께가 5[nm]인 경우에도 실리사이드막이 형성되는 것을 알 수 있다.

그림 6는 실리콘기판에 산화막을 각각 1[nm], 3[nm], 5[nm] 성장시킨 후 Ti막을 70[nm] 퇴적시킨 다음, 600[°C]에서 형성시킨 조건에 대한 XRD 분석결과를 보여주고 있다. 그림 6에서 피크 1은 2θ 값이 30°로서 TiO(111)을 나타내며 또한 피크 2,

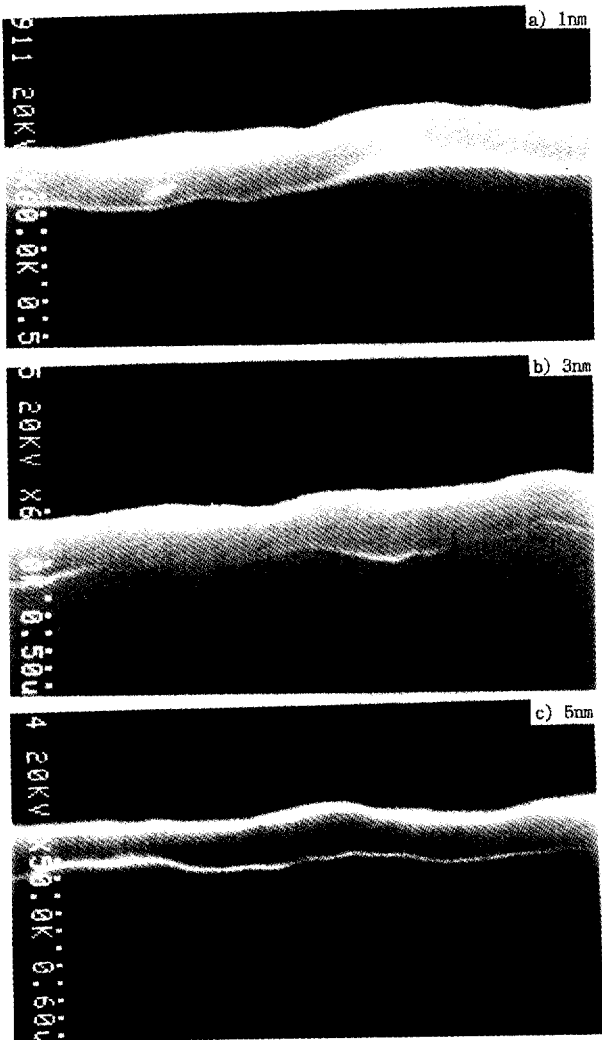


그림 4 계면산화막의 두께에 따른 TiN/TiSi₂ 이중구조막의 SEM 단면 사진. 70nm Ti막을 800°C에서 급속열처리 시킴.(X 60K) a) 1nm b) 3nm c) 5nm

Fig. 4 Cross-sectional SEM micrograph for TiN/TiSi₂ bilayer with SiO₂ thickness at the Ti-Si interface.(X 60K) Ti film of 70nm was annealed by RTA at 800°C in NH₃ ambient for 30 seconds. a) 1nm b) 3nm c) 5nm

3, 4, 5는 각각 2θ 값이 37, 40, 41, 42로서 형성되는 막의 구조가 각각 TiN(111), Ti₅Si₃(211), TiSi₂(131), TiSi₂(004)인 것을 나타내고 있다. 분석결과는 TiN과 TiO 결합구조가 존재하는 것을 입증하며, 또한 Ti₅Si₃와 C₄₉ phase TiSi₂가 주도적으로 Ti₂O₃등으로 치환되는 과정에서 일부의 산소원자가 TiN막내부로 확산하여 TiN막의 조성을 TiN_xO_y로 변화시키는데 기여하는 것으로 생각할 수 있다.

한편 산화막의 두께가 증가할수록 Ti막 내부로 실리콘 원의 나타나는 불안정한 구조의 실리사이드막이 형성되는 것을 보여 준다. 한편 계면산화막의 두께가 증가하여도 TiN막과 실리사이드막의 결합구조는 변화하지 않으며 단지 TiO 피크가 미세

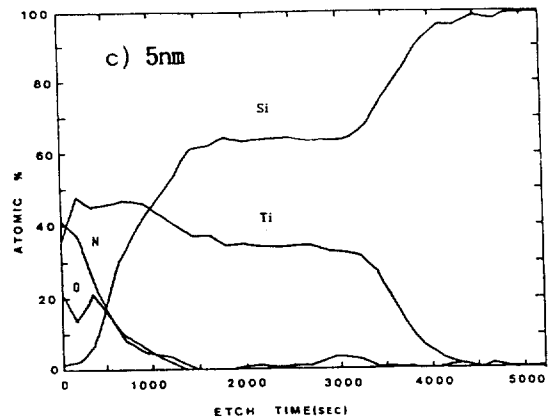
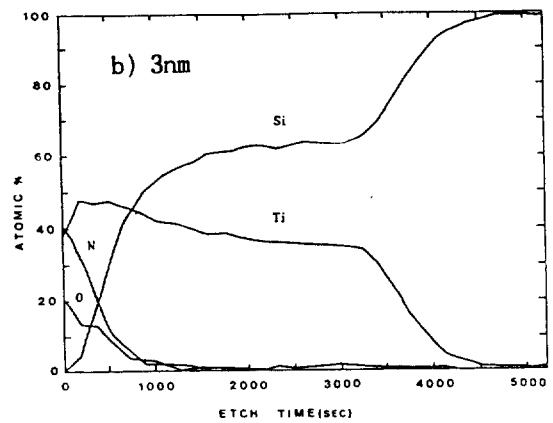
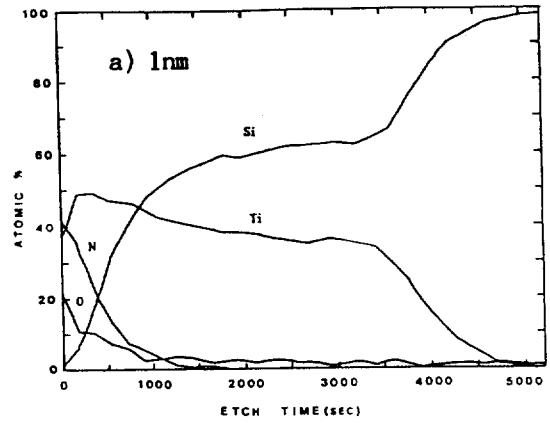


그림 5 급속열처리에 의해 700°C에서 형성시킨 TiN/TiSi₂ 이중구조막의 조성에 대한 XPS depth profile. Ti-Si 계면산화막의 두께는 각각 1nm, 3nm, 5nm 임.

Fig. 5 XPS depth profile of atomic composition for TiN/TiSi₂ bilayer formed by RTA at 700°C in NH₃ ambient for 30 seconds. The SiO₂ thickness was 1nm, 3nm, 5nm, respectively at the Ti-Si interface.

하게 증가하는 것을 보여준다.⁽¹¹⁾

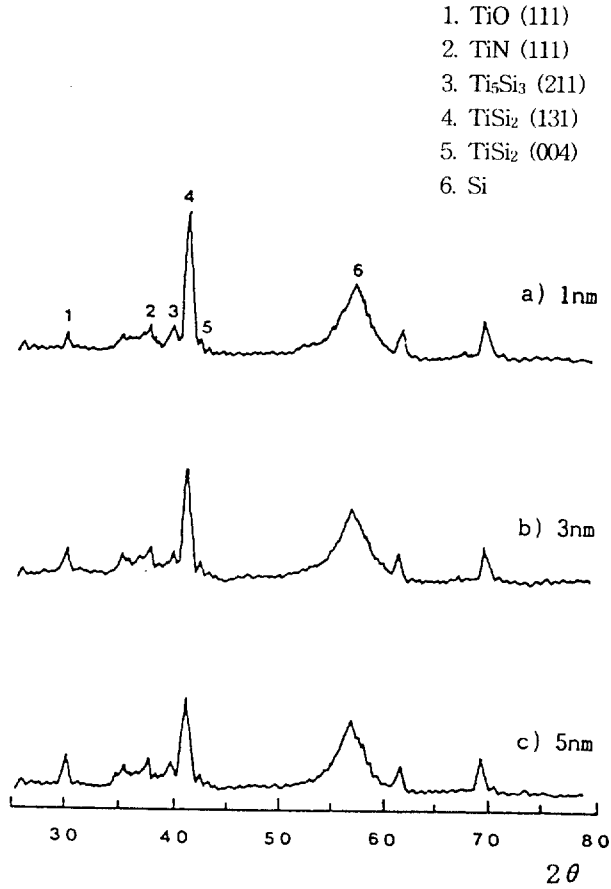


그림 6 급속열처리에 의해 600°C에서 형성시킨 TiN/TiSi₂ 이중구조막에 대한 XRD 피크. Ti-Si 계면산화막의 두께는 각각 1nm, 3nm, 5nm 임.

Fig. 6 X-ray diffraction peaks for TiN/TiSi₂ bilayer formed by RTA at 600°C in NH₃ ambient for 30 seconds. The SiO₂ thickness was 1nm, 3nm, 5nm, respectively.

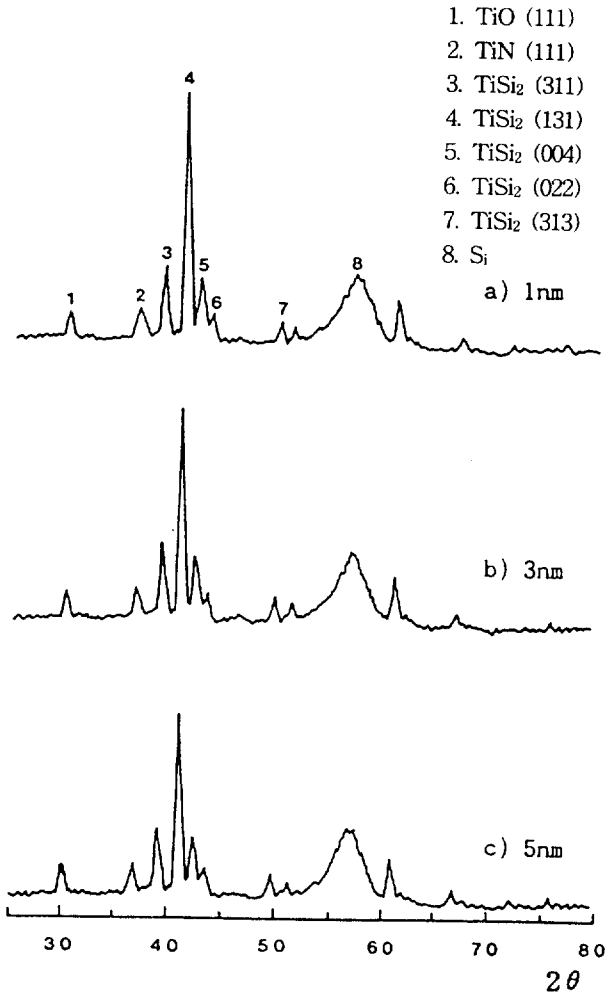


그림 7 급속열처리에 의해 700°C에서 형성시킨 TiN/TiSi₂ 이중구조막에 대한 XRD 피크. Ti-Si 계면산화막의 두께는 각각 1nm, 3nm, 5nm 임.

Fig. 7 X-ray diffraction peaks for TiN/TiSi₂ bilayer formed by RTA at 700°C in NH₃ ambient for 30 seconds. The SiO₂ thickness was 1nm, 3nm, 5nm, respectively.

그림 7은 열처리온도를 700[°C]로 하여 형성시킨 막의 XRD 분석결과를 보여주고 있다. 2θ 값이 30인 피크 1은 역시 TiO(111)을 나타내며 또한 피크 2, 3, 4, 5, 6, 7은 각각 2θ 값이 37, 39, 41, 42, 43, 50으로서 형성되는 막의 구조가 TiN(111), TiSi₂(311), TiSi₂(131), TiSi₂(004), TiSi₂(022), TiSi₂(313)인 것을 나타내고 있다. 이때 TiSi₂(131)은 불안정한 구조인 C₄₉ phase TiSi₂를 나타내고 그 이외의 TiSi₂는 안정한 구조인 C₅₄ phase TiSi₂를 나타낸다. 600[°C]에 비교할 때 TiSi₂의 구조는 변화하지만 TiN과 TiO 구조는 동일한 것을 알 수 있고 또한 산화막 두께에 따른 TiN막과 TiSi₂막의 구조변화는 역시 나타나지 않았다.

그림 8은 800[°C]에서 형성시킨 막의 XRD 분석결과인데, 피크 1은 역시 2θ 값이 30인 TiO(111)을 나타내고, 피크 2, 3, 4, 5, 6, 7, 8은 각각 2θ 값이 37, 39, 42, 43, 50, 57, 63이며 이때 막의 구조는 각각 TiN(111), TiSi₂(311), TiSi₂(004), TiSi₂(022), TiSi₂(313), Si, Si를 나타내고 있다. TiO 구조와 TiN 구조는 700[°C]에서 형성시킨 경우와 동일하지만, 모든 TiSi₂가 안정된

구조인 C₅₄ phase TiSi₂를 갖는다. 800[°C] 열처리조건에서는 계면산화막이 두꺼울수록 TiO 피크가 미세하게 증가하였으나 TiN피크와 TiSi₂피크의 크기 변화는 명확하게 관찰할 수 없었으며 또한 산화막 두께에 따른 TiN막과 TiSi₂막의 구조변화는 나타나지 않았다. 이상의 XRD분석결과에 의하면 계면산화막 존재할 경우, TiO 구조가 명확하게 확인되었으나 계면산화막 두께변화에 따른 TiN막과 TiSi₂막의 구조변화는 관찰할 수 없었고 오히려 열처리온도에 의해 TiN막과 TiSi₂막의 구조변화가 크게 영향 받는 것을 알 수 있었다.

4. 결 론

실리콘기판위에 얇은 산화막을 성장시킨 후 Ti막을 퇴적시키고 나서 NH₃ 분위기에서 급속열처리를 실시할 경우, TiN막과 TiSi₂막이 동시에 형성되는 경합반응이 일어났다. 이때 TiSi₂막의 성장은 계면산화막의 두께에 의해 영향을 받는 것을 알 수

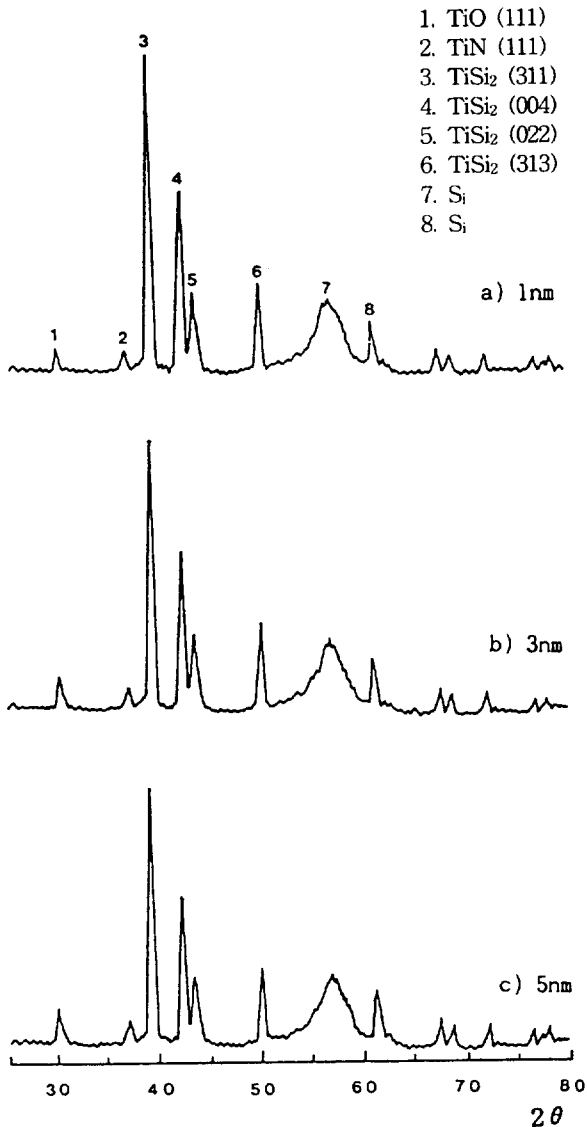


그림 8 급속열처리에 의해 800°C에서 형성시킨 TiN/TiSi₂ 이중구조막에 대한 XRD 피크. Ti-Si 계면산화막의 두께는 각각 1nm, 3nm, 5nm 임.

Fig. 8 X-ray diffraction peaks for TiN/TiSi₂ bilayer formed by RTA at 800°C in NH₃ ambient for 30 seconds. The SiO₂ thickness was 1nm, 3nm, 5nm, respectively.

있었다.

(1) 계면산화막의 두께가 증가할수록 실리사이드막의 반응속도는 감소하였으며, 계면산화막의 두께가 5[nm]인 경우에도 실리사이드막이 형성되는 것을 알 수 있었다.

(2) 낮은 열처리온도에서는 계면산화막이 실리사이드 반응에 큰 영향을 미치지만, 온도가 높아질수록 그 영향이 감소되고 800[°C]에서는 별로 영향을 미치지 않았다.

(3) 계면산화막은 TiN막의 조성을 TiN_xO_y로 변화시키는데 기여하며, 계면산화막의 두께가 증가할수록 TiN_xO_y막 내부에

서 산소원자는 증가였다.

(4) 계면산화막의 두께가 증가하여도 TiN막과 TiSi₂막의 구조는 거의 변화하지 않았다.

결국 급속열처리로 TiN/TiSi₂ 이중구조막을 형성시킬 때, 얇은 계면산화막을 적용하면 TiN막의 조성이 TiN_xO_y막으로 변화되므로 barrier 특성을 향상시킬 수 있을 것으로 기대되며, 또한 급격한 실리사이드 반응이 억제되어 실리사이드막과 인접한 실리콘 기판의 격자 안정화 효과를 얻을 수 있을 것으로 생각된다.

참 고 문 헌

- [1] J. O. McCaldin and H. Sankur, "Diffusivity and Solubility of Si in the Alloy/Si Contacts by Rapid Thermal Sintering.", Appl.Phys.Lett., Vol.19, pp.524-527, Dec. 1971.
- [2] S. B. Herschbein, P.A. Zulpa, and J.M. Curry, "Effect of Silicon Inclusions on the Reliability of Sputtered Aluminum-Silicon Metallization.", 22nd Annual Proceedings of the International Rel.Phys.Symp., Las Vegas, NV, pp.134, 1984.
- [3] H. Mori, "Resistance increase in small area Si-doped Al-n-Si contacts.", IEEE Trans. Electron Devices, Vol.ED-30, pp.81, 1983.
- [4] Takeo Maeda, Takeo Nakayama, and Junichi Matsunaga, "A Highly Reliable Interconnection for a BF₂⁺-Implanted Junction Utilizing a TiN/Ti Barrier Metal System.", IEEE Trans. on Electron Devices, Vol. ED-34, No.3, pp. 599-606, March 1987.
- [5] A. Kohlhasse, M. Mandl, and W. Panler, "Performance and failure mechanisms of TiN diffusion barrier layers in submicron devices.", J.Appl.Phys. Vol.65, No.6, pp.2464-2469, March 1989.
- [6] S. W Sun and R. L. Hance, "Effects of TiSi₂/TiN_y/Al metallization process on the shallow junction related properties.", Mater. Res. Soc. Symp. Proc., Vol.92, pp.165, 1987.
- [7] T. Okamoto, M. Shimizu, A. Ohsaki, Y. Mashiko, K. Tsukamoto, T. Matsukawa and S. Nagao, "Simultaneous formation of TiN and TiSi₂ by lamp annealing in NH₃ ambient and its application to diffusion barriers.", J. Appl. Phys. 62(11), 1, pp.4465-4470, Dec. 1987.
- [8] Cheol-Jin Lee and Yung-Kwon Sung, "A Study on the Properties of TiN/TiSi₂ Bilayer by Rapid Thermal Anneal in NH₃ ambient.", 전기학회논문지, 제41권, 8호, pp.869-874, 1992. 8
- [9] 이철진, 성영권, "TiN/TiSi₂ 경합반응과 불순물 재분포 특성에 대한 기판실리콘에 주입된 BF₂ 불순물 농도의 영향.", 전기학회논문지, 제42권 6호, pp.94-101, 1993.6
- [10] G. G. Bentini, M. Berti, and J. Siejka, "Oxygen Influence on Titanium Silicide Formation.", Mat. Res. Soc. Symp. Proc. Vol. 25, pp.137-142, 1984.

- [11] M. Berti, " Titanium silicide formation: effects of oxygen distribution in the metal thin film.", J.Appl.Phys., Vol.55, No.10, pp.3558-3568, May 1984.

저 자 소 개



이 철 진 (李鐵眞)

1958년 11월 16일생. 1982년 고려대 전기공학과 졸업. 1984년 고려대 대학원 전기공학과 졸업(석사). 1993년 고려대 대학원 전기공학과 졸업(공학박). 1983. 12 -1991. 9 삼성전자(주) 반도체연구소 선임연구원. 1993년 - 현재 군산대학교 공과대학 전기공학과 조교수

성 영 권 (成英權)

전기학회 논문지 제45권 제1호 참조



성 만 영 (成萬永)

1949년 6월 3일생. 1974년 고려대 전기공학과 졸업. 1977년 고려대 대학원 전기공학과 졸업(석사). 1981년 고려대 대학원 전기공학과 졸업(공학박). 1985년 - 1988년 University of Illinois, Associate Professor. 1989년 - 현재 University of Illinois, Research Professor. 현재 고려대학교 공과대학 전기공학과 교수.