

論文95-32A-4-7

페라이트 칩 노이즈 필터의 설계 및 특성에 관한 연구

(A study on the design and properties of ferrite chip noise filter)

李昶浩*, 金旺燮*, 金敬龍*

(Chang Ho Lee, Wang Sup Kim, and Kyung Yong Kim)

요약

요철형 전극구성을 가진 페라이트 칩 노이즈 필터를 원통형 비드 필터로 변환하는 모델을 세가지 제시하고 모델에 근거하여 필터의 특성을 계산하였다. 실제 Ni-Zn 페라이트계 조성과 Ag 전극을 사용하여 요철형 전극구성을 가진 칩을 제조하고 모델에 의한 계산치와 측정치를 비교, 분석한 결과 모델3이 가장 적합한 것으로 판명되었다. 여러가지 내부 전극구성과 칩의 두께를 변화시켜 제조한 필터의 특성치와 모델3에 의한 계산치 비교에서도 양호한 결과를 얻었다. 따라서 임의의 특성을 갖는 필터의 특성예측이 가능하였으며 예측된 특성을 가진 필터의 구현이 가능함을 알았다.

Abstract

Three models for the transformation of ferrite chip noise filter that has jagged type of electrode into cylindrical ferrite bead filter were presented. The properties of filters were also calculated based on the proposed models. The measured properties of ferrite chip noise filter with jagged-type electrode fabricated with Ag electrode and Ni-Zn ferrite revealed that the model 3 was the best one to describe the behavior of filters. In particular, the calculated values of model 3 agreed well with measured ones as functions of electrode patterns and chip thickness. The present study showed that the properties of filters could be designed by theoretical models and fabricated with required characteristics.

I. 서론

산업이 발전할수록 정보량은 증가하고 이를 수용해야 할 통신 및 기록 매체 등 정보의 전달과 유통에 필요한 전자기기들의 사용이 급격히 늘어나고 있다. 이에 따라 최근에는 EMI(electromagnetic interference) 대책 또는 불요 전자파에 대한 대책이 활발히 연구되고 있다.

전자기기 내에서의 EMI대책으로는 장치경계면이나 도선에서 전자파 잡음을 제거하는 역할을 하는 필터(filter)가 주로 사용되고 있다.^[1]

필터는 노이즈를 제거하는 선별주파수 대역에 따라 Low pass filter, High pass filter, Band pass filter, Band reject filter로 분류된다. 페라이트를 재료로 사용한 페라이트 비드 필터는 신호선 등에 사용되며 신호선으로부터의 불요전자파 방사를 억제하고 고주파 대역의 전도 noise 전파를 방지하는 등 low pass filter로도 사용된다. high pass filter는 특정 주파수 이상의 signal만을 통과시키는 필터로 콘덴서가 주로 사용되고 있다. Band pass filter는 특정 주파수영역의 signal만 통과를 시키고 그 외 주파수영역

* 正會員, 韓國科學技術研究院 세라믹스 工程 센터
(Ceramic Processing center, Korea Institute of Science and Technology)

接受日字 : 1994年 7月 11日

역의 signal은 통과시키지 않는 필터이고 Band reject filter는 특정 주파수영역의 signal만 통과시키지 않는 필터이다. 이러한 Band pass filter와 Band reject filter는 인덕터와 콘덴서의 조합으로 구현되고 있다.

최근의 전자부품들은 경박단소, 대량화, 자동화의 추세에 있다. 따라서 전자부품에 장착되는 필터도 이러한 추세에 맞추어 표면실장이 가능한 칩형이 주류를 이루고 있다. 최근에 국내에서도 EMI 노이즈 필터 중 페라이트 비드 필터 제조에 관한 연구가 다각적으로 활발히 진행되고 있으나²⁻⁴⁾ 페라이트 비드 필터의 형태가 원통형이라 표면실장에 적합하지 않을 뿐 아니라 소형화에도 어려움이 있어 점차 칩 비드 필터로 대체되고 있는 실정이다.

페라이트 칩 비드 필터의 특성은 칩을 구성하고 있는 페라이트의 투자율, 칩의 크기와 내부 전극구성에 의해 결정된다. 칩설계시에 사용하는 페라이트의 기본 물성은 dry press공정으로 시편을 제조하여 구한다. 그러나 칩필터는 tape casting공정으로 제조되므로 구현된 페라이트의 투자율은 설계시 사용한 페라이트 투자율과는 다를 수도 있다. 또한 칩의 형태가 직육면체이고 다양한 내부전극 구성을 가지고 있기 때문에 필터의 특성을 계산에 의해 설계하기가 어렵다.

본 논문에서는 필터특성의 계산에 사용되는 페라이트의 투자율을 tape casting공정을 통해서 구현하고자 하였으며 요철형 전극구성을 가진 페라이트 칩 비드 필터의 특성을 계산할 수 있는 모델을 제시하였다. 또한 칩 크기와 내부 전극구성이 다른 페라이트 칩 비드 필터를 제조하고 특성을 측정하였으며 제시한 모델에 근거하여 필터의 특성을 계산하고 측정값과 비교, 분석하였다.

II . 실험방법

본 연구의 실험방법을 Fig.1에 나타내었다.

고순도 원료인 NiO, ZnO, Fe₂O₃(일본 고순도화학, 99.9%)를 표.1에 나타낸 조성에 맞게 평량한 후 습식혼합하여 80℃의 온도에서 건조하였다.

표 1. 본 실험에서 사용한 페라이트 조성.

Table.1. Experimental composition of Ni-Zn Ferrite.

원료 조성비	기 본 조 성 (mol%)			소결조제(wt%)
	NiO	ZnO	Fe ₂ O ₃	CuO
	11.11	34.45	54.44	10

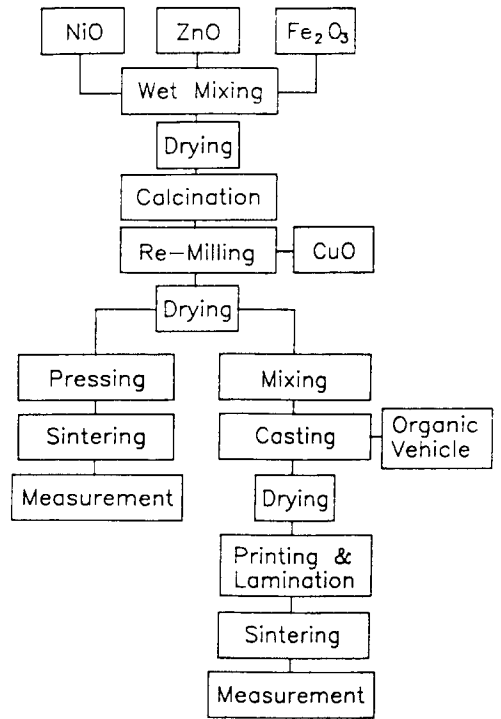


그림 1. 실험 공정도

Fig. 1. Flow chart of the experimental procedure.

건조한 분말을 5℃/min의 속도로 800℃까지 승온한 후 2시간 유지, 하소하였다. 하소한 분말을 재분쇄하고 건조시킨 후 600kg/cm²의 성형압을 가하여 디스크형 시편(직경 15mm)으로 성형하여 920℃에서 2시간 유지, 소결하였다. 소결된 디스크형 시편은 초음파 가공기(일본 Cho-onpa Kogyo, Model UM-2-7b)를 사용하여 외경 7mm, 내경 3mm의 크기를 가진 동축형(coaxial)시편으로 가공하였다.

하소한 분말과 poly vinyl butyral계 organic vehicle를 무게비로 55/45wt% 가 되도록 평량한 후 24시간 혼합하여 슬러리를 제조하였다.

320mesh filter를 통과시켜 응집된 분말을 제거한 슬러리를 사용하여 tape caster(美 P.V.S Model 104)로 페라이트 sheet를 제조하였다.

페라이트 sheet를 일정크기로 자른 후 온도 60℃, 압력 400kg/cm²을 가하여 적층하였다. 적층한 시편을 1℃/min의 속도로 450℃까지 올린 후 10시간 유지하여 바인더를 제거하고 5℃/min의 속도로 920℃까지 승온하여 2시간 유지, 소결하였다. 소결시편을 초음파 가공기로 외경 7mm, 내경 3mm의 동축형 시편으로 가공하였다. Dry press공정과 tape casting공정으로

제조한 각각의 시편을 동축형 측정장치 (HP85101-60007)와 Network Analyzer (HP8753 C)를 사용하여 주파수 5MHz에서 40MHz까지 S_{11} , S_{21} 의 magnitude와 phase를 측정하였으며 이들을 계산하여^[5,6] 투자율을 구하고 비교하였다.

내부 전극구성이 다른 칩필터를 제조하기 위해 일정 크기로 자른 페라이트 sheet위에 Fig.2에 나타난 세가지 요철형 전극을 Ag paste를 사용하여 인쇄하였다.

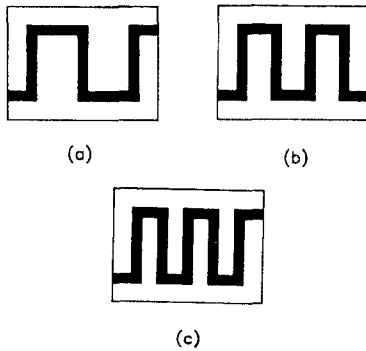


그림 2. 요철형 전극구성
Fig. 2. Jagged type of electrode pattern.

칩내의 전극구성은 Fig.2의 (b)로 고정하고 sheet 수를 달리하여 적층하고 8mm × 6mm크기로 자른후 소결하여 두께가 다른 칩 비드 필터를 제조하였다. 칩 제조시 적층 공정조건과 소결조건은 tape casting법으로 성형한 페라이트의 투자율을 구하기 위한 시편을 제조할 때와 같은 조건이었다.

칩특성을 평가하기 위해 Gain phase/Impedance Analyzer(HP4194A)를 사용하여 주파수 5MHz에서 40MHz까지의 임피던스를 측정하였다.

III. 결과 및 고찰

1. Dry press공정과 Tape casting공정으로 성형한 페라이트의 투자율 분산거동

페라이트의 투자율은 페라이트의 조성과 소결밀도, 미세구조에 크게 영향을 받는다.^[7] 특히 tape casting공정에 의해 제조된 칩 비드 필터의 특성은 공정상의 차이점 때문에 dry press공정으로 제조한 페라이트의 특성과는 차이가 발생할 수도 있다. 이와 같이 제조공정이 다르기 때문에 발생하는 페라이트 투자율의 차이는 두 공정으로 성형한 페라이트의 소결밀도가 서로 다르기 때문이며 칩공정 중 분말의 함량과 적

층공정 변수를 적절히 선정하면 이러한 문제를 해결할 수 있다.^[8]

Fig.3은 칩제조시 분말의 함량을 55wt%로 하고 적층공정 변수 중 적층온도는 60℃, 적층압력을 400kg/cm²로 성형하였을 때와 dry press공정으로 600kg/cm²의 압력으로 성형하였을 경우 주파수에 따른 투자율을 나타낸 그림이다.

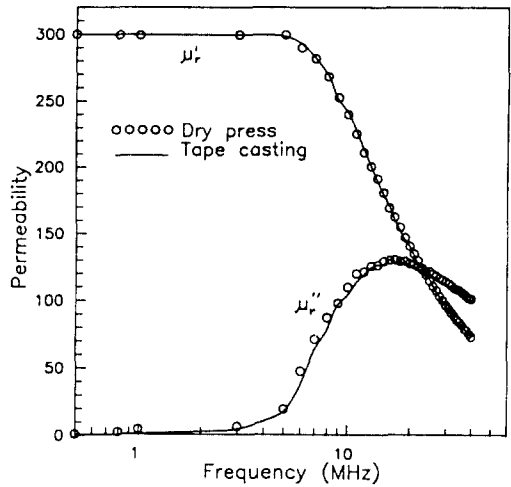


그림 3. Dry press와 tape casting process로 제조한 페라이트의 주파수에 따른 투자율의 관계

Fig. 3. Relationship between the permeability of ferrite by dry press and tape casting process.

Dry press공정과 tape casting공정을 사용해서 제조한 페라이트의 주파수에 따른 투자율 분산 거동이 잘 일치하고 있다. 따라서 칩의 설계시 사용되는 페라이트의 주파수에 따른 투자율을 tape casting공정으로 구현할 수 있었다.

2. 칩비드 필터에서 원통형 비드 필터로의 변환 모델

페라이트 비드필터는 원통형의 페라이트 내부 중앙을 리드선이 통과하는 형태이다. 페라이트는 리드선으로 부터 일정하게 방사상으로 존재하므로 필터 특성의 정량적인 계산이 가능하다. 페라이트 비드 필터의 특성은 장착시 입력전력이 감소되는 양에 의해 결정되며 그 감소량은 식(1)에 의해 구할 수 있다.^[9]

$$\text{삽입감쇄}(I, L) = 20 \times \log\left(\frac{Z_s + Z_l + Z_r}{2\sqrt{Z_s \times Z_r}}\right) \quad (1)$$

여기서,

Z_s : source impedance, Z_l : load impedance ,

Z_f : filter impedance

Source impedance와 load impedance의 크기는 전자기기의 고유치로 고정되어 있기 때문에 삽입손실은 임피던스에 의해 결정된다.

원통형 페라이트 비드의 임피던스(Z_f)는 다음과 같다.

$$Z_f = j \times w \times L$$

$$Z_f = 0.2 \times j \times w \times l \times (u_r - ju_r) \times \ln \frac{D_o}{D_i} \quad (2)$$

여기서,

$w = 2 \times \pi \times f$, f : 주파수 [Hz]

l : 원통형 비드의 길이 [mm]

D_o, D_i : 원통형 비드의 외경 및 내경의 반지름 [mm]

식(2)에서 볼 때 원통형 페라이트 비드 필터의 임피던스에 영향을 미치는 변수는 주파수(w)와 형상에 관련된 변수인 비드의 길이(=전극길이: l), 비드의 내경(D_i) 및 외경(D_o), 페라이트 조성에 관련된 투자율(μ_r)이다.

칩필터의 경우 형태가 직육면체이고 내부의 전극 또한 구형이 아니기 때문에 필터의 특성을 계산에 의해 정량적으로 직접 구할 수 없다. 이하에서는 칩필터의 임피던스를 계산하기 위해 칩비드 필터에서 원통형 비드 필터로 변환하는 세가지 모델을 제시하고 필터 특성값을 계산하였다. 모델에 사용한 칩필터의 내부전극은 Fig.2의 (a)이며 칩필터의 크기는 $6.5 \times 5.0 \times 1.24\text{mm}$ 이다.

1) Model 1

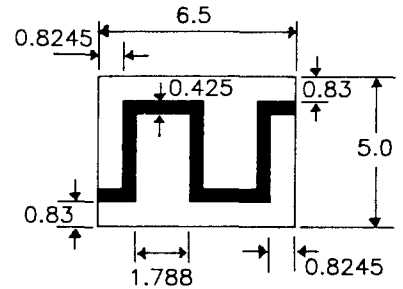
Fig.4의 (a)는 필터의 내부전극을 나타낸 그림이고 (b)는 (a)를 원통형 비드로 변환한 그림이다. 모델 1은 필터내의 전극길이와 전극을 둘러싼 페라이트 전체가 필터특성에 영향을 미친다는 가정하에 칩비드를 원통형으로 변환시킨 모델이다. 변환한 원통형 비드필터의 길이는 (a)의 전극의 길이($l_1=14.4205\text{mm}$)와 같게 하였으며 원통형 비드의 내경(D_i)과 외경(D_o)는 식 (3)와 (4)에 의해 구하였다.

칩필터의 전극부피(V_e) = 변환된 원통형 비드 필터의 내경부피 ($\pi \times D_i^2 \times l_1$)

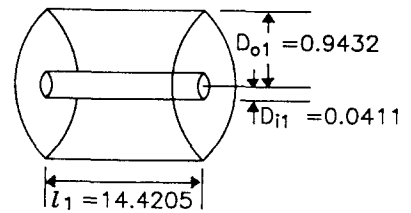
$$D_{i1} = \sqrt{\frac{V_e}{\pi \times l_1}} = \sqrt{\frac{0.425 \times 0.0125 \times 14.4205}{\pi \times 14.4205}} = 0.0411 \text{ (mm)} \quad (3)$$

칩필터의 전체부피(V_f) = 변환된 원통형 비드 필터의 외경부피 ($\pi \times D_o^2 \times l_1$)

$$D_{o1} = \sqrt{\frac{V_f}{\pi \times l_1}} = \sqrt{\frac{6.5 \times 5.0 \times 1.24}{\pi \times 14.4205}} = 0.9432 \text{ (mm)} \quad (4)$$



(a)



(b)

단위 : mm

그림 4. 모델 1

- (a) 요철형 전극구성
- (b) 변환된 원통형 비드필터

Fig. 4. Mode 1.

- (a) Jagged type of electrode pattern
- (b) Transformed cylindrical bead filter

2) Model 2

Fig.5의 (b)는 (a)를 직선형 전극구성(c)을 가진 칩비드 3개가 직렬로 연결된 것으로 가정하여 나타낸 그림이다. 원통형 페라이트의 임피던스를 계산에 의해 정량적으로 구할 수 있었던 이유는 페라이트가 전극으로 부터 방사상으로 같은 거리내에 존재하기 때문이다. 따라서 모델 2에서도 같은 개념을 도입하여 전극으로부터 같은 거리에 있는 페라이트만을 고려하였다. (b)에서 보면 칩폭이 칩두께보다 크기 때문에 분할된 비드 사이에 고려되지 않은 페라이트가 존재한다. (d)는 (c)의 칩비드 3개가 직렬로 연결된 것을 1개의 원

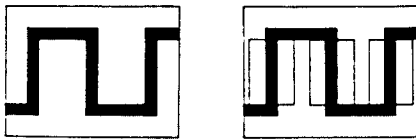
통형 비드 필터로 변환한 그림이다. 변환된 원통형 비드의 길이는 (b)필터의 내부 전극길이($l_2=7.47\text{mm}$)와 같으며 원통형 비드 필터의 내경 및 외경은 식 (5), (6)에 의해 구하였다.

고려된 칩필터 내의 전극 부피(V_e) = 변환된 원통형 비드 필터의 내경 부피($\pi \times D_{i2}^2 \times l_2$)

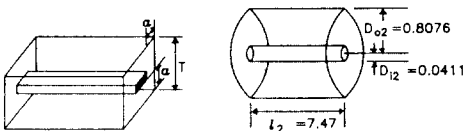
$$D_{i2} = \sqrt{\frac{V_e}{\pi \times l_2}} = \sqrt{\frac{0.425 \times 0.0125 \times 7.47}{\pi \times 7.47}} = 0.0411 \text{ (mm)} \quad (5)$$

고려된 칩필터 전체 부피(V_f) = 변환된 원통형 비드 필터의 외경 부피($\pi \times D_{o2}^2 \times l_2$)

$$D_{o2} = \sqrt{\frac{V_f}{\pi \times l_2}} = \sqrt{\frac{1.6525 \times 1.24 \times 7.47}{\pi \times 7.47}} = 0.8076 \text{ (mm)} \quad (6)$$



(a) (b)



(c) (d)

그림 5. 모델 2

- (a) 요철형 전극구성
- (b) 계산에 이용된 전극구성
- (c) 고려된 직육면체 페라이트 칩
- (d) 변환된 원통형 비드필터

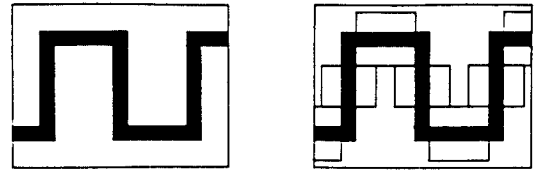
Fig. 5. Model 2

- (a) Jagged type of electrode pattern
- (b) Simulated electrode pattern
- (c) Considered rectangular hexahedron ferrite filter
- (d) Transformed cylindrical bead filter.

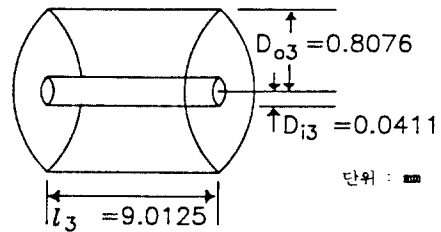
3) Model 3

Model 3은 Model 2의 개념을 적용하되 가능한한

작은 부분으로 칩을 분할하고 Model 2에서는 고려되지 않았던 나머지 전극부분까지를 포함시켜 유효전극의 길이를 최대화한 것이다.



(a) (b)



(c)

그림 6. 모델 3

- (a) 요철형 전극구성
- (b) 계산에 이용된 전극구성
- (c) 변환된 원통형 비드필터

Fig. 6. Model 3.

- (a) Jagged type of electrode pattern
- (b) Simulated electrode pattern
- (c) Transformed cylindrical bead filter.

Fig.6의 (b)는 (a)를 원통형 비드 필터로 변환하기 위해 분할한 직육면체 페라이트 칩비드 필터이다. (b)에 표시한 a는 전극으로부터 같은 거리에 존재하는 페라이트의 길이이다. (c)는 (b)의 분할된 직육면체 비드를 원통형 비드 필터로 변환한 그림이다. 원통형 비드 필터의 길이는 (b)에서 고려한 전극길이($l_3=9.0125\text{mm}$)와 같고 내경 및 외경은 식 (5)와 (6)과 같은 방법으로 구하였다.

3. 모델의 검증 및 필터 특성의 계산치와 측정치의 비교

제시한 모델을 검증하기 위해 실제 내부 전극구성이 Fig. 2의 (a)인 칩필터를 제조하여 주파수에 따른 임피던스를 측정하였다. 각각의 필터의 임피던스를 모델 1, 2, 3을 적용하여 계산하고 측정값과 비교하여 보았다.

Fig.7은 전극구성 (a)을 가진 칩필터의 주파수에 따른 임피던스 측정값과 모델 1, 2, 3을 적용한 필터 임

피던스 계산값을 함께 도시한 그림이다. 측정 주파수 범위내에서 모델 1은 계산치가 측정치보다 2배 이상 큰 값을 나타내며 모델 2는 칩내의 유효 전극길이의 감소로 측정치와 계산치의 차이가 줄어드는 경향을 보였으나 모델 3은 실제 구현한 칩필터의 임피던스에 가장 근접한 값을 보였다. 계산을 통해 실측치의 예측이 가능한 모델은 제시한 모델 중 계산값이 실제 구현한 칩필터의 임피던스에 가장 근접하여 측정치보다 5% 정도의 범위내에서 일치하는 모델 3이 가장 적합한 변환 모델인 것을 알 수 있다.

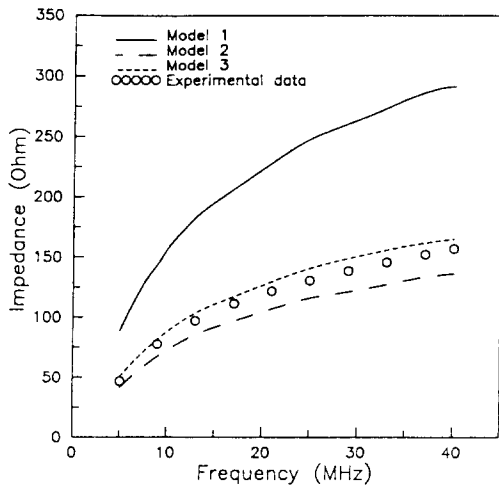


그림 7. 세가지 모델을 통해 계산한 칩필터의 주파수에 따른 임피던스와 실측한 임피던스

Fig. 7. Calculated and measured impedances as a function of frequency with three different models.

Fig.8은 칩의 크기가 $6.5 \times 5.0 \times 1.24\text{mm}$ 이고 전극 구성이 Fig. 2의 (a), (b), (c) 세가지인 칩필터의 주파수에 따른 임피던스의 실측치와 모델 3을 통해 계산한 임피던스를 동시에 나타낸 그림이다.

내부 전극구성에 관계없이 임피던스의 계산치와 실측치가 측정주파수 범위내에서 계산치보다 작게 나타나고 있으며 그차이는 5% 이내이다. 이를 통해서 볼 때 전극길이의 증가에 따른 임피던스의 증가가 모델 3으로 계산이 가능하다는 것을 알 수 있다.

Fig.9는 전극구성은 (b)이고 두께가 0.63mm, 1.24mm, 1.78mm인 칩필터의 단면적 모식도이다.

Fig.9에서 그림의 바깥선이 실제 칩의 단면적이고 빗금친 부분이 전극으로부터 같은 거리에 있는 페라이트만 고려한 모델 3에 의해 계산된 페라이트 면적이다.

두께가 0.63mm인 칩필터에서 고려되는 페라이트는 가장 작은 면적을 가진다.

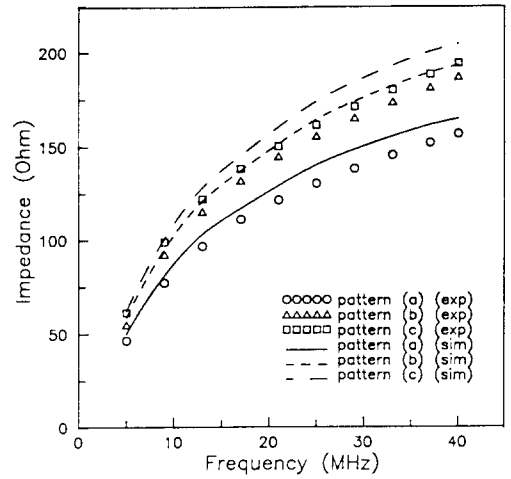


그림 8. 다른 세가지 전극구성을 가진 칩필터의 주파수에 따른 계산치와 측정된 임피던스

Fig. 8. Calculated and measured impedances of the chip filters as a function of frequency with three different electrode patterns.

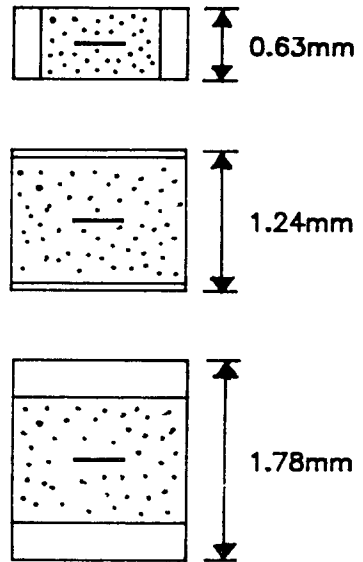


그림 9. 서로 두께가 다른 실제 칩의 단면적과 계산에 사용된 페라이트의 면적

Fig. 9. Cross section of chip filter with different thickness and simulated area of ferrite.

두께가 1.24mm와 1.78mm인 칩필터에서 원통형 비드필터 변환에 이용되는 페라이트부분(빗금친 면적)은 동일하게 계산된다. 따라서 두께 1.24mm와 1.78mm인 칩필터의 임피던스의 계산치는 서로 동일한 값을 갖는다.

Fig.10은 전극구성 (b)를 가지고 두께가 0.63mm, 1.24mm, 1.78mm인 칩필터의 주파수에 따른 임피던스와 모델 3을 적용하여 계산한 임피던스를 동시에 나타낸 그림이다.

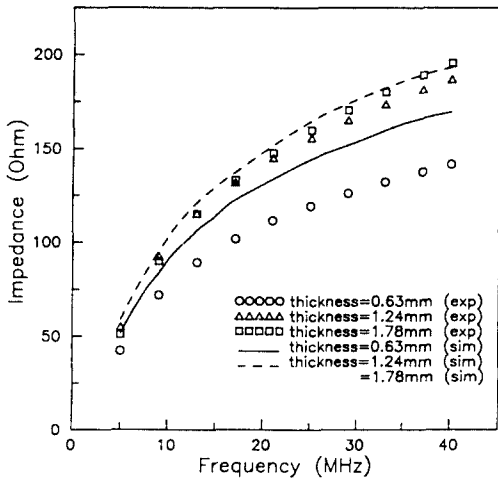


그림 10. 세가지 다른 두께를 가진 칩필터의 주파수에 따른 계산치와 측정 임피던스

Fig. 10. Calculated and measured impedances of the chip filters as a function of frequency with different thickness.

Fig.10에서 두께가 0.63mm일 경우 칩필터의 임피던스 실측치와 계산치와의 차이는 두께가 1.24mm, 1.78mm인 칩필터보다 크게 나타나며 1.24mm와 1.78mm는 거의 차이가 나지 않는다. 이로 볼 때 계산치와 실측치의 차이를 가능한 한 줄이기 위해선 전극으로부터 페라이트가 동일한 거리내에 존재하면서 정사각형태로 되어야 한다는 것을 알 수 있다. 따라서 요철형 전극구성을 가진 칩특성의 계산치와 측정치의 차이를 가능한 줄이기 위해선 칩 두께의 적정값이 존재함을 알 수 있다. 예측이 가능한 요철형 칩노이즈 필터를 구현하기 위해선 적정한 전극 구성과 칩의 두께 및 크기를 선정해야 한다.

이상으로부터 임의의 임피던스값을 가지는 필터의 구현은 필터의 특성이 계산에 의해서 예측할 수 있는 요철형 전극구성을 가진 칩필터로 구현할 수 있음을 알았다.

IV. 결 론

요철형 전극구성을 가진 칩필터를 설계하고 필터 특성을 계산하는데 사용했던 투자율의 구현은 칩공정 중 분말의 함량이 55wt%. 적층공정 변수 중 적층온도 60°C, 적층압력을 400kg/cm²으로 성형하여 구현할 수 있었다.

요철형 전극구성을 가진 칩필터의 계산 모델은 모델 3이 가장 적합한 모델이었다.

요철형 전극구성을 가진 칩필터를 원통형 비드필터로 변환시 칩필터에서 고려하는 페라이트는 전극으로부터 같은 거리에 있어야 하며 그 형상이 가능한 정사각형을 가져야 계산값과 실제 측정값 사이의 차이가 작음을 알았다.

요철형 전극구성을 가진 칩필터의 특성을 예측하고 필터로 구현하기 위해서는 적정한 전극구성, 칩의 두께를 선정해야 한다.

요철형 전극구성을 가진 칩필터의 특성계산이 가능하며 원하는 특성을 가지는 필터의 설계와 그 구현이 가능함을 알았다.

참 고 문 헌

- [1] Ivan G.Sarda and William H.Payne, "Ceramin EMI filters-A Review," *Ceramic Bulletin*, vol.67, pp.737-746, 1988.
- [2] 박진채, 김병호, 김왕섭, 김경용, "고주파대역 EMI 노이즈 필터제조시 전자기적 특성에 미치는 첨가물 효과," *한국요업학회지*, vol.29, no.8, pp.639-645, 1992
- [3] 박진채, 최환, 김병호, 김왕섭, 김경용, "고주파대역 페라이트 EMI filter제조에 관한 연구," *한국물리학회지*, vol.5, no.5, pp.507-512, 1992
- [4] 이재영, 김왕섭, 손용배, 김경용, "Ni-Zn ferrite의 Ni/Zn비 변화에 따른 EMI 비드 필터 특성 연구," *한국통신학회지*, vol.18, no.6, pp.848-853, 1993
- [5] A.M.Nicolson, et al., "Measurement of the intrinsic properties of materials by time domain techniques," *IEEE Trans.Instrum. Meas.*, vol.IM-19, pp.377-382, 1970.
- [6] K.Y.Kim, W.S.Kim, H.J.Jung, and S.D. Jang, "Measurement Error Induced by Air

- Gap of Electromagnetic Wave Absorber in the Coaxial Line Method.” *Jpn.J.Appl. Phys.*, vol.31, pp.2096-2100, 1992.
- [7] Alex Goldman, *Modern Ferrite Technology*, Van Nostrand Reinhold, p48, 1990.
- [8] 이 창호, 김병호, 김 왕섭, 김 경용, “Tape casting Process중 분말의 함량 및 적층공정 변화가 Ni-Zn Ferrite의 투자율에 미치는 영향에 관한 연구.” *한국요업학회*, vol.31, no.6, pp.595-600, 1994.
- [9] 박기수, 박한규, *초고주파공학*, 청문각, pp.4-23, 1985.

저 자 소 개

李 昶 浩(正會員)

1968년 5월 18일. 1992년 2월 고려대학교 재료공학과 학사 졸업. 1994년 2월 고려대학교 재료공학과 석사 졸업. 1994년 2월 ~ 1994년 7월 한국과학기술연구원 세라믹스 연구부 위촉연구원. 1994년 8월 ~ 현재 삼성전기 종합연구소 소재응용연구실 근무 중. 주관심분야 EMC대책 관련 세라믹 필터, L-C-R 복합 칩소자.

金 旺 燮(正會員) 제 28권 A편 제8호 참조

1993년 고려대학교 재료공학과 박사
현재 한국과학기술연구원 세라믹공정
센터 선임연구원

金 敬 龍(正會員) 제 28권 A편 제8호 참조

현재 한국과학기술연구원 세라믹공
정센터 책임연구원