

論文95-32A-12-22

고속 집적회로 패키지 인터커넥션을 위한 설계 데이터베이스

(A Design Database for High Speed IC Package Interconnection)

薛秉洙*, 李昌九**, 朴成熙**, F. Szidarovszki***, O. A. Palusinski****, 劉泳甲**

(Byong Su Seol, Chang Ku Lee, Seong Hee Park, Ferenc Szidarovszki, Olgierd A. Palusinski, and Younggap You)

요 약

본 논문에서는 고속 IC package 간의 인터커넥션들을 TEM 모드에서 동작하는 lossless 다중 컨덕터 전송선로 모델링 하였다. 그리고, lossless 다중 컨덕터 전송선들의 전기적인 변수들을 계산하기 위한 세 가지 알고리즘들을 설명하였다. Semi-analytic Green의 함수는 단위 길이 당 커패시턴스와 인덕턴스 행렬 계산에 사용되었고, QR 알고리즘을 이용한 행렬의 제곱근 알고리즘은 특성 임피던스 계산에 사용되었고, M-행렬 이론을 이용한 행렬 알고리즘은 대각 정합 부하 임피던스 계산에 사용되었다. 이들 알고리즘들은 lossless 다중 컨덕터 전송선들의 전기적인 변수들을 계산하는 컴퓨터 프로그램 DIME (*Diagonally Matched Load Impedance Extractor*)에 사용되었다. 또한, 고속 IC 패키지 간의 인터커넥션을 위한 설계 데이터베이스의 개념을 설명하기 위해 다중 컨덕터 스트립 전송선 시스템을 위한 데이터베이스를 구축하였다. 이 데이터베이스는 다차원 cubic spline 보간 알고리즘을 사용하여 작은 수의 노드들로 구축되었다. 데이터베이스로부터 대각 정합 부하 임피던스 추출시 최대 보간 error는 1.3 %이다.

Abstract

In this paper, high speed IC package-to-package interconnections are modeled as lossless multiconductor transmission lines operating in the TEM mode. And, three mathematical algorithms for computing electrical parameters of the lossless multiconductor transmission lines are described. A semi-analytic Green's function method is used in computing per unit length capacitance and inductance matrices, a matrix square root algorithm based on the QR algorithm is used in computing a characteristic impedance matrix, and a matrix algorithm based on the theory of M-matrix is used in computing a diagonally matched load impedance matrix. These algorithms are implemented in a computer program DIME (*Diagonally Matched Load Impedance Extractor*) which computes electrical parameters of the lossless multiconductor transmission lines. Also, to illustrate the concept of design database for high speed IC package-to-package interconnection, a database for the multi conductor strip transmission lines system is constructed. This database is constructed with a sufficiently small number of nodes using the multi-dimensional cubic spline interpolation algorithm. The maximum interpolation error for diagonally matched load impedance matrix extraction from the database is 1.3 %.

* 正會員, LG半導體(주) Package開發室
(Package Dept. Dept., LG Semicon Co.,Ltd.)

** 正會員, 忠北大學校 情報通信工學科
(Dept. of Computer & Comm. Eng., Chungbuk Nat'l Univ.)

*** Dept. of System & Comm. Eng., Univ. of Arizona Tucson, Arizona, USA

**** Dept. of Electrical & Computer Eng., Univ. of Arizona, Tucson, Arizona, USA

接受日字: 1994年10月8日, 수정완료일: 1995年11月23日

I. 서론

반도체 기술의 발달로 인해 집적회로의 동작 속도가 계속적으로 증가하고 있다. 고속으로 동작하는 집적회로 패키지에서는 인터커넥션(interconnection)의 전기적인 성능이 전체 시스템 성능을 결정하는 중요한 요소가 된다^[1]. 집적회로의 집적도와 입/출력 수가 증가하고 동작 전압이 낮아지는 최근의 기술적인 추세에서는 인터커넥션의 전기적인 성능이 더욱 중요한 문제가 된다. 그러므로, 집적회로 패키지의 설계 과정에서 인터커넥션의 전기적인 성능에 대한 정밀한 모델링과 분석이 필요하게 되었다.

고속 집적회로 패키지 간의 인터커넥션에 대한 전기적인 분석 모델은 입력 신호의 상승시간과 전송시간에 따라 결정되어야 한다. 전송시간은 신호가 입력단에서 수신단까지 전송되는 데 걸리는 시간을 말한다. 일반적으로, 고속 집적회로 패키지 간의 인터커넥션은 신호의 상승시간이 전송시간보다 작으므로 전송선(transmission line)으로 모델링 되어야 한다^[1]. 전송선으로 모델링 되는 고속 집적회로 패키지 간의 인터커넥션에는 신호 잡음을 일으키고 시스템의 성능을 저하시키는 반사(reflection), 누화(crosstalk), 신호 지연 등과 같은 전송선 효과가 존재한다. 이들 전송선 효과들은 집적회로 패키지의 설계 단계 중에서 상위 단계에서의 redundancy나 fault-tolerant 설계와 같은 기법들에 의해 해결될 수 없으므로 하위 단계인 물리적인 설계 단계에서 다루어져야 한다.

고속 집적회로 패키지 간의 인터커넥션 설계시 고려해야 할 전기적인 잡음은 반사(reflection), 누화(crosstalk), simultaneous switching noise(SSN) 등이 있다^[1, 2, 3]. 반사 잡음은 신호선 상의 전송선 불연속에 의해 발생하고, 누화는 집적회로 패키지의 다중 신호선 시스템에서 인접한 신호선들 사이의 전자기적 간섭에 의해 발생한다. SSN은 집적회로 패키징 내의 회로들이 동시에 스위치 되어 발생하는 전류 변화에 따라 발생한다^[2, 3, 4, 5]. 이들 인터커넥션 잡음들이 합해져서 발생할 경우 시스템의 동작은 심각한 장애를 받게 된다. 이들 인터커넥션 잡음의 합을 허용치 이내로 제한하는 것이 고속 집적회로 패키지의 전기적인 설계에 있어서 매우 중요한 부분이다^[1, 2, 3].

집적회로 패키지의 전기적인 성능 분석을 위해서는

인터커넥션에 대한 전기적인 모델링이 선행되어야 한다. 인터커넥션을 위한 전기적인 모델의 선택은 계산의 정확도와 시간을 고려하여 선택해야 한다. 일반적으로 고속 인터커넥션을 위한 전기적인 모델은 lossy 전송선과 lossless 전송선으로 나눌 수 있다. Lossy 전송선 모델은 lossless 전송선 모델에 비해 계산의 정확도는 높지만 복잡한 계산 알고리즘과 긴 계산 시간이 요구된다^[6]. 고속 집적회로 패키지에 사용되는 배질의 손실과 동작 주파수 등을 고려할 때, 손실을 무시해도 큰 오차가 없다면 lossless 전송선 모델이 계산 시간 측면에서 효율적이다. 일반적으로 보드와 모듈의 신호선은 lossless 전송선으로 모델링 하고 칩내 배선이나 일부 thin film 패키징 신호선들은 lossy 전송선으로 모델링 한다^[1].

본 논문에서는 집적회로 패키지 간의 인터커넥션을 TEM 모드에서 동작하는 lossless 전송선으로 모델링 하였다. TEM 가정 하에서 인터커넥션은 단위 길이 당 커패시턴스 C , 인덕턴스 L , 저항 R , 컨덕턴스 G 행렬에 의해 모델링 된다. 여기서 R 과 G 는 각각 컨덕터와 유전체 손실에 기인하므로 lossless 전송선 모델에서는 $R = G = 0$ 가 된다. 그러므로, TEM 가정 하에서 lossless 전송선으로 모델링 된 인터커넥션은 단위 길이 당 커패시턴스와 인덕턴스 행렬 C 와 L 만을 이용하여 전기적으로 모델링 할 수 있다.

고속 인터커넥션의 정밀한 전기적인 모델링을 위해서는 전기적인 모델 변수들의 정확한 계산이 필요하다. 본 논문에서는 고속 인터커넥션의 전기적인 모델 변수들을 계산하기 위한 컴퓨터 프로그램을 개발하였다. 이 프로그램은 물리적인 다중 컨덕터 lossless 전송선 모델로부터 전기적인 모델 변수인 커패시턴스와 인덕턴스 행렬을 계산하고, 이 두 변수들을 이용하여 특성 임피던스(characteristic impedance: Z_0)와 대각 정합 부하 임피던스(diagonally matched load impedance: Z_{dm})를 계산한다. 또한, 본 논문에서는 고속 집적회로 패키지 간의 인터커넥션을 위한 설계 데이터베이스의 개념을 설명하기 위해 개발된 컴퓨터 프로그램을 이용하여 다중 컨덕터 스트립 전송선 시스템을 위한 설계 데이터베이스를 구축하였다.

본 논문의 2 장에서는 설계 데이터베이스에 저장되는 커패시턴스, 인덕턴스, 특성 임피던스, Z_{dm} 의 계산에 사용된 계산 알고리즘들을 설명하였다. 전송선의 전기적인 설계 변수 계산 프로그램은 3 장에서 설명하였

고, 계산 결과의 정확도를 검증하기 위해 기존의 연구 결과와 비교하였다. 4 장에서는 설계 데이터베이스 구축을 위한 두 가지 case study에 대해 설명하였다. 설계 데이터베이스의 구조와 구축은 5 장에서 설명하였다. 6 장에서는 본 논문의 연구결과들을 요약하고, 앞으로의 연구과제에 대해 설명하였다.

II. 계산 알고리즘

이 장에서는 설계 데이터베이스에 저장되는 설계 변수들의 계산 알고리즘에 대해 설명하였다. 행렬 C 와 L 의 계산을 위해 사용한 Weeks의 방법 [7]은 2.1 절에서 설명하였다. 특성 임피던스와 Z_{dm} 의 계산은 참고문헌 [8, 9]에서 제안한 다중 전송선 시스템에 적당한 행렬 계산 알고리즘을 사용하였다. 특성 임피던스의 계산 알고리즘은 2.2 절에서 Z_{dm} 의 계산 알고리즘은 2.3 절에서 설명하였다.

1. 커패시턴스와 인덕턴스 행렬

참고문헌 [7]에서는 TEM 가정 하에서 단위 길이 당 커패시턴스와 인덕턴스 행렬을 계산하였다. 다중 컨덕터 전송선의 단위 길이 당 커패시턴스와 인덕턴스 행렬을 계산하기 위해서는 주어진 전송선 구조에 대해 3차원 Maxwell 방정식을 풀어야 한다. TEM 가정 하에서, 모든 전하와 전류가 컨덕터 표면에만 존재한다고 가정한다면 Maxwell 방정식의 계산은 적절한 경계 조건을 가지는 Poisson/Laplace 방정식을 계산하는 것으로 간략화 할 수 있다 [7, 10, 11]. 이 2차원 근사화는 3차원 요소 중의 하나가 무한한 길이를 가진다는 가정을 필요로 한다.

간단한 구조의 전송선 시스템인 경우에 커패시턴스와 인덕턴스 행렬은 간단한 계산식을 이용하여 구할 수 있지만, 유전체 경계면을 가지는 복잡한 구조의 전송선 시스템인 경우는 Poisson/Laplace 방정식의 계산을 위한 수치해석적인 방법을 사용해야 한다. 이 방법들에는 semi-analytic Green's function method (GFM) [7], finite element method (FEM) [12], spectral domain method (SDM) [13], method of moments (MoM) [14], finite difference method (FDM) [15], variational method (VM) [16] 등이 있다. 본 논문에서는 이 방법들 중에서 Weeks [7]가 제안한 Green의 함수를 이용하여 전송

선의 커패시턴스와 인덕턴스 행렬 C 와 L 을 계산하였다.

집적회로 패키지 인터커넥션의 모델링과 분석을 위해 고려되는 커패시턴스는 컨덕터들 사이와 컨덕터와 그라운드 컨덕터 사이에 존재하는 two-terminal 커패시턴스이다. 다중 컨덕터를 가지는 전송선 시스템에서 two-terminal 커패시턴스는 다음과 같이 정의된다.

$$C_{ij} = Q_{ij} / (V_i - V_j) \quad (1)$$

여기서 Q_{ij} 는 그라운드와 컨덕터 사이의 전하이고, V_i 와 V_j 는 각각 컨덕터 i 와 j 의 전위이다. 그리고, $C_{ij} = C_{ji}$ 이다. N 개의 컨덕터를 가지는 전송선 시스템의 two-terminal 커패시턴스 C 는 다음과 같이 정의된다.

$$C = \begin{bmatrix} C_{11} & C_{12} & \dots & C_{1n} \\ C_{21} & C_{22} & \dots & C_{2n} \\ \vdots & \vdots & \ddots & \vdots \\ C_{n1} & C_{n2} & \dots & C_{nn} \end{bmatrix} \quad (2)$$

본 논문에서 two-terminal 커패시턴스는 단락 회로 커패시턴스 (short circuit capacitance)로부터 구한다. 단락 회로 커패시턴스 C_s 는 다음과 같이 정의된다.

$$Q_i = C_{sj} V_1 + \dots + C_{si} V_i + \dots + C_{sm} V_M \quad (3)$$

여기서 Q_i 는 그라운드 (컨덕터 $M+1$)와 컨덕터 i 사이의 단위 길이 당 전하이고, V_i 는 그라운드와 컨덕터 i 사이의 전위이다. 식 (3)에서 Q_i 를 구할 수 있다면 C_s 를 계산할 수 있다.

전하 Q_i 는 다음 식에 의해 구할 수 있다. 컨덕터 i 상의 전하 밀도를 $w_i(q)$ 라고 하면, 컨덕터 i 상의 전하는 다음과 같이 나타낼 수 있다.

$$Q_i = \int_B w_i(q) dq \quad (4)$$

여기서 q 는 컨덕터 표면 상의 위치를 나타내는 벡터 변수이고, B 는 컨덕터 경계를 나타낸다. 컨덕터 시스템에서 전하 Q_i 는 다음의 조건을 만족한다.

$$\sum_{i=1}^M Q_i = 0 \quad (5)$$

컨덕터 표면 상의 전하에 기인하는 전위는 다음과 같이 적분식의 형태로 쓸 수 있다.

$$\phi(p) = \phi_0 + \sum_{i=1}^M \int_B G_i(p, q) w_i(q) dq \quad (6)$$

여기서 ϕ_0 는 상수 참조 전위 (constant reference potential)이고, B 는 컨덕터의 경계, p 와 q 는 dq 가 q 의 arc 미분일 때 경계 (q)와 평면 (p) 상의 위치를 나타내는 벡터 변수이다. $G(p, q)$ 는 Green의 함수이고, $w_i(q)$ 는 미지수이다. 식 (6)에 적용된 Green의 함수는 참고문헌 [7]에 설명되어 있다.

단락 회로 커패시턴스가 구해지면 다음 관계식을 이용하여 two-terminal 커패시턴스 C_{ij} 를 계산할 수 있다.

$$\begin{aligned} C_{ij} &= -C_{ji} \quad \text{for } i \neq j \\ C_{ii} &= \sum_{j=1}^n C_{s_{ij}} \quad i=1, 2, \dots, n \end{aligned} \quad (7)$$

만약 전송선이 TEM 혹은 quasi-TEM 특성을 갖는다면, 인덕턴스 행렬은 단락 회로 커패시턴스 행렬로부터 계산할 수 있다 [10, 14]. 전송선 시스템이 하나의 유전체를 가지는 경우 인덕턴스 행렬 L 은 다음 식에 의해 구해진다.

$$L = v^{-2} (C_s)^{-1} \quad (8)$$

여기서 C_s 는 단락 회로 커패시턴스이고, v 는 전송 속도 (propagation velocity)이다. 전송선 시스템이 상대 투자율 (relative permeability)이 같은, 즉 $\mu_r = 1$, 두 개의 유전체 (two-layer dielectric)를 가지는 경우는 다음 식에 의해 인덕턴스 행렬을 구할 수 있다.

$$L = v_1^{-2} (C_s')^{-1} \quad (9)$$

여기서 C_s' 는 $\epsilon_{r1} = \epsilon_{r2} = 1$ 의 가정 하에서 계산된 단락 회로 커패시턴스 행렬이다. 그리고, v_1 은 진공 상태에서의 빛의 속도이다.

2. 특성 임피던스

고속 집적회로 패키지의 전기적인 설계에서 인터커넥션의 특성 임피던스는 전송 지연, 노이즈 레벨, 스위칭 잡음 등을 결정하므로 매우 중요하다 [1, 3]. Lossless 다중 컨덕터 전송선으로 모델링 되는 인터커넥션의 경우 특성 임피던스 행렬은 다음과 같이 $n \times n$ 행렬로 나타낼 수 있다 [17, 18, 19, 20].

$$\begin{aligned} Z_0 &= Y_0^{-1} = C^{-1} (CL)^{\frac{1}{2}} = (LC)^{\frac{1}{2}} C^{-1} \\ &= (LC)^{-\frac{1}{2}} L = L (CL)^{-\frac{1}{2}} \end{aligned} \quad (10)$$

여기서 L, C 는 각각 전송선의 인덕턴스와 커패시턴스 행렬이다. 특성 어드미턴스 행렬 Y_0 의 역행렬 Y_0^{-1}

이 특성 임피던스 행렬 Z_0 가 된다. 행렬 L, C 의 각 원소들은 단위 길이 당 값이다.

식 (10)에서 계산의 핵심이 되는 것은 행렬 LC 의 제곱근을 구하는 것이다. 여러 참고문헌에서 고유값 (eigenvalue)과 고유벡터 (eigenvector)를 이용하여 행렬의 제곱근을 계산하는 알고리즘을 제안하였다 [20, 21, 22]. 이 알고리즘을 이용하면, LC 의 제곱근은

$$(LC)^{\frac{1}{2}} = P \tau_i P^{-1} \quad (11)$$

이 된다. 여기서, P 는 행렬 LC 의 고유벡터이고, τ_i 는 행렬 LC 고유값의 제곱근이다. 그러나 이 계산 알고리즘은 고유값이 같지 않아야 한다는 제한이 있고, 다중 컨덕터 전송선인 경우에 적합하지 않다는 문제점이 있다 [17].

참고문헌 [17]에서는 이와 같은 문제점을 해결한 보다 효율적이고 일반적인 계산 알고리즘을 제안하였다. 행렬 LC 를 A 라 하고, 행렬 LC 의 제곱근을 X 이라 하면,

$$XX = A \quad (12)$$

와 같이 쓸 수 있다. 행렬 X 가 n^2 미지수 행렬 원소 x_{ik} 를 가진다고 하면, 식 (12)는 다음과 같이 쓸 수 있다.

$$a_{ij} = \sum_{k=1}^n x_{ik} x_{jk} \quad 1 \leq i \leq n \quad 1 \leq k \leq n \quad (13)$$

여기서, 미지수 x_{ik} 를 위한 비선형 방정식 (13)은 multivariable Newton iteration 방법을 이용하여 계산할 수 있다. 그러나, 이 알고리즘도 부분 수렴만이 보장되고 반복계산의 시작 과정에서 실제값에 상당히 근접한 초기값을 미리 준비해야 하는 문제를 가지고 있다 [23, 24]. 본 논문에서는 이와 같은 문제점을 해결한 새로운 계산 알고리즘을 사용하였다.

본 논문에서 사용한 행렬의 제곱근을 구하는 알고리즘은 정방행렬의 삼각변환에 기초한다. 행렬 A 가 실수 요소를 가지는 정방행렬일 때, $A = Q^{-1}UQ$ 를 만족하는 직교행렬 Q 와 상단 삼각행렬 U 가 존재한다 [23]. 여기서, U 의 대각 요소는 A 의 고유값이 된다. 행렬 Q 와 U 를 구하는 몇 개의 알고리즘이 알려져있다. 예를 들면, QR-변환은 매우 효율적인 알고리즘으로 알려져 있다 [23].

상단 삼각행렬 U 의 제곱근은 간단한 식에 의해 구할 수 있다. U 의 제곱근도 (i, j)번째 요소 u_{ij} ($i \leq j$)를

가지는 상단 삼각행렬이라고 가정하자. 그러면 행렬식 $U = S^2$ 은 다음 식과 같이 쓸 수 있다.

$$u_{ii} = s_{ii}^2 \quad (i = 1, 2, \dots, n) \quad (14)$$

$$u_{ij} = \sum_{l=i}^j s_{il}s_{lj} \quad (i = 1, 2, \dots, n-1 \text{ and } j > i) \quad (15)$$

식 (14)로부터 $s_{ii} = (u_{ii})^{1/2}$ 이 항상 양의 값을 가진다는 것을 알 수 있다. 식 (15)로부터 다음 식을 유도할 수 있다:

$$s_{ij} = \frac{1}{s_{ii} + s_{jj}} \left[u_{ij} - \sum_{l=i+1}^{j-1} s_{il}s_{lj} \right] \quad (16)$$

이 식에서 $j = i + 1$ 인 경우에 합은 0이 된다.

식 (14)와 (16)을 이용하면 모든 s 의 값을 구할 수 있다. 그림 1에 모든 s 의 값을 구하는 계산 알고리즘을 나타내었다. 행렬 S 를 구한 후 행렬 A 의 제곱근 X 는 다음 식으로부터 계산할 수 있다.

$$A = Q^{-1}UQ = Q^{-1}S^2Q = Q^{-1}SQQ^{-1}SQ \quad (17)$$

여기서 Q 는 직교행렬, U 는 상단 삼각행렬, S 는 U 의 제곱근인 상단 삼각행렬이다. 식 (17)에서 행렬 A 의 제곱근은 $X = Q^{-1}SQ$ 로부터 계산할 수 있다.

STEP 1. Use equation (14) with $i = n$

STEP 2. For $i = n-1, n-2, \dots, 1$ REPEAT

Use equation (14)

For $j = i+1, \dots, n$ REPEAT

Use equation (16)

End j

End i

그림 1. 행렬 S 의 제곱근 계산을 위한 알고리즘.
Fig. 1. Algorithm for computing square root of matrix S .

3. 대각 정합 부하 임피던스

본 논문에서는 고속 집적회로 패키지를 위한 인터커넥션을 그림 2와 같은 다중 컨덕터 lossless 전송선 시스템으로 모델링 하였다. 여기서, E_G 는 구동 전압, R_G 는 입력단의 임피던스, R_L 은 수신단의 임피던스이다. 이 모델은 커패시턴스 C , 인덕턴스 L , 저항 R , 컨

덕턴스 G 의 네 가지 전기적인 변수들에 의해 등가회로로 나타낼 수 있다. 여기서 R 과 G 는 각각 컨덕터와 유전체 손실에 기인하므로, lossless 전송선 모델에서는 $R = G = 0$ 가 된다.

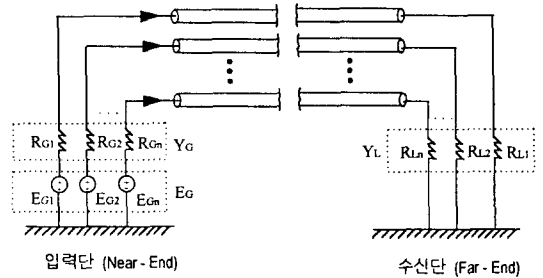


그림 2. 다중 컨덕터 전송선의 전기적인 모델
Fig. 2. Electrical Model Of Multiconductor Transmission Lines.

그림 2와 같은 전송선 시스템에서 종단에서의 임피던스 (R_G, R_L)와 특성 임피던스의 값이 다르면 신호의 반사가 발생한다. 전송선 시스템의 종단 (termination)에서의 반사는 신호 지연과 잡음 레벨을 증가시키고 구동 회로의 스위칭 에러를 유발한다. 그러므로, 고속 집적회로 패키지 인터커넥션의 전기적인 설계에서는 반사를 최소화 하는 것이 중요한 문제가 된다. 전송선 시스템의 반사는 반사 계수 ρ_L 을 이용하여 분석할 수 있다^[25]. 반사 계수 ρ_L 은

$$\rho_L = (Y_0 + Y_L)^{-1} (Y_0 - Y_L) \quad (18)$$

와 같이 나타낼 수 있다. 여기서 Y_0 는 특성 어드미턴스 행렬이고 Y_L 은 부하에서의 어드미턴스 행렬이다.

전송선 시스템에서의 반사는 특성 임피던스와 동일한 임피던스로 종단을 정합 (matched) 시킴으로써 없앨 수 있다. 그러나, 실제로 완전한 임피던스 정합은 불가능하기 때문에 대각 정합 부하 임피던스 Z_{dm} 을 이용하여 반사를 최소화 하는 것이 효율적이다^[26]. 행렬 Z_{dm} 은 다음 식과 같이 부하에서의 식 (18)의 반사 계수 행렬 ρ_L 의 대각 원소의 값이 0이 되도록 하는 부하 어드미턴스 Y_L 의 역행렬을 의미한다.

$$\rho_L = \begin{bmatrix} 0 & & & \\ & 0 & & \\ & & \ddots & \\ & & & 0 \end{bmatrix} \quad (19)$$

부하에서의 반사 계수 행렬 원소의 값이 0이라는 것은 부하에서 반사가 발생하지 않는다는 것을 의미한다. 식 (19)에서 반사계수 행렬의 비대각 원소는 0이 아닌 값을 갖는다. 이것은 컨덕터 사이의 커패시티브 커플링과 인덕티브 커플링이 존재하기 때문이다. 반사계수 행렬의 비대각 원소가 0이 아닌 값을 가지게 되면 부하에서의 완전한 정합은 이루어지지 않게 된다. 그러나, 일반적으로 반사 계수 행렬의 비대각 원소는 대각 원소에 비해 매우 작은 값을 가지기 때문에 비대각 원소에 기인하는 반사는 무시할 수 있다.

식 (18)에서 행렬 Y_L 은 그림 2에 나타난 것처럼 다음과 같이 정의된다.

$$Y_L = \begin{bmatrix} \frac{1}{R_{1L}} & & & \\ & \frac{1}{R_{2L}} & & \\ & & \ddots & \\ & & & \frac{1}{R_{nL}} \end{bmatrix} \quad (20)$$

이 식에서 비대각 원소는 0이라고 가정한다. 식 (20)에서 Y_L ($1/R_{1L}$, $1/R_{2L}$, . . . , $1/R_{nL}$)을 구하기 위해 식 (20)을 식 (18)과 (19)에 대입하여 전개하면 미지수 R_{1L} , R_{2L} , . . . , R_{nL} 을 위한 계산식은 비선형 방정식이 된다. 미지수 R_{1L} , R_{2L} , . . . , R_{nL} 은 비선형 방정식의 계산을 위한 multivariable Newton iteration 방법으로 구할 수 있다. 그러나, multivariable Newton iteration 방법은 앞에서 설명한 것처럼 반복 계산의 시작 과정에서 결과값에 상당히 근접한 초기값을 미리 준비해야 하는 문제점을 가지고 있다.

참고문헌 [8, 9]에서는 multivariable Newton iteration 계산 방법의 문제점을 해결한 다음과 같은 반복 계산식을 제안하였다.

$$Y_L^{(k+1)} = \frac{1}{2} [F((Y_0 + Y_L^{(k)})^{-1})]^{-1} \quad (21)$$

여기서, F 는 행렬의 대각 요소만을 가지는 함수이다. 식 (21)에서 행렬 Y_L 은 항상 0보다 크거나 같고, 초기값은 $Y_L^{(0)} = 0$ 이다. 식 (21)은 multivariable Newton iteration 방법과 비교하여 결과값에 근접한 초기값을 구할 필요가 없다는 장점이 있다. 행렬 Y_L 을 구하는 가장 좋은 방법은 식 (21)의 반복식을 사용하여 근사값 $Y_L^{(k)}$ 을 얻고, 이 값을 초기 근사값으로 한 multi-variable Newton iteration 방법을 이용하여 행렬 Y_L 을 구하는 것이다 [8, 9]. 부록에 식 (21)의

유도 과정을 설명하였다.

III. 컴퓨터 프로그램의 구현 및 검증

앞의 2장에서 설명한 계산 알고리즘들을 이용하여 다중 컨덕터 전송선 시스템의 전기적인 변수들을 계산하는 컴퓨터 프로그램 DIME (Diagonally Matched Load Impedance Extractor)을 개발하였다. DIME은 ANSI C 언어로 코딩되었고, 4.3 BSD UNIX 환경에서 동작하는 SPARC workstation에서 실행되었다. 또한, 다른 계산 알고리즘의 확장과 프로그램의 수정이 용이하도록 그림 3과 같이 구조적으로 설계되었다.

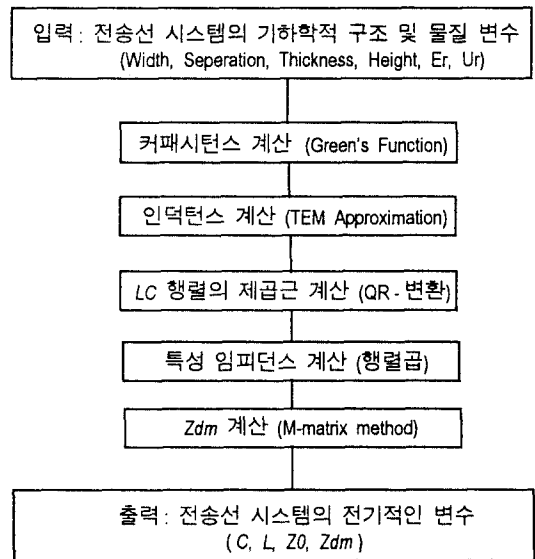


그림 3. 컴퓨터 프로그램 DIME의 구조
Fig. 3. Structure of the computer program DIME.

그림 3에 나타난 바와 같이 DIME은 계산에 필요한 물리적인 데이터들을 읽어 들여서 커패시턴스, 인덕턴스, 특성 임피던스, Z_{dm} 행렬을 계산한다. 커패시턴스와 인덕턴스 행렬을 계산할 때, 컨덕터의 횡단면은 몇 개의 구간으로 나누어진다. 구간의 수는 사용자가 지정할 수 있는데, 이것에 의해 계산의 정밀도가 정해진다. 현재 프로그램 DIME은 최소 20 구간에서 최대 200 구간까지 지정할 수 있도록 코딩되어 있다. 구간의 최대치는 프로그램의 간단한 수정에 의해서 늘릴 수 있

다. 커패시턴스와 인덕턴스 행렬을 구한 다음에는, 이 두 행렬들을 이용하여 특성 임피던스와 Z_{dm} 을 계산한다.

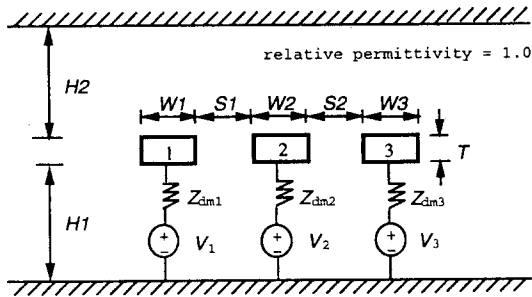


그림 4. 세 개의 컨덕터로 이루어진 전송선의 입력 단 구조

Fig. 4. Near-end structure of a transmission line with three conductor.

Seper. Param.	Chang의 계산값		DIME의 계산값	
	S = 4W	S = W	S = 4W	S = W
C11(pF/m)	24.28	29.34	24.29	29.36
-C12(pF/m)	3.00	11.40	3.01	11.41
-C13(pF/m)	0.57	1.35	0.57	1.35
C22(pF/m)	24.67	34.27	24.68	34.29
L11(nH/m)	465.34	453.25	465.16	454.06
L12(nH/m)	58.88	181.19	58.87	181.17
L13(nH/m)	18.26	91.20	18.26	91.19
L22(nH/m)	464.71	444.84	464.54	444.64
Zo2 (ohm)	139.41	133.45	139.26	133.39
Zdm1(ohm)	138.40	123.00	138.36	122.97
Zdm2(ohm)	137.20	112.80	137.16	112.76

그림 5. DIME과 Chang의 계산결과 비교

Fig. 5. Comparison of calculation results of the DIME and the Chang.

프로그램 DIME의 계산 결과는 참고문헌 [18, 19]의 시뮬레이션 결과를 이용하여 검증하였다. 그림 4는 참고문헌 [18, 19]에서 시뮬레이션에 사용한 전송선 시스템의 횡단면 구조이다. 컨덕터 1, 2, 3은 입력단에서 각각 입력전압 V_1 , V_2 , V_3 을 가지고 Z_{dm1} , Z_{dm2} , Z_{dm3} 으로 정합되어 있다고 가정하였다. 또한, 컨

덕터들의 길이는 수신단에서의 영향을 무시할 수 있을 정도로 길다고 가정하였다. 계산에 사용된 물리적 변수들의 값은 $T = 0.5W$, $H1 = 2.0W$, $H2 = \infty$, $W1 = W2 = W3$, $S1 = S2 = 1.0W$ 과 $4.0W$ 이다. 그림 5는 프로그램 DIME의 계산 결과와 Chang의 시뮬레이션 결과를 비교하여 나타낸 표이다. 그림 5에서 Z_{o2} 는 가운데 컨덕터의 open-circuited 임피던스이다. 프로그램 DIME의 계산 결과는 참고문헌 [18, 19]의 시뮬레이션 결과와 거의 일치하였다.

IV. 설계 데이터베이스 구축을 위한 Case Study

CAD 프로그램을 위한 설계 데이터베이스는 정밀도와 크기의 균형을 고려하여 구축되어야 한다. 이 장에서는 효율적인 설계 데이터베이스 구축에 적용하기 위해 컨덕터 수의 증가에 따른 전기적인 설계 변수의 변화와 보간 (interpolation) 알고리즘에 따른 데이터베이스의 정밀도를 시뮬레이션 하였다. 시뮬레이션은 다중 컨덕터 스트립 전송선 시스템에 대해 DIME 프로그램을 이용하여 수행하였다. 시뮬레이션 결과는 5장에서 설계 데이터베이스 구축에 적용되었다.

1. 컨덕터 수와 Z_{dm} 간의 관계

전송선 시스템에서 컨덕터 수의 증가에 따른 Z_{dm} 의 변화를 시뮬레이션 하였다. 시뮬레이션에 사용한 전송선 시스템은 3, 5, 7, 9 개의 컨덕터를 가지는 스트립 전송선이다. 스트립 전송선 시스템의 물리적인 변수 값들은 컨덕터의 폭 w 가 각각 1.0 mil, 컨덕터 사이의 간격 s 가 각각 1.0 mil, 유전체의 전체 높이가 30.0 mils, 유전체의 relative permittivity가 4.4이다. 시뮬레이션 결과는 그림 6에 나타내었다. 그림 6에서 Z_{dm} 은 가운데 컨덕터의 Z_{dm} 이다. 시뮬레이션 결과 5 컨덕터 시스템의 Z_{dm} 은 3 컨덕터 시스템의 Z_{dm} 보다 약간 낮았다. 그림 6에서 3 컨덕터와 5 컨덕터 시스템의 Z_{dm} 의 최대 차이는 약 5% 정도이다. 반면에, 5 컨덕터와 7, 9 컨덕터 시스템의 Z_{dm} 의 차이는 매우 작았다.

그림 6의 시뮬레이션 결과를 토대로 5 개 이상의 컨덕터를 갖는 전송선 시스템에서는 컨덕터의 수가 증가 하더라도 Z_{dm} 이 거의 변화하지 않는다는 결론을 내렸다. 여러 다양한 조건에서 시뮬레이션하여도 같은 결과

를 얻을 수 있었다. 이 시뮬레이션 결과들로부터 알 수 있는 것은 다중 컨덕터로 구성된 전송선 시스템에서 한 컨덕터가 다른 컨덕터로부터 영향을 받을 때, 가까운 컨덕터보다 멀리 있는 컨덕터로부터의 영향은 무시할 수 있을 정도로 작다는 것이다. 본 논문의 시뮬레이션 결과 다중 컨덕터 스트립 전송선 시스템을 위한 설계 데이터베이스는 컨덕터 5 개까지의 스트립 전송선 시스템을 위한 데이터베이스로 충분하다는 결론을 내렸다. 이 분석 결과를 5 장에서 다중 컨덕터 스트립 전송선 시스템을 위한 설계 데이터베이스 구축에 적용하였다.

데이터베이스의 크기가 커지게 된다. 설계 노드의 간격을 크게 하면 데이터베이스의 크기는 줄일 수 있지만 정밀도가 떨어진다. 참고문헌 [27]에서는 선형 보간 알고리즘을 사용하여 정밀도와 크기의 균형을 고려한 설계 데이터베이스를 구축하였다. 본 논문에서는 선형 보간 알고리즘 대신에 참고문헌 [9]에서 제안한 다중 컨덕터 전송선 시스템을 위한 다차원 cubic spline 보간 알고리즘을 사용하였다. 그 결과 참고문헌 [27] 수준의 정밀도를 유지하면서 참고문헌 [27]에서 사용한 설계 노드 수의 약 1/2의 설계 노드로 데이터베이스를 구축할 수 있었다.

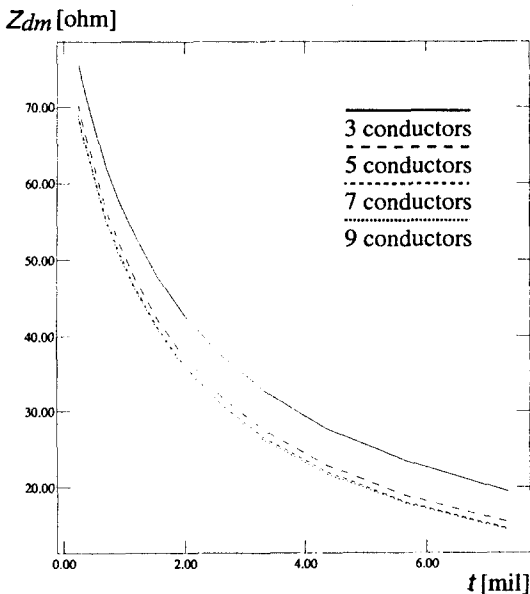


그림 6. 컨덕터 수의 증가에 따른 Z_{dm} 의 변화
Fig. 6. Changes in Z_{dm} due to this increase in the number of conductors.

2. 데이터 추출과 보간

전송선 시스템을 위한 설계 데이터베이스에서 설계 노드 (node)들은 전송선의 횡단면 구조의 물리적인 변수들의 배열로 이루어진다. 이 설계 노드들이 위치하는 다차원 공간이 설계 공간 (design space)이 된다. 설계 데이터베이스의 크기를 줄이기 위해서는 설계 노드들의 간격을 줄여야 한다. 일반적으로 설계 노드들의 간격을 줄이기 위해서는 보간 알고리즘을 사용한다.

설계 노드의 간격을 작게 하면 노드들 사이의 전기적인 변수들의 값을 보간할 때 정밀도가 향상되지만

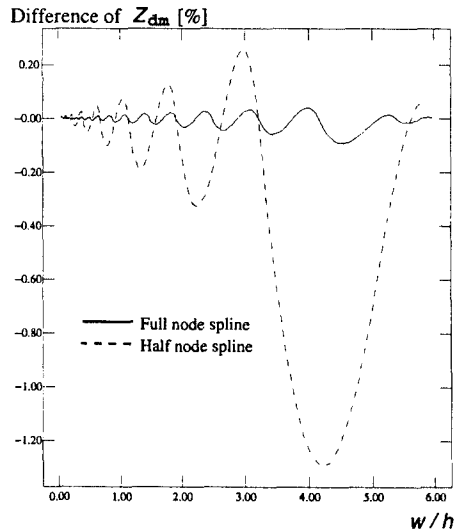


그림 7. DIME과 데이터베이스의 Z_{dm} 계산 결과 비교
Fig. 7. Comparison of Z_{dm} calculation results of DIME and database.

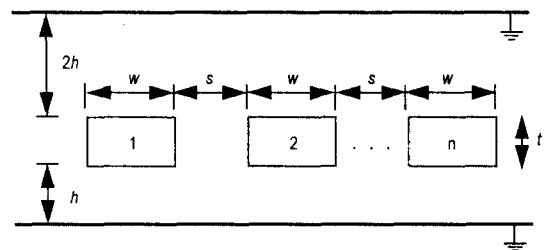


그림 8. 다중 컨덕터 스트립 전송선 시스템의 횡단면 구조
Fig. 8. Cross-section of the multiconductor strip transmission line system.

다차원 cubic spline 보간 알고리즘을 이용한 설계

데이터베이스의 보간 정밀도를 알아보기 위해 설계 데이터베이스에서 추출한 Z_{dm} 과 DIME 프로그램으로 계산한 Z_{dm} 을 비교하였다. 그림 7은 그림 8과 같은 스트립 전송선 시스템에서 $\epsilon_r = 5.0$, $s/h = 1.0$ mil, $t/h = 0.5$ mils, 컨덕터의 전체 높이가 20.0 mils일 때, 다차원 cubic spline 보간 알고리즘을 이용하여 설계 데이터베이스에서 추출한 Z_{dm} 과 DIME이 계산한 Z_{dm} 의 차이를 나타낸 것이다. 그림 7에서 Z_{dm} 의 차이는 다음 식에 의해 계산되었다.

$$\text{Difference of } Z_{dm} (\%) = \frac{Z_{DB} - Z_{DIME}}{Z_{DIME}} \times 100 \quad (22)$$

여기서, Z_{DB} 는 다차원 cubic spline 보간 알고리즘을 이용하여 설계 데이터베이스에서 추출한 Z_{dm} 값, Z_{DIME} 은 DIME 프로그램을 사용하여 계산한 Z_{dm} 값이다.

그림 7에서 full node spline은 참고문헌 [27]에서 사용한 선형 보간의 노드 수와 같은 노드 수를 사용한 다차원 cubic spline 보간의 계산 결과와 DIME의 계산 결과를 비교한 것이다. Half node spline은 참고문헌 [27]의 선형 보간 노드 수의 1/2만을 사용한 다차원 cubic spline 보간의 계산 결과와 DIME의 계산 결과를 비교한 것이다. 그림 7에서 full node spline의 경우에 Z_{dm} 의 최대 차이는 약 0.09 %이다. Half node spline의 경우, Z_{dm} 의 최대 차이는 약 1.3 %가 된다. 선형 보간 알고리즘을 사용하여 계산한 Z_{dm} 의 최대 차이는 약 0.6 %이다 [27].

이상의 시뮬레이션 결과에서 본 논문에서 사용한 다차원 cubic 스플라인 보간 알고리즘은 참고문헌 [27]에서 사용한 선형 보간 알고리즘에 비해 매우 높은 정밀도를 가지고 있다는 것을 알 수 있다. 이와 같이 보간 성능이 향상된 다차원 cubic 스플라인 보간을 이용하면 선형 보간이 가지는 정밀도를 유지하면서 설계 데이터베이스의 크기를 크게 줄일 수 있게 된다. 이 다차원 cubic 스플라인 보간 알고리즘은 5 장에서 설명할 설계 데이터베이스 구축에 적용되었다.

V. 설계 데이터베이스의 구축

다중 컨덕터 전송선 시스템의 경우 물리적인 구조로부터 전기적인 변수들을 계산하는 것은 상당한 계산 시간이 소요된다. 전기적인 변수들로부터 전송선 구조

를 예측하는 것은 더 많은 계산 시간이 소요된다. 이 문제들은 설계 데이터베이스를 이용한 CAD 프로그램을 사용하여 해결할 수 있다. 이때, CAD 프로그램의 핵심이 되는 설계 데이터베이스는 정밀도와 효율성의 균형을 고려하여 구축되어야 한다. 설계 데이터베이스는 일정한 범위의 전송선 구조 변수들로부터 미리 계산된 전기적인 변수들로 구성된다. 본 논문에서는 3장에서 설명한 컴퓨터 프로그램 DIME을 이용하여 설계 데이터베이스를 이용한 CAD 프로그램에 사용할 수 있는 다중 컨덕터 스트립 전송선 시스템을 위한 설계 데이터베이스를 구축하였다. 이 설계 데이터베이스에 포함된 전기적인 변수들은 단위 길이 당 커패시턴스와 인덕턴스, Z_{dm} 이다.

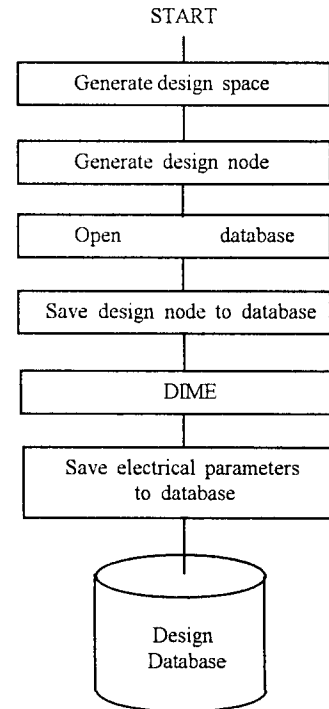


그림 9. 설계 데이터베이스 구축 알고리즘
Fig. 9. Design database generation algorithm.

그림 9는 본 논문에서 구축된 설계 데이터베이스의 구축 알고리즘을 나타낸 것이다. 설계 데이터베이스의 구축을 위해서는 먼저 설계 공간 (design space)을 설정한다. 설계 공간은 전송선 횡단면의 물리적인 변수들을 나타내는 노드 (node)들이 위치하는 다차원 공간을 의미한다. 이런 의미에서 다중 컨덕터 스트립 전송

선을 위한 설계 데이터베이스는 다차원 공간에 위치하는 노드들의 배열로 생각할 수 있다. 배열의 주소들은 각 노드들의 좌표에 해당한다. 설계 공간이 설정된 다음에는 동일한 비율에 의해 설계 노드들을 결정한다. 이 비율은 데이터베이스의 크기와 정밀도를 고려하여 선택한다. 설계 노드가 결정된 다음에는 각 노드들에 대해 프로그램 DIME을 이용하여 C, L, Z_{dm} 을 계산한다. 마지막으로, 데이터베이스에 노드들을 저장하고 각 노드들에 대응하는 C, L, Z_{dm} 을 저장한다.

본 논문에서는 그림 8과 같은 다중 컨덕터 스트립 전송선 시스템의 횡단면 구조를 위한 설계 데이터베이스를 구축하였다. 이 시스템을 구성하는 물리적인 변수들은 컨덕터의 폭 w , 컨덕터의 두께 t , 컨덕터 사이의 간격 s , 그라운드 면과 컨덕터 사이의 거리 h 이다. 각 컨덕터는 w, t, s, h 가 모두 같다. 컨덕터와 아래 그라운드 면 사이의 높이가 h , 컨덕터와 위 그라운드 면 사이의 높이가 $2h$ 이므로 유전체의 전체 높이는 $3h + t$ 가 된다. 설계 데이터베이스의 설계 공간은 w, t, s, h 의 최소값과 최대값에 의해 설정된다. 본 논문에서 설계 데이터베이스를 구축하기 위하여 적용한 물리적인 변수들의 범위는 참고문헌 [27]의 데이터를 이용하였다: $1.0 \text{ mil} < w < 12.0 \text{ mils}$, $0.5 \text{ mils} < t < 4.0 \text{ mils}$, $0.5 \text{ mils} < s < 10.0 \text{ mils}$, $2.0 \text{ mils} < h < 20.0 \text{ mils}$.

다중 컨덕터 전송선 시스템을 위한 설계 데이터베이스는 컨덕터의 수가 증가함에 따라 데이터베이스의 크기가 급격히 증가하게 된다. 본 논문에서는 설계 데이터베이스의 효율적인 구축을 위해 데이터베이스의 크기를 대폭 줄일 수 있는 세 가지 방법을 적용하였다. 첫 번째 방법은 정규화 방법을 이용하여 설계 변수를 줄이는 것이다. 그림 7과 같은 전송선 시스템에서 유전체 높이 변수에 의해 나머지 변수들을 정규화 시킴으로써 설계 공간을 4 차원에서 3 차원 공간으로 줄일 수 있다 [27]. 변수 w, t, s 를 h 에 의해 나누어 세 개의 표준화 변수 $\omega = w/h, \tau = t/h, \sigma = s/h$ 로 변환하면 설계 노드들의 수가 대폭 감소하게 되어 데이터베이스의 크기를 줄일 수 있다.

그림 10은 wh 공간의 노드를 ω 공간의 노드로 정규화 시키는 과정을 나타낸 것이다. 정규화에 의해 wh 공간의 노드 $(w_i, h_j), (w_{i+1}, h_{j+1})$ 등은 정규화 공간의 한 노드 ω_k 로 변환된다. 마찬가지로, 노드 $(w_{i+1}, h_j), (w_{i+2}, h_{j+1})$ 등은 노드 ω_{k+1} 로 변환된다. 같은

방법으로 sh 공간의 노드를 σ 공간의 노드로, th 공간의 노드를 τ 공간의 노드로 정규화 시킴으로써 전체 노드의 수를 크게 감소시킬 수 있다. 즉, 정규화에 의해 $wsth$ 4 차원 공간의 노드들이 $\omega\sigma\tau$ 3차원 공간의 노드들로 표현되는 것이다.

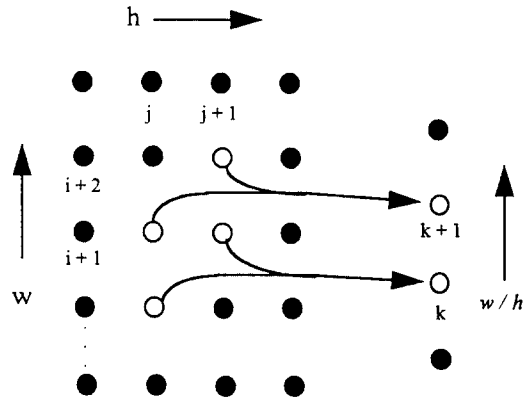


그림 10. wh 공간에서 w/h 공간으로의 노드 변환
Fig. 10. Node shift from wh space into w/h space.

그림 10에서 정규화 노드를 구하는 변환식은 다음과 같이 쓸 수 있다.

$$\omega_k = \frac{w_i}{h_j} = \frac{w_{i+1}}{h_{j+1}} \quad (23)$$

$$\omega_{k+1} = \frac{w_{i+1}}{h_j} = \frac{w_{i+2}}{h_{j+1}} \quad (24)$$

$$\frac{\omega_{k+1}}{\omega_k} = \frac{w_{i+1}}{w_i} = \frac{h_{j+1}}{h_j} = r \quad (25)$$

여기서, r 은 노드의 간격을 결정하는 비율이다. 비율 r 의 값은 보간 정밀도와 데이터베이스 크기를 고려하여 결정해야 한다.

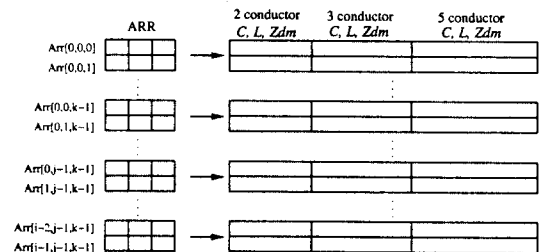


그림 11. 설계 데이터베이스의 배열 구조
Fig. 11. Array structure of a design data-base.

그림 11은 구축된 설계 데이터베이스의 배열 구조를

나타낸 것이다. 설계 공간을 나타내는 3 차원 배열을 ARR이라고 정의하였다. 배열의 원소인 i, j, k 는 설계 노드들이 저장되는 주소로서, 각각에 표준화 된 물리적 변수들인 $w/h, s/h, t/h$ 의 값들이 저장된다. 설계 데이터베이스는 약 1800여 개의 설계 노드들과, 각 설계 노드들에 대응하는 2, 3, 5 개의 컨덕터를 가지는 스트립 전송선 시스템의 C, L, Z_{dm} 로 구성되었다. 구축된 설계 데이터베이스의 일부분을 그림 12에 나타냈다. 그림 12는 그림 8에서 컨덕터가 다섯 개이고 $\epsilon_r = 4.6, t/h = 0.1, s/h = 0.1, 0.3, 0.5, 0.7, 0.9, 1.2$ 일 때, 가운데 컨덕터의 대각 정합 부하 임피던스 Z_{dm} 과 w/h 의 관계 그래프이다.

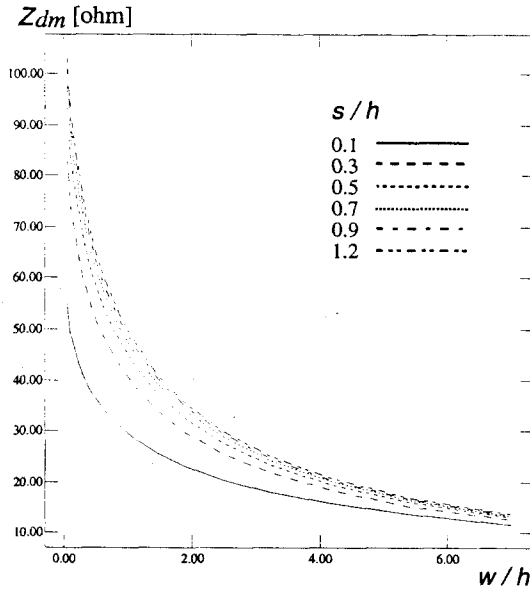


그림 12. 대각 정합 부하 임피던스 Z_{dm} 과 w/h 의 관계 그래프
 Fig. 12. Graphs of the diagonally matched load impedance, Z_{dm} , vs. w/h .

VI. 결 론

본 논문에서는 다중 컨덕터 전송선 시스템의 커패시턴스와 인덕턴스 행렬, 특성 임피던스, Z_{dm} 과 같은 전기적인 변수를 계산할 수 있는 컴퓨터 프로그램 DIME을 개발하였다. DIME은 다중 컨덕터 전송선 시스템에 적합한 세 가지의 효율적인 계산 알고리즘을 사용하였다. 먼저, 커패시턴스와 인덕턴스 행렬의 계산을 위해서는 Weeks가 제안한 Green's Function

Method가 사용되었다. 둘째, 특성 임피던스를 구하기 위한 행렬의 제곱근 계산에는 기존의 고유값과 고유벡터를 이용한 방법이나 multivariable Newton iteration방법의 문제점을 해결한 QR-변환 알고리즘이 사용되었다. 마지막으로, Z_{dm} 의 계산을 위해서는 M-matrix 방법이 사용되었다.

다중 컨덕터 전송선 시스템에서 컨덕터 수가 증가함에 따라 전송선의 전기적인 변수계산 시간은 급격히 증가하게 된다. 이 문제는 설계 데이터베이스를 이용한 CAD 프로그램을 이용하여 해결할 수 있다. 본 논문에서는 DIME을 사용하여 전송선 CAD 프로그램에 이용할 수 있는 다중 컨덕터 스트립 전송선 시스템을 위한 설계 데이터베이스를 구축하였다. 이 설계 데이터베이스는 다차원 cubic spline 보간 알고리즘을 사용하여 작은 수의 노드들로 구축되었다.

본 논문에서 구축된 설계 데이터베이스는 데이터베이스를 이용한 CAD 프로그램 개발에 이용될 것이다. 이 CAD 프로그램은 전송선 시스템의 물리적인 구조로부터 전기적인 변수들을 추출하는 기능과, 전송선 시스템의 전기적인 변수들로부터 물리적인 구조를 조사하는 두 가지 기능을 갖게 될 것이다.

부 록

행렬 Z_{dm} 을 위한 계산식 (21)의 유도 [8, 9]

전송선 시스템의 특성 어드미턴스 행렬 Y_0 는 대각 요소는 모두 양수이며 비대각 요소는 모두 양수가 아니고, 역행렬은 0보다 크거나 같은 성질을 가진다. 이 두 성질에 의해 행렬 Y_0 는 M-matrix로 정의할 수 있다 [28]. 그리고 행렬 A 가 실수 요소를 갖는 정방행렬일 때, $F(A)$ 는 A 의 대각 요소만을 가진다고 정의한다. 즉, $A = (a_{ij})$ 이고 $B = (b_{ij}) = F(A)$ 라고 할 때, $i = j$ 이면 $b_{ij} = a_{ij}$ 이고 $i \neq j$ 이면 $b_{ij} = 0$ 이 된다.

새로 개발된 알고리즘을 이용하기 위해 식 (18)을 다음과 같이 전개한다.

$$\begin{aligned} (Y_0 + Y_L)^{-1} (Y_0 - Y_L) &= (Y_0 + Y_L)^{-1} ((Y_0 + Y_L) - 2Y_L) \\ &= I - 2(Y_0 + Y_L)^{-1} Y_L \end{aligned} \tag{26}$$

여기서 I 는 정방행렬이다. 위에서 정의한 F 를 이용하

면 식 (26)은

$$F((Y_0 + Y_L)^{-1} Y_L) = \text{diag}(\frac{1}{2}, \dots, \frac{1}{2}) \quad (27)$$

와 같이 쓸 수 있고, 식 (27)은 다시 다음과 같이 전개할 수 있다.

$$F((Y_0 + Y_L)^{-1}) = \text{diag}(\frac{1}{2r_1}, \dots, \frac{1}{2r_n}) \quad (28)$$

여기서 r_i 는 행렬 Y_L 의 i 번째의 대각 요소이다. 식 (28)로부터 행렬 Y_L 을 구하는 식을 다음과 같이 유도할 수 있다:

$$Y_L = \frac{1}{2} [F((Y_0 + Y_L)^{-1})]^{-1} \quad (29)$$

위 식에 행렬 Y_0 의 M-matrix 성질을 적용하면 다음과 같은 반복식으로 나타낼 수 있다:

$$Y_L^{(k+1)} = \frac{1}{2} [F((Y_0 + Y_L^{(k)})^{-1})]^{-1} \quad (30)$$

이 식에서 행렬 Y_L 은 항상 0보다 크거나 같다. 식 (30)에서 초기값은 $Y_L^{(0)} = 0$ 이다.

참 고 문 헌

[1] H. B. Bakoglu, *Circuits, Interconnections, and Packaging for VLSI*, Reading, MA: Addison-Wesley, 1990.

[2] E. E. Davidson, P. W. Hardin, G. A. Katopis, M. G. Nealon, and L. L. Wu, "Physical and Electrical Design Features of the IBM Enterprise System/9000 Circuit Module," *IBM J. of Research & Development*, Vol. 36, No. 5, pp. 877-888, Sept. 1992.

[3] E. Davidson and G. Katopis, "Package Electrical Design," in *Microelectronics Packaging Handbook*, R. R. Tummala and E. J. Rymasewski, Ed., New York: Van Nostrand-Reinhold, Chap. 3, pp. 111-165, 1989.

[4] G. A. Katopis, "Delta-I Noise Specification for a High-Performance Computing Machine," *Proc. of the IEEE*, Vol. 73, No. 9, p. 1405, Sept. 1985.

[5] R. Senthinathan and J. L. Prince,

Simultaneous Switching Noise of CMOS Devices and Systems, Boston: Kluwer Academic, 1994.

[6] C. E. Baumgartner, *Simulation Methods for Multi-conductor Transmission Lines in Electronic Applications*, Ph.D. Dissertation, Dept. of Electrical and Computer Eng. Univ. of Arizona, Tucson, AZ 85721, 1992.

[7] W. T. Weeks, "Calculation of Coefficients of Capacitance of Multiconductor Transmission Lines in the Presence of a Dielectric Interface," *IEEE Trans. Microwave Theory and Tech.*, Vol. MTT-18, No. 1, pp. 35-43, Jan. 1970.

[8] Y. You, C. Lee, B. Seol, O. A. Palusinski, and F. Szidarovszky, "Computer Support for Design of VLSI and Packaging Interconnections," *IEEE Trans. Comp., Packaging, Manuf., Tech. Part B - Advanced Packaging*, (accepted for publication)

[9] O. A. Palusinski, C. Lee, B. Seol, F. Szidarovszky, and Y. You, "Mathematical Improvements in CAD Systems for Computing Transmission Line Characteristics," submitted to *IEEE Trans. Computer-Aided Design of Integrated Circuits and Systems*.

[10] O. A. Palusinski, J. C. Liao, P. E. Teschan, J. L. Prince and F. Quintero, "Electrical Modeling of Interconnections in Multilayer Packaging Structures," *IEEE Trans. Comp. Hybrids, Manuf. Tech.*, Vol. CHMT-10, No. 2, pp. 217-223, June 1987.

[11] M. R. Scheinfein and O. A. Palusinski, "Method of Calculation of Electrical Parameters for Electronic Packaging Applications," *Trans. Society for Computer Simulation*, Vol. 4, pp. 187-254, July 1987.

[12] L. T. Olson, "Application of the Finite Element Method to Determine the Electrical Resistance, Inductance, Capacitance Parameters for the Circuit

- Package Environment," *IEEE Trans. Comp. Hybrids, Manuf. Tech.*, Vol. CHMT-5, p. 486, 1982.
- [13] A. Sawicki and K. Sachse, "Upper and Lower Bound Calculations on the Capacitance of Multiconductor Printed Transmission Lines Using the Spectral Domain Approach and Variational Method," *IEEE Trans. Microwave Theory and Tech.*, Vol. MTT-34, p. 236, 1986.
- [14] C. Wei, R. F. Harrington, J. R. Mautz, and T. K. Sarkar, "Multiconductor Transmission Lines in Multilayered Dielectric Media," *IEEE Trans. Microwave Theory and Tech.*, Vol. MTT-32, No. 4, pp. 439-449, April 1984.
- [15] A. Wexler, "Computation of Electromagnetic Fields," *IEEE Trans. Microwave Theory and Tech.*, Vol. MTT-17, p. 416, 1969.
- [16] E. Yamashita, "Variational Method for the Analysis of Microstrip Like Transmission Lines," *IEEE Trans. Microwave Theory and Tech.*, Vol. MTT-16, No. 8, pp. 529-535, Aug. 1968.
- [17] K. Reiss and O. A. Palusinski, "Procedure for Direct Calculation of Characteristic Admittance Matrix of Coupled Transmission Lines," *Technical Report*, Institut fuer Theoretische Elektrotechnik und Messtechnik, University of Karlsruhe, D-7500 Karlsruhe, Germany, 1993.
- [18] C. S. Chang, "Electrical Design of Signal Lines for Multilayer Printed Circuit Boards," *IBM J. of Research & Develop.*, Vol. 32, No. 5, pp. 647-657, Sept. 1988.
- [19] C. S. Chang, "Printed Circuit Board Signal Line Electrical Design," in *Principles of Electronic Packaging*, D. P. Seraphim, R. Lasky, and C.-Y. Li, Ed., New York: McGrawHill, Chap. 4, pp. 104-126, 1989.
- [20] C. W. Ho, "Theory and Computer-Aided Analysis of Lossless Transmission Lines," *IBM J. of Research & Develop.*, Vol. 17, pp. 249-255, May 1973.
- [21] F. Y. Chang, "Transient Analysis of Lossless Coupled Transmission Lines in a Nonhomogeneous Dielectric Medium," *IEEE Trans. Microwave Theory and Tech.*, Vol. MTT-18, pp. 616-626, Sept. 1970.
- [22] A. R. Djordjevic, T. K. Sarkar, and R. F. Harrington, "Time-Domain Response of Multiconductor Transmission Lines," *Proc. of the IEEE*, Vol. 75, No. 6, pp. 743-764, June 1987.
- [23] F. Sziparovsky and S. Yakowitz, *Principles and Procedures of Numerical Analysis*, New York: Plenum Press, 1978.
- [24] S. Yakowitz and F. Sziparovsky, *An Introduction to Numerical Computations*, New York: Macmillan Publishing Company, 1989.
- [25] J. A. DeFalco, "Reflection and Crosstalk in Logic Circuit Interconnections," *IEEE Spectrum*, Vol. 7, pp. 44-50, July 1970.
- [26] O. A. Palusinski, *ECE 654 Electronic Package Design: Course notes*, Univ. of Arizona, Tucson, Arizona 85721, 1994.
- [27] J. H. Hohl, O. A. Palusinski, K. F. Menezes, H. N. Patel, and S. M. Smith, "A Design Database for Stripline Interconnections," *Technical Report*, Dept. of Electrical and Computer Eng., Univ. of Arizona, Tucson, Arizona 85721, 1992.
- [28] J. M. Ortega and W. C. Rheinboldt, *Iterative Solution of Non-Linear Equations in Several Variables*, New York: Academic Press, 1970.

저자 소개



劉泳甲(正會員)

1948年 3月 22日生. 1975년 8월 서강대학교 전자공학과(공학사). 1981년 8월 미국 미시간대학교 전기전자과(공학석사). 1986년 4월 미시간대학교 전기전산과(공학박사). 1975년 8월~1979년 8월 국방과학연구소 연구원. 1982년 2월~1986년 4월 미시간 전산연구소. 1986년 2월~1988년 2월 금성반도체(주) 책임연구원. 1988년 3월~현재 충북대학교 정보통신공학과 부교수. 주관심 분야는 반도체 집적 회로테스트, 고장극복형 컴퓨터구조, 가변익항공기제어, 중형 및 대형 컴퓨터 제작 및 제조기술, 정밀인쇄장치 구조설계등임.

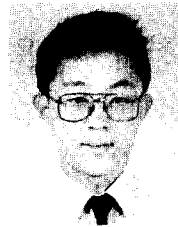


薛乘洙(正會員)

1969年 9月 23日生. 1992년 2월 충북대학교 정보통신공학과(공학사). 1995년 8월 충북대학교 대학원 정보통신공학과(공학석사). 1993년 8월~1994년 7월 충북대학교 정보통신산업연구소 연구원(University of Arizona 파견). 1994년 12월~현재 LG 반도체 Package 개발실 연구원. 주관심 분야는 IC Package의 전기적인 modeling simulation, measurement. Electronic packageing의 전기적인 설계 지원을 위한 CAD 프로그램 개발등임.

Olgierd A. Palusinski(正會員)

Received his M.S. and Ph. D. degree in electrical engineering at the Technical University in Gliwice, Poland, and the Docteur de l'Universite degree at the University of Lille, Lille, France. He is an Associate Professor of Electrical and Computer Engineering at the University of Arizona in Tucson. His primary research interests are in the area of simulation techniques for large dynamic systems and their applications in the fields of VLSI circuit and packaging design and analysis.



李昌九(正會員)

1966年 3月3日生. 1992년 2월 서울산업대학교 전자계산학과(공학사). 1993년~현재 충북대학교 정보통신공학과 석사과정 재학중. 1984년 7월~1991년 2월 금성일렉트론(주) 반도체 연구소 CAD 연구실 연구원 보. 1993년 8월~1994년 7월 충북대학교 정보통신산업연구소 연구원(University of Arizona 파견). 주관심 분야는 VLSI 설계 및 CAD 시스템, Interconnection 및 transmission line 시뮬레이션등임.



朴成熙(正會員)

1967年 3月 2日生. 1994년 충북대학교 정보통신공학과(공학사). 1994년~현재 충북대학교 정보통신공학과 석사과정 재학중. 주관심 분야는 IC Package의 modeling simulation, FPGA 응용설계, MCU를 이용한 H/W 및 S/W 설계, ASIC 설계 등임.

Ferenc Szidarovszky(正會員)

Received his B.S. and M.S. degree in mathematics and his Ph. D. degree in numerical method at the Eotvos University in Budapest, and his Ph. D. degree in economics at the Economics University in Budapest. Candidate of mathematical science at the Hungarian Academy of Sciences. Doctor of Engineering Sciences Hungarian Academy of Sciences.

He is an Associate Professor of System & Industrial Engineering at the University of Arizona in Tucson. His primary research interests are in the area of numerical methods, game theory, system theory, dynamical economic systems, multiobjective programming, modeling industrial processes and natural resources.