

論文95-32A-12-17

저온 변조 성장 기법을 이용하여 Sb가 δ 도핑된 다층 구조의 Si 분자선 박막 성장과 특성 분석

(Molecular beam epitaxial growth and characterization of Sb δ -doped Si layers using substrate temperature modulation technique)

李 燦 豪 *

(Chanho Lee)

요 약

Sb를 δ 도핑한 Si 박막을 기판 온도 변조 기법을 이용하여 Si 분자선 박막 성장법으로 길렀다. Si 기판의 온도는 350°C에서 600°C 사이에서 유지되었고 도핑된 불순물의 분포는 두께가 41Å이고 도핑 농도는 $3.5 \times 10^{20} \text{ cm}^{-3}$ 을 얻었다. 길러진 박막은 RHEED (Reflected High Energy Electron Diffraction), SRP (Spreading Resistance Profiling) 그리고 Hall 측정을 통해 Si 기판과 같은 우수한 특성을 나타냄을 확인할 수 있었다. Sb를 δ 도핑한 박막을 기른 후에도 박막 특성이 나빠지지 않으므로 δ 도핑한 박막층을 원하는 두께만큼 기를 수 있다. 따라서 이 도핑 방법을 이용하여 매우 작은 크기의 소자와 양자 역학적 현상을 이용하는 소자를 쉽게 제작할 수 있다.

Abstract

Sb δ -doped Si layers were grown by Si MBE (Molecular Beam Epitaxy) system using substrate temperature modulation technique. The Si substrate temperatures were modulated between 350°C and 600°C. The doping profile was as narrow as 41Å and the doping concentration of up to $3.5 \times 10^{20} \text{ cm}^{-3}$ was obtained. The film quality was as good as bulk material as verified by RHEED (Reflected High Energy Electron Diffraction), SRP (Spreading Resistance Profiling) and Hall measurement. Since the film quality is not degraded after the growth a Sb δ -doped Si layer, the δ -doped layers can be repeated as many times as we want. The doping technique is useful for many Si devices including small scale devices and those which utilize quantum mechanical effects.

I. 서 론

반도체에서 도핑(doping)은 전기적 특성을 조절하고 p-n 접합을 가능하게 한다는 면에서 가장 중요한 요소의 하나이다. 불순물들이 매우 얇은 층에 분포하여 전자(또는 정공)가 2차원 가스(2-dimensional gas)를

형성할 정도가 되면 불순물의 공간 분포는 자유 전자의 드 브로이(de Broglie) 파장보다 훨씬 작다. 따라서 불순물의 분포 함수를 디랙(Dirac)의 δ 함수로 나타낼 수 있고 그러한 분포의 제한을 δ 도핑이라 한다.

δ 도핑된 층의 불순물들은 자유 전자를 제공하기 위해 이온화되어 V 자형의 potential well을 만드는데 이것은 δ 함수 전하 분포에 대해 Poisson 방정식을 풀어 쉽게 구할 수 있다. 도핑된 반도체에서의 자유 전자 분포는 고전 역학이나 양자 역학을 통해서 구할 수 있

* 正會員, 崇實大學校 電子工學科

(Soongsil Univ., Dept. of Electronics)

接受日字: 1995年5月12日, 수정완료일: 1995年12月6日

다. 고전 역학 측면에서 보면 자유 전자는 도핑된 층에서 확산에 의해 벗어나려고 함과 동시에 이온화된 불순물 원자의 정전기적 힘에 의해 끌어 당겨진다. 따라서 자유 전자의 분포는 이 두 힘의 균형에 의해 결정된다. 그러나 이러한 설명은 미세 구조에서는 양자화 현상이 일어나므로 적용할 수 없다. 즉 도핑에 의한 potential well의 공간 분포가 자유 전자 드 브로이 파장에 가까워지면 양자 역학을 적용해야 하는데 δ 도핑된 반도체가 그러한 경우이다. 따라서 자유 전자의 분포와 양자화된 에너지 준위를 구하기 위해 Schrödinger 방정식을 풀어야 한다.

한편 δ 도핑된 층은 V자형의 potential well을 형성하므로 heterojunction이 아닌 순수한 Si으로 quantum well을 만들 수 있다. 이렇게 만들어진 quantum well의 에너지 준위는 양자화되고 각 에너지 준위의 전자는 2차원 전자 가스를 형성한다. 이들은 외부에서 photon을 흡수하면 더 높은 에너지 준위로 이동하므로 광학적 탐지기(detector)를 만드는 데 이용할 수 있다^[1-3]. δ 도핑을 이용한 트랜지스터의 경우에는 기존의 소자에 비해 높은 2차원 전자 밀도, 높은 transconductance, 채널과 게이트의 근접성, 높은 breakdown 전압, 그리고 short channel 효과의 완화 등과 같은 장점을 가지고 있다.^[4-7] 또한 δ 도핑은 Si 소자가 submicron이하의 영역으로 내려가면서 shallow junction을 가능하게 하여 저 에너지 ion implantation의 한계를 극복할 수 있는 대체 수단으로서도 유용하다.

도핑 농도를 급격히 변화시키기 위한 노력은 CVD(Chemical Vapor Deposition)로 기른 GaAs에 Si을 도핑하면서 시작되었다.^[8] 그리고 첫 번째 δ 도핑은 Schubert에 의해 n형 GaAs에서 보고되었는데 C-V(Capacitance-Voltage) 측정으로 20Å의 FWHM(Full Width at Half Maximum)을 얻었다.^[9] Si에서는 Zeindl이 처음으로 SPE(Solid Phase Epitaxy) 기법을 이용하여 Sb δ 도핑을 얻었는데^[10] SIMS(Secondary Ion Mass Spectroscopy)로 측정 한 FWHM은 140Å이었다

III-V 화합물 반도체와는 달리 정상 온도에서 Ga, In, Sb 등을 Si에 도핑하는 것은 낮은 혼합율(incorporation probability)과 segregation때문에 쉽지 않다. 특히 우수한 결정 특성(crystalline quality)을 유지하면서 높은 도핑 농도와 급격히 변화

는 분포를 얻는 것은 매우 어려운 일이다^[11-15]. 첫 번째 δ 도핑은 상온(room temperature)에서 SPE로 실현되었다. 열을 가해 얻은 불순물의 분자선이 Si와 함께 증착되어 100%에 가까운 혼합율을 얻긴 했지만 길러진 박막은 비정질(amorphous)이어서 열처리를 통해 재결정시켜야 했다. 한편, 길러진 박막으로부터 동작하는 소자를 얻기 위해서는 불순물이 섞여 들어갈 뿐만 아니라 전기적으로 활성화되어야 한다. SPE로 기른 박막에서 완벽한 활성화는 900°C가 넘는 온도에서 열처리하거나^[16] Si을 SPE로 기르기 전에 불순물을 높은 온도에서 열처리해야 한다^[17]. 어느 방법도 strain을 relaxation시키거나 불순물을 확산시키는 문제 때문에 heterostructure나 다층 δ 도핑을 갖는 구조에는 적합하지 않다. 더욱이 (110) 이나 (111) 방향의 기판(substrate)에는 100% 재결정이 불가능하다^[18].

1990년에 Gossmann은 단순히 열 증발(thermal evaporation)시킨 Sb를 이용해 325°C의 성장 온도에서 Sb δ 도핑을 얻는데 성공했다. FWHM은 52Å 이었고 최대 도핑 농도는 $5 \times 10^{19} \text{ cm}^{-3}$ 이었다. 325°C라는 온도가 일반적인 성장온도보다 훨씬 낮은 것이지만 이 온도에서 단결정이 길러질 수 없는 것은 아니고 단결정으로 기를 수 있는 두께가 제한될 뿐이다. 다만 단결정의 특성이 정상 성장 온도에서 길러진 것보다는 좋지 못하므로 후속 열처리가 어느 정도 필요하다

본 연구에서는 이러한 점을 이용하여 다층 구조의 Sb δ 도핑을 쉽게 얻을 수 있는 방법인 저온 변조 성장 기법을 고안하였다. 이 기법을 이용해 다층의 Sb δ 도핑 구조를 분자선 박막 성장법으로 길러 여러 가지 방법으로 단결정 특성을 시험하여 분석하였다.

II. 실험

본 연구에 이용된 시료는 Si 분자선 성장(Molecular Beam Epitaxy)에 의해 길러졌고 Sb δ 도핑은 저온 effusion cell을 이용하여 실현하였다. 그림 1에 Si (001) 기판 위에 길러진 δ 도핑 다층 quantum well 구조가 나타나 있다. 이 구조는 도핑이 안된 버퍼층과 Sb로 δ 도핑된 다층 quantum well, 그리고 도핑이 안된 보호층으로 구성되어 있다. 화학적으로 세정된 Si 기판을 chamber 안에서 950°C로 15분간 가열하는 열세정을 통해 SiO₂ 보호막을 제

거한다. 기판 온도를 650°C로 낮추고 기판을 회전시키면서 도핑이 안된 3000Å의 버퍼층을 길러 평탄한 표면을 만든다. 열세정이 끝난 직후의 Si 기판 표면은 화학적 세정에서 산화막이 만들어지고 식각되는 과정 때문에 울퉁불퉁하다. Quantum well의 두께가 35~50Å인 것을 감안하면 Si 표면의 평탄화는 매우 중요하다. 기판 온도는 quantum well이 길러지는 동안 변조된다. Quantum well은 Sb가 δ 도핑된 50Å의 Si 층과 도핑이 안된 300Å의 Si spacer로 구성된다. 본 연구에서 이용된 시료들은 이러한 quantum well을 1~10개씩 갖고 있다. 이 quantum well을 기를 때 먼저 기판 온도를 350°C로 내려 Si 층을 기르면서 Sb를 도핑한다. 50Å을 기른 뒤에 기판 온도를 550°C로 올려 도핑이 안된 Si 층을 기르면서 열처리를 한다. 다음 δ 도핑 층을 기를 때 다시 기판 온도를 350°C로 내린다. 이러한 온도 변조 과정을 거쳐 quantum well을 기른다. 마지막으로 후속 공정에서 quantum well을 보호하기 위해 도핑이 안된 Si 보호층을 550°C의 기판 온도에서 기르는데 두께는 사용 목적에 따라 200~2500Å로 다양하다. 모든 실험이 550°C 이하에서 진행되므로 Sb의 확산은 무시할 만큼 작다.

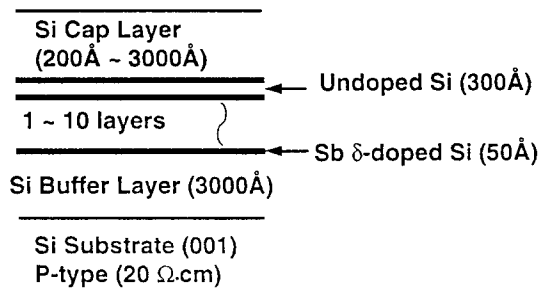


그림 1. Sb가 δ 도핑된 다층 박막 시료 구조
Fig. 1. Sample structure of Sb δ -doped multiple quantum wells.

III. 결과 및 분석

저온 변조 기법을 이용하여 기른 시료의 결정 특성은 여러 가지 방법으로 시험하였는데 먼저 Si 층을 기르면서 표면의 결정 구조의 질을 나타내 주는 RHEED(Reflected High Energy Electron Diffraction)를 통해서 살펴보았다. 비정질인 산화막

이 덮여 있을 때는 아무런 패턴도 보이지 않다가 열세정으로 산화막이 제거된 뒤에는 밝고 뚜렷한 2 x 1 점 패턴이 나타났다.^[2] 밝고 뚜렷한 패턴은 표면이 질 좋은 단결정이라는 것을 말해 주고 패턴이 점인 것은 표면이 매끄럽지 못해 3차원적인 구조라는 것을 말한다. 그러나 버퍼층을 기르고 난 뒤에는 2 x 1 선 패턴으로 바뀌어 표면이 평탄한 2차원적인 구조임을 알 수 있다. 그리고 다섯 층의 quantum well을 기르고 난 후에도 여전히 밝고 뚜렷한 2 x 1 선 패턴을 유지하므로 우수한 단결정 구조임을 알 수 있다.

Single well과 double well 구조에서의 Sb 농도의 SIMS(Secondary Ion Mass Spectroscopy) depth profile이 그림 2에 나타나 있다. 그림 2(a)는 40Å 두께를 목표로 길러진 single well 구조로서 측정된 FWHM이 41Å이고 Sb의 최대 농도는 $1.3 \times 10^{20} \text{ cm}^{-3}$ 이다. 이것은 Si에서 확산에 의한 Sb의 solid solubility보다 높은 값으로 확산이 준평형 공정(quasi-equilibrium process)인 반면 분자선 성장 기법에서는 Si 결정이 길러지면서 Sb가 동시에 도핑되는 불평형 공정(non-equilibrium process)이라는 사실로 설명할 수 있다. 그림 2(b)는 55Å 두께를 목표로 길러진 double well 구조로 측정된 FWHM이 58Å이고 Sb의 최대 농도가 $3 \times 10^{20} \text{ cm}^{-3}$ 이다. δ 도핑된 두 well 사이의 거리가 300Å일 때 Sb 농도의 분포가 깨끗하게 분리되어 있는 것을 볼 수 있다. 그림에서 Sb 농도가 최댓값에서 1/100 값으로 약 100Å에 걸쳐 감소함을 볼 수 있는데 지금까지 일반적인 방법으로 Sb를 도핑했을 때 농도가 1/100로 감소하기 위해서 1000Å이 훨씬 넘는 거리가 필요했던 것을 생각할 때 그림 2는 저온 변조 성장 기법의 우수성을 보여주는 자료이다. 또한 이러한 도핑 분포를 얻기 위해서 secondary-ion implantation 기법(potential enhanced doping)^[19]이나 low-energy ion implantation^[20]과 같은 고가의 복잡한 방법이 보고되어 있으나 저온 변조 성장 기법은 가장 단순한 effusion cell을 이용하여 δ 도핑을 구현하였다. 그림에서 기판으로부터 첫 번째 δ 층의 도핑 농도가 더 큰 것은 성장 제어를 위한 컴퓨터 프로그램에서 첫 δ 층을 기르기 위해 온도를 내리는 시간이 더 길어 실제 기판 온도가 다른 δ 층을 기를 때 보다 조금 더 낮기 때문이다. 이러한 현상은 다른 시료에서도 관찰되었다.

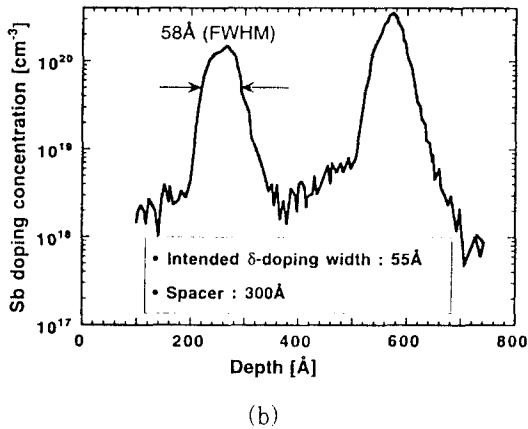
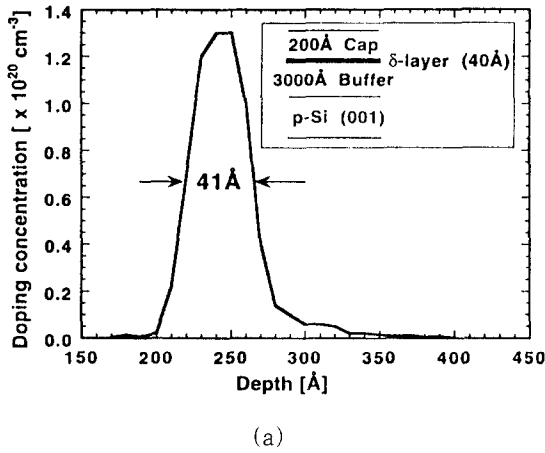


그림 2. Sb δ도핑된 시료의 SIMS에 의한 불순물 분포. (a) 40Å을 목표로 도핑된 단층 구조. (b) 55Å 두께의 도핑층과 300Å spacer를 목표로 한 이중 구조.

Fig. 2. SIMS depth profile of Sb δ-doped samples. (a) A single layer structure with the intended doping width of 40Å. (b) A double layer structure with intended 55Å δ-doped layers and a 300Å spacer.

그림 3은 Sb 도핑 농도와 Knudsen cell의 온도 즉 Sb flux 양과의 관계를 나타낸 것이다. 원하는 도핑 분포와 농도를 얻어도 불순물이 전기적으로 활성화되지 않으면 필요한 만큼의 전자를 얻을 수 없고 불순물은 더 많은 산란(scattering)을 유발하여 mobility를 감소시킨다. 그림 3은 저온 변조 기법으로 기른 박막의 불순물이 100% 가까이 전기적으로 활성화되어 있고 Sb를 도핑할 때 흔히 발생하는 segregation은 거의 나타나지 않음을 보여주어 있다. 그림에서 원은

SRP(spreading resistance profiling)와 Hall 측정에서 얻은 전송자 농도이고 사각형은 SIMS에 의한 불순물 농도이다.

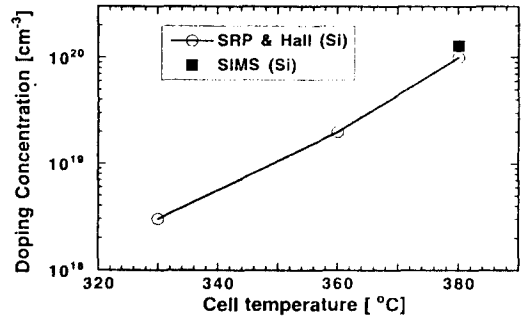


그림 3. Sb 원자 및 전자 농도와 도핑 cell 온도의 관계

Fig. 3. Electron and Sb atom densities vs. doping cell temperature.

걸려진 박막과 δ도핑의 특성의 우수성을 종합적으로 판단할 수 있는 자료는 mobility와 광학적 특성을 측정한 결과이다. 왜냐하면 그 결과는 실제로 소자를 제작했을 때 소자의 성능에 직접적인 영향을 미치기 때문이다. 그림 4는 δ도핑된 구조의 mobility를 bulk mobility^[21]와 비교한 것이다. 실선은 bulk mobility이고 검은 점들은 여러 시료에서 측정된 Hall mobility이다. δ층에서의 전자 농도가 10¹⁹~10²⁰ cm⁻³일 때는 측정값이 bulk mobility보다 더 큰 값을 나타냈고 10²⁰ cm⁻³ 보다 더 클 때는 비슷한 값을 보여 주었다. 따라서 δ도핑된 구조는 bulk보다 더 우수한 특성을 나타냄을 알 수 있다. 또한 이것은 Gossmann이 δ도핑 구조에서 측정한 값보다 더 좋은 결과이다. 즉 저온 변조 성장 기법의 우수성을 나타내고 있다. 측정된 Hall mobility가 bulk mobility보다 더 큰 값을 보이는 이유는 다음과 같이 두 가지로 설명할 수 있다. 첫 번째로 δ도핑에 의해 quantum well이 형성되어 에너지 준위가 양자화되어 전자가 2차원 가스를 형성하여 산란을 줄임으로써 mobility를 증가시키는 것이다. 그러나 도핑 농도가 10²⁰ cm⁻³을 넘어서면 불순물에 의한 산란(impurity scattering)이 너무 커져 2차원 가스의 형성으로 얻은 mobility 증가 효과가 사라진다. 두 번째로는 전자가 quantum well 안의 에너지 준위를 모두 채우고 남아서 quantum well 밖의 도핑이 낮은 부분의 전도대에

서 움직여 mobility를 증가시키는 경우이다. Quantum well 바깥 부분은 도핑 농도가 $10^{17} \sim 10^{18} \text{ cm}^{-3}$ 이하이므로 이곳에서 움직이는 전자의 mobility는 3~8배 이상이다. 그러나 이곳에서 이동하는 전자는 일부분이므로 전체적인 mobility는 2배 정도만 증가한다.

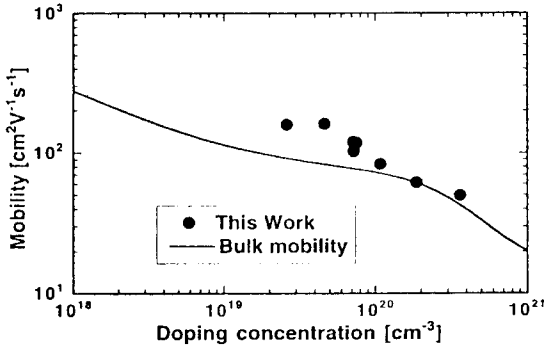


그림 4. 저온 변조 성장 기법으로 기른 δ 도핑층과 Si bulk에서의 전자 mobility 비교
 Fig. 4. Electron mobilities of samples with a single δ -doped well grown by the growth temperature modulation technique and bulk Si.

전자의 mobility와 함께 광학적 특성 또한 재료의 우수성을 알아 볼 수 있는 방법이다. δ 도핑에 의해 quantum well이 생성되면 그 안에 양자화된 에너지 준위가 생기고 외부에서 photon이 들어오면 아래쪽 준위의 전자는 photon을 흡수하여 위쪽 준위로 이동한다^[22]. 따라서 δ 도핑 구조는 특정 파장의 빛을 흡수하는 성질을 갖는다. 그런데 δ 도핑과 함께 기른 박막의 특성이 나쁘면 quantum well이 제대로 형성되지 않아 빛의 흡수 곡선이 나타나지 않는다. 그림 5는 δ 도핑된 5개의 quantum well이 있는 구조를 갖고 각각 도핑 농도가 다른 3개의 시료에서 FTIR(Fourier Transform InfraRed) spectrometer로 측정한 적외선 흡수 곡선들이다. 도핑 농도가 클수록 빛을 흡수하는 전자의 수가 많아지므로 흡수 계수(absorption coefficient)가 커지고 quantum well 또한 깊어지므로 에너지 준위간의 차이가 커져서 최대 흡수 계수를 갖는 빛 에너지가 더 커진다.^[23] 따라서 그림으로부터 적외선 흡수 곡선이 quantum well에 의한 것이라는 것을 알 수 있고 δ

도핑과 함께 기른 박막의 특성 또한 우수하다는 것을 나타내고 있다.

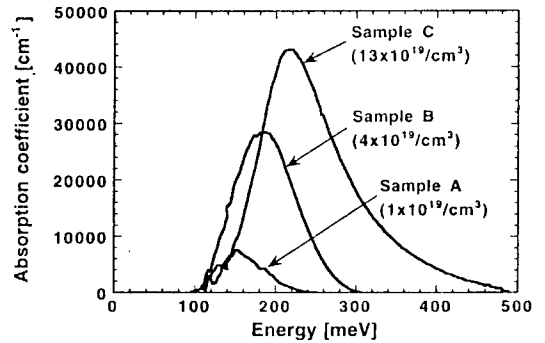


그림 5. δ 도핑 구조의 도핑 농도에 따른 적외선 흡수 스펙트럼
 Fig. 5. Absorption spectra of δ -doped samples with various doping concentrations.

IV. 결 론

δ 도핑은 소자의 크기가 $\frac{1}{4} \mu\text{m}$ 아래로 내려가면서 기존의 도핑 방법이 부딪치는 한계를 극복하고, 기존 소자의 성능을 향상시키며, Si를 광소자에 응용하는데 유용한 수단이다. 본 연구에서는 저온 변조 성장 기법으로 Sb가 δ 도핑된 다층 quantum well 구조를 분자선 박막 성장을 통해 쉽게 얻을 수 있었다. 길러진 박막의 특성이 RHEED, SIMS, SRP, Hall 측정, 그리고 FTIR spectrometer를 이용한 광학적 특성 측정을 통해 기존의 방법에 비해 우수하다는 것을 보여주었다. 또한 mobility가 bulk에 비해 우수하여 트랜지스터 등에 응용하여 소자 특성의 향상에 기여하고 적외선을 흡수하는 성질을 이용하여 광소자에 응용할 수 있는 가능성도 제시하였다.

참 고 문 헌

[1] J. S. Park, R. P. G. Karunasiri, Y. J. Mii and K. L. Wang, "Hole Intersubband absorption in δ -doped multiple Si layers," *Appl. Phys. Lett.*, vol.58, pp.1083-1085, 1991.

- [2] C. Lee and K. L. Wang, "Intersubband absorption in Sb δ -doped molecular beam epitaxy Si quantum well structures," *J. Vac. Sci. Technol. B*, vol.10, pp.992-994, 1992.
- [3] G. Tempel, N. Schwarz, F. Müller and F. Koch, "Infrared resonance excitation of δ -layers - A silicon-based infrared quantum-well detector," *Thin Solid Films*, vol.184, pp.171, 1990.
- [4] E. F. Schubert, H. S. Luftman, R. F. Kopf, R. L. Headrick and J. M. Kuo, "Secondary-ion mass spectroscopy on δ -doped GaAs grown by molecular beam epitaxy," *Appl. Phys. Lett.*, vol.57, pp.1799-1801, 1990.
- [5] R. G. Biswas, N. L. Matthey, P. J. Phillips, S. M. Newstead, T. E. Whall, S. Taylor and A. Gundlach, "Silicon boron delta doped FET: growth and fabrication," *Electronic Letters*, vol.28, No.7, pp.667-668, 1992.
- [6] A. C. G. Wood, A. G. O'Neil, P. J. Phillips, R. G. Biswas, T. E. Whall and E. H. C. Parker, "Transconductance and mobility of Si:B delta MOSFETs," *IEEE Trans. Electron Devices*, vol.40, No.1, pp.157-162, 1993.
- [7] S. L. Wu, T. K. Carns, S. J. Wang and K. L. Wang, "A boron delta doped Si MOSFET grown by MBE," *Appl. Phys. Lett.*, vol.63, No.10, pp.1363-1365, 1993.
- [8] S. J. Bass, "Silicon and germanium doping of epitaxial gallium arsenide grown by the trimethylgalliumarsine method," *J. Cryst. Growth*, vol.47, pp.613 1979.
- [9] E. F. Schubert and K. Ploog, "The δ -Doped Field Effect Transistor," *Jpn. J. Appl. Phys. Lett.*, vol.24, pp.L608, 1985.
- [10] H. P. Zeindl, T. Wegehaupt, I. Eisele, H. Oppolzer, H. Reisinger, G. Tempel and F. Koch, "Growth and characterization of a delta-function doping layer in Si," *Appl. Phys. Lett.*, vol.50, pp.1164-1166, 1987.
- [11] J. C. Bean, "Arbitrary doping profiles produced by Sb-doped Si MBE," *Appl. Phys. Lett.*, vol.33, pp.654-656, 1978.
- [12] S. S. Iyer, K. A. Metzger and F. G. Allen, "Sharp profiles with high and low doping levels in silicon grown by molecular beam epitaxy," *J. Appl. Phys.*, vol.52, pp.5608, 1981.
- [13] R. A. Metzger and F. G. Allen, "Antimony adsorption on silicon," *Surf. Sci.*, vol.137, pp.397, 1984.
- [14] R. A. Metzger and F. G. Allen, "Evaporative antimony doping of silicon during molecular beam epitaxial growth," *J. Appl. Phys.*, vol.55, pp.931, 1984.
- [15] K. Nakagawa, M. Miyao and Y. Shiraki, "MBE - related surface segregation of dopant atoms in silicon," *Jpn. J. Appl. Phys.*, vol.27, pp.L2103, 1988.
- [16] A. Casel, H. Kibbel and F. Schäfler, "Electrical properties of gallium- and antimony- doped silicon layers, grown by solid phase epitaxy in a molecular beam epitaxial growth chamber," *Thin Solid Films*, vol.183, pp.351, 1989.
- [17] A. A. v. Gorkum, K. Nakagawa and Y. Shiraki, "Controlled atomic layer doping and ALD MOSFET fabrication in Si," *Jpn. J. Appl. Phys.*, vol.26, pp.L1933, 1987.
- [18] A. V. Zotov and V. V. Korobtsov, "Present status of solid phase epitaxy of vacuum-deposited silicon," *J. Cryst. Growth*, vol.98, pp.519, 1989.
- [19] H. Jorke, H.-J. Herjog and H. Kibbel, "Secondary implementation of Sb into Si molecular beam epitaxy layers," *Appl. Phys. Lett.*, vol.47, pp.511-513, 1985.
- [20] Y. Ota, "Silicon molecular beam epitaxy with simultaneous ion implant doping," *J. Appl. Phys.*, vol.51, pp.1102, 1980.
- [21] G. Masetti, M. Severi and S. Solmi, "Modeling of carrier mobility against

- carrier concentration in arsenic-, phosphorous-, and boron-doped silicon," *IEEE Trans. Electron Devices*, vol.30, No.7, pp.764-769, 1983.
- [22] C. Lee and K. L. Wang, "Intersubband absorption in δ -doped Si/Ge multiple quantum wells grown on Si substrates," *SRC Techcon'93*, Atlanta, GA, USA, pp.237-239, 1993.
- [23] C. Lee, "Intersubband Absorption in the Conduction Bands of Si and Ge Quantum Wells," Ph.D. dissertation, University of California, Los Angeles, 1994.

— 저 자 소 개 —



李 燦 豪 (正會員)

1987년 2월 서울대학교 전자공학과 졸업(공학사).
 1989년 2월 서울대학교 대학원 전자공학과 졸업 (공학 석사). 1994년 6월 University of California, Los Angeles 전기공학과 졸업(공학 박사). 1994년 8월 ~ 1995년 2월 삼성전자 반도체연구소 선임연구원. 1995년 3월 ~ 현재 숭실대학교 전자공학과 전임강사. 관심분야는 MOSFET 소자 모델링, SiGe 소자, CMOS 집적회로 설계.