

論文95-32A-12-2

셀 전송비율에 의한 우선순위 제어방식을 사용한 ATM 스위치의 성능 분석

(Performance Analysis of ATM Switch Using Priority Control by Cell Transfer Ratio)

朴元基*, 金煥善*, 崔炯辰**

(Won Gi Park, Young Sun Kim, and Hyong Jin Choi)

요 약

본 논문에서는 유한 크기의 출력 버퍼를 가진 ATM 스위치에서 셀손실 요구와 지연을 얻기 위하여 두가지 종류의 우선순위 제어 방식을 제안하고, 이를 수학적으로 분석하였다. 본 논문에서 다루는 서비스 클래스의 종류는 시간 우선순위가 높은 서비스 클래스(클래스 1)와 손실 우선순위가 높은 서비스 클래스(클래스 2)의 두 가지이다. 버퍼가 찼을 때 서비스 클래스 2 셀을 저장하는 방법에 따라 우선순위 제어방식은 두가지가 있는데 첫번째 방식은 클래스 2 셀을 버리는 방식이고, 두번째 방식은 버퍼에 들어있는 클래스 1 셀을 밀어내고 클래스 2 셀을 저장하는 방식이다. 제안한 우선순위 제어방법에서 버퍼로 부터 셀을 전송할 때 클래스 1 셀과 클래스 2 셀을 순차적으로 전송하는데 클래스 1 셀을 최대 K개까지 연속적으로 전송할 때 마다 클래스 2 셀을 1개 전송한다. 본 논문에서는 Markov chain을 사용하여 두 개의 우선순위 제어방식에서 각 클래스에 대한 셀 손실률과 평균셀지연을 분석하였다. 분석 결과로 부터 입력 트래픽 특성에 따라 셀의 전송비율을 적절히 선택함으로써 클래스 1 셀에 대해서는 평균셀지연의 특성을 좋게 하고, 클래스 2 셀에 대해서는 셀손실률의 특성을 좋게 할 수 있음을 확인할 수 있었다.

Abstract

In this paper, we proposed and analysed two kinds of priority control mechanism to archive the cell loss rate requirement and the delay requirement of each class. The service classes of our concern are the high time priority class(class 1) and the high loss priority class(class 2). Two kinds of priority control mechanism is divided by the method of storing the arriving class 2 cell in buffer on case of buffer full. The first one is the method which discarding the arriving class 2 cell, the second one is the method which storing the arriving class 2 cell on behalf of pushing out the class 1 cell in buffer. In the proposed priority schemes, one cell of the class 1 is transmitted whenever the maximum K cells of the class 2 is transmitted on case of transmitting the class 1 cell and the class 2 cell sequentially. In this paper, we analysed the cell loss rate and the mean cell delay for each class of the proposed priority scheme by using the Markov chain. The analytical results show that the characteristic of the mean cell delay becomes better for the class 1 cell and that of the cell loss rate becomes better for the class 2 cell by selecting properly the cell transfer ratio according to the condition of input traffic.

* 正會員, 韓國電子通信研究所
(Elec. and Comm. Research Institute)

(Dept. of Elec. Eng., Sung Kyun Kwan Univ.)

接受日字: 1994年12月30日, 수정완료일: 1995年12월5일

** 正會員, 成均館大學校 電子工學科

I. 서 론

스위치와 다중화 장치에 있어서 ATM은 광범위한 서비스를 수용하는데 주요한 기술이다. ATM 스위치는 고정된 길이의 셀과 비동기 다중방식을 사용하여 버스트한 트래픽과 연속 비트 스트림 등과 같은 어떠한 종류의 정보라도 전달할 수 있어야 한다.^[1] ATM 환경에서의 트래픽의 종류는 대화형 음성과 같이 셀지연 요구에 민감한 반면에 어느 정도의 셀손실을 감수하는 트래픽과 데이터와 같이 셀손실 요구에 민감한 반면에 어느 정도의 셀지연을 감수하는 트래픽으로 나눌 수 있다. 과도한 대역폭 사용으로 인해 서로 다른 트래픽 클래스에 대해 버퍼에서의 서비스 품질(QOS), 즉 셀지연과 셀손실률의 저하를 초래하여서는 안된다.^[2,3] 따라서 ATM에 있어서 음성, 영상, 데이터 등 각종 정보를 처리하는 경우에는 각각의 특성에 맞는 품질제어가 불가피하다. 이를 위해 B-ISDN 망의 ATM 교환기에서도 서로 다른 서비스 요구사항을 충족할 수 있어야 한다. 이러한 서비스 품질을 유지하기 위한 한가지 방법으로 셀에 우선순위를 두어 처리하는 우선순위 제어방식이 있다.^[4-6]

현재까지 크게 세가지 종류의 우선순위 제어방식이 제안되어 있다. 첫번째 방식은 짧은 지연시간을 요구하는 서비스에 높은 우선순위를 두는 시간 우선순위 제어방식이고^[8,9], 두번째 방식은 적은 셀손실을 요구하는 서비스에 높은 우선순위를 두는 손실 우선순위 제어방식이다.^[10-13] 손실 우선순위 제어방식에는 여러가지 방식이 제안되어 있으며, 그 중에 대표적인 제어방식으로는 부분버퍼분할 방식(Partial Buffer Sharing Scheme)과 푸쉬아웃 방식(Push-out Scheme)이 있다. 세번째 방식으로는 시간 우선순위 제어방식과 손실 우선순위 제어방식을 복합적으로 적용한 복합 우선순위 제어방식이 있다. 복합 우선순위 제어방식 중에서 대표적인 예가 MLT(Minimum Laxity Threshold)와 QLT(Queue Length Threshold) 방식이다.^[14] MLT 방식과 QLT 방식 모두는 두개의 버퍼로 구성하고 지연에 민감한 셀과 손실에 민감한 셀을 각 버퍼에 저장하여 우선순위를 제어하는 방식이다.

본 논문에서는 시간 우선순위와 손실 우선순위를 고려한 복합 우선순위 제어방식의 한 방법으로 셀 전송비율에 의한 우선순위 제어방식을 제안하고, 이를 수학

적으로 셀손실률과 평균 셀지연을 분석하였다. 본 연구에서 다루는 서비스 클래스의 종류는 시간 우선순위가 높은 서비스 클래스와 손실 우선순위가 높은 서비스 클래스의 두 종류이다. 제안된 우선순위 제어방법은 하나의 제한된 출력 버퍼를 가진 ATM 스위치에서 셀을 전송할 때 시간 우선순위가 높은 클래스 셀에 전송 우선순위를 높게 하기 위해 손실 우선순위가 높은 클래스 셀의 전송비율에 비해 시간 우선순위가 높은 클래스 셀의 전송비율을 크게 하는 방법이다. 그리고 제안된 우선순위 제어방식에서 손실 우선순위가 높은 클래스 셀에 대해 셀손실률을 줄이기 위해 손실 우선순위가 높은 클래스 셀을 먼저 버퍼에 저장하고 난 다음에 시간 우선순위가 높은 클래스 셀을 버퍼에 저장한다. 본 논문에서 제안된 셀 전송비율에 의한 우선순위 제어방식은 하나의 버퍼에 시간 우선순위가 높은 클래스 셀과 손실 우선순위가 높은 클래스 셀을 처리함으로써 버퍼의 효율도를 높였다. 출력 버퍼형 ATM 스위치에서 셀지연과 평균 셀손실률을 수학적으로 분석한 결과로부터 시간 우선순위가 높은 클래스 셀에 대해서는 지연을 개선하고, 손실 우선순위가 높은 클래스 셀에 대해서는 셀손실률을 효과적으로 개선할 수 있음을 알 수 있었다.

II. 셀전송 비율에 의한 우선순위 제어방식

그림 1에 나타낸 바와 같이 출력 버퍼형 $N \times N$ ATM 스위치를 기본으로 하여 셀전송비율에 의한 우선순위 제어방식을 제안하였다. 각 출력은 크기가 B 인 버퍼를 가지며, 한 타임슬롯에서 한개의 셀만을 전송한다. 본 연구에서는 서비스 클래스를 시간 우선순위가 높은 서비스 클래스(클래스 1으로 칭함)와 손실 우선순위가 높은 서비스 클래스(클래스 2로 칭함)로 나누었다. 각각의 서비스 클래스는 셀손실률과 지연의 서로 다른 요구사항을 가진다. 시간 우선순위가 높은 클래스 1 셀은 지연에는 엄격하지만 어느 정도의 셀손실을 감수하는 서비스 특성을 가지며, 손실 우선순위가 높은 클래스 2 셀은 셀손실에는 엄격하지만 어느 정도의 지연을 감수하는 서비스 특성을 가진다. 이러한 서로 다른 QOS를 만족시키기 위해 그림 2에 나타낸 바와 같이 하나의 제한된 버퍼에서의 우선순위 제어방법을 제안하였다.

ATM 스위치를 통해 출력 버퍼에 도착한 셀 중 클

래스 1 셀은 버퍼의 오른쪽에서 왼쪽으로 저장되며, 클래스 2 셀은 버퍼의 왼쪽에서 오른쪽으로 저장된다. 셀을 버퍼에 저장할 때 손실 우선순위가 높은 클래스 2 셀을 우선 저장한 다음에 손실 우선순위가 낮은 클래스 1 셀을 저장한다. 버퍼가 찬 경우에 도착한 셀 중 클래스 2 셀을 버퍼에 저장하는 방법으로는 두가지 방식이 있다. 첫번째 방식은 버퍼가 찬 경우에 도착한 클래스 2 셀을 버리는 방법이고, 두번째 방식은 버퍼에 저장된 클래스 1 셀을 밀어내고 그 대신에 클래스 2 셀을 저장하는 방법이다. 본 논문에서는 두가지 방식 모두에 대해 셀손실과 평균셀지연을 분석하기로 한다.

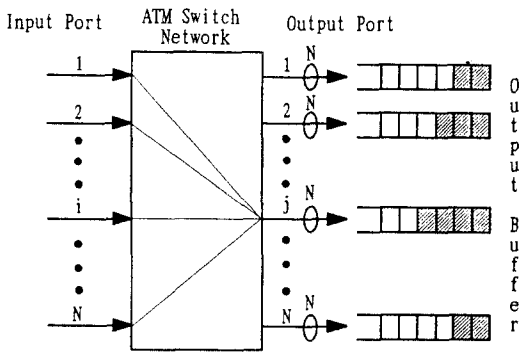


그림 1. 출력버퍼형 ATM 스위치
Fig. 1. ATM Switch with Output Buffer.

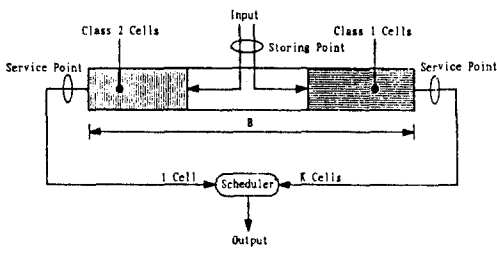


그림 2. 셀전송비율에 의한 우선순위 제어방식의 버퍼 구조
Fig. 2. Buffer Structure for Priority Control by Cell Transfer Ratio.

이상에서 제안된 우선순위 제어방식에서 버퍼의 저장원칙을 요약하면 다음과 같다.

- (1) 버퍼의 오른쪽에 도착하는 클래스 1 셀을 저장한다.
- (2) 버퍼의 왼쪽에 도착하는 클래스 2 셀을 저장한다.

다.

- (3) 버퍼가 차지 않는 경우에 도착한 셀 중 클래스 2 셀을 먼저 저장한 다음에 버퍼의 여백만큼 클래스 1 셀을 저장한다.
- (4) 버퍼가 찬 경우에 도착한 셀 중 클래스 2 셀을 처리하는데 두가지 방식이 있다.
 - (a) 클래스 2 셀을 버리는 방식
 - (b) 버퍼에 저장된 클래스 1 셀을 밀어내고 대신에 클래스 2 셀을 버퍼에 저장하는 방식

ATM 스위치에서의 제안된 우선순위 제어는 셀 전송비율에 의한 제어방법을 사용한다. 시간 우선순위가 낮은 클래스 2 셀보다 시간 우선순위가 높은 클래스 1 셀에 대해 셀 서비스를 높게 하기 위해 클래스 1 셀을 연속해서 최대 K개까지 전송할 때마다 클래스 2 셀을 1개 전송한다. 클래스 1 셀과 클래스 2 셀의 상세한 서비스 원칙은 다음과 같다.

- (1) 클래스 1 셀을 연속해서 최대 K개까지 전송한다.
- (2) 클래스 2의 셀을 1개 전송한다.
- (3) 클래스 1 셀과 클래스 2 셀의 전송 서비스를 순차적으로 처리한다.
- (4) 버퍼가 비어있는 경우에 클래스 1, 2의 셀이 도착하면 클래스 1 셀의 전송을 우선적으로 처리한다.
- (5) 클래스 1의 셀을 전송할 때 전송 중에 전송해야 하는 셀이 버퍼에 없다면 그 시점에서 바로 클래스 2 셀을 전송한다.
- (6) 클래스 1 셀을 연속 K개 전송한 후 클래스 2 셀이 버퍼에 없다면 다시 클래스 1 셀을 연속해서 K개 전송한다.
- (7) 클래스 2 셀을 1개 전송한 후 클래스 1 셀이 버퍼에 없다면 다시 클래스 2 셀을 1개 전송한다.

III. 성능 분석

제안된 우선순위 제어방법을 사용하여 각 클래스에 대한 셀손실률과 평균셀지연을 분석한다. ATM 스위치의 각 입력단에서의 셀 도착을 입력 트래픽 부하 ρ 를 가진 Bernoulli 프로세스라고 가정한다.^[4,5] 분석을 간단하게 하기 위하여 입력되는 각각의 셀들은 ATM

스위치에서 N 개의 출력단으로 균등하게 향하는 것으로 가정한다. 그리고 어떤 입력단에서의 셀 도착과 서로 다른 출력단에서의 셀 도착은 서로 독립하는 것으로 가정한다. 따라서 스위치에 있는 각 출력 버퍼의 성능은 모두 동일하기 때문에 임의의 한개의 출력단에 있는 버퍼를 해석하면 된다. 어떤 타임슬롯에서 임의의 출력단에 한개의 셀이 나타날 확률은 ρ/N 이 되며, 어떤 타임슬롯에서 스위치 출력단 j 로 향하는 셀의 총 갯수를 $N(n)$ 이라 표기한다.

ATM 스위치의 내부 동작속도는 입력단 속도의 N 배라고 가정하면 출력단 j 에 도착하는 batch의 크기는 N 으로 제한된다. 타임슬롯 n 에서 스위치의 특정 출력단 j 에 셀이 k 개 도착할 확률 c_k 를 정의하면 다음과 같다.

$$c_k = P_i[N(n)=k] = \begin{cases} \binom{N}{k} \left(\frac{\rho}{N}\right)^k (1-\frac{\rho}{N})^{N-k} & \text{for } 0 \leq k \leq N \\ \text{otherwise} & \end{cases} \quad (1)$$

어떤 타임슬롯에서 스위치의 입력단에서의 도착 셀 중에서 클래스 1 셀일 확률을 p_1 로 표기하고 클래스 2 셀일 확률을 p_2 표기하면 어떤 타임슬롯에서 출력단 j 로의 도착 셀 중에서 클래스 1 셀이 l 개이고 클래스 2 셀이 m 개일 확률 $a(l, m)$ 을 나타내면 다음과 같다.

$$a(l, m) = c_{l+m} \binom{l+m}{l} p_1^l p_2^m \quad (2)$$

$\rho_1 = \rho \cdot p_1$ 을 클래스 1에 대한 입력 트래픽 부하로 정의하고, $\rho_2 = \rho \cdot p_2 = \rho \cdot (1-p_1)$ 를 클래스 2에 대한 입력 트래픽 부하로 정의하면 전체 입력부하 ρ 는 $\rho = \rho_1 + \rho_2$ 이 성립한다.

다음에는 셀손실률과 평균셀지연을 분석하기에 앞서 본 논문에서 사용하는 기호를 다음과 같이 정하기로 한다.

- o Π_0 : 임의의 클래스 셀 전송완료 시 클래스 1 셀과 클래스 2 셀 모두가 버퍼에 없을 정상확률
- o $\Pi_1(l; i_1, i_2)$: 클래스 1 셀을 연속 l 개 전송완료 시 버퍼에 클래스 1 셀이 i_1 개, 클래스 2 셀이 i_2 개 들어 있을 정상확률
- o $\Pi_2(i_1, i_2)$: 클래스 2 셀의 전송완료 시 클래스 1 셀이 i_1 개, 클래스 2 셀이 i_2 개 있을 정상확률

1. 버퍼가 찼을 때 클래스 2 셀을 버리는 경우의 상태방정식과 셀손실 갯수

버퍼가 찼을 때 도착한 클래스 2 셀을 버리는 경우 셀 전송완료 시점에서 버퍼의 정상확률을 구하기 위한 상태방정식을 세우면 다음과 같다.

$$\begin{aligned} \Pi_0 &= a(0, 0)\Pi_0 \\ &+ a(0, 0)\left\{\sum_{l=1}^K \Pi_1(l; 1, 0) + \sum_{l=1}^K \Pi_1(l; 0, 1)\right\} \\ &+ a(0, 0)\{\Pi_2(1, 0) + \Pi_2(0, 1)\} \end{aligned} \quad (3-1)$$

$$\begin{aligned} \Pi_1(1; i_1, i_2) \quad (0 \leq i_1 \leq B-1, 0 \leq i_2 \leq B-i_1-1) \quad (i_1, i_2) \neq (0, 0) \\ = \sum_{j_1=0}^{i_1} a(i_1-j_1, i_2)\Pi_1(K; j_1+1, 0) \\ + \sum_{j_1=0}^{i_1} \sum_{j_2=0}^{i_2} a(i_1-j_1, i_2-j_2)\Pi_2(j_1+1, j_2) \end{aligned} \quad (3-2)$$

$$\begin{aligned} \Pi_1(l; i_1, i_2) \quad (2 \leq l \leq K, 0 \leq i_1 \leq B-1, 0 \leq i_2 \leq B-i_1-1) \\ (i_1, i_2) \neq (0, 0) \\ = \sum_{j_1=0}^{i_1} \sum_{j_2=0}^{i_2} a(i_1-j_1, i_2-j_2)\Pi_1(l-1; j_1+1, j_2) \end{aligned} \quad (3-3)$$

$$\begin{aligned} \Pi_2(i_1, i_2) \quad (0 \leq i_1 \leq B-1, 0 \leq i_2 \leq B-i_1-1) \quad (i_1, i_2) \neq (0, 0) \\ = a(i_1, i_2)\Pi_0 \\ + \sum_{l=1}^{K-1} \sum_{j_2=0}^{i_2} a(i_1, i_2-j_2)\Pi_1(l; 0, j_2+1) \\ + \sum_{j_1=0}^{i_1} \sum_{j_2=0}^{i_2} a(i_1-j_1, i_2-j_2)\Pi_1(K; j_1, j_2+1) \\ + \sum_{j_1=0}^{i_1} a(i_1, i_2-j_2)\Pi_2(0, j_2+1) \end{aligned} \quad (3-4)$$

$$\begin{aligned} \Pi_1(1; 0, B) \\ = \sum_{m_1=B}^N \sum_{m_2=0}^{N-m_1} a(m_1, m_2)\Pi_1(K; 1, 0) \\ + \sum_{j_2=0}^{B-1} \sum_{m_2=B-j_2}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2)\Pi_2(1, j_2) \end{aligned} \quad (3-5)$$

$$\begin{aligned} \Pi_1(1; i_1, i_2) \quad (1 \leq i_1 \leq B-1, i_2 = B-i_1) \\ = \sum_{j_1=0}^{i_1-1} \sum_{m_1=j_1}^{N-i_2} a(m_1, i_2)\Pi_1(K; j_1+1, 0) \\ + \sum_{m_1=0}^N \sum_{m_2=i_1}^{N-m_1} a(m_1, m_2)\Pi_1(K; i_1+1, 0) \\ + \sum_{j_1=0}^{i_1} \sum_{j_2=0}^{i_2} \sum_{m_1=i_1-j_1}^{N-i_2+j_2} a(m_1, i_2-j_2)\Pi_2(j_1+1, j_2) \\ + \sum_{j_2=0}^{i_2-1} \sum_{m_1=i_2-j_2}^N \sum_{m_2=0}^{N-m_1} a(m_1, m_2)\Pi_2(i_1+1, j_2) \end{aligned} \quad (3-6)$$

$$\begin{aligned} \Pi_1(1; B, 0) \\ = \sum_{j_1=0}^{B-1} \sum_{m_1=B-j_1}^N a(m_1, 0)\Pi_1(K; j_1+1, 0) \\ + \sum_{j_1=0}^{B-1} \sum_{m_1=B-j_1}^N a(m_1, 0)\Pi_2(j_1+1, 0) \end{aligned} \quad (3-7)$$

$$\begin{aligned} \Pi_1(l; 0, B) \quad (2 \leq l \leq K) \\ = \sum_{j_1=0}^{B-1} \sum_{m_1=B-j_2}^N \sum_{m_2=0}^{N-m_1} a(m_1, m_2)\Pi_1(l-1; 1, j_2) \end{aligned} \quad (3-8)$$

$$\begin{aligned} & \Pi_1(l; i_1, i_2) \quad (2 \leq l \leq K, 1 \leq i_1 \leq B-1, i_2 = B-i_1) \\ &= \sum_{j_1=0}^{i_1-1} \sum_{j_2=0}^{i_2} \sum_{m_1=i_1-j_1}^{N-i_1+j_2} a(m_1, i_2-j_2) \Pi_1(l-1; j_1+1, j_2) \\ &+ \sum_{j_2=0}^{i_2-1} \sum_{m_2=i_2-j_2}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2) \Pi_1(l-1; i_1+1, j_2) \quad (3-9) \end{aligned}$$

$$\begin{aligned} & \Pi_1(l; B, 0) \quad (2 \leq l \leq K) \\ &= \sum_{j_1=0}^{B-1} \sum_{m_1=B-j_1}^N a(m_1, 0) \Pi_1(l-1; j_1+1, 0) \quad (3-10) \end{aligned}$$

$$\begin{aligned} & \Pi_2(0, B) \\ &= \sum_{m_1=0}^N \sum_{m_2=0}^{N-m_1} a(m_1, m_2) \Pi_0 \\ &+ \sum_{l=1}^K \sum_{j_2=0}^{B-1} \sum_{m_2=B-j_2}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2) \Pi_1(l; 0, j_2+1) \\ &+ \sum_{j_2=0}^{B-1} \sum_{m_2=B-j_2}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2) \Pi_2(0, j_2+1) \quad (3-11) \end{aligned}$$

$$\begin{aligned} & \Pi_2(i_1, i_2) \quad (1 \leq i_1 \leq B-1, i_2 = B-i_1) \\ &= \sum_{m_1=i_1}^{N-i_2} a(m_1, i_2) \Pi_0 \\ &+ \sum_{l=1}^{K-1} \sum_{j_2=0}^{i_2} \sum_{m_1=i_1}^{N-i_1+j_2} a(m_1, i_2-j_2) \Pi_1(l; 0, j_2+1) \\ &+ \sum_{j_1=0}^{i_1-1} \sum_{j_2=0}^{i_2} \sum_{m_1=i_1-j_1}^{N-i_1+j_2} a(m_1, i_2-j_2) \Pi_1(K; j_1, j_2+1) \\ &+ \sum_{j_2=0}^{i_2-1} \sum_{m_2=i_2-j_2}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2) \Pi_1(K; i_1, j_2+1) \\ &+ \sum_{j_2=0}^{i_2} \sum_{m_1=i_1}^{N-i_1+j_2} a(m_1, i_2-j_2) \Pi_2(0, j_2+1) \quad (3-12) \end{aligned}$$

$$\begin{aligned} & \Pi_2(B, 0) \\ &= \sum_{m_1=B}^N a(m_1, 0) \Pi_0 \\ &+ \sum_{l=1}^{K-1} \sum_{m_1=B}^N a(m_1, 0) \Pi_1(l; 0, 1) \\ &+ \sum_{j_1=0}^{B-1} \sum_{m_1=B-j_1}^N a(m_1, 0) \Pi_1(K; j_1, 1) \\ &+ \sum_{m_1=B}^N a(m_1, 0) \Pi_2(0, 1) \quad (3-13) \end{aligned}$$

위의 상태방정식은 셀의 서로 이웃하는 전송완료 시점간의 상태천이에 기초하여 세워졌다. 위 방정식의 왼쪽 항은 타임슬롯 n 에서 셀 전송완료 시점 직후의 버퍼의 정상확률을 나타내며, 오른쪽 항은 바로 앞의 타임슬롯 $(n-1)$ 에서 셀 전송완료 시점 직후의 버퍼의 정상확률을 나타낸다.

전송완료 시점에서의 정상확률을 이용하여 각 클래스의 셀손실 개수를 구하기로 한다. 먼저 클래스 1 셀이 손실되는 평균 개수를 구한다. 클래스 2 셀을 버퍼에 먼저 저장하고 난 다음에 버퍼의 남은 여백에 클래스 1 셀을 저장하게 되는데 이 때 버퍼의 오버플로우가 발생하여 클래스 1 셀이 손실된다. 가령 어떤 클래스의 셀을 전송완료한 시점에서 버퍼에 클래스 1 셀이

(j_1+1) 개 들어 있고, 클래스 2 셀이 j_2 개 들어 있을 때 한개의 클래스 1 셀을 전송하는 동안 셀이 도착되어 버퍼에 저장된 클래스 1 셀과 클래스 2 셀의 개수가 각각 i_1 개, $i_2 (= B-i_1)$ 개라고 가정한다. 그 동안 도착한 클래스 1 셀의 개수 n_1 이 $(B-j_1-i_2+1)$ 개 이상이 되면 클래스 1 셀이 손실된다. 이 때 손실되는 클래스 1의 셀의 개수는 $\{n_1 - (B-j_1-i_2)\}$ 이 된다. 따라서 한 타임슬롯동안 클래스 1 셀의 손실 개수 L_1 은 다음의 식과 같이 구해진다.

$$\begin{aligned} L_1 &= \sum_{i_2=0}^B \sum_{n_1=B-i_2+1}^{N-i_2} a(n_1, i_2) \{n_1 - (B-i_2)\} \Pi_0 \\ &+ \sum_{j_1=B+1}^N \sum_{i_1=1}^{N-i_1} a(n_1, i_2) n_1 \Pi_0 \\ &+ \sum_{l=1}^{K-1} \sum_{j_1=0}^{B-1} \sum_{i_1=j_1}^B \sum_{n_1=B-i_1+1}^{N-i_1+j_2} a(n_1, i_2-j_2) \{n_1 - (B-i_2)\} \Pi_1(l; 0, j_2+1) \\ &+ \sum_{l=1}^{K-1} \sum_{j_2=0}^{B-1} \sum_{n_1=B-j_2+1}^N \sum_{n_2=1}^{N-n_1} a(n_1, n_2) n_1 \Pi_1(l; 0, j_2+1) \\ &+ \sum_{l=1}^{K-1} \sum_{j_1=0}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{i_1=j_1}^{B-j_2} \sum_{n_1=B-i_1+1}^{N-i_1+j_2} a(n_1, i_2-j_2) \{n_1 - (B-i_2-j_1)\} \Pi_1(l; j_1+1, j_2) \\ &+ \sum_{l=1}^{K-1} \sum_{j_1=0}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{n_2=B-j_2+1}^N \sum_{n_1=1}^{N-n_2} a(n_1, n_2) n_1 \Pi_1(l; j_1+1, j_2) \\ &+ \sum_{j_2=0}^{B-1} \sum_{n_1=0}^{B-j_2} \sum_{n_2=B-j_2+1}^{N-j_2} a(n_1, i_2) \{n_1 - (B-i_2-j_1)\} \Pi_1(K; j_1+1, 0) \\ &+ \sum_{j_1=0}^{B-1} \sum_{n_2=B-j_1-1}^N \sum_{n_1=1}^{N-n_2} a(n_1, n_2) n_1 \Pi_1(K; j_1+1, 0) \\ &+ \sum_{j_1=0}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{i_1=j_1}^{B-j_2} \sum_{n_1=B-i_1+1}^{N-i_1+j_2} a(n_1, i_2-j_2) \{n_1 - (B-i_2-j_1)\} \Pi_1(K; j_1, j_2+1) \\ &+ \sum_{j_1=0}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{n_2=B-j_2+1}^N \sum_{n_1=1}^{N-n_2} a(n_1, n_2) n_1 \Pi_1(K; j_1, j_2+1) \\ &+ \sum_{j_1=0}^{B-1} \sum_{i_1=j_1}^B \sum_{n_1=B-i_1+1}^{N-i_1+j_2} a(n_1, i_2-j_2) \{n_1 - (B-i_2)\} \Pi_2(0, j_2+1) \\ &+ \sum_{j_2=0}^{B-1} \sum_{n_2=B-j_2+1}^N \sum_{n_1=1}^{N-n_2} a(n_1, n_2) n_1 \Pi_2(0, j_2+1) \\ &+ \sum_{j_1=0}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{i_1=j_1}^{B-j_2} \sum_{n_1=B-i_1+1}^{N-i_1+j_2} a(n_1, i_2-j_2) \{n_1 - (B-i_2-j_1)\} \Pi_2(j_1+1, j_2) \\ &+ \sum_{j_1=0}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{n_2=B-j_2+1}^N \sum_{n_1=1}^{N-n_2} a(n_1, n_2) n_1 \Pi_2(j_1+1, j_2) \quad (4) \end{aligned}$$

다음에는 클래스 2 셀의 손실 개수를 구한다. 버퍼에 클래스 1 셀을 저장하기에 앞서 클래스 2 셀을 먼저 저장하는데 이 때 버퍼의 오버플로우가 발생하여 클래스 2 셀이 손실된다. 가령 어떤 클래스 셀의 전송완료 시점에서 버퍼에 클래스 1 셀이 (j_1+1) 개 들어 있고 클래스 2 셀이 j_2 개 들어 있을 때 클래스 1 셀을 전송완료 한 후 셀이 도착하여 버퍼에 저장된 클래스 1 셀과 클래스 2 셀의 개수가 각각 i_1 개, $i_2 (= i_2)$ 개라고 가정한다. 그동안 도착한 클래스 2 셀의 개수 n_2 가 $(B-j_1-j_2+1)$ 개 이상이 되면 오버플로우가 발생하여

클래스 2 셀이 손실된다. 이 때 발생하는 클래스 2 셀의 손실 갯수는 $(n_2 - (B - j_1 - j_2))$ 개가 된다. 따라서 한 타임슬롯동안 클래스 2 셀의 손실 갯수 L_2 는 다음의 식과 같이 구해진다.

$$\begin{aligned}
L_2 = & \sum_{n_2=B+1}^N \sum_{n_1=0}^{N-n_2} a(n_1, n_2)(n_2 - B)\Pi_0 \\
& + \sum_{l=1}^{K-1} \sum_{j_2=0}^{B-1} \sum_{n_1=B-j_2+1}^N \sum_{n_2=0}^{N-n_1} a(n_1, i_2 - j_2)(n_2 - (B - j_2))\Pi_1(l; 0, j_2 + 1) \\
& + \sum_{l=1}^{K-1} \sum_{j_2=0}^{B-1} \sum_{n_1=B-j_2-1}^{N-1} \sum_{n_2=0}^{N-n_1} a(n_1, n_2)(n_2 - (B - j_1 - j_2))\Pi_1(l; j_1 + 1, j_2) \\
& + \sum_{j_2=0}^{B-1} \sum_{n_1=B-j_2+1}^N \sum_{n_2=0}^{N-n_1} a(n_1, n_2)(n_2 - (B - j_1))\Pi_1(K; j_1 + 1, 0) \\
& + \sum_{j_2=0}^{B-1} \sum_{n_1=B-j_2-1}^{N-1} \sum_{n_2=0}^{N-n_1} a(n_1, n_2)(n_2 - (B - j_1 - j_2))\Pi_1(K; j_1, j_2 + 1) \\
& + \sum_{j_2=0}^{B-1} \sum_{n_1=B-j_2-1}^N \sum_{n_2=0}^{N-n_1} a(n_1, n_2)(n_2 - (B - j_2))\Pi_2(0, j_2 + 1) \\
& + \sum_{j_2=0}^{B-1} \sum_{n_1=B-j_2-1}^N \sum_{n_2=0}^{N-n_1} a(n_1, n_2)(n_2 - (B - j_1 - j_2))\Pi_2(j_1 + 1, j_2)
\end{aligned} \quad (5)$$

2. 버퍼가 찼을 때 클래스 1 셀을 밀어내고 그 대신에 클래스 2 셀을 저장할 경우의 상태방정식과 셀손실 갯수

버퍼가 찼을 때 도착한 클래스 2 셀을 버리는 대신에 버퍼에 들어있는 클래스 1의 셀을 밀어내고 그 위치에 클래스 2 셀을 저장하는 경우 셀 전송완료 시점에서 각 상태의 정상확률을 구하기 위한 상태방정식을 세우면 다음과 같다.

$$\begin{aligned}
\Pi_0 = & a(0, 0)\Pi_0 \\
& + a(0, 0)\left\{\sum_{l=1}^K \Pi_1(l; 1, 0) + \sum_{l=1}^K \Pi_1(l; 0, 1)\right\} \\
& + a(0, 0)\{\Pi_2(1, 0) + \Pi_2(0, 1)\}
\end{aligned} \quad (6-1)$$

$$\begin{aligned}
\Pi_1(1; i_1, i_2) \quad (0 \leq i_1 \leq B-1, 0 \leq i_2 \leq B-i_1-1) \quad (i_1, i_2) \neq (0, 0) \\
= & \sum_{j_1=0}^{i_1} a(i_1 - j_1, i_2)\Pi_1(K; j_1 + 1, 0) \\
& + \sum_{j_2=0}^{i_2} a(i_1 - j_1, i_2 - j_2)\Pi_2(j_1 + 1, j_2)
\end{aligned} \quad (6-2)$$

$$\begin{aligned}
\Pi_1(l; i_1, i_2) \quad (2 \leq l \leq K, 0 \leq i_1 \leq B-1, 0 \leq i_2 \leq B-i_1-1) \\
\quad (i_1, i_2) \neq (0, 0) \\
= & \sum_{j_1=0}^{i_1} \sum_{j_2=0}^{i_2} a(i_1 - j_1, i_2 - j_2)\Pi_1(l-1; j_1 + 1, j_2)
\end{aligned} \quad (6-3)$$

$$\begin{aligned}
\Pi_2(i_1, i_2) \quad (0 \leq i_1 \leq B-1, 0 \leq i_2 \leq B-i_1-1) \quad (i_1, i_2) \neq (0, 0) \\
= & a(i_1, i_2)\Pi_0 \\
& + \sum_{l=1}^{K-1} \sum_{j_2=0}^{i_2} a(i_1, i_2 - j_2)\Pi_1(l; 0, j_2 + 1)
\end{aligned}$$

$$\begin{aligned}
& + \sum_{j_1=0}^{i_1} \sum_{j_2=0}^{i_2} a(i_1 - j_1, i_2 - j_2)\Pi_1(K; j_1, j_2 + 1) \\
& + \sum_{j_2=0}^{i_2} a(i_1, i_2 - j_2)\Pi_2(0, j_2 + 1)
\end{aligned} \quad (6-4)$$

$$\begin{aligned}
\Pi_1(1; 0, B) \\
= & \sum_{j_1=0}^{B-1} \sum_{m_2=B}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2)\Pi_1(K; j_1 + 1, 0) \\
& + \sum_{j_1=0}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{m_2=B-j_2}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2)\Pi_2(j_1 + 1, j_2)
\end{aligned} \quad (6-5)$$

$$\begin{aligned}
\Pi_1(1; i_1, i_2) \quad (1 \leq i_1 \leq B-1, i_2 = B - i_1) \\
= & \sum_{j_1=0}^{i_1-1} \sum_{m_1=i_1-j_1}^{N-i_2} a(m_1, i_2)\Pi_1(K; j_1 + 1, 0) \\
& + \sum_{j_1=i_1}^{B-1} \sum_{m_1=0}^{N-i_2} a(m_1, i_2)\Pi_1(K; j_1 + 1, 0) \\
& + \sum_{j_1=0}^{i_1-1} \sum_{j_2=0}^{i_2} \sum_{m_1=i_1-j_1}^{N-i_2+j_2} a(m_1, i_2 - j_2)\Pi_2(j_1 + 1, j_2) \\
& + \sum_{j_1=0}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{m_1=0}^{N-i_2+j_2} a(m_1, i_2 - j_2)\Pi_2(j_1 + 1, j_2)
\end{aligned} \quad (6-6)$$

$$\begin{aligned}
\Pi_1(1; B, 0) \\
= & \sum_{j_1=0}^{B-1} \sum_{m_1=B-j_2}^N a(m_1, 0)\Pi_1(K; j_1 + 1, 0) \\
& + \sum_{j_1=0}^{B-1} \sum_{m_1=B-j_2}^N a(m_1, 0)\Pi_2(j_1 + 1, 0)
\end{aligned} \quad (6-7)$$

$$\begin{aligned}
\Pi_1(l; 0, B) \quad (2 \leq l \leq K) \\
= & \sum_{j_1=0}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{m_2=B-j_2}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2)\Pi_1(l-1; j_1 + 1, j_2)
\end{aligned} \quad (6-8)$$

$$\begin{aligned}
\Pi_1(l; i_1, i_2) \quad (2 \leq l \leq K, 1 \leq i_1 \leq B-1, i_2 = B - i_1) \\
= & \sum_{j_1=0}^{i_1-1} \sum_{j_2=0}^{i_2} \sum_{m_1=i_1-j_1}^{N-i_2-j_2} a(m_1, i_2 - j_2)\Pi_1(l-1; j_1 + 1, j_2) \\
& + \sum_{j_1=i_1}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{m_1=0}^{N-i_2+j_2} a(m_1, i_2 - j_2)\Pi_1(l-1; j_1 + 1, j_2)
\end{aligned} \quad (6-9)$$

$$\begin{aligned}
\Pi_1(l; B, 0) \quad (2 \leq l \leq K) \\
= & \sum_{j_1=0}^{B-1} \sum_{m=B-j_2}^N a(m_1, 0)\Pi_1(l-1; j_1 + 1, 0)
\end{aligned} \quad (6-10)$$

$$\begin{aligned}
\Pi_2(0, B) \\
= & \sum_{m_2=0}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2)\Pi_0 \\
& + \sum_{l=1}^{K-1} \sum_{j_2=0}^{B-1} \sum_{m_2=B-j_2}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2)\Pi_1(l; 0, j_2 + 1) \\
& + \sum_{j_2=0}^{B-1} \sum_{m_2=0}^{B-j_2-1} \sum_{m_1=0}^N \sum_{m_2=0}^{N-m_1} a(m_1, m_2)\Pi_1(K; j_1, j_2 + 1) \\
& + \sum_{j_2=0}^{B-1} \sum_{m_2=B-j_2}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2)\Pi_2(0, j_2 + 1)
\end{aligned} \quad (6-11)$$

$$\begin{aligned}
 & \Pi_2(i_1, i_2) \quad (1 \leq i_1 \leq B-1, i_2 = B-i_1) \\
 &= \sum_{m_1=i_1}^{N-i_2} a(m_1, i_2) \Pi_0 \\
 &+ \sum_{l=1}^{K-1} \sum_{j_2=0}^{i_2} \sum_{m_1=i_1}^{N-i_2+j_2} a(m_1, i_2-j_2) \Pi_1(l; 0, j_2+1) \\
 &+ \sum_{j_1=0}^{i_1-1} \sum_{j_2=0}^{i_2} \sum_{m_1=i_1-j_1}^{N-i_2+j_2} a(m_1, i_2-j_2) \Pi_1(K; j_1, j_2+1) \\
 &+ \sum_{j_1=0}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{m_1=0}^{N-i_2+j_2} a(m_1, i_2-j_2) \Pi_1(K; j_1, j_2+1) \\
 &+ \sum_{j_2=0}^{i_2} \sum_{m_1=i_1}^{N-i_2+j_2} a(m_1, i_2-j_2) \Pi_2(0, j_2+1) \quad (6-12)
 \end{aligned}$$

$$\begin{aligned}
 & \Pi_2(B, 0) \\
 &= \sum_{m_1=B}^N a(m_1, 0) \Pi_0 \\
 &+ \sum_{l=1}^{K-1} \sum_{m_1=B}^N a(m_1, 0) \Pi_1(l; 0, 1) \\
 &+ \sum_{j_1=0}^{B-1} \sum_{m_1=B-j_1}^N a(m_1, 0) \Pi_1(K; j_1, 1) \\
 &+ \sum_{m_1=B}^N a(m_1, 0) \Pi_2(0, 1) \quad (6-13)
 \end{aligned}$$

다음에는 셀의 전송완료 시점에서 버퍼의 정상상태 확률을 이용하여 셀손실 개수를 구하기로 한다.

클래스 1 셀이 손실되는 경우는 버퍼의 오버플로우로 인해 손실되는 경우와 클래스 2 셀에 의해 밀려 버퍼에 있는 셀이 손실되는 경우로 나눌 수 있다. 버퍼의 오버플로우로 인해 클래스 1 셀이 손실되는 경우는 앞 절에서 설명한 버퍼가 찼을 때 클래스 1 셀을 버리는 경우와 동일하기 때문에 도착 클래스 2 셀에 의해 클래스 1 셀이 손실되는 경우만을 구하기로 한다. 가령 어떤 클래스 셀을 전송 완료한 후 버퍼에 클래스 1 셀이 (j_1+1) 개 들어 있고 클래스 2 셀이 j_2 개 들어 있을 때 클래스 1 셀을 전송하는 동안 버퍼에 저장된 클래스 1 셀과 클래스 2 셀의 갯수가 각각 i_1 개, $i_2 (= B-i_1)$ 개 라고 가정한다. 그 동안 도착한 클래스 2 셀의 갯수 n_2 가 $(B-j_1-j_2+1)$ 개 이상이 되면 버퍼에 있는 클래스 1 셀이 도착 클래스 2 셀에 의해 밀려 손실이 발생한다. 이 때 클래스 2 셀에 의해 밀려 클래스 1 셀이 손실되는 갯수는 $\min\{n_2 - (B-j_1-j_2), j_1\}$ 이 된다. 따라서 한 타임슬롯에서 클래스 1 셀의 손실 갯수 L_1 은 다음의 식과 같이 구할 수 있다. 다음의 식에서 제 (1)항에서 제 (14)항까지는 버퍼의 오버플로우로 인한 클래스 1 셀의 손실 개수를 나타내고, 제 (15)에서 제 (17)항까지는 도착한 클래스 2 셀에 의해 밀려 버퍼에 저장된 클래스 1 셀의 손실 개수를 나타낸다.

$$\begin{aligned}
 L_1 &= \sum_{i_2=0}^B \sum_{n_1=B-i_2-1}^{N-i_2} a(n_1, i_2) \{n_1 - (B-i_2)\} \Pi_0 \\
 &+ \sum_{i_1=B+1}^N \sum_{n_1=1}^{N-i_1} a(n_1, i_2) n_1 \Pi_0 \\
 &+ \sum_{l=1}^{K-1} \sum_{j_2=0}^{i_2} \sum_{n_1=B-i_2+1}^{N-i_2+j_2} a(n_1, i_2-j_2) \{n_1 - (B-i_2)\} \Pi_1(l; 0, j_2+1) \\
 &+ \sum_{j_1=0}^{i_1-1} \sum_{j_2=0}^{i_2} \sum_{n_1=B-j_2+1}^{N-i_2+j_2} a(n_1, i_2-j_2) n_1 \Pi_1(l; 0, j_2+1) \\
 &+ \sum_{j_1=0}^{i_1-1} \sum_{j_2=0}^{B-j_1-1} \sum_{n_1=B-j_2}^{N-i_2+j_2} a(n_1, i_2-j_2) \{n_1 - (B-i_2-j_1)\} \Pi_1(l; j_1+1, j_2) \\
 &+ \sum_{j_1=0}^{K-1} \sum_{j_2=0}^{B-j_1-1} \sum_{n_2=B-j_1-j_2+1}^{N-n_2} a(n_1, n_2) n_1 \Pi_1(l; j_1+1, j_2) \\
 &+ \sum_{j_2=0}^{B-1} \sum_{n_1=B-i_2-j_2+1}^{N-i_2} a(n_1, i_2) \{n_1 - (B-i_2-j_1)\} \Pi_1(K; j_1+1, 0) \\
 &+ \sum_{j_2=0}^{B-1} \sum_{n_2=B-j_2+1}^{N-n_2} a(n_1, n_2) n_1 \Pi_1(K; j_1+1, 0) \\
 &+ \sum_{j_2=0}^{B-1} \sum_{j_1=0}^{B-j_1-1} \sum_{n_2=B-j_1-j_2+1}^{N-n_2+j_2} a(n_1, i_2-j_2) \{n_1 - (B-i_2-j_1)\} \Pi_1(K; j_1, j_2+1) \\
 &+ \sum_{j_2=0}^{B-1} \sum_{j_1=0}^{B-j_1-1} \sum_{n_2=B-j_1-j_2+1}^{N-n_2} a(n_1, n_2) n_1 \Pi_1(K; j_1, j_2+1) \\
 &+ \sum_{j_2=0}^{B-1} \sum_{i_2=j_2}^B \sum_{n_1=B-i_2+1}^{N-i_2} a(n_1, i_2-j_2) \{n_1 - (B-i_2)\} \Pi_2(0, j_2+1) \\
 &+ \sum_{j_2=0}^{B-1} \sum_{n_2=B-j_2-1}^{N-n_2} a(n_1, n_2) n_1 \Pi_2(0, j_2+1) \\
 &+ \sum_{j_1=0}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{n_1=B-i_2-j_2+1}^{N-i_2+j_2} a(n_1, i_2-j_2) \{n_1 - (B-i_2-j_1)\} \Pi_2(j_1+1, j_2) \\
 &+ \sum_{j_1=0}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{n_2=B-j_1-j_2+1}^{N-n_2} a(n_1, n_2) n_1 \Pi_2(j_1+1, j_2) \\
 &+ \sum_{j_1=0}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{n_2=B-j_1-j_2+1}^{N-n_2} a(n_1, n_2) \min\{n_2 - (B-j_1-j_2), j_1\} \Pi_1(l; j_1+1, j_2) \\
 &+ \sum_{j_1=0}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{n_2=B-j_1-j_2+1}^{N-n_2} a(n_1, n_2) \min\{n_2 - (B-j_1-j_2), j_1\} \Pi_1(K; j_1, j_2+1) \\
 &+ \sum_{j_1=0}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{n_2=B-j_1-j_2+1}^{N-n_2} a(n_1, n_2) \min\{n_2 - (B-j_1-j_2), j_1\} \Pi_2(j_1+1, j_2) \quad (7)
 \end{aligned}$$

클래스 2 셀의 손실 개수는 버퍼의 오버플로우로 인한 요소 밖에 없으며, 도착 클래스 2 셀이 버퍼에 들어 있는 클래스 1 셀을 밀어내고 그 위치에 저장된다. 예를 들면 클래스 1 셀이 버퍼에 (j_1+1) 개 들어 있고 클래스 2 셀이 j_2 개 들어 있을 때 클래스 1 셀을 전송완료 후 도착 클래스 2 셀의 갯수 n_2 가 $(B-j_2+1)$ 개 이상이 되면 버퍼의 오버플로우가 발생하여 셀이 손실된다. 이 때 손실되는 클래스 2 셀의 갯수는 $(n_2 - (B-j_2))$ 개가 된다. 따라서 한 타임슬롯동안 손실되는 클래스 2 셀의 손실 L_2 는 다음과 같다.

$$\begin{aligned}
 L_2 &= \sum_{n_2=B+1}^N \sum_{n_1=0}^{n_2} a(n_1, n_2) (n_2 - B) \Pi_0 \\
 &+ \sum_{l=1}^{K-1} \sum_{j_2=0}^{B-1} \sum_{n_2=B-j_2+1}^{N-n_2} a(n_1, i_2-j_2) \{n_2 - (B-j_2)\} \Pi_1(l; 0, j_2+1) \\
 &+ \sum_{j_1=0}^{K-1} \sum_{j_2=0}^{B-j_1-1} \sum_{n_2=B-j_2+1}^{N-n_2} a(n_1, n_2) \{n_2 - (B-j_2)\} \Pi_1(l; j_1+1, j_2)
 \end{aligned}$$

$$\begin{aligned}
& + \sum_{j_1=0}^{H-1} \sum_{n_2=B-1}^N \sum_{n_1=0}^{N-n_2} a(n_1, n_2) (n_2 - B) \Pi_1(K; j_1 + 1, 0) \\
& + \sum_{j_1=0}^{H-1} \sum_{j_2=0}^{H-j_1-1} \sum_{n_1=B-j_2+1}^N \sum_{n_2=0}^{N-n_1} a(n_1, n_2) \{n_2 - (B - j_2)\} \Pi_1(K; j_1, j_2 + 1) \\
& + \sum_{j_2=0}^{B-1} \sum_{n_2=B-j_2+1}^N \sum_{n_1=0}^{N-n_2} a(n_1, n_2) \{n_2 - (B - j_2)\} \Pi_2(0, j_2 + 1) \\
& + \sum_{j_1=0}^{H-1} \sum_{j_2=0}^{B-j_1-1} \sum_{n_1=B-j_2+1}^N \sum_{n_2=0}^{N-n_1} a(n_1, n_2) \{n_2 - (B - j_2)\} \Pi_2(j_1 + 1, j_2) \quad (8)
\end{aligned}$$

3. 셀손실률과 평균셀지연 분석

이상에서 버퍼가 찼을 때 클래스 2 셀을 버리는 경우와 버퍼에 들어 있는 클래스 1 셀을 밀어내고 대신에 클래스 2 셀을 저장하는 경우에 대해 상태방정식과 클래스 1 셀 및 클래스 2 셀의 손실 개수를 분석하였다. 다음에는 이와 같이 구한 상태방정식과 셀손실 개수를 근거로 하여 위의 두가지 경우에 대해 셀손실률과 평균셀지연을 구할 수 있다.

먼저 상태방정식을 이용하여 평형상태에서 클래스 1 셀의 버퍼 점유 분포확률인 $P_1(i)$ 와 클래스 2 셀의 버퍼 점유 분포확률인 $P_2(j)$ 를 다음과 같은 식으로 구할 수 있다.

$$P_1(i) |_{1 \leq i \leq H} = \sum_{l=1}^K \sum_{j=0}^{B-i} \Pi_1(l; i, j) + \sum_{j=0}^{B-i} \Pi_2(i, j) \quad (9)$$

$$P_2(j) |_{1 \leq j \leq B} = \sum_{l=1}^K \sum_{i=0}^{B-j} \Pi_1(l; i, j) + \sum_{i=0}^{B-j} \Pi_2(i, j) \quad (10)$$

그리고 $P_1(i)$, $P_2(j)$ 를 이용하여 버퍼에 들어있는 클래스 1 셀의 평균 개수 \bar{Q}_1 와 클래스 2 셀의 평균 개수 \bar{Q}_2 을 구하면 다음과 같다.

$$\bar{Q}_1 = \sum_{i=1}^H i \cdot P_1(i) \quad (11)$$

$$\bar{Q}_2 = \sum_{j=1}^B j \cdot P_2(j) \quad (12)$$

위에서 구한 셀손실 개수를 이용하여 클래스 1 셀의 손실률 P_1^{loss} 과 클래스 2 셀의 손실률 P_2^{loss} 도 다음과 같이 구할 수 있다.

$$P_1^{loss} = \frac{L_1}{\rho \cdot b_1} \quad (13)$$

$$P_2^{loss} = \frac{L_2}{\rho \cdot b_2} \quad (14)$$

Little의 법칙에 따라 클래스 1 셀의 평균셀지연 \bar{w}_1 과 클래스 2 셀의 평균셀지연 \bar{w}_2 를 다음의 식으로 각각 표현할 수 있다.

$$\bar{w}_1 = \frac{\bar{Q}_1}{(1 - P_1^{loss}) \rho \cdot b_1} \quad (15)$$

$$\bar{w}_2 = \frac{\bar{Q}_2}{(1 - P_2^{loss}) \rho \cdot b_2} \quad (16)$$

지금까지의 모든 수치 계산을 다음과 같은 2-차원 매트릭스 \bar{x} 를 정의하여 수행한다.

$$\bar{x}_{l,0} = [\Pi_1(l; 0, 1), \Pi_1(l; 0, 2), \dots, \Pi_1(l; 0, B)] \quad (17-1)$$

$$\bar{x}_{l,1,k} = [\Pi_1(l; k, 0), \Pi_1(l; k, 1), \dots, \Pi_1(l; k, B-k)] \quad (17-2)$$

$$\bar{y}_0 = [\Pi_2(0, 1), \Pi_2(0, 2), \dots, \Pi_2(0, B)] \quad (17-3)$$

$$\bar{y}_{1,k} = [\Pi_2(k, 0), \Pi_2(k, 1), \dots, \Pi_2(k, B-k)] \quad (17-4)$$

$$\bar{x} = [\Pi_0, \bar{x}_{1,0}, \bar{x}_{1,1,1}, \dots, \bar{x}_{1,1,B}, \dots, \bar{x}_{l,0}, \dots, \bar{x}_{l,1,B}, \dots, \bar{x}_{K,0}, \dots, \bar{x}_{K,1,B}, \bar{y}_0, \bar{y}_{1,1}, \dots, \bar{y}_{1,B}]^t \quad (18)$$

따라서 위에서 구한 상태방정식 (3)과 식(6)을 식 (19)와 (20)와 같이 매트릭스 \bar{x} 형태로 표현하여 해를 구한다.

$$\bar{T} \bar{x} = \bar{x} \quad (19)$$

$$\bar{e} \bar{x} = 1 \quad (20)$$

상태전이 매트릭스 \bar{T} 와 매트릭스 $\bar{e} = [1, 1, \dots, 1]$ 의 디멘전 크기가 $M \times M$ 이며, 이 때 $M = [(\frac{B^2 + 3B}{2}) \times (K+1) + 1]$ 이다.

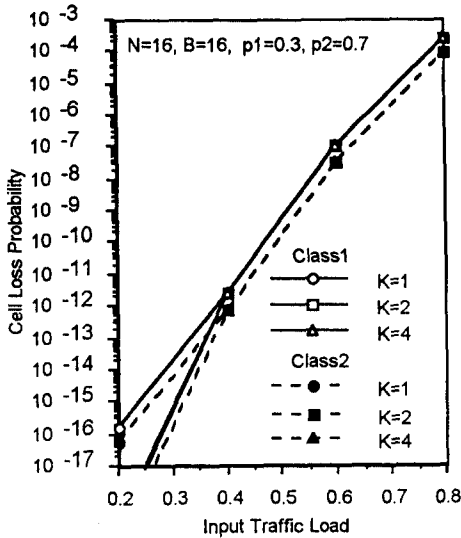
IV. 분석 결과 및 평가

출력단 개수가 N개인 출력버퍼형 ATM 스위치에서 우선순위 제어방식의 QOS 특성을 셀손실률과 평균셀지연으로 평가하였다. 그리고 본 논문에서 제안한 두개의 우선순위 제어방식, 즉 버퍼가 꽉 찼을 때 클래스 2 셀을 버리는 경우의 우선순위 제어방식(우선순위 제어방식 1)과 버퍼에 들어있는 클래스 1 셀을 밀어내고 대신에 클래스 2 셀을 저장하는 경우의 우선순위 제어방식(우선순위 제어방식 2)에 대해 각 서비스 클래스 별로 셀손실률과 평균셀지연을 비교하였다.

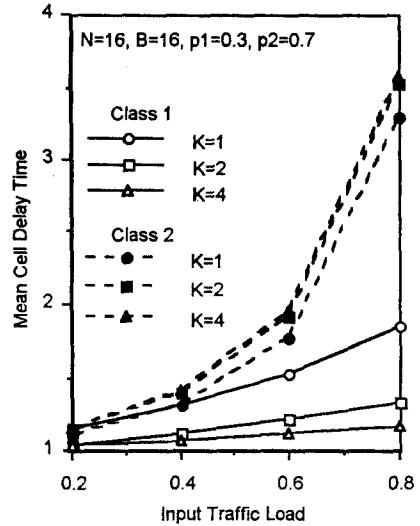
그림 3과 그림 4는 출력단 개수 N이 16이고 버퍼 크기 B가 16일 때 우선순위 제어방식 1, 2에 대해 입

력 트래픽 부하(ρ)에 따른 각 서비스 클래스의 셀손실률과 평균셀지연의 특성을 도차 셀이 클래스 1 셀일 확률(p_1)과 클래스 1 셀의 전송비율(K) 별로 비교한 것이다. 먼저 그림 3을 통해 우선순위 제어방식 1의 특성을 검토하기로 한다. 우선순위 제어방식 1에서의 셀손실률은 셀전송비율에 따라 변화가 없고 각 서비스

클래스 별 셀손실률의 격차가 거의 일정함을 볼 수 있으며, 반면에 평균 셀지연은 K 값이 커짐에 따라 큰 변화가 있을 뿐만 아니라 각 서비스 클래스 별로 평균 셀지연의 격차가 커짐을 볼 수 있다. 또한 p_1 의 값이 작은 경우보다 큰 경우에 클래스 2 셀에 대해서는 셀

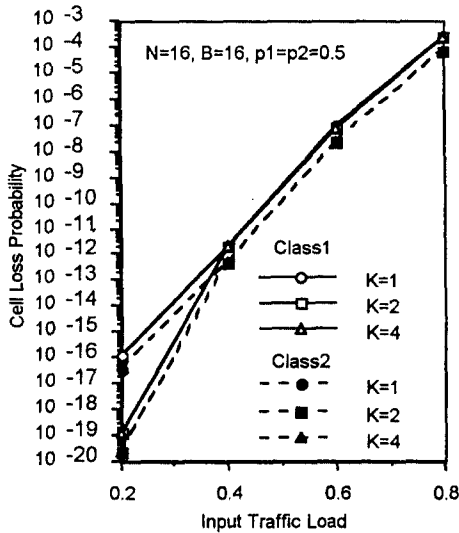


(a) 셀손실률 ($p_1=0.3, p_2=0.7$)
(a) Cell loss rate ($p_1=0.3, p_2=0.7$)

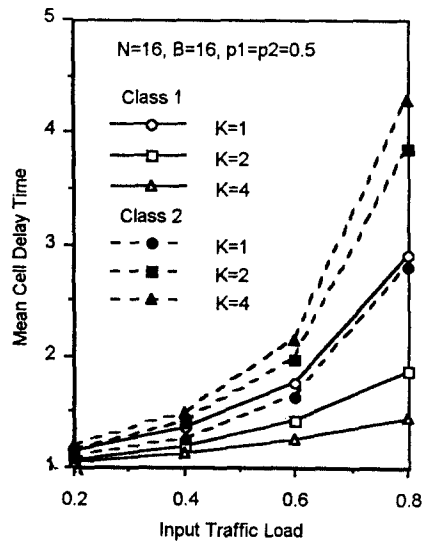


(b) 평균셀지연 ($p_1=0.3, p_2=0.7$)
(b) Mean cell delay ($p_1=0.3, p_2=0.7$)

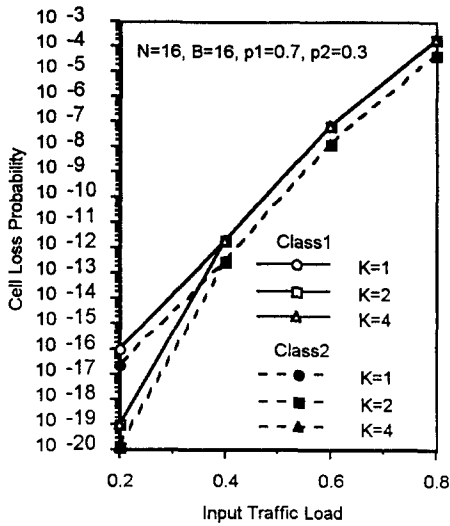
손실률 특성이 향상되고 클래스 1 셀에 대해서는 평균



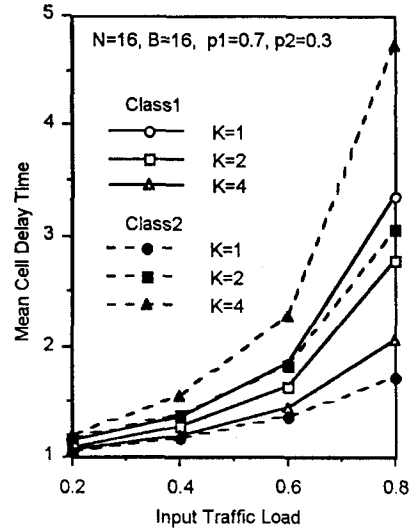
(c) 셀손실률 ($p_1=0.5, p_2=0.5$)
(c) Cell loss rate ($p_1=0.5, p_2=0.5$)



(d) 평균셀지연 ($p_1=0.5, p_2=0.5$)
(d) Mean cell delay ($p_1=0.5, p_2=0.5$)



(e) 셀손실률 ($p_1=0.7, p_2=0.3$)
 (e) Cell loss rate ($p_1=0.7, p_2=0.3$)



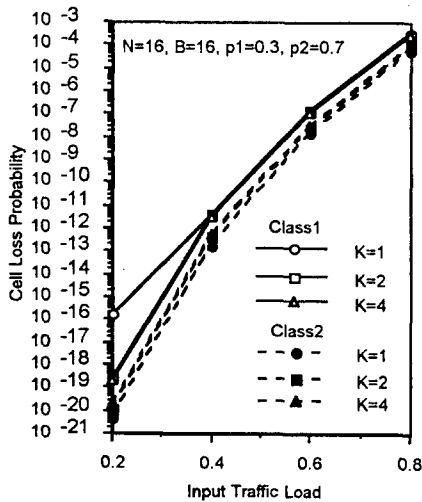
(f) 평균셀지연 ($p_1=0.7, p_2=0.3$)
 (f) Mean cell delay ($p_1=0.7, p_2=0.3$)

그림 3. 우선순위 제어방식 1의 입력 트래픽 부하에 따른 셀손실률과 평균셀지연
 Fig. 3. Cell loss rate and mean cell delay vs input traffic load for priority scheme 1.

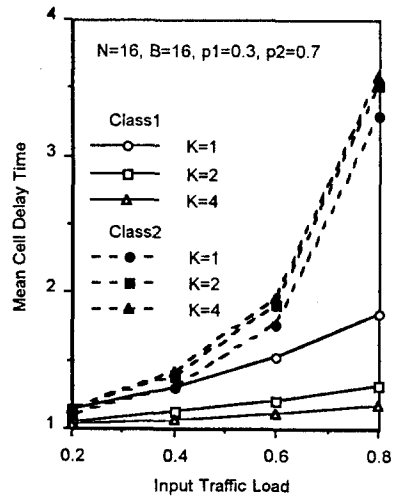
셀지연의 특성이 향상됨을 알 수 있다. 특히 K 값이 커짐에 따라 클래스 1 셀의 평균셀지연과 클래스 2 셀의 평균지연의 격차 점점 커져 평균셀지연의 특성이 좋아짐을 알 수 있다.

다음에는 그림 4를 통해 우선순위 제어방식 2의 특

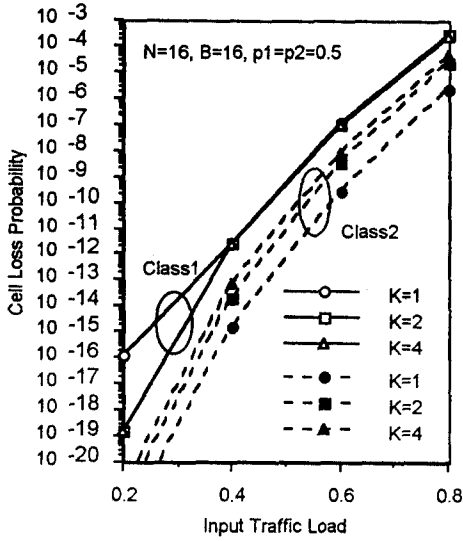
성을 검토하기로 한다. 클래스 1의 셀손실률의 특성은 우선순위 제어방식 1의 특성과 거의 비슷하지만 클래스 2의 셀손실률은 K의 값에 따라 변화를 보였으며 p_1 의 값이 클 때 변화가 두드러짐을 알 수 있다. K 값이 커짐에 따라 각 서비스 클래스 셀에 대한 평균셀지연



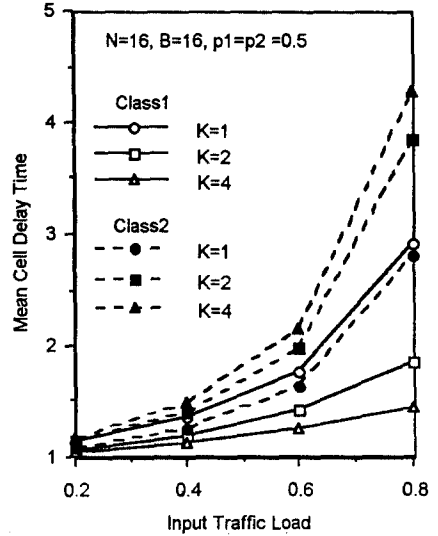
(a) 셀손실률 ($p_1=0.3, p_2=0.7$)
 (a) Cell loss rate ($p_1=0.3, p_2=0.7$)



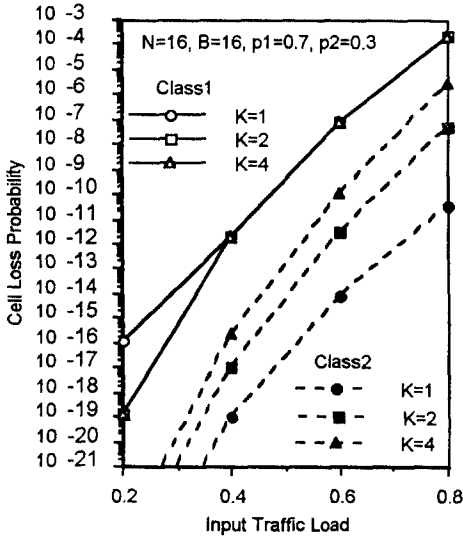
(b) 평균셀지연 ($p_1=0.3, p_2=0.7$)
 (b) Mean cell delay ($p_1=0.3, p_2=0.7$)



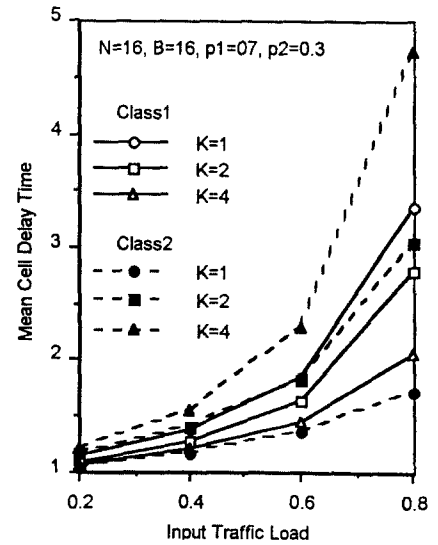
(c) 셀손실률 ($p_1=0.5, p_2=0.5$)
 (c) Cell loss rate ($p_1=0.5, p_2=0.5$)



(d) 평균셀지연 ($p_1=0.5, p_2=0.5$)
 (d) Mean cell delay ($p_1=0.5, p_2=0.5$)



(e) 셀손실률 ($p_1=0.7, p_2=0.3$)
 (e) Cell loss rate ($p_1=0.7, p_2=0.3$)



(f) 평균셀지연 ($p_1=0.7, p_2=0.3$)
 (f) Mean cell delay ($p_1=0.7, p_2=0.7$)

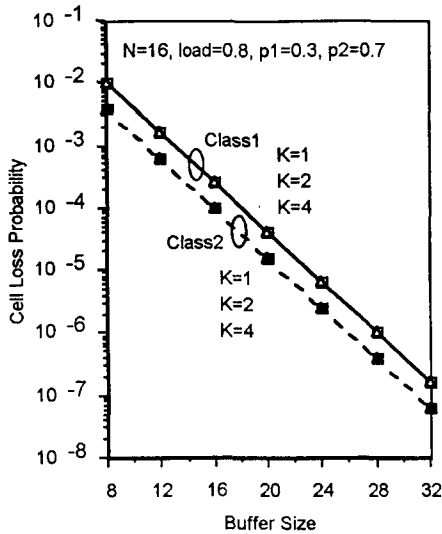
그림 4. 우선순위 제어방식 2의 입력 트래픽 부하에 따른 셀손실률과 평균셀지연
 Fig. 4. Cell loss rate and mean cell delay vs input traffic load for priority scheme 2.

의 특성이 셀손실률의 특성보다 좋음을 알 수 있다. 이는 클래스 1 셀의 전송비율이 커지면 클래스 1 셀의 전송 횟수가 클래스 2 셀의 전송 횟수보다 상대적으로 많아지므로 클래스 1 셀의 평균셀지연을 줄여들지만 클래스 2 셀이 버퍼에 들어있는 시간이 증가하게 되어

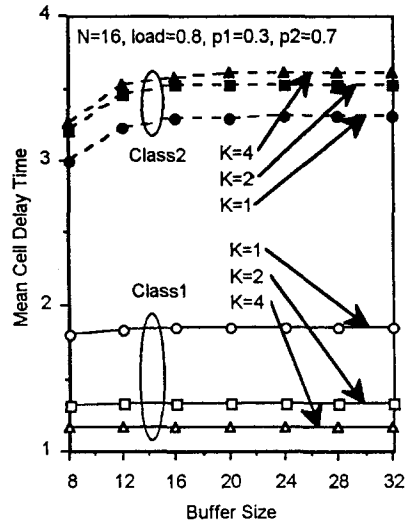
클래스 1 셀의 손실률이 커진다. 우선순위 제어방식 2 경우의 특성도 우선순위 제어방법 1의 경우와 마찬가지로 셀손실률의 특성보다 평균셀지연의 특성이 좋으며 대체적으로 우선순위 제어방식 2 경우의 QOS 특성이 더 좋다.

그림 5와 그림 6은 N이 16이고 ρ 가 0.8일 때 우선 순위 제어방식 1, 2에 대해 버퍼 크기 B에 따른 각 서비스 클래스의 셀손실률과 평균셀지연의 특성을 ρ_1 과 K 별로 비교한 것이다. 그림 5를 통해 우선순위 제어 방식 1에 대한 셀손실률과 평균셀지연의 특성을 검토해 보면 두개의 서비스 클래스에 대한 셀손실률은 K의 값에 거의 무관하게 일정한 차이를 나타내고 있으며

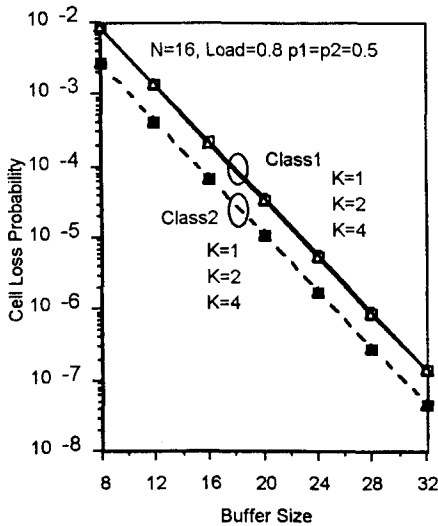
두개의 서비스 클래스에 대한 평균셀지연은 K의 값에 따라 현격한 차이로 향상됨을 알 수 있다. 그림 6을 통해 우선순위 제어방식 2에 대한 셀손실률과 평균셀지연의 특성을 검토해 보면 두개의 서비스 클래스에 대한 셀손실률은 ρ_1 의 값이 커지고 B의 값이 증가할 때 K의 값에 따라 큰 차이를 나타내고 있음을 알 수 있다. 그리고 우선순위 제어방식 2에서의 평균셀지연



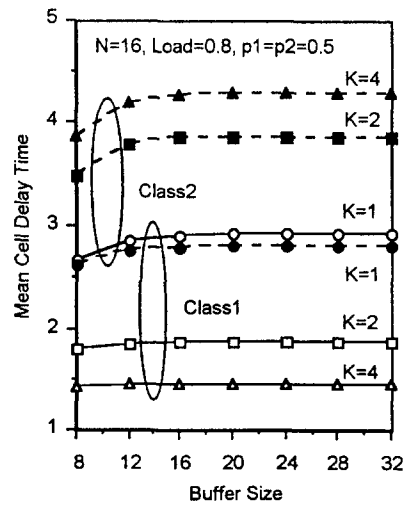
(a) 셀손실률 ($p_1=0.3, p_2=0.7$)
 (a) Cell loss rate ($p_1=0.3, p_2=0.7$)



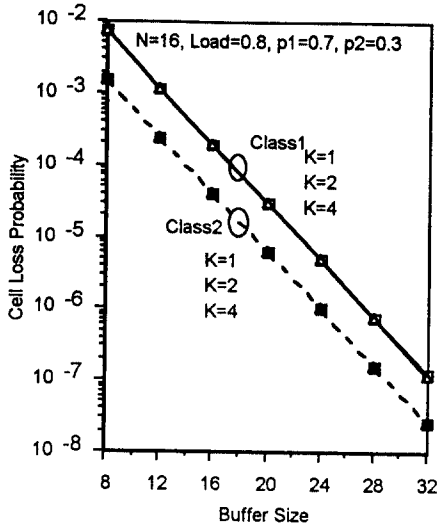
(b) 평균셀지연 ($p_1=0.3, p_2=0.7$)
 (b) Mean cell delay ($p_1=0.3, p_2=0.7$)



(c) 셀손실률 ($p_1=0.5, p_2=0.5$)
 (c) Cell loss rate ($p_1=0.5, p_2=0.5$)

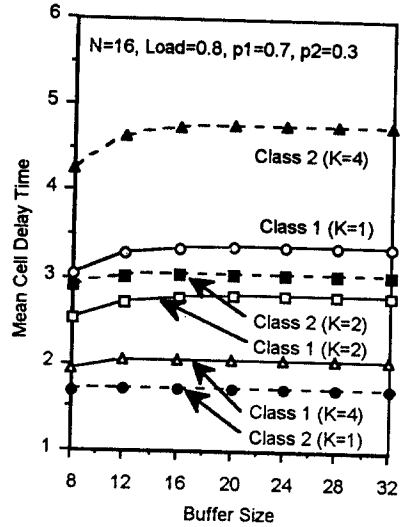


(d) 평균셀지연 ($p_1=0.5, p_2=0.5$)
 (d) Mean cell delay ($p_1=0.5, p_2=0.5$)



(e) 셀손실률 ($p_1=0.7, p_2=0.3$)

(e) Cell loss rate ($p_1=0.7, p_2=0.3$)



(f) 평균셀지연 ($p_1=0.7, p_2=0.3$)

(f) Mean cell delay ($p_1=0.7, p_2=0.3$)

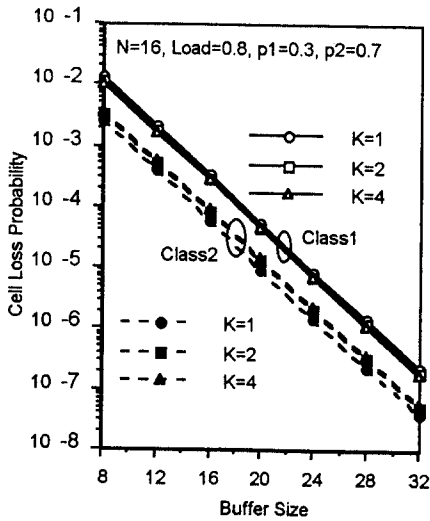
그림 5. 우선순위 제어방식 1의 버퍼 크기에 따른 셀손실률과 평균셀지연

Fig. 5. Cell loss rate and mean cell delay vs buffer size for priority scheme 1.

의 특성과 마찬가지로 K의 값이 증가함에 따라 두개의 서비스 클래스에 대한 평균셀지연의 특성이 향상됨을 알 수 있다.

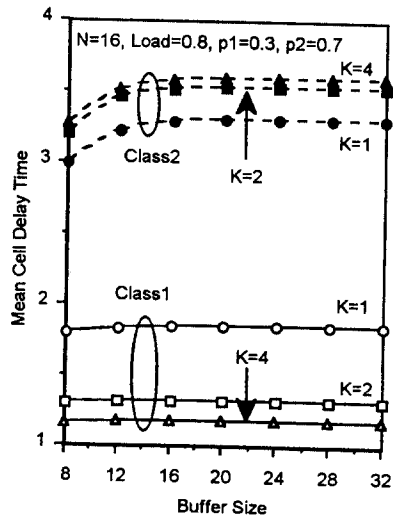
이상에서 우선순위 제어방식 1과 우선순위 제어방식

2의 특성을 비교해 볼 때 우선순위 제어방식 2에 대한 셀손실률 특성이 약간 우수하고 평균셀지연의 특성은 거의 비슷하다. 이는 버퍼가 꽉 찼을 때 버퍼에 있는 클래스 1 셀을 밀어내고 대신에 클래스 2 셀을 저장하



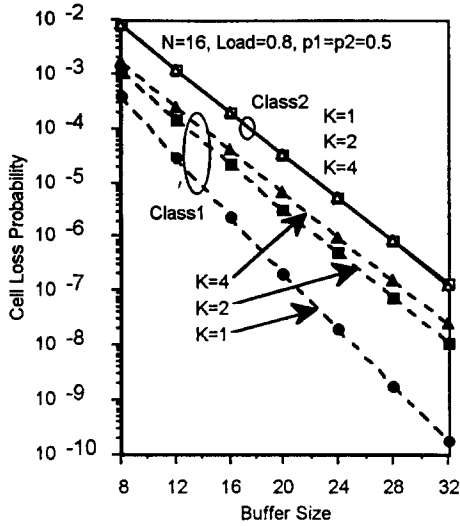
(a) 셀손실률 ($p_1=0.3, p_2=0.7$)

(a) Cell loss rate ($p_1=0.3, p_2=0.7$)

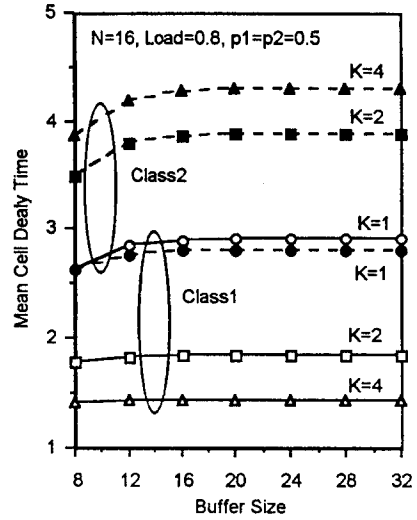


(b) 평균셀지연 ($p_1=0.3, p_2=0.7$)

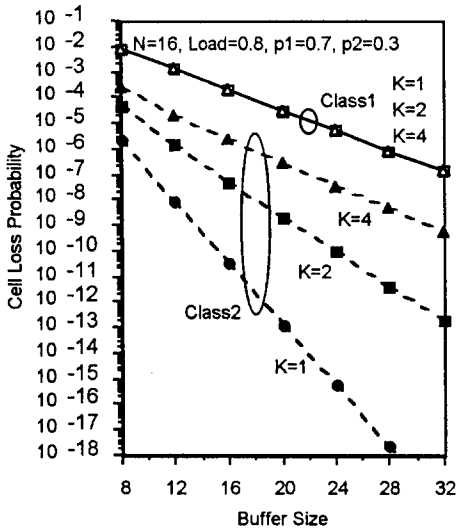
(b) Mean cell delay ($p_1=0.3, p_2=0.7$)



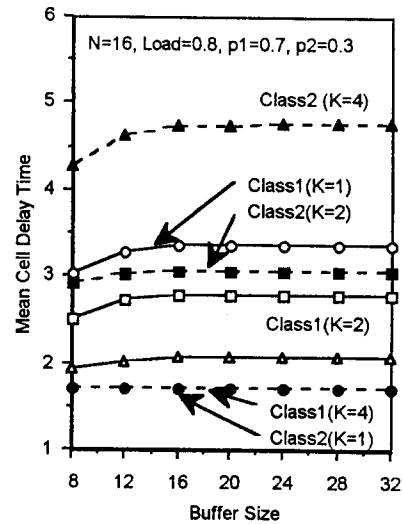
(c) 셀손실률 ($p_1=0.5, p_2=0.5$)
 (c) Cell loss rate ($p_1=0.5, p_2=0.5$)



(d) 평균셀지연 ($p_1=0.5, p_2=0.5$)
 (d) Mean cell delay ($p_1=0.5, p_2=0.5$)



(e) 셀손실률 ($p_1=0.7, p_2=0.3$)
 (e) Cell loss rate ($p_1=0.7, p_2=0.3$)



(f) 평균셀지연 ($p_1=0.7, p_2=0.3$)
 (f) Mean cell delay ($p_1=0.7, p_2=0.3$)

그림 6. 우선순위 제어방식 2의 버퍼 크기에 따른 셀손실률과 평균셀지연

Fig. 6. Cell loss rate and mean cell delay vs buffer size for priority scheme 2.

는 관계로 클래스 1 셀의 손실률은 증가하고 클래스 2 셀손실률은 줄어들기 때문이다. K의 값과 p_1 의 값이 증가함에 두개의 서비스 클래스에 대한 셀손실률의 특성은 나빠지며 평균셀지연의 특성은 매우 향상된다. 그

리고 두개의 서비스 클래스에 대한 셀손실률의 차이를 크게 하고 하는 경우에는 K의 값을 작게 하여야 하는데 이 때 두 개의 서비스 클래스에 대한 셀지연의 특성을 향상시킬 수 없게 된다. 반대로 두개의 서비스

클래스에 대한 셀손실률의 차이를 작게 하고자 하는 경우에는 K의 값을 크게 하여야 하는데 이 때 두 개의 서비스 클래스에 대한 셀지연의 특성을 향상시킬 수 있다. 따라서 입력 트래픽 부하와 도착 셀이 클래스 1 셀일 확률에 따라 클래스 1 셀의 전송비율을 적절히 조절함으로써 ATM 스위치에서 기대하는 QOS를 얻을 수 있다.

V. 결 론

본 논문에서는 출력버퍼형 ATM 스위치에서 서로 다른 QOS를 만족시키기 위해 셀전송비율에 의한 우선 순위 제어방식을 제안하였다. 그리고 제안한 우선 순위 제어방식을 수학적 분석을 수행하였다. 본 논문에서 제안한 우선 순위 제어방식은 하나의 제한된 버퍼에 시간 우선 순위가 높은 클래스 1 셀과 손실 우선 순위가 높은 클래스 2 셀을 수용하여 셀의 서비스 특성에 따라 서비스를 제어하는 셀의 전송비율에 의한 우선 순위 제어방식이며, 여기에는 두가지 우선 순위 제어방식이 있다. 첫번째 방식은 버퍼가 꽉 찼을 경우에 도착한 클래스 1 셀을 버리는 방식(우선 순위 제어방식 1)이고, 두번째 제어방식은 버퍼가 꽉 찼을 경우에 버리는 대신에 버퍼에 있는 클래스 1 셀을 밀어내고 그 위치에 클래스 2 셀을 저장하는 방식(우선 순위 제어방식 2)이다.

두개의 우선 순위 제어방식에 대한 성능평가를 통해 클래스 1 셀에 대해서는 평균셀지연의 특성이 향상되고 클래스 2 셀에 대해서는 셀손실률의 특성이 향상됨을 확인할 수 있었다. 특히 두개의 서비스 클래스 셀에 대한 셀손실률과 평균셀지연의 특성을 비교해 볼 때 클래스 1 셀의 전송비율에 따라 평균셀지연의 특성이 셀손실률의 특성에 비해 탁월한 향상을 보였다.

본 논문에서 제안한 두개의 우선 순위 제어방식은 지연에 우선 순위가 높은 셀과 셀손실에 우선 순위가 높은 셀을 하나의 버퍼에서 처리하여 버퍼의 효율성을 높였으며, 버퍼처리 방법이 비교적 간단하여 ATM 교환기에 쉽게 구현이 가능하다.

참 고 문 헌

- [1] CCITT Rec. I.121, "On the Broadband Aspects of ISDN", *CCITT Blue Book*, Geneva, 1989.
- [2] R. Handle, M.N. Huber, "Integrated Broadband Networks", *Addison-Wesley*, England, 1991.
- [3] D. Prycker, "Asynchronous Transfer Mode: Solution for Broadband ISDN", *Ellis Horwood*, England, 1991.
- [4] S.Z. Shaikh, M. Schwartz, T.H. Szymansky, "Performance Analysis and Design of Banyan Network Based Broadband Packet Switched for Integrated Services", *IEEE GLOBECOM'89*, Dallas, USA, pp.1154-1158, Nov. 27-30, 1989.
- [5] S.Z. Shaikh, M. Schwartz, H. Yamada, "An Analysis, Control and Design of Crossbar and Banyan Based Broadband Packet Switched for Integrated Services", *IEEE ICC'90*, Atlanta, USA, pp.761-765, Apr. 16-19, 1990.
- [6] H. Suzuki, H. Nagano, T. Suzuki, T. Takeuchi, S. Iwasaki, "Output Buffer Switch Architecture for Asynchronous Transfer Mode", *IEEE ICC'89*, Boston, USA, pp.99-103, Jun. 11-14, 1989.
- [7] Y. Lim, J. Kobza, "Analysis of a Delay-Dependent Priority Discipline in a Multicast Traffic Packet Switching Node", *IEEE INFOCOM'88*, New Orleans, USA, pp.9A4.1.1-9A.4.1.10, Mar. 27-31, 1988.
- [8] T.M. Chen, J. Walrand, D.G. Messerschmitt, "Dynamic Priority Protocols for Packet Voice", *IEEE J. Selected Area Communications*, pp.632-643, Jun. 1989.
- [9] H. Saito, "Queueing Analysis of Cell Loss Probability Control in ATM networks", *ITC-13*, Copenhagen, Denmark, pp.9-18, Jun. 19-26, 1991.
- [10] H. Saito, M. Kawarasaki, H. Yamada, "An Analysis of Statistical Multiplexing in an ATM Transport Network", *IEEE J. Selected Area Communications*, pp.359-367, Apr. 1991.
- [11] Hans Croner, Gerard Hebuterne, Pierre Boyer, "Priority Management in ATM

- Switching Nodes", *IEEE J. Selected Areas in Communications*, Vol.9, No.3, pp.418-427, Apr. 1991.
- [12] H. Croner, "Comparative Performance Study of Space Priority Mechanisms for ATM Networks", *IEEE INFOCOM'90*, San Francisco, USA, pp.1136-1143, Jun. 3-7, 1990.
- [13] D.X. Chen, J.W. Mark, "Delay and Loss Control of an Output Buffered Fast Packet Switch Supporting Integrated Services", *IEEE ICC'92*, Chicago, USA, pp.985-989, Jun. 14-18, 1992.
- [14] Renu Chipalkatti, James F. Kurose, Don Towsley, "Scheduling Policies for Real-Time and Non-Real-Time Traffic in Statistical Multiplexer", *IEEE INFOCOM'89*, Ottawa, Canada, pp. 774-793, Apr. 23-27, 1989.
- [15] Tien-Yu Huang, Jean-Lien Chen Wu, Jingshown Wu, "Priority Management to Improve the QOS in ATM Networks", *Institute of Electronics, Informations and Communications Engineers(IEICE) Tr. on Communication*, Japan, Vol. E76-B, No.3, pp.249-257, Mar. 1993.
- [16] Y. Tanaka, M. Akiyama, "Cell Transfer Ratio Control Type Priority Control Method for ATM Switching", *Institute of Electronics, Informations and Communications Engineers(IEICE) Journal B-I, Japan*, Vol.J74-B-I, No.6, pp.427-434, Jun. 1991.
- [17] S. Suri, D. Tipper, G. Meempat, "A Comparative Evaluation of Space Priority Strategies in ATM Networks", *IEEE INFOCOM'94*, Toronto, Canada, pp.516-523, Jun. 12-16, 1994.
- [18] T.Y. Hwang, J.L.C. Wu, "Performance Analysis of ATM Switches Using Priority Schemes", *IEE Proc. Communication*, Vol.141, No.4, pp.248-254, Aug. 1994.

저 자 소 개



朴元基(正會員)

1981년 2월 경북대학교 전자공학과 졸업(공학사). 1983년 2월 경북대학교 대학원 전자공학과 졸업(공학석사). 1995년 2월 성균관대학교 대학원 전자공학과 박사과정 수료. 1983년 3월 ~ 현재 한국전

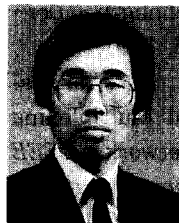
자통신연구소 선임연구원. 주관심분야는 ATM 트래픽 제어, ATM 스위치 네트워크 성능분석, B-ISDN 신호방식, B-ISDN을 통한 통합망 구조 등.



崔炯辰(正會員)

1974년 2월 서울대학교 전자공학과(공학사). 1976년 2월 한국과학기술원 전기전자공학과 졸업(공학석사). 1982년 12월 미국 University of Southern California 전기공학과 졸업(공학

박사). 1976년 3월 ~ 1979년 7월 주식회사 규성사 중앙연구소 근무(연구원). 1982년 10월 ~ 1989년 2월 미국 LinCom Corp. 연구원으로 근무 1989년 3월 ~ 현재 성균관대학교 전자공학과 근무(부교수). 주관심분야는 디지털통신, 무선통신, 이동통신, 위성통신, 동기화 이론을 포괄한 Modem기술등



金煥善(正會員)

1980년 2월 고려대학교 전자공학과 졸업(공학사). 1982년 2월 고려대학교 대학원 전자공학과 졸업(공학석사). 1991년 8월 고려대학교 대학원 전자공학과 졸업(공학박사). 1982년 3월 ~ 현재 한국

전자통신연구소 책임연구원. 주관심분야는 ATM교환방식, 초고속통신망 구조 등.