

論文95-32A-10-2

GPS 데이터 수신을 위한 하드웨어 설계

(The Hardware Design for GPS Data Acquisition Circuit)

鄭永泰*, 金敏浩*, 金明墩**, 洪性一***, 邊健植*,
鄭萬永****

(Young Tae Chung, Min Ho Kim, Myoung Don Kim, Seong Il Hong,
Kun Sik Byon, and Man Young Chung)

요약

최근 여러 응용 분야에서 GPS의 이용이 증가됨에 따라 GPS 수신기에 대한 관심이 점점 증가하고 있다. 본 논문에서는 GPS 데이터 수신을 위한 저가격으로 구성이 간결한 새로운 수신기를 제안하였다. 본 수신기는 L1 대역을 이용한 단일 채널 GPS 데이터 수신기로써 RF부, 국부 C/A 코드 발생부, C/A 코드 역확산부, 데이터 복조부, 마이크로 프로세서 제어부로 구성된다. 제안한 수신기를 직접 제작하여 GPS 데이터를 수신한 결과, 본 논문에서 제시한 수신기 구조가 GPS 데이터 수신시 잘 동작됨을 확인할 수 있었다.

Abstract

Recently, in a variety of the application fields, it is interested in GPS receiver as the use of GPS(Global Positioning System) is increased. In this paper, we propose that a type of new receiver of a simple structure as GPS data receiver. This proposed receiver consists of RF stage, local C/A(Coarse/Acquisition) code generator, C/A code correlator, data demodulator and microprocessor controller as a GPS single channel data receiver using the L1 carrier. It is confirmed that the proposed receiver operates well as GPS raw data receiver through experiment.

I. 서 론

사회의 진보에 따라 다양한 분야에 실시간으로 고정

* 正會員, 東亞大學校 電子工學科

(Dept. of Elec. Eng., Dong-A University)

** 正會員, 韓國電子通信 研究所

(ETRI)

*** 正會員, 釜山專門大學 電子通信科

(Dept. of Elec. Comm., Pusan Junior College)

**** 正會員, 錦湖 그룹

(Kumho Group)

接受日字: 1995年9月1日, 수정완료일: 1995年10月2日

도, 광역의 위치 측정의 요구가 증대됨에 따라 GPS 수신시스템에 많은 관심을 가져왔다.^{[2][12][13][14]} 이는 군사용 정밀 위치 측위 뿐만아니라 일상생활에 활용하기 위하여 꾸준이 연구되어 왔으며, 근래에는 상업용으로 활용 분야가 매우 넓어지고 있다. 특히 자동차, 선박, 항공기등 이동체 중심으로 크게 발전되고 있는 실정이며, 또한 CDMA(Code Division Multiple Access)용 동기신호로 이용되는등 기본적인 GPS 시스템의 용도인 측위 뿐만아니라 시각과 주파수 개념으로도 크게 활용되고 있다. 따라서 지속적인 GPS 시스템의 개발 및 응용을 위해서는 국내에서도 GPS 수신기 개발이 이루어져야 한다.

본 논문은 이러한 목적으로 L1 대역을 이용한 단일 채널 GPS 데이터 수신기를 설계 제작해 보고, 그 결과로 수신한 위성의 GPS 데이터를 제시하였다.

그림 1은 본 논문에 제안한 수신기의 전체 구성도로 안테나 및 RF부, 국부 C/A 코드 발생부, C/A 코드 역화산부, 데이터 복조부, 마이크로 프로세서 제어부로 구성된다.

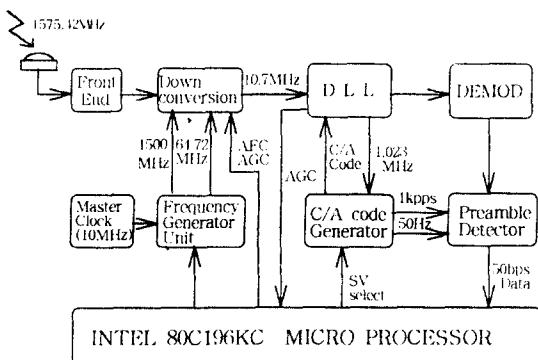


그림 1. GPS 데이터 수신기 구성도

Fig. 1. Block diagram of GPS data receiver.

II. GPS의 구성

GPS는 1973년 미국방성에서 군사용으로 개발되었으나 최근 일반인에게 공개되어 해상용, 육상용 및 공중용등의 이동체 항법 시스템은 물론 측지, 측량, 과학 관측용 그리고 시각 동기용까지 다양한 응용 분야를 갖는다.^{[1][2][3][4]} GPS의 전체 시스템은 우주 부분(Space Segment), 제어 부분(Control Segment), 그리고 사용자 부분(User Segment)으로 구성되어 있으며.^{[1][2][3]} 이 시스템의 전체 위성 체제는 위성 사고로 인한 약간의 계획에 지연이 있었지만, 1993년 현재 계획대로 예비 위성을 포함하여 총 24개의 위성이 궤도 경사각 55°, 경도상 60° 등간격으로 6개의 원궤도상에 주 위성 3개씩 그리고 예비 위성 1개씩 배치한 상태로 고도 20,000Km에 위치하고 있으며, 약 12시간을 주기로 지구 주위를 선회하고 있다.^{[1][2][3]}

GPS 위성의 통신 방식은 부호 분할 다중 방식을 위한 스펙트럼 확산(SS : Spread Spectrum) 통신 방식 중에 직접 확산(Direct Sequence) 방식을 채택하고 있다.^{[1][2][3]} GPS 위성의 송신부에서는 의사 잡음 부호(Pseudo Random Noise)의 일종인 C/A 코드와 P(Precision) 코드를 발생하여 확산 부호로

이용하고, 위성에서 전송하고자 하는 정보 신호는 확산 부호와 2진 가산기(modulo 2 adder)를 거쳐 반송파에 2진위상(BPSK : Binary Phase Shift Keying) 변조를 가하게 되며, 변조된 신호는 증폭기와 빔형 안테나를 통하여 이용자에게 전파된다.^[2] 그림 2는 GPS 위성의 내부에서 각종 신호를 발생하는 구성도를 나타낸 것이다.

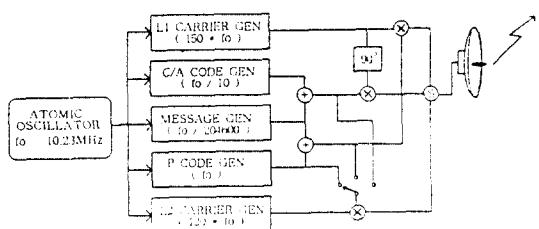


그림 2. GPS 위성 신호 발생기 구성도

Fig. 2. Block diagram of GPS satellite signal generator.

GPS 위성 신호는 위성에 탑재 되어 있는 원자 시계로부터 얻어지는 안정한 주파수로 만들어 지고 있다. 기준이 되는 주파수는 10.23MHz이고 표준 측위를 위한 반송파는 이 주파수의 154배인 1575.42MHz(L1 대역)이며, 고화도 측위에서는 120배인 1227.6MHz(L2 대역)로 되어 있다. 이 L1 대역 반송파와 L2 대역 반송파는 의사 잡음 부호의 일종인 C/A 코드와 P 코드에 의해 위상 변조 되는데, 이때 L1 대역 주파수는 P 코드와 C/A 코드를 사용하고 각각의 수신 전력은 최소 -163dBW, -160dBW이며, L2 대역 주파수는 P 코드만을 사용하여 수신 전력은 최소 -166dBW이다.^{[1][2][3]} L1 대역에서의 C/A 코드와 P 코드는 각각 변조된 형태의 신호로서 그림 3과 같은 관계를 가진다.

L1 - band GPS SIGNAL

$$S_{L1} = \underbrace{ApPi(t)Di(t)\cos[\omega_i(t)+\phi]}_P + \underbrace{AcGi(t)Di(t)\sin[\omega_i(t)+\phi]}_{C/A}$$

$\square Pi(t) \rightarrow 10.23Mbps = \text{CHIP RATE}$
 $\square Di(t) \rightarrow 50bps = \text{DATA RATE}$
 $\square 90^\circ$
 $\square Gi(t) \rightarrow 1.023Mbps = \text{CHIP RATE}$
 $\square Di(t) \rightarrow 50bps = \text{DATA RATE}$

그림 3. GPS L1 신호의 구조

Fig. 3. GPS L1 signal structure.

GPS 위성은 데이터를 반복해서 송신하고 있는데, 이 GPS 데이터에는 위성의 궤도 정보, 각종 보정계수, 알마낙(Almanac) 등을 포함하고 있으며^[3] 한 프레임이 1500 비트의 크기로서 50bps의 속도로 송신하고 있다. 그럼 4는 GPS 데이터의 구성을 나타낸 것으로서, 1 프레임은 5개의 서브 프레임(Sub-Frame)으로 구성되며, 최초 3개의 서브 프레임의 내용은 같지만 4 번째와 5번째는 위성의 개별 정보(알마낙이나 전리총의 보정 계수 등)로 되어 있으며 프레임마다 내용이 바뀌는데, 이것을 페이지(page)라고 부르며 1페이지부터 25페이지까지 있다. 이것을 마스터 프레임(Master-Frame)이라 부르고 있는데 시스템 전체의 정보를 수집하는데 12.5분의 시간이 걸린다. 수신기에 서는 이 정보로부터 각 위성의 상황이나 정확한 위성의 위치를 알고 전파가 도달하는데 걸리는 시간에서 현재의 위치를 구하는 계산을 한다. 그러나 본 논문은 GPS 데이터 수신을 위한 시스템으로 의사거리 측정은 제외하였다.

GPS MESSAGE FORMAT

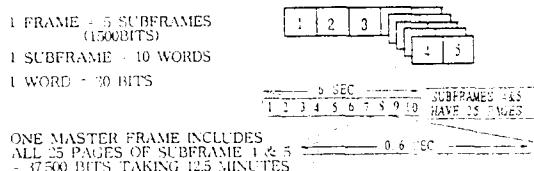


그림 4. GPS 데이터의 구조

Fig. 4. GPS data structure.

III. 수신기 시스템의 구성 및 설계

본 논문에서 제안한 수신기 시스템은 L1 대역을 이용한 단일 채널 시퀀스 C/A 코드 수신기 시스템으로 GPS 데이터를 수신할 수 있는 저가격이며, 구성이 간결한 시스템으로 그림 1에 전체 구성도를 나타내었다. 그리고 미 국방상의 문제로 SA(Selective Availability) 전략이 사용되면, 시스템의 열화가 예상되는 데 이 열화는 DGPS(Differential GPS)를 실현함으로써 근본적으로 퇴치할 수 있다.^{[2][5]}

본 GPS 수신기 시스템은 1575.42MHz의 L1 신호를 수신하여 LNA로 증폭하고 이 신호와 수신기의 주 클럭인 10MHz를 주파수 발생부에서 150제곱한 1500MHz와 믹서하여 75.42MHz로 1차 IF 변환시키

고, 다시 64.72MHz와 합성시켜 2차 IF 10.7MHz로 변환시키는데, 이때 코드 동기 루프에서 이득을 검출, 분석하여 이를 채환시킴으로써 적절한 이득이 출력되도록 AGC(Automatic Gain Control)를 제어한다. 이 10.7MHz의 IF신호는 코드 동기 루프를 형성하는 국부 C/A 코드 발생기 신호와 역학산되어 신호속의 C/A 코드를 제거하므로써 잡음에서 GPS 데이터만을 포함한 BPSK 변조 신호를 얻어 낼 수 있다. 그후 데이터 복조부에서 BPSK 복조가 이루어지므로 50 bps의 GPS 데이터가 복원된다.

1. RF부

입력신호 1575.42MHz에서 1차 중간주파수로 75.42MHz를 선택하여 국부발진 주파수를 1500MHz로 하였다. 국부발진기(Local oscillator)에서 가장 중요한 인수인 주파수 안정도 문제를 해결하기 위해 PLL VCO로 설계하였으며, 10MHz 주 클럭에서 750MHz의 PLL VCO를 설계하고 2체배하여 구성하였다. PLL회로는 PLL IC가 마이크로 프로세서부 신호를 입력받아 정확한 안정도를 갖는 국부발진기가 된다.

입력 RF주파수와 국부 발진기를 입력받아 믹서는 75.42MHz의 1차 IF를 생성하고 이는 다시 4MHz의 대역을 갖는 대역통과여파기를 거치고 IF AMP를 통해 2차 믹서에 입력된다. 2차 국부발진주파수는 64.72MHz로 선택하였으며, FET의 비선형특성을 이용해 콜피츠 형태의 VCO를 설계하였고, 2차 믹서에서 처리가능하게 증폭기를 이용하여 출력레벨을 충분히 높였다. 또한 10.7MHz의 IF 신호는 AMP를 통해 증폭하였으며, 마이크로 프로세서에 의해 제어가능하게 AGC형태로 설계하였다.

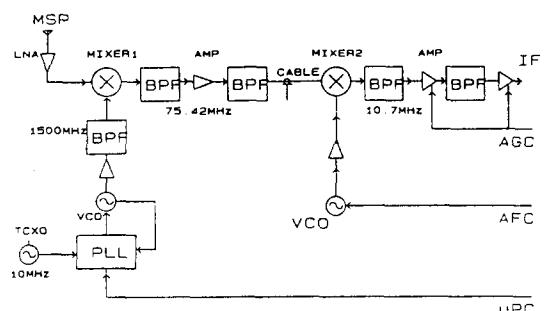


그림 5. RF부 구성도

Fig. 5. Block diagram of RF stage.

2. C/A 코드 발생기

GPS 위성에서 사용하는 C/A 코드는 두개의 1023비트를 갖는 PN 코드의 베타적 논리합으로 구성된 Gold 코드를 사용하고 있다. 그러므로 수신기에서의 C/A 코드 발생기도 역시 그림 6과 같이 10단 시프트 레지스터 두 개를 결합하여 만들어진 Gold 코드 발생기로써 제작된다.

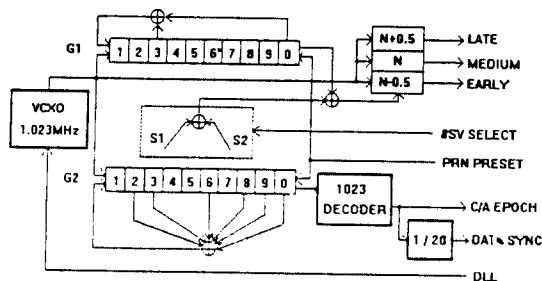


그림 6. C/A 코드 발생기
Fig. 6. C/A code generator.

그림에서 C/A 코드 발생기는 두단의 10단 피드백 시프트 레지스터로 구성되는데 각각 G1은 3과 10에서 피드백 탭을 가지며, G2는 2, 3, 6, 8, 9, 10에서 피드백 탭을 가지고 있다. 각 탭의 위치를 다항식으로 표현하면 식(1)과 같다.

$$G_1 : G_1(X) = 1 + X^3 + X^{10} \quad (1)$$

$$G_2 : G_2(X) = 1 + X^2 + X^3 + X^6 + X^8 + X^9 + X^{10}$$

이때 발생되는 코드의 길이는 $2n-1$ 에 의해 1023비트가 되며, 비트율 1.023Mbps로써 1ms의 주기를 갖는다. 위성의 선택은 수신기가 G2의 S1과 S2를 선택하여 탭을 지정하여 줌으로써 임의의 위성을 선택하고, 그 위성에 해당하는 C/A 코드를 발생할 수 있게 된다.

본 논문에서는 제안한 C/A 코드 발생기는 위의 과정을 프로그램하여 32개 위성의 C/A코드 데이터를 저장해 놓은 ROM부와 마이크로 프로세서로 ROM 어드레스의 상위 5비트를 제어함으로써 32개의 위성 중 선택위성을 선택 할 수 있도록 한 위성 선택부 및 ROM

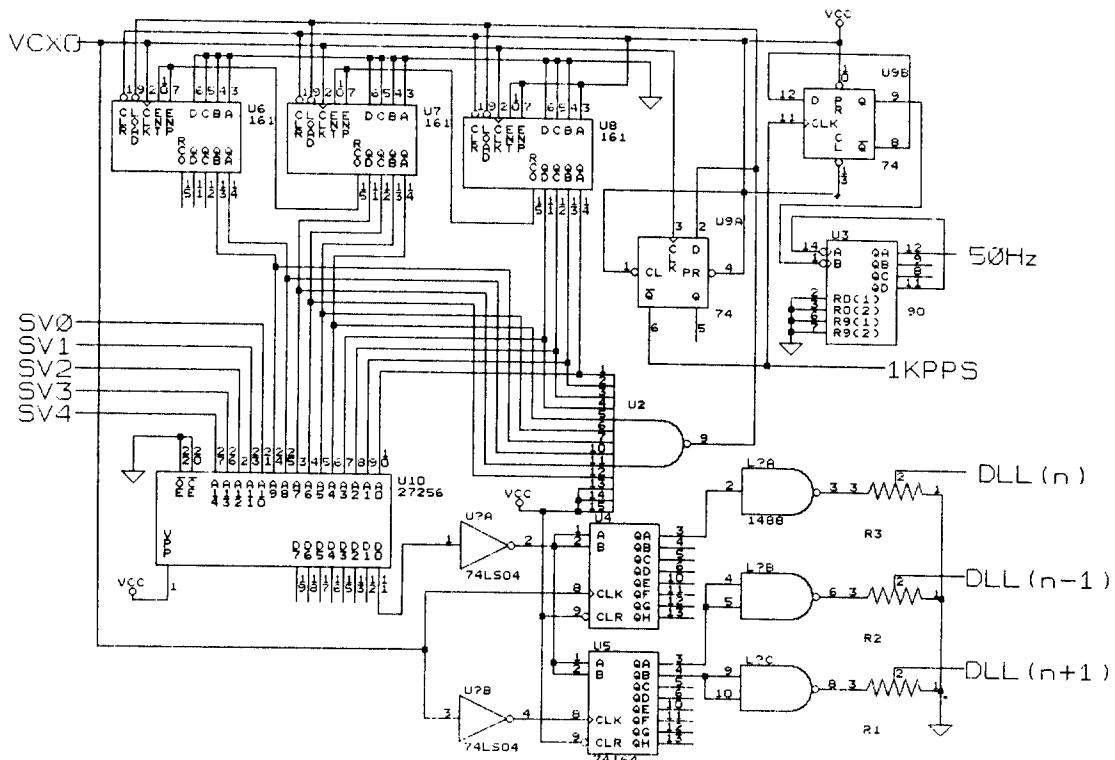


그림 7. ROM으로 구현한 C/A 코드 발생기의 회로도
Fig. 7. C/A code generator circuit using ROM.

어드레스의 하위 10비트를 제어함으로써 1023개를 반복 출력 할 수 있도록 한 2진 카운터부, 1ms(모두 "1"인 경우)의 주기를 검출 할 수 있는 C/A 에포크 검출부, 발생되는 C/A 코드를 $\frac{1}{2}$ 칩씩 지연시켜 UBC(Uni-to-Bipolar Converter)로 변환시킨 후 지연 동기 루프의 3채널로 인가해 주는 C/A 코드 출력부 등으로 구성되어 있으며 그 회로도를 그림 7에 나타내었다.

3. 코드 동기 루프(Code Tracking Loop)

안테나로 부터 수신된 GPS 신호성분 중 L1대역의 임의 i번 위성신호의 전파 지연 시간을 ϵ , 반송주파수 편이를 ϕ 라 하면 수신된 위성 신호는 식(2)와 같다.

$$S_{L1i}(t-\epsilon) = A_p P_i(t-\epsilon) D_i(t-\epsilon) \cos\{\omega_1(t-\epsilon) + \phi\} + A_c G_i(t-\epsilon) D_i(t-\epsilon) \sin\{\omega_1(t-\epsilon) + \phi\} \quad (2)$$

여기서, $S_{L1i}(t)$: i번 위성의 L_1 신호

ω_1 : L_1 대역의 각 주파수

A_p : P 코드 변조 신호의 진폭

A_c : C/A 코드 변조 신호의 진폭

$P_i(t)$: i번 위성에서의 확산 부호중 P 코드

$G_i(t)$: i번 위성에서의 확산 부호중 C/A 코드

$D_i(t)$: i번 위성에서의 GPS 데이터

i번 위성의 확산부호 $P_i(t)$, $G_i(t)$ 와 같은 확산 부호를 수신기 내부에서 발생시켜 그 부호를 $P_i(t-\tau)$, $G_i(t-\tau)$ 라 하면 $P_i(t-\tau) = P_i(t-\epsilon)$ 또는 $G_i(t-\epsilon) = G_i(t-\epsilon)$ 일 경우에 최대 상관이 일어나므로 다른 위성의 신호와 잡음신호의 영향은 현격히 감소되고 i번 위성의 반송파와 GPS 데이터만 남게 된다. 식(2)의 신호를 C/A 코드 항에 대해서만 고려해보면

$$\begin{aligned} S_{L1i}(t) &= A_c G_i(t-\epsilon) D_i(t-\epsilon) \sin\{\omega_1(t-\epsilon) + \phi\} G_i(t-\tau) \\ &= A_c (G_i(t-\epsilon))^2 D_i(t-\epsilon) \sin\{\omega_1(t-\epsilon) + \phi\} \\ &= A_c D_i(t-\epsilon) \sin\{\omega_1(t-\epsilon) + \phi\} \end{aligned} \quad (3)$$

로 된다. 이와 같이 C/A 코드 제거를 위해 본 논문에서는 위상 비동기형 DLL(Noncoherent Delay Lock Loop)을 제안하였으며 그림 8에 그 구성도를 나타내었다.

GPS 위성들은 서로 다른 C/A 코드로 스펙트럼 확

산 변조되어 있으므로 수신기 시스템의 역확산 과정에서 마이크로 프로세스는 국부 C/A 코드 발생기에서 특정한 위성과 동일한 C/A 코드를 발생하도록 제어해야 하며, 이때 입력 신호에 비해 $\frac{1}{2}$ 칩씩 지연된 Early와 Late 코드가 입력 신호와 상관되어 입력 신호의 코드가 국부 발생 코드의 1칩 내에 존재한다면 오차신호 전압이 구해지며 이것에 의해 상관을 이루게 된다. 이 오차신호 전압 성분에 의해 생기는 오프셋이 전압 제어 수정 발진기(Voltage controlled crystal oscillator)에 인가되고 전압 제어 수정 발진기의 출력이 국부 C/A 코드 발생기의 클럭으로 동작하여 상관을 이루므로 세번째 채널인 Medium단에서 신호를 역확산하게 된다. 결국 Early와 Late 채널의 루프 동작은 거의 PLL(Phase Lock Loop)과 같으며 단지 두 채널의 위상 오프셋(Phase Offset)의 극성을 나타낸다는 것만 다르다. 이 역확산된 신호는 데이터 복조부로 인가된다.

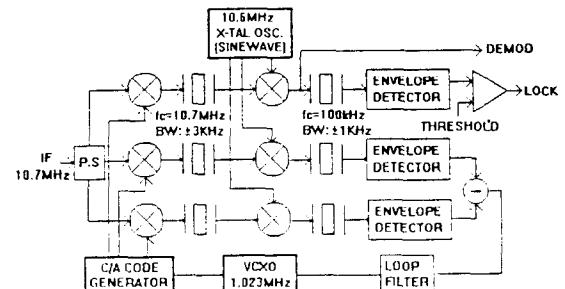


그림 8. 위상 비동기형 지연 동기 루프.

Fig. 8. Noncoherent Delay Lock Loop.

4. 데이터 복조부(Demodulator)

데이터 복조부에 입력되는 신호는 위상 비동기형 지연 동기루프에서 역확산된 신호, 즉 C/A 코드가 제거된 반송파와 GPS 데이터만의 BPSK 변조파이므로 반송파를 제거하여야 GPS 데이터를 취득할 수 있다.

본 논문에서는 GPS 데이터 취득을 위해 데이터 복조부의 입력으로 C/A 코드가 제거된 10.7MHz IF와 10.6MHz 국부발진기의 차 주파수인 100kHz의 BPSK 변조파를 사용하여 회로를 간략화하였으며, 그 구성도를 그림 9에 나타내었다.

데이터 복조부에 입력되는 BPSK 변조파는 리미터에 의해 구형파로 파형 정형되어 CD14046 PLL에 인

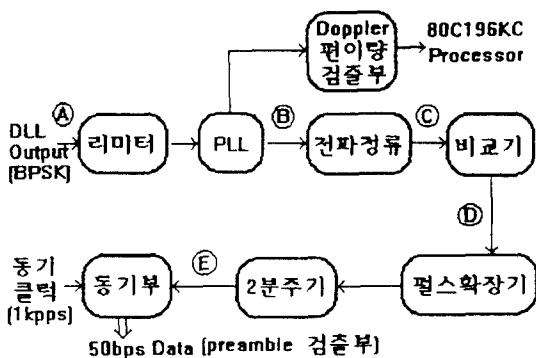


그림 9. 데이터 복조부의 구성도

Fig. 9. Block diagram of demodulator.

가되며, 이 입력에 PLL이 록크(Lock)된다. PLL은
입력 주파수의 위상이 급격하게 변화하면 VCO의 출력

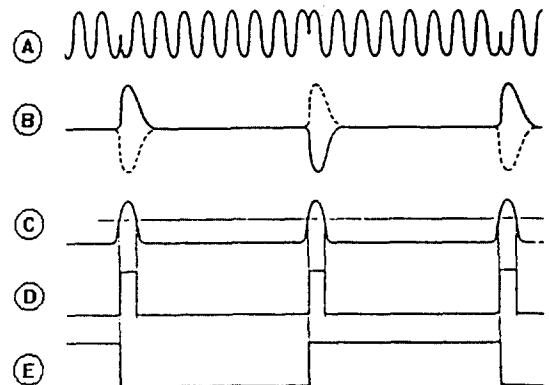


그림 10. 데이터 복조부에 대한 응답 파형

Fig. 10. Response waveforms to demodulator.

이 이 위상 변화에 추종하려고 잠시동안 진동하고 새
로운 위상에 록크된다.

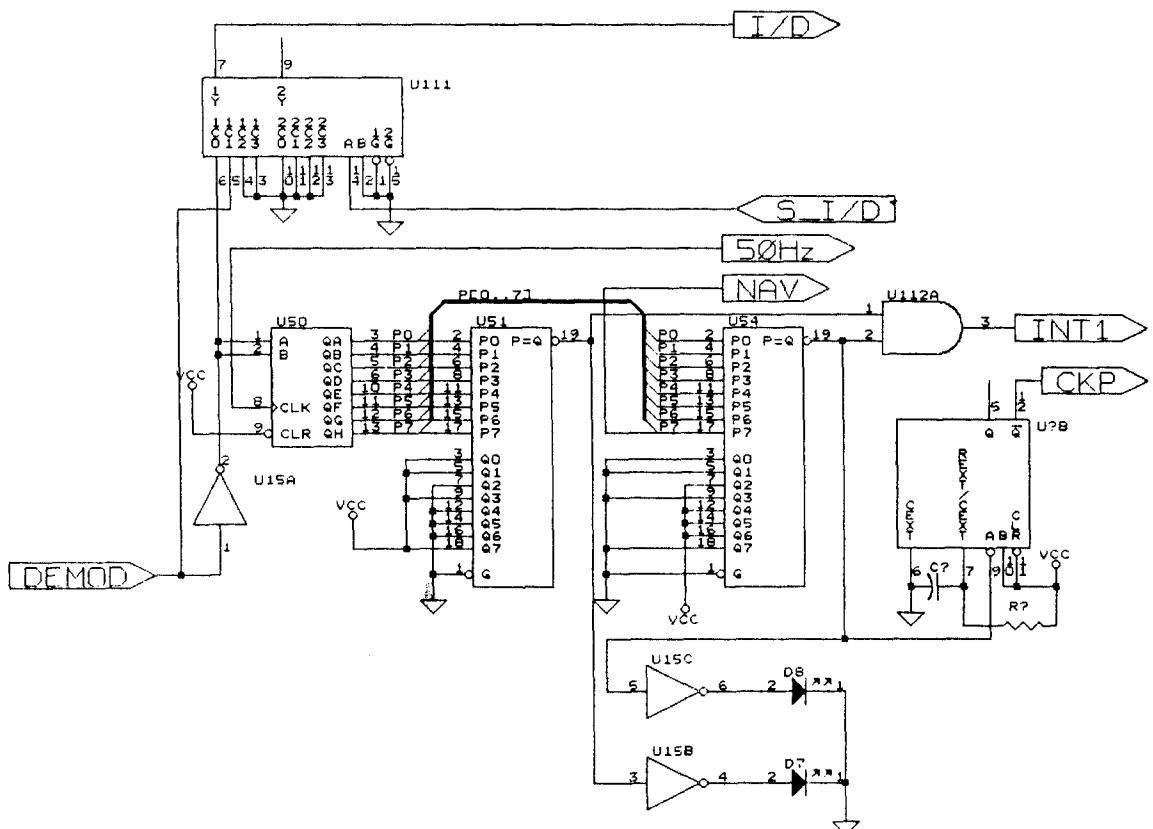


그림 11. 프리엠블 감지회로

Fig. 11. Preamble sensing circuit.

이러한 과도 특성을 이용하여 위상의 불연속점이 존재하는 BPSK 변조파의 위상 천이부분에서 루우프 필터의 출력으로 GPS 데이터의 극성 변환부분에 해당하는 오우버슈우트(overshoot)를 얻게된다. 이 오우버슈우트는 정과 부의 극성을 가질 수 있으므로 전파정류기를 사용하여 정의 극성만 갖도록 한다. 그리고 비교기를 사용하여 오우버 슈우트를 TTL 레벨로 바꾸고 펄스 확장기로 펄스폭을 늘린후 2분주하여 1kpps에 포크 신호와 동기를 맞춰 50bps GPS 데이터를 취득한다. 그럼 10은 데이터 복조부에 대한 응답 과정을 나타내었다.

그러나 BPSK 복조기는 데이터가 '1'에서 '0'으로 바뀌는 상태인지 '0'에서 '1'로 바뀌는 상태인지 알 수 없으며, 이 문제는 BPSK 복조회로로는 해결할 수 없다.^[15] 그러므로 이 문제를 해결하기 위해서는 변조방식을 DPSK 변조방식 등으로 바꾸어야 하나 식(3)과 같이 GPS 위성에서의 변조 방식은 BPSK이므로 본 논문에서는 그림 11과 같은 프리엠블(Preamble) 감지 회로를 구성하여 데이터 반전문제를 해결하였다.

5. 마이크로 프로세스 제어부

GPS 수신기의 소프트웨어는 수신기 제어와 데이터 수집 및 처리 기능을 담당하고 있으며, 프로세서에 의한 수신기의 제어는 크게 위성 선택부, GPS 데이터 취득부, 도플러 천이 보정부등으로 나눌수 있다. 위성 선택부은 현재의 시간에 따른 위성 스케줄에 따라 32개의 위성중 해당 위성의 C/A 코드가 저장되어 있는 C/A 코드 발생기의 ROM 어드레스를 설정해 줌으로서 위성 선택을 한다. GPS 데이터 취득부는 프리엠블 검출부로부터 프레임 동기신호를 인가 받아 이를 인터럽트로 인정하여 Cold start mode에서는 1 프레임 간격으로, Warm start mode와 1 Satellite mode에서는 각각 1 서어브프레임 간격으로 데이터를 취득하도록 하였다. 이때 기준 클럭은 50Hz의 동기 클럭을 사용하여 클럭의 하강구간에서 데이터를 취득하여 취득한 데이터는 각 해당 모드의 메모리에 저장한다. 프리엠블 검출후에는 각 서어브프레임의 프리엠블과 두번째 워드(word)의 마지막 29, 30번째 비트가 '00'임을 검사하여 데이터 서어브프레임 단위로 분류하여 저장한다. 도플러 천이 보정부는 위성의 움직임과 수신점의 이동에 의한 반송파의 주파수 천이를 D/A 변환기(PWM)를 사용하여 보정하여 준다. 도플러 주파수

감지는 데이터 복조부의 PLL VCO의 인가 DC 전압을 프로세스의 A/D 변환 입력으로 샘플링 후 저장한다. 보정은 저장된 일련의 데이터의 평균값을 취해 평균값이 오프셋 0V가 될때까지 보정해 주며, 보정 전압은 20mV의 단위로 RF부의 64.72MHz VCXO에 인가 시킨다. 따라서 단계별 보정량은 약 50Hz정도이며 약 -7000Hz에서 +6500Hz의 도플러를 보정할 수 있다.

IV. 실험 및 고찰

본 논문에서 이용한 1차 국부발진기는 주파수 안정도를 높이기 위해 PLL 회로로 제작하였으며, 장기 주파수 안정도와 정확성을 제공하기 위하여 10MHz의 온도보상용 수정발진기를 사용하였다. 사용된 PLL IC는 Prescaler, Divider, Counter, Control Signal Generator, Phase Comparator를 내장하고 있으며, 제어신호에 의해 동작된다. 이 PLL의 출력신호는 750MHz이며, 이 신호를 2체배 한후 증폭하여 BPF를 통과시키므로써 1500MHz 1차 국부발진기를 구현하였으며 그 특성을 그림 12에 나타내었다.

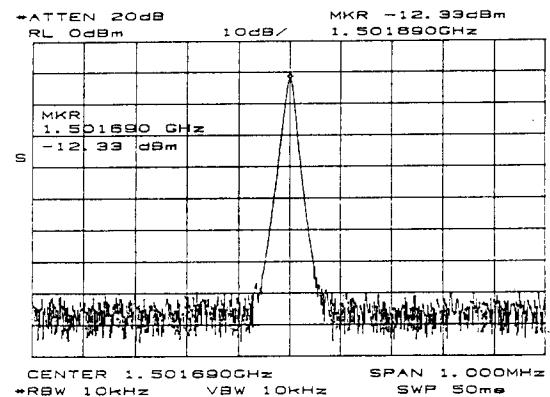


그림 12. 1차 국부발진기의 스펙트럼 특성

Fig. 12. Spectrum characteristics of 1st local oscillator.

안테나로부터 입력된 GPS신호는 저잡음증폭기(LNA)를 통해 30dB이상 충분히 증폭된후, 10MHz 대역을 갖는 대역통과여파기를 통해 믹서의 RF 신호로 들어오게 된다. 이때 1500MHz 국부 발진기 신호와 혼합되어 그 신호의 차인 75.42MHz의 1차 중간주파수로 변환되게 된다. 변환된 신호는 신호의 특성을

좋게 하기 위하여 2개의 4MHz를 갖는 LC 대역통과 여과기를 거치게 되며, 2단의 AMP를 통해 증폭된다. 1차 IF의 출력 특성을 그림 13에 나타내었다.

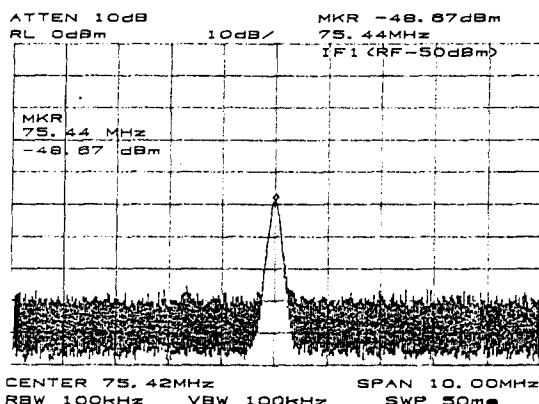


그림 13. 1차 IF의 스펙트럼 특성

Fig. 13. Spectrum characteristics of 1st IF.

2차 국부 발진기는 64.72MHz의 출력 주파수를 유지하기 위해 21.573MHz VCXO를 3체배하여 제작하였다. 이득은 2.5KHz/V가 되도록 설계하였다. 이는 위상과 수신자와의 상태 변위에 따른 도플러 천이량을 보정하기 위해 프로세서부에서 제어 할 수 있도록 전 압제어 방식을 사용하였다. VCO의 출력 신호는 2차 막서에서 처리 가능하게 증폭된 후 2차 국부 발진기로 이용된다. 이 2차 국부 발진기의 출력 특성을 그림 14에 나타내었다.

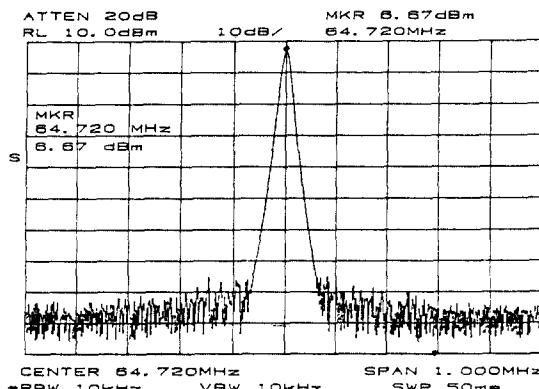


그림 14. 2차 국부발진기의 스펙트럼 특성

Fig. 14. Spectrum characteristics of 2nd local oscillator.

2차 막서에서는 75.42MHz의 RF 신호와 64.72

MHz의 국부발진기 신호의 차인 10.7MHz의 주파수로 변환된다. 변환된 IF 신호는 2단의 AMP를 거쳐 RF 수신부의 최종 출력으로 된다. 2차 IF의 출력 특성을 그림 15에 나타내었다. 여기서 사용된 2단의 AMP신호는 다음단의 프로세서에 의해 출력 레벨의 조절이 가능하게 AGC형태로 제작하였다.

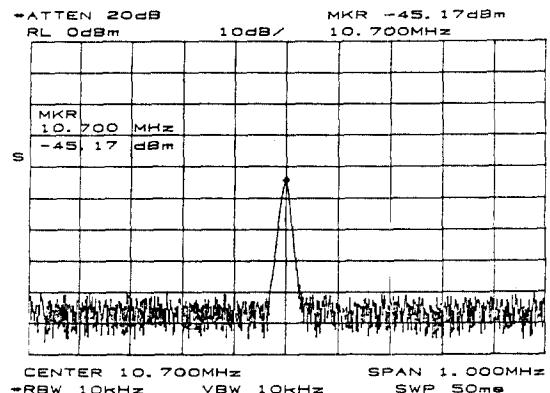


그림 15. 2차 IF의 스펙트럼 특성

Fig. 15. Spectrum characteristics of 2nd IF.

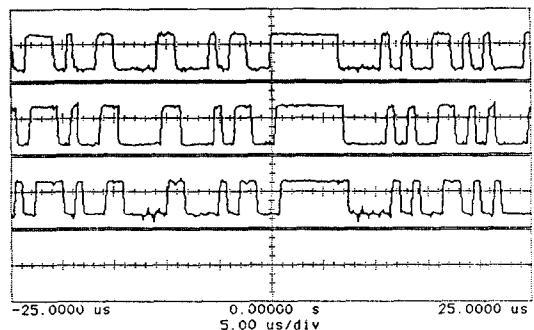


그림 16. C/A 코드 발생기의 출력 신호 (채널 1) C/A 코드의 Early, (채널 2) C/A 코드의 Medium, (채널 3) C/A 코드의 Late

Fig. 16. Output signal of C/A code generator. (ch 1) Early C/A code, (ch 2) Medium C/A code, (ch 3) Late C/A code.

본 논문에서는 C/A 코드 발생기를 ROM을 사용하여 구현하므로써, 마이크로 프로세서가 C/A 코드 발생기의 ROM 어드레스를 제어함으로써 임의의 위성에 해당하는 C/A 코드를 발생하도록 하였다. 또한 2진

카운터에 의한 지연 및 ROM에서 출력되는 C/A 코드의 헤저드(Hazard)를 제거하기 위해 VCXO의 클럭 1.023MHz를 시프트 레지스터의 클럭으로 사용하였으며, 발생되는 C/A코드를 1/2 칩씩 지연시켜 지연 동기 루프로 인가하므로써 수신신호를 역확산하게 되며, 그림 16은 C/A 코드 발생기에서 지연 동기 루프로 인가되는 각부의 C/A 코드 파형을 나타내었다.

GPS 위성신호는 스펙트럼 확산 방식을 사용하므로 그 성질상 동기되지 않은 상태에서는 전혀 통신할 수가 없다. 따라서 GPS 위성에 포함되어 있는 C/A코드를 수신기가 빠른 시간내에 제거해야 한다. 그러므로 수신기의 C/A코드 발생기에서 발생하는 C/A코드와 수신된 특정 위성신호의 C/A코드를 동기 및 유지해야 한다. 동기된 상태의 지연동기 루프 최종 출력 스펙트럼을 그림 17에 나타내었다.

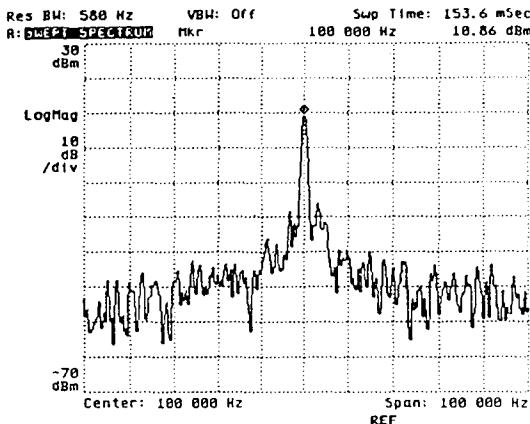


그림 17. 동기된 상태의 DLL 출력 스펙트럼

Fig. 17. DLL power spectrum of synchronous state.

- 데이터 복조부는 입력신호 100kHz의 BPSK 신호가 PLL에 입력되어 입력신호의 위상 천이 부분에서 임펄스가 발생한다. 이 임펄스를 확장기로 필스폭을 늘리고 2분주함으로서 GPS 데이터를 취득하게 된다. 이 때 2분주 과정에서 데이터의 반전이 생길 수 있으므로 GPS 데이터중 프리엠을 신호가 반전되었는가? 비반전되었는가?를 판단하여 프로세스의 저장을 달리함으로써 해결하였다. 이 데이터 복조부와 입력 파형과 출력 파형을 그림 18에 나타내었으며, 입력 신호의 위상이 180° 천이되는 부분에서 출력 데이터 값이 변함을 볼 수 있다. 그리고 그림 19는 본 연구 과정에서 수신한 위성 #7, #22의 GPS 데이터를 수신하여 서어브로

레이밍 간격으로 ROM에 저장한 2진 데이터를 HEX Format으로 표시한 것이다.

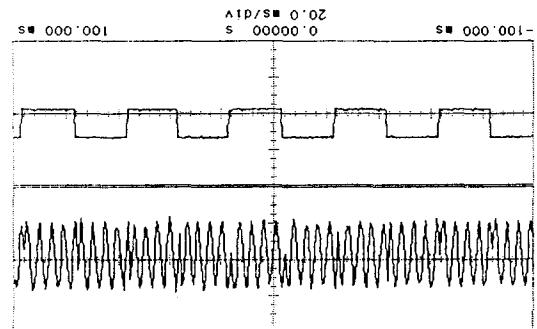


그림 18. 데이터 복조부의 입·출력 파형

Fig. 18. Input and output waveform of demodulator.

SV#7 1995.5.23. 18:30 EL:50 AZ:98

8B0C8886F3605804AFD021088E86CA97B79053F4880F497951E37B1F97B80D33C2FOC8E95748
8B0C8886F3684F000755906E2F3E5E002327865529F72198A9731733609AFFA896C12B8E56448
8B0C8886F3693847913119CF844FD575F41686776D059A6B821406ADCOADF0A00D05555108
8B0C8886F367288411CF99741EA4102ABF77D8CA0D32590715B2676E875956E29014066288
8B0C8886F365674C89701C885920463943783F02C910A0563039928CBEAC0000003D971588D88

8B0C8886F3635E44AFD021088E86CA97B79053F4880F497951E37B1F97B80D33C2FOC8E95748
8B0C8886F36146C00755906E2F3E5E002327865529F72198A9731733609AFFA896C12B8E56448
8B0C8886F35FC93593050C177F715023FFC824301203399D01F03034950854FF7FFF48
8B0C8886F353D2444273C91741463702D6F4578C3BD24AA50A59EFD0E091EE03A8AFFA148
8B0C8886F358640C89701C885920463943783F02C910A0563039928CBEAC0000003D971588D88

SV#24 1995.5.23. 22:20 EL:60 AZ:126

8B0C8886E15334875AAAAC555556AAAAAA5555556AAAAAA5555556AAAAAA55555560C8
8B0C8886E1512C0E1553597435120FD43007A842FB814F8A49201A83A2D24EB2E004002488
8B0C8886E14F640C89701C83CA101839437898FD036EDC05630D0EFF2E605C0000E557E6026B08
8B0C8886E1405284002F6248A66882325806BC0F62EE214F7C5657AF2DF00472506AAC8
8B0C8886E14845800248489EB3FA44005273C974F01FF8AB73A0AB0F0057BFC100228C08

8B0C8886E14931C76AAA9AAAAA9555555AAAAAA9555555AAAAAA9555555AAAAAA308
8B0C8886E1472204F37DC174D7E102ABF3F48431ED179ED5A46E5445ADC4528D4060000E108
8B0C8886E1456DCC9701C83CA101839437898FD036EDC05630D0EFF2E605C0000E557E6026B08
8B0C8886E14354C1002082F6248A66882325806BC0F62EE214F7C5657AF2DF00472506AAC8
8B0C8886E1414C400248489EB3FA44005273C974F01FF8AB73A0AB0F0057BFC100228C08

그림 19. #7, #24번 GPS 위성의 수신된 raw 데이터 (1995년 5월 23일).

Fig. 19. Received raw data of #7, #24 GPS satellite (May 23, 1995).

V. 결 론

GPS는 군사용 정밀 측위 뿐만아니라 일상생활에서도 많은 활용이 기대되므로 GPS 수신기가 절실히 요구되고 있다. 따라서 저가격으로 구성이 간결한 새로운 GPS 데이터 수신기를 제안하고, 그 결과로 GPS 데이터를 제시하였으며 데이터 수신율이 우수하였다. 따라서 향후 여러 응용 분야에서 많은 이용이 가능할 것으로 사료된다.

본 논문에서 제시한 GPS 데이터 수신기의 구조는 위성에서 송신되는 신호와 동일한 난수 패턴을 갖는 C/A 코드 발생기, C/A 코드를 동기, 유지시키는 회로로 위상 비동기형 지연 동기 루프, 반송파를 제거 50 bps의 데이터를 추출하는 데이터 복조부로 구성하였다. 또한 INTEL 80C196KC 마이크로 프로세서를 사용하여 GPS 데이터 수신기를 제어하고 수신 데이터를 저장하였으며, 현재 고 정확도의 시각 및 주파수 동기를 위한 위성의 GPS 데이터를 해독 처리하는 데이터 처리부의 소프트웨어가 완성 단계에 있다. 차후의 과제는 다채널로 구성하여 GPS 데이터 취득시간을 줄일 예정이다.

참 고 문 헌

- [1] J.J. Spilker, "GPS Signal Structure and Performance Characteristics", *Global Positioning System*, Vol.I, pp.29-54, 1980.
- [2] Wells, D.E. et al, *Guide to GPS Positioning*, University of New Brunswick Graphic Services, Frederction, New Brunswick, 1987.
- [3] 日本測地學會, "GPS人工衛星による静密測位システム", 1986.
- [4] A.J. Van Dierendonck et al, "The GPS Navigation Message", *Global Positioning System*, Vol.I, The Institute of Navigation, 1980.
- [5] M.T. Allison, "Development of a Prototype, Experimental Single-Channel Sequencing Navstar GPS Recevier : Part I - Hardware Implementation", *International Journal of Satellite Communication*, Vol.4, pp.19-33, 1986.
- [6] M.T. Allison and P.Daly, "Development of a Prototype, Experimental Single-Channel Sequencing Navstar GPS Recevier : Part II - Software Description", *International Journal of Satellite Communication*, Vol.4, pp.35-50, 1986.
- [7] 한국통신학회, "CDMA 이동통신 기술세미나", 1993
- [8] R.J. Milliken and C.J.Zoller, "Principle of Operation of Navstar and System Characteristics", *Global Positioning System*, Vol.I, pp.3-14, 1980.
- [9] Chris G. Bartone, "Measured Noise Performance of a Direct-Sequence Spread-Spectrum System and a Comparison of Single-Vice Dual-Channel Delay-Lock Loop", Naval Postgraduate School, 1987.
- [10] Jack K. Holmes, "Coherent Spread Spectrum Systems", John Willey & Sons, INC, pp.121-139, 1982.
- [11] Tom Logsdon, "The Navstar Global Positioning System", Van Nostrand Reinhold, pp.17-32, 1992.
- [12] 정만영외 16명, "GPS 동기신호수신기 개발", 2년차보고서, 1994
- [13] 변건식외 6명, "GPS 수신기개발을 위한 역학산 및 데이터 동기회로의 하드웨어 설계", 대한전자공학회 하계종합학술대회 논문집, Vol.17, No.1, pp.27-31, 1994.7
- [14] 정만영외 16명, "GPS 동기신호수신기 개발", 3년차보고서, 1995.
- [15] 이정호, 정만영, "GPS 안테나시스템의 RF 수신부 내장 설계", 대한전자공학회 추계종합학술대회 논문집, Vol.17, No.2, pp.574-577, 1994.11
- [16] Roland E. Best, "Phase Locked Loops", McGraw-Hill Inc., 1984.

저자 소개

鄭萬永(正會員)



1926년 11월 1일 생. 1947년 서울대학교 예과 수료. 문리대 문리학과 중퇴. 1952년 일본 오사카대학 통신공학과(학사). 1960년 일본 오사카 대학 대학원(석. 박사). 1957년 NTT 전기통신연구소 무선과(연구원). 1961년 체신부 전무국 초대전송과장. 1963년 원자력연구소 전자공학과연구실장. 1967년 한국과학기술연구소(KIST) 부소장(연구담당). 1978년 한국통신기술연구소(ETRI전신) 초대소장. 1982년 삼성반도체통신(주) 부사장. 1984년 동아대학교 전자공학과 교수(대학원장). 1989년 한국통신시스템 연구조합 이사장(현). 1992년 금호그룹 고문(현). 주관심분야는 밀리파대 멀티미디어 통신.

邊健植(正會員)



1950년 1월 7일생. 1972년 한국항공대학교 항공전자공학과 공학사. 1980년 동아대학교 대학원 전자공학과 공학석사. 1987년 영남대학교 대학원 전자공학과 공학박사. 1989년 8월~1990년 7월 국립오코하마대학 객원교수. 1980년 3월~현재 동아대학교 전자공학과 교수. 주관심분야는 확산대역통신, GPS, TCM

鄭永泰(正會員)



1993년 2월 동아대학교 전자공학과 공학사. 1995년 2월 동아대학교 전자공학과 공학석사. 1994년 3월~현재 동아대학교 전자공학과 조교. 주관심분야는 위성통신 및 확산대역통신

金明勳(正會員)



1967년 10월 29일. 1993년 동아대학교 전자공학과 공학사. 1995년 동아대학교 대학원 전자공학과 공학석사. 1995년 8월~현재 한국전자통신연구소 이동통신단 시스템 연구실. 주관심분야는 이동통신 및 위성통신

金敏浩(正會員)



1966년 7월 7일생. 1992년 2월 경남대학교 전자공학과 공학사. 1994년 2월 동아대학교 대학원 전자공학과 공학석사. 1994년 3월~현재 동아대학교 대학원 전자공학과 박사과정. 주관심분야는 PCS, 확산대역통신, 데이터통신

洪性一(正會員)



1964년 7월 5일생. 1988년 2월 동아대학교 전자공학과 공학사. 1992년 2월 동아대학교 대학원 전자공학과 공학석사. 1995년 2월 동아대학교 대학원 전자공학과 박사과정 수료. 1995년 3월부터 부산전문대학 전자통신과 전임강사. 주관심분야는 확산대역통신, 이동통신 및 위성통신