

Flat Panel Display를 위한 구동방식 및 구동회로

權 五 敬

漢陽大學校 電子工學科

요 약

각 분야에서 고화질 고해상도의 Flat Panel Display(FPD)에 대한 요구가 급증하고 있으며, FPD 소자들도 다양하다. FPD를 위한 구동방식은 근본적으로 matrix addressing 방식을 사용하지만 FPD 소자의 동작 원리, 특성, 구동상의 문제점 등에 따라서 구동방식도 매우 다양하다. 다양한 FPD 소자들의 구동 방식과 구동회로를 다 살펴볼 수 없으므로 본고에서는 FPD소자인 PDP, EL, LED, EC, LCD, DMD, AMA, GLV, FED 등의 동작 원리를 설명하고, 이 소자들 중에서 AMLCD와 dc-PDP 소자의 구동방식과 구동회로에 대하여 논의한다. AMLCD의 구동방식으로는 펄스 구동 방식과 용량 구동 방식을 살펴보고, AMLCD의 문제점들을 극복할 수 있는 방법들을 설명한다. dc-PDP의 구동 방법인 pulse-memory 구동방식과 새로운 pulse-memory 구동 방식을 살펴보았다.

I. 서 론

Flat Panel Displays(FPD)는 무게, 부피와 전력소모가 큰 Cathode Ray Tube(CRT)를 대체하기 위하여 지난 20여년간 많은 연구가 행하여져 왔다.^[1] FPD의 주 응용분야로는 상용제품인 대화면 TV, HDTV, 휴대용 컴퓨터, 캠코더(Camcoder)의 viewfinder, 자동차용 디스플레이와 군용제품인 헬멧에 부착된 디스플레이, cockpit 디스플레이 등이 있으며, 정보통신용 멀티미디어와 virtual reality 분야에서도 화질이 우수한 평판형 디스플레이에 대한 요구가 급증하고 있다. 이러한 FPD소자들은 저가격 고성능의 CRT를 완전히 대체할 수는 없겠으나, 여러 응용분야에서 시장의 크기는 급증할 것으로 예측된다.

FPD소자들을 크게 분류하면 방출형(emissive type)과 비방출형(nonemissive type)으로 구분할 수 있으며, 방출형 FPD소자는 CRT와 같이 가시

광을 직접 또는 간접적으로 방출하는 것으로 plasma display panel(PDP), electroluminescent(EL), light emitting diode(LED), field emission display(FED) 등이 있다. 비방출형 디스플레이 소자는 광벨브(light valve)로 작용하는 소자로서 liquid crystal display(LCD), electrochromic display(ECD), digital mirror device(DMD), actuated mirror device(AMD), grating light valve(GLV) 등이 있다. 이러한 평판 디스플레이 패널이 고화질 대용량의 정보를 나타내기 위해서는 패널의 화소수(Number of PIXELs)는 적어도 10만개 이상이 되어야 한다. 이렇게 많은 각각의 화소들을 직접 전기적으로 contact를 만들기는 불가능하기 때문에 전기적 배선수를 줄이기 위하여 row와 column 배선들 사이에 각 화소를 연결하여 사용하는 matrix addressing 방식을 채택하여 사용하고 있다, 예를 들면 640×480 디스플레이 패널인 경우에 480rows와 640columns 배선들을 사용하여 307,200개의 화소들을 전기적으로 연결하여 화상을 디스플레이하고 있다.

matrix addressing 방식을 이용하기 위해서는 주어진 디스플레이 소자가 전자-광학적으로 비선형 응답 특성을 가져야 된다. 예를 들면, LEDs의 정류특성, EL 소자의 문턱현상, 개스 방전소자, AMD, GLV 소자들에서의 히스테리 현상과 메모리 효과 등이 있다. 만약에 디스플레이 소자나 물질이 전자-광학 응답 특성이 선형이거나 약한 비선형성을 갖는다면, 각화소에 비선형 능동소자를 첨부함으로써 효과적으로 active addressing 방식을 사용할 수 있다. 이러한 방식을 active matrix addressing 방식이라고 부르며, LCD에 많이 사용하고 있다.

대부분의 FPD소자들은 구동전압이 5Volts 보다 높기 때문에 그의 구동용 LSI들은 표준 5Volts CMOS 혹은 bipolar 소자나 그들의 제조공정을 사용하여 만들 수가 없으며 구동용 고전압 회로들과 제어용 저전압 회로들로 구성하여야 된다. 따라서 FPD 구동용 LSI는 기존의 표준 CMOS 혹은 BiCMOS 회로공정과 호환성이 있는 고전압 소자를 설계하여 같은 칩내에 저전압 회로와 고전압 회로

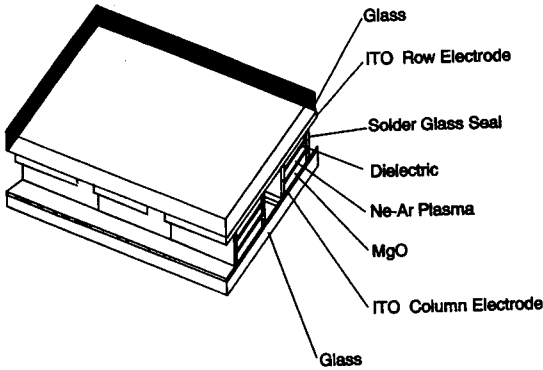
를 집적한 intelligent power integrated circuit (PIC) 형태가 되어야 한다. 또한 FPD소자의 구동회로를 설계하기 위해서는 그 소자의 동작원리를 이해하지 않으면 안된다. 따라서 본고에서는 여러 종류의 FPD소자들의 동작원리들을 살펴보고, 이 소자들 중에서 AMLCD의 구동방법과 PDP의 DC 구동방식에 대하여 논의하고자 한다.

II. FPD 소자들의 동작원리

1. Plasma Display Panel(PDP)의 동작원리

PDP는 전형적으로 네온 개스에 소량의 아르곤 개스가 함유된 희귀 개스(noble gas)의 글로우 방전(glow discharge)에 의하여 작동한다. PDP는 프라스마 전류를 제한하는 방법에 따라서 ac와 dc 구동 시스템으로 구분되며, 전형적인 PDP 소자의 구조는 그림 1에서 보는 바와 같다. ac나 dc용 PDP상의 개스는 그림 1에서 보는 바와 같이 상판과 하판에 각각 위치하고 있는 row와 column의 투명 전극과 셀간의 프라스마 방출을 격리시키며 전기적 격리를 위하여 셀의 옆면에 만든 스페이스(spacer)에 의하여 간혀있게 된다. row와 column에 고전압이 인가되게 되면 row와 column이 교차하는 셀에 프라스마가 형성되어, 이 프라스마가 형광물질인 phosphor를 때림으로써 발광하게 된다. 발광의 밝기는 프라스마 전류와 관계가 있으며, 이 전류가 너무 많이 흐르면 디스플레이의 셀이 파괴되기 때문에 전류제한을 할 수 있는 기능이 있어야 된다. ac-PDP에 있어서는 전류제한 캐패시터가 row와 column 전극 사이에 그림 1에서 보는 바와 같이 절연용 유리와 MgO 전극을 사용하여 형성되어 있다. dc-PDP는 패널에 탑재된 캐패시터가 없이 외부의 구동회로에서 저항 또는 능동소자들을 이용하여 전류제한 회로를 구성하여야 된다.

프라스마 방출은 matrix addressing을 위하여 급격한 프라스마 방출 문턱전압(threshold writing voltage), 메모리 특성, 긴 수명, 높은 단색광 밝기

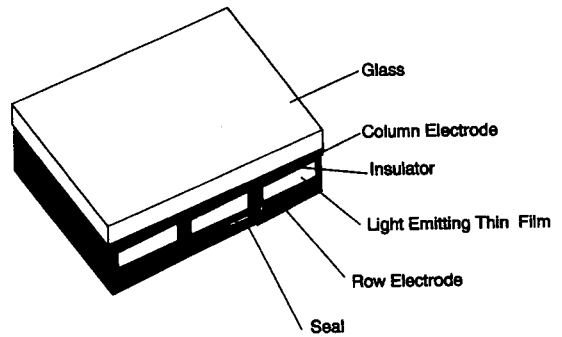


〈그림 1〉 AC Plasma Display Panel의 Schematic Diagram.

와 발광효율 등을 가져야 요구되는 디스플레이 특성을 만족시킬 수 있다. 또한 프라즈마 방출은 매트릭스 구동회로에서 스위치로 사용될 수 있다. 더 상세한 설명은 본 특집의 PDP 기술전망 또는 참고문헌^[2]를 참고하여 주시기 바랍니다.

2. Electroluminescent(EL) 디스플레이 소자의 동작 원리

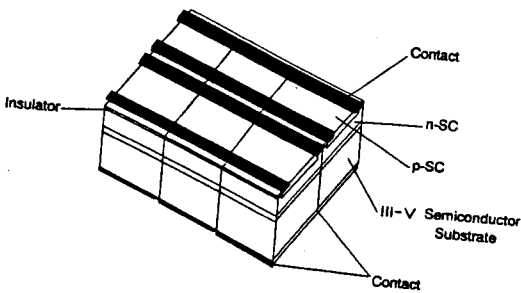
EL 디스플레이 소자는 고체 필름의 발광(luminescence)효과를 이용하여 동작하는 방출형 디스플레이 소자이다. PDP 소자와 마찬가지로 EL 디스플레이 소자도 ac 또는 dc 구동방법으로 구동할 수 있다. 전에는 dc 파우더 EL를 사용하였으나, 현재 대부분의 EL 소자는 ac 박막 EL 소자로서 그림 2에 schematic diagram을 나타내었다. 통상 사용되고 있는 Mn이 도핑된 ZnS EL 박막은 습기에 매우 민감하기 때문에 그림 2에서 보는 바와 같이 박막 절연물질로 된 캡슐 형태로 보호막을 입혀서 사용하여야 된다. 전극으로는 전형적인 row와 column 형태를 사용하여 row와 column에 고전압을 인가하면, 전압이 인가된 row와 column이 교차하는 PIXEL의 전압이 문턱전압이상이 되면 빛을 방출하게 된다. 더 상세한 설명은 본 특집의 EL 기술전망 또는 참고문헌^[2]를 참고하여 주시기 바랍니다.



〈그림 2〉 AC Electroluminescent Display의 Schematic Diagram

3. Light Emitting Diode(LED) 디스플레이 소자의 동작 원리

LED는 1960년대에 개발된 이후로 그 소자의 스펙트럼 특성과 발광효율은 지난 20년동안 많은 진보를 거듭하여 왔다. 이 LED는 통상적으로 3족과 5족 원소의 화합물을 이용하여 만들고 있으며, 전형적인 LED 소자를 그림 3에 나타내었다. 그림 3에서 보는 바와 같은 p-n 접합을 형성하는 물질은 통상적으로 GaAs나 GaP의 기관상에 성장시키며, 전기적 접촉(electrical contact)은 p-형 및 n-형 영역에 각각 형성하여 그들을 row와 column에 전기적으로 각각 연결시킨다. p-n 접합이 순방향 바이어스되면 소수 캐리어가 복사 재결합(radiative recombination)함으로써 가시광선을 방출하게 된다. p-형과 n-형 물질은 높은 재결합 효율과 원하는 스펙트럼의 발광 효율을 얻기 위하여 선택되어야 한다. 현재 통상적으로 LED에 사용되는 물질로는 빨간색에는 AlGaAs, 오렌지색에는 AlInGaP, 노란색에는 GaAsP : N 혹은 AlInGaP, 녹색으로는 GaP나 AlInGaP 등을 사용하고 있다. 이 LED의 다이오드 동작 특성은 matrix addressing을 하기 위하여 필요한 비선형 특성을 가지고 있으며 응답 속도가 빠르다는 장점이 있으나, 여러가지 색을 낼 수 있는 LED 디스플레이 판넬은 제작가격이 매우 높으며, 소비전력이 높다는 단점이 있다. LED를 이용한 full color

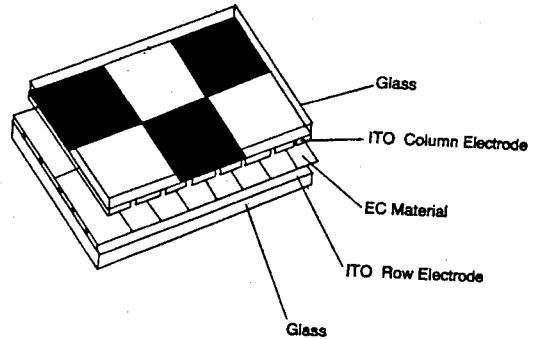


〈그림 3〉 Light Emitting Diode의 Schematic Diagram.

디스플레이 패널을 개발하기 위해서는 발광 효율이 높은 파란색 계통의 LED의 개발이 우선되어야 한다. 그러나 파란색의 LED 재료로 주로 사용되고 있는 silicon nitride나 gallium nitride의 발광 효율은 0.04lum/W 정도로 낮기 때문에 full color FPD 개발에 어려움이 있다.

4. Electrochromic 디스플레이 소자의 동작 원리

Electrochromic(EC) 재료는 인가한 전류의 함수로서 가역적으로 색의 변화를 일으키는 특징을 지니고 있다. 이 EC 재료는 광범위한 응용분야들이 있으며, 예를 들면 smart window와 평판 디스플레이(FPD) 등이 있다. 이 EC 재료는 ion insertion형과 reversible electro-deposition형이 있으며, ion insertion형은 투명한 전도성 기판에 박막으로 EC 재료를 형성한다. 이 ion insertion형에 있어서 결정격자로 이온과 전자가 동시에 주입됨으로써 색의 변화를 일으킨다. Reversible electro-deposition형은 투명한 기판에 박막이 인가하는 전류의 방향에 따라서 가역적으로 plating과 stripping현상에 의하여 색의 변화가 일어난다. 이 EC 물질은 전해질을 고체, 액체 또는 반고체 겔(gel) 상태로 지니고 있다. Reversible electro-deposition형인 EC 소자를 그림 4에 나타내었다. 이 EC소자는 단순히 row와 column사이에 겔 상태의 전해질을 갖는 EC 물질을 증착함으로써 형성할 수 있다. Writing 전압이 row와 column사이에 인가된 화



〈그림 4〉 Electrochromic FPD 구조의 Schematic Diagram

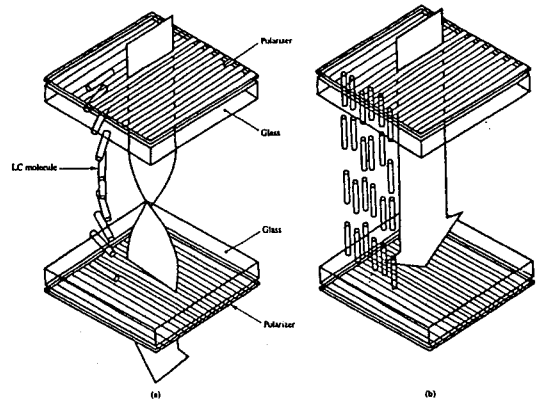
소의 상측 전극에 금속 박막이 증착되어 색의 변화가 일어나며, erase 전압이 인가되면 금속 박막이 투명한 이온으로 용해되어 겔 상태의 전해질로 되돌아 간다.

이 EC 재료를 정보 디스플레이에 응용하기 위한 많은 노력들을 하여 왔으나, 몇년전까지만 하여도 스위칭속도가 고해상도의 영상을 디스플레이하기에는 느리며 소자의 수명과 matrix addressing을 하기 위하여 필요한 writing threshold의 문제로 인하여 상용화할 수 있는 정도는 아니었다. 그러나 최근에 bismuth의 reversible electro-deposition을 응용한 새로운 EC 기술 개발에 활기를 띠고 있다.^[3~6] 이 기술은 PolyVision이라는 이름으로 이미 상용화가 시도되고 있는 실정이다. 이 비스무스계의 EC 동작 원리는 row와 column사이에 writing 전압이 인가되면 상측 기판에 박막 비스무스가 증착되어 contrast가 높은 영상을 얻을 수 있으며, erase 전압이 인가되면 박막 형태의 비스무스가 재산화(re-oxidation) 현상을 통하여 전해질로 되돌아 온다. Reversible electro-deposition ECD(Electrochromic Display)는 화질이 ink-on-paper정도로 좋으며, contrast ratio가 높으며, viewing angle이 매우 크며, 햇빛하에서도 관독할 수 있다는 큰 장점들을 지니고 있고 full color 소자로서의 가능성이 있기때문에 차세대 FPD소자로서 전망이 밝다. 그러나 이 소자는 수명에 대한 연구가 계속되어야 하며, 현재로서는 천만번 이상의

스위칭 사이클까지는 수명(lifetime)이 되는 것으로 보고되어 있다.^(3,4) EC 소자는 LED 소자와 마찬가지로 전류구동 소자이며, 전류구동을 위하여 요구되는 전압은 1~2Volts 정도로 이는 산화 환원에 필요한 포텐셜이다. 전형적으로 EC 소자를 구동하는 데 필요한 전하량은 writing 및 erasing 사이클 동안에 단위 제곱 센티미터 당 20~30밀리 쿨롬의 전하가 요구된다. EC 소자는 PDP 소자와 마찬가지로 고유한 메모리 특성을 지니고 있기 때문에 storage capacitance나 연속적인 refresh를 할 필요가 없으며 EC 소자는 반사형 소자이기 때문에 광원이 존재하는 환경하에서는 별도의 광원이 필요없다는 장점이 있다. 이 ECD의 가역적인 electrodeposition을 형성하기 위하여 writing할 때의 문턱전압 특성의 기울기가 매우 급격하여 수동 매트릭스 어드레싱(passive matrix addressing) 방식을 사용할 수 있으나, 대면적 고해상도의 FPD에 적용하기 위해서는 빠른 구동속도가 요구되기 때문에 아마도 능동 매트릭스 어드레싱 방식을 채택하여야 될 것이다. 이 ECD 소자는 발전 전망은 밝지만 현재로서는 연구단계에 있으며 대면적 고해상도의 FPD로 상용화되기 위해서는 비디오 속도로의 스위칭 특성을 갖아야 하며 소자 수명에 대한 연구가 계속되어야 할 것이다.

5. Liquid Crystal Display(LCD) 소자의 동작 원리

지난 수년동안에 LCD 개발에 있어서 기술적인 발전이 괄목할 만큼 이룩되어 laptop 컴퓨터 및 동화상 디스플레이에 응용하게 되었다. LCD 시장규모는 현재 디스플레이 시장에서 가장 큰 규모를 차지하고 있는 CRT를 곧 능가하리라는 예측을 하고 있어 일본을 비롯한 한국, 대만의 많은 회사들이 상당한 투자를 하고 있는 실정이다. 액정기술에는 많은 종류의 기술들이 있으며 이에 대해서는 본 특집의 액정 기술 전망에서 다루기 때문에 본고에서는 생략하고 twisted nematic(TN) LCD에 근간을 둔 active matrix LCD(AMLCD)와 supertwisted nematic(STN) LCD에 기초를 둔 passive matrix LCD(PMLCD)의 동작 원리에 대하여 간단히 설



(그림 5) 이상적인 TN LCD 디스플레이 셀의 Schematic diagram (a) 바이어스 전압이 인가되지 않은 상태의 LC 배열 및 빛의 진행 경로 (b) 바이어스 전압이 인가된 상태에서의 LC 배열 및 빛의 진행 경로

명하고자 한다.

LCD에 사용하는 nematic 분자는 길고 평평하며, 이 긴 분자는 긴축과 평행하게 줄을 서게되며 긴 분자의 끝들은 Van der Waals 힘에 의하여 서로 결합을 함으로써 고분자 체인을 형성한다. 이 평평한 고분자 체인들은 그들의 액체 특성에 따라서 쉽게 앞뒤로 미끄러진다. 액정의 디스플레이 응용에 중요한 두 가지 물리적 특성은 방향에 따라 반사율이 다른 광학적 이방성과 전개내에서 액정 분자를 정렬시킬 수 있는 전기적 이방성을 갖고 있다. 전형적인 TN형 셀을 그림 5에 도시하였으며, 긴 액정분자는 정렬층인 폴리이미드(Polyimide)에 문지름으로써 앞뒷 면의 유리 표면에 한쪽 끝이 고정된다. 액정분자의 장축은 문지르는 방향으로 정렬된다. 따라서 앞뒷면의 유리판을 서로 직교하도록 문지르면 액정분자 체인은 그림 5(a)에서 보는 바와 같이 90도 꼬이게 된다. 따라서 국부적인 광학축이 앞면으로부터 뒷면까지 90도 회전하게 된다. 이러한 광학적 효과를 얻기 위하여 그림 5에서 보는 바와 같이 셀의 바깥쪽에 편광판을 서로 직교하는 방향이 되도록 부착한다. 액정에 바이어스가 인가하지 않은 상태 즉 off 상태에서는 그림

5(a)에서 보는 바와 같이 상측의 편광판을 통과한 빛이 액정에서 90도 회전되어 아래쪽의 편광판으로 통과하여 나오게 된다. 액정에 ac 바이어스가 인가되면 그림 5(b)에서 보는 바와 같이 액정분자의 체인들은 전계의 방향으로 정렬되어 상측 편광판을 통과한 빛은 액정을 통과하여 하측 편광판에 흡수되어 빛이 통과하지 못한다. 이러한 배열을 갖는 경우에는 바이어스가 인가되지 않은 상태에서 빛을 통과시키기 때문에 normally white라고 말한다. 만약에 두 개의 편광판을 서로 평행하도록 배열하면 normally black인 구조를 갖는 액정판을 만들 수 있다. 편광판으로 입사된 빛은 많은 층들을 통과하면서 흡수되기 때문에 on과 off된 PIXEL사이의 contrast ratio를 증가시키기 위하여 backlight를 사용하는 것이 필요하다. 칼라 LCD 패널인 경우에는 칼라 필터를 부착함으로써 광효율이 더욱 저하되어 backlight의 사용이 필수적이다.

TN 액정물질은 전자-광학적 비선형성이 약하기 때문에 passively matrix addressing할 경우에는 contrast ratio와 viewing angle 등의 특성이 나빠서 각 PIXEL에 thin film transistor(TFT)를 첨부하여 전자-광학적 비선형성을 증진시킴으로써 TN LCD의 성능을 현저히 향상시킬 수 있었다. 그러나 실리콘 제조공정을 이용하여 유리 기판상에 대면적 TFT 네트워크를 만들어야 하기 때문에 디스플레이 패널 제조상의 복잡도가 증가한다. 대면적 TFT LCD에서 한 개의 TFT가 동작을 하지 않아도 그 TFT가 속해 있는 row나 column이 정상동작을 하지 않아 panel 전체를 못쓰게 되는 경우가 생길 수 있기 때문에 TFT LCD Panel에서는 수율(yield)이 매우 중요하다.

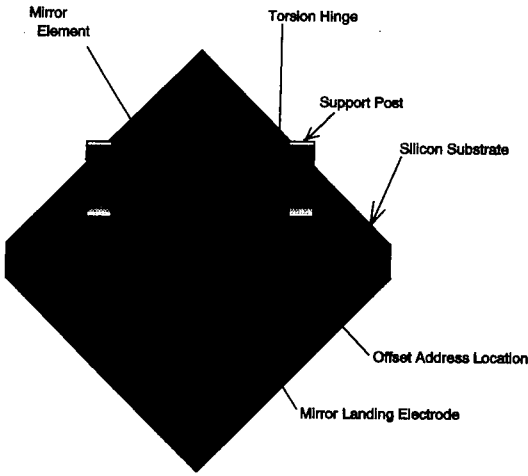
TN소자의 꺾이는 각이 90도 인데 비하여 STN LCD 소자의 꺾이는 각은 270도이다. STN LCD의 구조는 그림 5에서 보는 바와 같은 TN LCD와 같으나, 단지 꺾이는 각이 크기 때문에 두께가 두께가 두꺼우며 직교하는 편광판들이 폴리이미드의 문지르는 방향과 45도의 각을 이루도록 정렬하는 것만 다르다. STN LCD는 꺾이는 각이 크기 때문에 전자-광학적 비선형성이 크다. 따라서 STN

LCD는 passively matrix addressing 방식을 사용하여 구동할 수 있으며, 같은 방식으로 구동되는 TN에 비하여 contrast ratio와 viewing angle 등의 특성이 우수하다.

두꺼운 STN 셀은 TN 모드 셀에 비하여 인가된 전계에 따라 회전하는 속도가 느리며, 크로스톡(crosstalk) 등의 특성이 나쁘기 때문에 일반적으로 AMLCD의 성능이 STN LCD의 성능에 비하여 우수하다. 즉 AMLCD는 동화상을 나타낼 수 있으며, TFT 스위치를 통하여 크로스톡을 제거할 수 있어 화질이 STN LCD에 비하여 선명하며 contrast ratio가 높다. STN LCD의 성능을 개선하기 위하여 In Focus Systems사에서 active addressing 방식이 개발되었다.^[7] 이 active addressing 방식은 기존의 한번에 한 개의 row line을 선택하는 방식 대신에 frame당 각 row line을 여러번 선택하고 여러 개의 rows를 동시에 어드레싱하는 방법으로, 이 방법을 사용하면 STN LCD의 contrast ratio 및 구동속도를 개선함으로써 동화상을 나타낼 수 있게 되었다.

6. Digital Mirror Device(DMD)와 Acuated Mirror Array(AMA)의 동작원리

Texas Instruments사는 매우 작은 반사형 거울의 어레이(array)를 이용한 비디오 프로젝션 디스플레이 기술을 개발하였다.^[8] 그림 6에서 보는 바와 같이 DMD 프로젝션 디스플레이 셀은 aluminum micromirror와 MOS 구동회로로 구성되어 있다. 이 micromirror는 실리콘 기판상에 있는 전극 상층에 torsion hinges에 의하여 매달려 있으며, MOS 구동회로에 의하여 제어되는 정전기력(electrostatic force)에 의하여 편향된다. on 상태에 있어서는 광원으로부터 color wheel를 통과한 빛이 micromirror에서 반사되어 프로젝션 렌즈에 들어가서 영상이 스크린에 디스플레이 되며, off 상태인 경우에는 micromirror에서 반사된 빛이 프로젝션 렌즈에서 먼곳으로 가게되어 스크린에 영상을 맺지 못하게 된다. 이 반사거울의 on과 off 상태사이의 스위칭 시간은 약 10microsec 이내로 표준 비디오 속도보다 빠르다. 그러나 DMD 소자



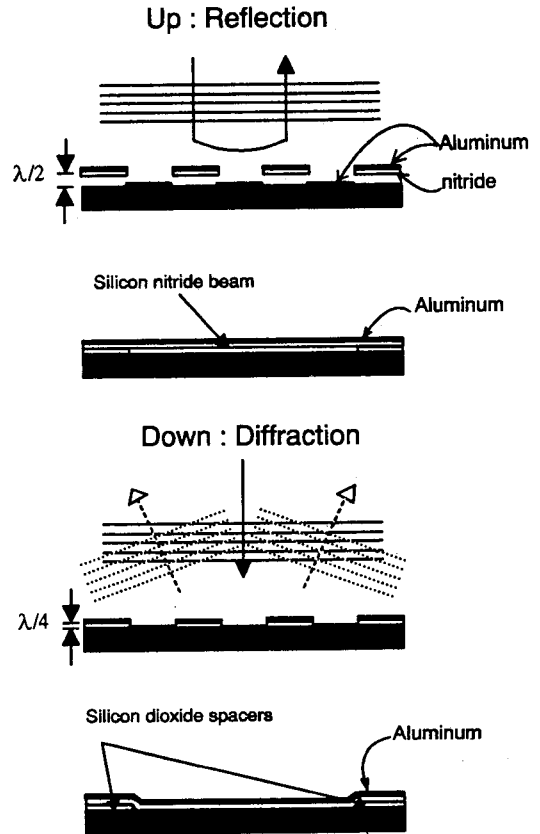
〈그림 6〉 digital mirror device의 schematic diagram

는 아직도 hinge의 신뢰성에 대한 문제가 해결되어야 될 것이다.

Acuated mirror array(AMA) 소자는 cantilever 형태의 micromirror 소자로서, cantilever beam의 상측에 있는 전극인 aluminum이 거울 구실을 하며, 하측에는 공통전극이 있으며, 이 두 전극들 사이에 piezoelectric 물질이 있는 구조로 되어 있다. 공통전극과 mirror 전극사이에서 전압을 가하면 cantilever beam이 휘게된다. 이러한 원리를 이용하여 DMD 소자와 같은 원리의 광학계를 사용하면 프로젝션용 디스플레이를 만들 수 있다. 이 AMA가 DMD와 다른 점은 두 전극 사이에 인가한 전압에 따라서 거울의 휘는 정도가 다르기 때문에 gray scale를 쉽게 얻을 수 있다는 장점이다.

7. Grating Light Valves의 동작원리

Grating Light Valve(GLV)는 흑백 혹은 color 디스플레이에 응용할 수 있는 micromechanical phase grating으로서 동작원리는 광회절 효율을 변조하기 위하여 grating 소자의 위치를 상하로 조절한다.^[9] 그림 7에서 보는 바와 같이 grating 소자의 위치를 상하로 조절하기 위해서는 DMD 소자와 마찬가지로 electrostatic 힘을 이용한다.



〈그림 7〉 Grating Light Valve 소자의 동작원리를 나타낸 grating beam의 X-축 및 Y-축 단면도

grating dimension을 적절히 설계함으로써 digital light valve로 동작하고, 이 GLV의 스위칭 속도는 20nanosec 정도로 매우 빠르기 때문에 time division multiplexing를 이용하여 gray scale을 실현할 수 있다. Grating은 고유한 dispersion 특성을 갖기 때문에 GLV는 grating 주기를 변화함으로써 color 디스플레이로 사용할 수 있다. GLV 셀의 상측 전극과 하단 전극을 column과 row에 각각 연결하여 passive matrix addressing으로 구동할 수 있다. Grating light valve는 제조공정이 매우 간단하고 효율면에서도 우수할 뿐 아니라 소자의 전자-광학적 비선형성이 커서 passive matrix addressing 방식으로도 성능이 매우 우수하기 때문

에 light valve 소자로서 앞으로 전망이 매우 밝다.

8. Field Emission Display(FED) 소자의 동작 원리

FED 기술은 1960년도 중반에 처음으로 연구가 시작되었으나 연구가 활발하지 못하다가 최근에 차세대 디스플레이 기술로 각광을 받으면서 연구에 활기를 띠고있다.^[10] FED는 여러가지 형태의 cold cathode microtips이 있으며 이에 대해서는 본 특집의 FED 기술 전망에서 언급할 것이기 때문에 본고에서는 생략한다. FED의 cathode에서의 전자 방출은 grid와 cathode 사이에 인가된 전압에 의하여 일어나며, 방출된 전자는 cathode와 anode 사이의 전계에 의하여 anode로 끌려가게 된다. Full color FED는 anode상에 RGB phosphors를 사용하여 실현할 수 있다. FED의 구동방식은 passive matrix 방식과 active matrix 방식으로 실현할 수 있으며 passive matrix 방식에서도 여러가지 구동방법이 있을 수 있으나 가장 간단한 방식으로는 grid를 row에 연결하고 anode를 column에 연결하여 구동할 수 있다. 이 방법은 간단하지만 구동용 LSI를 설계 제작하는 데 높은 고전압 소자가 필요하여 어려움이 있다. active matrix 구동방식은 각 셀마다 한 개의 transistor를 grid와 cathode 사이에 삽입함으로써 고전압이 걸리는 cathode와 anode사이에 dc 전압을 인가할 수 있어 구동회로의 설계와 제작이 용이하며 gray scale를 쉽게 실현할 수 있다는 장점이 있다. FED 구동은 근본적으로 전류를 제어하여 구동하는 방식이기 때문에 구동회로의 설계에서 여러가지 방법들이 있을 수 있으며 어떠한 구동방법을 채택하느냐에 따라서도 화질이 좌우될 것으로 사료된다.

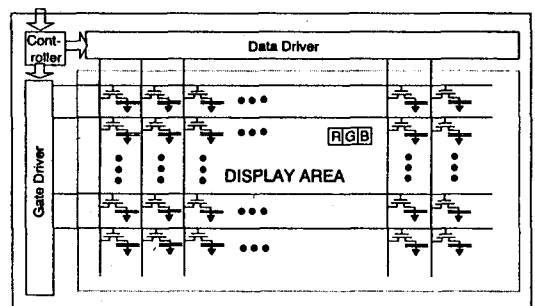
III. 구동방식 및 구동회로

앞에서 설명한 바와 같이 FPD의 구동방식에는 크게 나누어 passive matrix addressing 방식과 active matrix addressing 방식으로 나눌 수 있

며, 디스플레이 소자의 특성과 응용분야에 따라서 구동 기능이 다양하기 때문에 본고에서는 AMLCD 및 DC PDP의 구동방식과 구동회로에 대하여 언급함으로써 FPD의 구동방식과 구동회로를 살펴보기로 한다. 매트릭스 어드레싱을 사용하는 FPD의 구동부는 크게 세 부분으로 나눌 수 있다. 주사방식(scanning method)을 결정하는 scan driver (혹은 row driver), 영상 신호를 인가하는 data driver(혹은 column driver), scan driver와 data driver에 동기 clock를 공급하며 panel의 color 셀의 배치상태에 따라서 영상신호의 순서를 결정하여 주는 기능 등을 담당하는 제어부로 나누어진다. 이들 중에서 제어부는 디스플레이 패널의 구조, 응용분야, 전자-광학적 비선형 전달함수 특성에 따라서 다르기 때문에 대부분의 디스플레이 패널들의 제어부는 각 회사들에서 독자적으로 개발하여 사용하고 있다. 따라서 본고에서는 제어부를 제외한 scan driver와 data driver에 대하여 주로 언급하기로 한다.

1. AMLCD의 구성

AMLCD 시스템은 외부에서 입력되는 영상신호를 받아 row line를 순차적으로 선택하여 받아들인 영상신호를 선택된 row line에 연결된 액정에 기록함으로써 패널상에 화상을 표시하는 것이다. 칼라 LCD에서는 각 화소에 RGB 필터를 부착하여 칼라 영상을 나타내고 있다. 이러한 기능을 수행하기 위하여 LCD 시스템은 그림 8에서 보는 바



(그림 8) AMLCD 시스템의 대략적인 구성 block diagram

와 같이 크게 화소를 포함하고 있는 판넬, controller, scan driver, data driver 등 4개의 블록으로 구성할 수 있으며, 이들 구성 블록들의 구조와 기능을 설명하면 다음과 같다.

1) Controller

LCD 시스템에서 외부와의 인터페이스를 담당하고 있는 부분으로서, 입력되는 화상신호와 제어신호를 받아서 scan driver와 data driver에서 필요로 하는 신호를 생성하여 주는 구실을 하며, 일반적으로 수행하는 기능들로는 다음과 같다. (1) 외부에서 직렬로 입력되는 영상신호를 병렬 데이터로 변환하여 데이터 드라이버에 전달하는 기능, (2) 판넬의 RGB 화소 배치에 맞게 영상신호를 재배치하여 데이터 드라이버에 공급하는 기능, (3) 액정의 특성과 그레이 스케일에 맞게 영상신호 전압레벨을 조절하는 기능, (4) 화질을 개선하기 위한 화상 처리 기능, (5) 외부에서 입력되는 신호를 데이터 드라이버가 요구하는 신호로 변환하기 위한 AD 또는 DA 변환 기능, (6) 스캔 드라이버와 데이터 드라이버의 동기에 필요한 타이밍 신호 생성 기능 등이 있으나, 이들 중에는 데이터 드라이버에서 수행하는 경우도 있다.

2) Scan Driver

그림 8에서 보는 바와 같이 스캔 드라이버의 출력단은 판넬의 게이트라인에 연결되어 각 화소에 있는 TFT의 on/off상태를 결정하기 때문에 게이트 드라이버라고도 부른다. 게이트 드라이버의 출력이 high 상태가 되면 연결된 TFT가 on 상태가 되어 데이터 라인에 인가된 영상신호가 화소에 있는 액정 커패시터에 전달되게 된다. 게이트 드라이버의 출력이 low로 떨어지면 TFT가 off되며 액정 커패시터에 저장된 화상신호는 다음 프레임에서 TFT가 다시 on되어 새로운 영상신호가 입력되기 전까지 그대로 입력된 화상신호를 저장하고 있다. 게이트 드라이버는 스캐닝 신호를 게이트 라인에 순차적으로 인가해 판넬상에 있는 모든 화소 커패시터에 화상신호를 입력하게 된다. 게이트 드라이버의 출력은 보통 20~30V 정도의 전압 레벨을 내보내야 하므로, 출력단에는 내압이 30~50V 사이인 파워 디바이스를 사용하고 있다. 게이트 드라

이버의 내부회로 구성은 controller로부터 받은 start signal을 순차적으로 전달하기 위한 shift register와 전압 레벨을 바꾸기 위한 level shifter 회로, 판넬의 gate line을 구동하기 위한 출력단 버퍼로 구성할 수 있다. 이러한 회로들 이외에 여러가지 스캐닝 방법들을 실현할 수 있도록 하기 위한 control logic이 필요하다.

3) Data Driver

TFT의 드레인은 데이터 라인에 연결되어 있어 게이트 라인에 고전압이 인가되어 TFT가 on 상태가 되면 데이터 라인의 화상신호가 액정 커패시터에 전달된다. 데이터 드라이버의 출력단은 데이터 라인에 연결되어, 게이트 드라이버의 스캐닝 신호와 동기하여 데이터라인에 화상신호를 내보낸다. 이와 같은 동작이 게이트 라인에 연결된 모든 화소에 동시에 이루어져야 하기 때문에 데이터 드라이버는 고속으로 동작하여야 한다. 액정에 dc 전압이 걸리지 않도록 신호전압을 매 프레임마다 반전시켜 주어야하므로 데이터 드라이버에서 출력되는 화상신호의 스윙폭이 필요한 신호 레벨보다 2배가 되어야 한다. 또한 많은 그레이 레벨을 구현하기 위해서는 출력되는 신호전압의 오차가 작아야 하며, 고화질을 실현하기 위해서는 화소의 수가 많아 지므로 출력 단자의 수가 많아 진다. 이러한 요구 조건들을 만족시키기 위하여 새로운 데이터 드라이버 구조들이 제시되고 있다.^[11]

2. AMLCD의 문제점과 구동방식

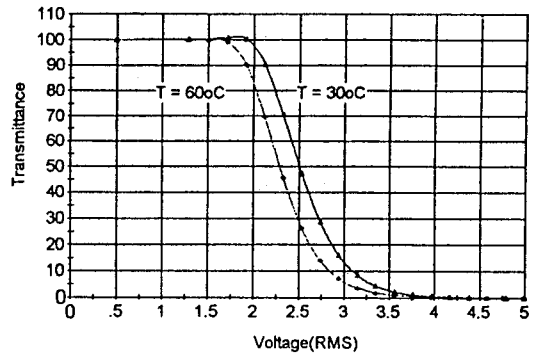
AMLCD를 구동할 때 발생하는 문제점들로는 (1) 게이트 라인의 전압이 떨어질 때 화소 전극과 게이트 라인과의 기생 커패시턴스에 의해 화소 전극의 전압이 내려가는 dc 레벨 변화, (2) 액정의 커패시턴스 값이 인가되는 전압에 따라서 달라지기 때문에 밝기가 변화하는 플리커 현상, (3) AMLCD 판넬의 크기와 해상도가 증가함에 따라서 게이트 라인의 커패시턴스와 저항이 증가하게 된다. 게이트 라인의 RC 딜레이에 의하여 스캐닝 신호의 딜레이가 커질 뿐만 아니라, 게이트 드라이버로부터의 위치에 따라 신호의 왜곡이 달라진다. 이러한 스캐닝 신호의 위치에 대한 변화에 의하여

액정 커패시터에 전달되는 화상신호가 달라져 화질의 uniformity가 떨어지게 된다.

앞에서 설명한 AMLCD의 구동 방식을 일반적으로 펄스 구동 방식이라고 하며, 이 구동 방식은 게이트 라인에 TFT를 on 시킬 수 있는 높은 전압의 펄스를 인가하여 데이터 라인의 신호 전압이 화소 커패시터에 전달되도록 하는 방식이다. 화소 커패시터는 액정 커패시터, 화상신호의 선형성과 저장성을 증가시키기 위한 storage 커패시터로 구성되어 있다. 이 storage 커패시터는 전단의 게이트 라인에 연결하거나, 또는 액정 커패시터와 병렬로 연결하는 방법으로 그의 한쪽 끝은 공통 단자에 연결된다. 액정에는 ac 신호를 인가해야 되며, 데이터 라인에 인가되는 신호 전압의 범위는 화소 커패시터의 공통 단자 전극의 전압의 변화가 신호전압의 변화를 결정한다. 데이터 신호 범위가 5V 정도이기 때문에, 공통 단자의 전압이 고정된 값을 사용한다면 데이터 라인에서 인가되어야 신호 전압 범위는 10V 범위가 되고 공통 단자의 전압을 5V씩 오르내리는 방식을 사용하면 신호 범위는 5V 범위로 할 수 있다.

게이트 라인의 전압이 떨어질 때 화소 전극과 게이트 라인과의 기생 커패시턴스에 의하여 화소 전극의 전압이 내려가는 dc 레벨 변화에 대해서는 많은 연구자들이 해석을 수행하였다.^[12, 13] dc 레벨 변화는 화상신호가 inversion된 경우에도 내려간다는 것이 특징이다. 이 dc 레벨 변화를 보상하여 주기 위하여 Matsushita사에서 용량 구동 방식이 제안되었다.^[14] 이 구동 방식은 데이터 라인에 인가되는 신호 전압의 범위를 작게 만들 수 있어 화소 신호 전압의 크기에 따른 레벨 천이의 변화를 줄이는 동시에 데이터 구동 회로를 5V 표준 CMOS 공정을 사용하여 만들 수 있다는 장점이 있다. 용량 구동 방식에서는 게이트 라인에 인가되는 스캐닝 신호에 V_p , V_m 보상 신호를 번갈아 인가하여 액정에 인가되는 전압의 dc 레벨 천이를 보상하여 주는 동시에 극성을 조절한다.

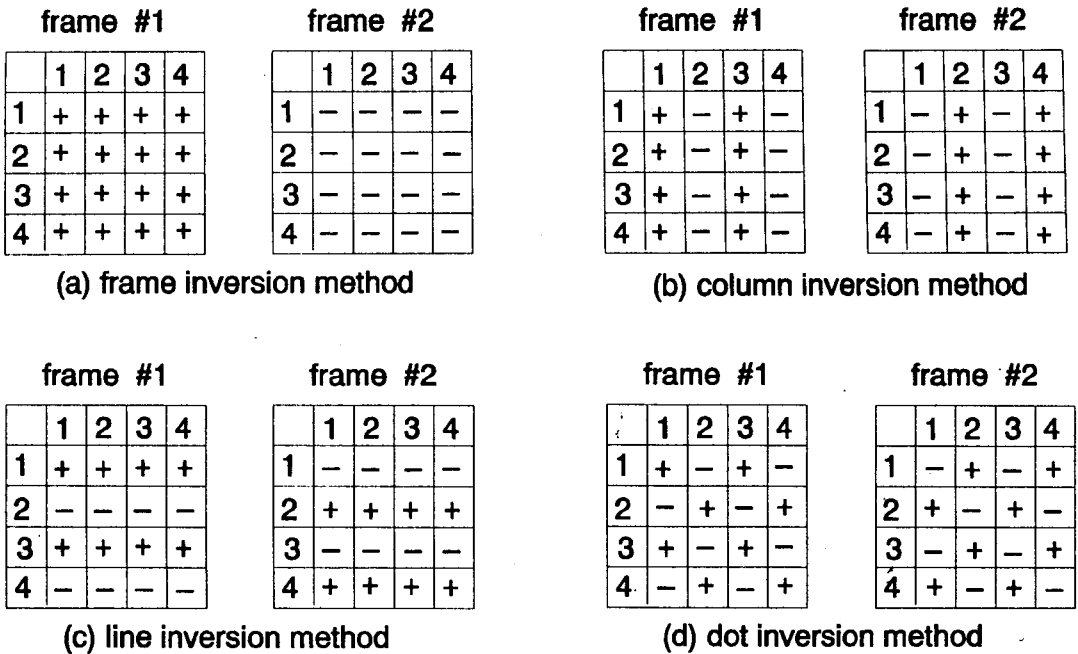
그림 9는 TN 액정에 인가된 전압에 따른 투과도의 변화를 나타내는 곡선이다. 그림 9에서 보는 바와 같이 투과도가 변하기 시작하는 문턱치 전



〈그림 9〉 TN 액정에 인가된 ac 전압에 따른 광투과도의 변화량을 측정된 곡선

압이 있고, 투과도가 급격히 변화하는 구간이 있다. 투과도가 변화하는 약 2V 범위 내에서 그레이 스케일을 나타낸다. 액정을 구동하기 위하여 양극성의 전압을 인가하여 주어야 하는데, 극성에 따라 투과도가 달라 화면의 밝기가 달라진다. 이로 인하여 밝기가 주기적으로 변화하는 플리커 현상이 발생하여 화질을 떨어뜨린다. 이런 현상을 없애기 위하여 사용되고 있는 방법들을 화소 위치에 따라 구동하는 신호의 극성을 엇갈리게 하여 국부적으로 밝기가 같아지게 하여 플리커 현상을 없애고 있다. 그림 10에 이러한 기법들을 개략적으로 나타내었다. 이러한 방법들 중에서 그림 10(d)에 나타난 dot inversion 방식이 플리커가 없는 가장 우수한 특성을 보이고 있다.

AMLCD의 대화면화 및 고해상도의 추세에 따라, 게이트 라인의 커패시턴스와 저항이 증가할 뿐 아니라, 화소의 개구율을 증가시키기 위해 전단의 게이트 라인에 storage 커패시터를 연결하는 셀 구조에 있어서는 게이트 라인의 커패시턴스를 더욱 증가시킨다. 이로 인한 게이트 라인의 RC 딜레이로 인해 스캐닝 신호가 전달될 때 파형의 왜곡 현상이 발생한다. 이 왜곡 현상으로 인하여 게이트 라인의 위치에 따라 액정 커패시터에 전달되는 신호 레벨이 달라져서 화질이 나빠진다. 이를 보상하기 위한 방법으로 공통 전극판을 수직으로 분할하여 보상 전압을 걸어 주는 방법이 강구되었다.^[15]



〈그림 10〉 Flicker를 없애기 위한 신호 inversion 방식들

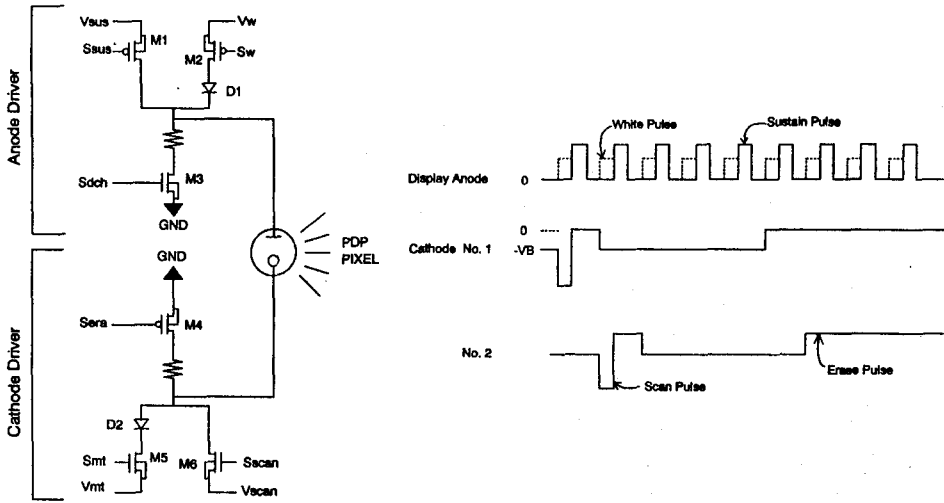
3. DC PDP 구동회로

DC PDP 구동 방식인 pulse memory drive (PMD) 구동 방식이 NHK에 의하여 제안되어,^[16] 현재 33인치 및 40인치 관넬에 적용되고 있다.^[17] 이 PMD 구동 방식은 반복적인 sustain 펄스가 discharge 셀의 anode와 cathode 사이에 인가되더라도 이 서스테인 펄스만으로는 셀이 방전을 시작하지 않으며, 일단 write 펄스에 의하여 점화된 셀은 서스테인 펄스에 의하여 반복적으로 방전을 계속한다. 왜냐하면, 방전에 의하여 형성된 metastable atoms은 다음의 펄스가 인가될 때 셀의 재항복전압을 낮추어 주기 때문이다. PMD 구동 방식을 이용한 단위 화소의 구동회로와 구동전압 파형을 그림 11에 나타내었다. 그림 11에서 보는 바와 같이 Sdch가 high 상태이고 Sera가 low 상태이면 PDP 셀의 anode와 cathode가 접지에 연결되어 셀의 전 상태를 지워버린다. Sscan이 high 상태이고 Sw가 low 상태이면 PDP 셀의 anode와 cathode사이에 고전압(Vw-Vscan)이 인가되어 셀이 방전을 시작하여 프리스마를 형성한다. 일

단 플라즈마가 형성되었던 셀에 Ssus가 low 상태이고 Smt가 high이면 셀의 anode와 cathode사이에는(Vsus-Vmt) 만큼의 전압이 인가되어도 프리스마를 형성한다.

한 개의 field를 8개의 subfield로 나누고, 이 각각의 subfield들은 sustain pulse의 수가 4, 8, 16, 32, 64, 128, 256, 512을 갖게 한다. 이 subfield들의 조합에 의하여 256 그레이 스케일을 갖도록 할 수 있다. 이러한 원리를 이용하여 full color 디스플레이를 실현할 수 있다.

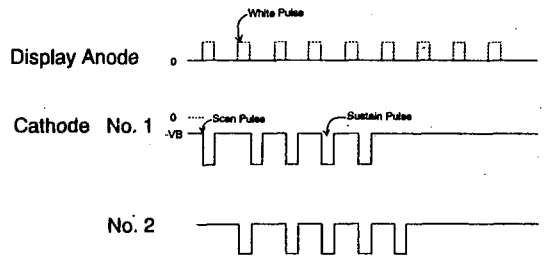
그림 11에 나타낸 회로를 구동하기 위해서는 write, scan, maintain, sustain 펄스 생성회로가 필요하며, 이들은 각각 다른 트랜지스터 회로들을 사용하여 생성한다. 이들 회로들은 5V 표준 CMOS회로를 사용하여 구성한 다음 level shift회로를 사용하여 고전압 트랜지스터를 구동할 수 있는 전압 레벨로 바꾼다. PDP 관넬을 구동하기 위한 출력전압이 200V 이상의 고전압이기 때문에 한 개의 LSI내에 anode나 cathode 구동회로를 집적하는 것이 쉬운 일이 아니며, 특히 그림 11에서



(그림 11) Pulse-Memory 구동방식을 이용한 단위 화소의 구동회로 및 구동 전압 파형

보는 바와 같이 고전압 다이오드 D1과 D2는 다른 소자들과 완전히 isolation이 되어야 한다. 따라서 한 개의 LSI내에 집적하기 위해서는 Dielectric Isolation(DI) 기술을 사용하여야 한다.

앞에서 기술한 PMD방식은 파형이 복잡하고 anode와 cathode사이에 인가되는 전압 레벨도 3가지이기 때문에 구동회로가 복잡하다. 뿐만 아니라 sustatin 펄스에 의하여 판넬 커패시턴스에 충전 및 방전시에 에너지 소모가 높기 때문에 이러한 단점들을 개선하기 위하여 새로운 PMD 방식이 고안되었다.^[18] 이 새로운 방식은 sustain 기간 동안에 cathode에 sustain 펄스가 인가된다는 것이다. 이 방식의 파형을 그림 12에 나타내었다. 새로운 방식에서의 anode와 cathode 사이에 인가되는 전압은 기존의 PMD와 동일하며, 따라서 동작 순서도 동일하다. 단지 새로운 방식을 채택함으로써 파형이 간단하여 저서 파형 생성 회로가 간단하여지며, sustain 전압이 sustain 기간 동안에만 인가되기 때문에 판넬의 커패시턴스에 충전 및 방전에 의한 에너지 손실을 줄일 수 있다.



(그림 12) 새로운 Pulse-Memory 구동 방식의 anode와 cathode의 전압 파형

IV. 결 론

Flat Panel Display(FPD)로 사용할 수 있는 소자들은 크게 구분하면 방출형 소자와 비방출형 소자로 구분할 수 있으며, 방출형 소자로는 Plasma Display Panel(PDP), Electroluminescent(EL), Light Emitting Diode(LED), Field Emission Display(FED) 등과 비방출형 소자로는 Electrochromic(EC), Liquid Crystal Display(LCD), Digital Mirror Device(DMD), Acuated Mirrir Array

(AMA), Grating Light Valve(GLV) 등의 동작 원리를 살펴보았다. 이들 소자들의 근본적인 구동 방식인 matrix addressing을 사용하기 위해서는 이들 소자들이 전자-광학적 비선형성이 커야만 화소간의 crosstalk를 줄일 수 있으며, 비선형성이 작은 소자 또는 구동상의 고전압 스위칭을 피하기 위해서 트랜지스터를 각 셀에 첨부하여 비선형성을 키우거나, 고전압 스위칭 대신에 저전압 스위칭으로 바꿀 수 있음을 검토하였다. 또한 구동 방식은 FPD 셀의 동작원리, 특성, matrix addressing 구동시 문제점 등에 의하여 결정되는 것이기 때문에 앞에서 열거한 FPD 소자들 중에서 예로써 AMLCD와 dc-PDP 소자의 구동 방식과 구동 회로에 대하여 알아보았다. AMLCD의 구동 방식에서 보듯이 구동 방식에 의해서도 화면의 화질을 개선할 수 있음을 알 수 있다. dc-PDP 구동 회로에서는 플라즈마의 메모리 특성을 이용하여 구동 방식을 적절히 활용함으로써 그레이 스케일을 실현할 수 있음을 알 수 있다. 이들과 마찬가지로 다른 FPD 소자들에 대해서도 구동 방식이나 구동 회로를 잘 고안함으로써 화질을 개선할 수 있어 이들에 대한 관심이 요구되고 있다.

참 고 문 헌

- [1] Lawrence Tannas, Jr., Flat Panel Display and CRTs, Van Norstrand-Reinhold, New York, 1985.
- [2] Joseph A. Castellano, Handbook of Display Technology, Academic Press, San Diego, 1992.
- [3] B. Warszawski, U.S. Patent, 5,056,899 (1992)
- [4] B. Warszawski, Electrochemical Society Extended Abstracts, Vol.92-2, pp. 785, Toronto, Ontario, Canada, Oct. 11~16, 1992.
- [5] J. P. Ziegler et. al., Electrochemical Society Extended Abstracts, Vol.92-2, pp. 784, Toronto, Ontario, Canada, Oct. 11~16, 1992.
- [6] B. M. Howard et. al., "Electrochemically Deposited Thin Films," Electrochemical Society Proceedings Series, Vol. PV93-26, pp. 353, 1993.
- [7] T. J. Scheffer and B. Clifton, "Active Addressing Method for High-Contrast Video-Rate STN Displays", 1992 SID Digest of Technical Papers, pp. 228~231.
- [8] J. B. Sampsel, "An Overview of the Digital Mirror Device(DMD) and Its Application to Projection Display," 1993 SID Digest of Technical Papers, pp. 1012~1015.
- [9] R. B. Apte et. al., "Deformable Grating Light Valves for High Resolution Displays," 1994 Technical Digest of Solid-State Sensor and Acuator Workshop, pp.1~6.
- [10] I. Brodie and P. R. Schwoebel, "Vacuum Microelectronic Devices," Proceedings of the IEEE, Vol. 82, No. 7, pp. 1006~1034, July, 1994.
- [11] A. Erhart, "256-Graya-Level Column Drivers: A Review of Two IC Architectures," 1992 SID Digest of Technical Papers, pp. 793~797.
- [12] Y. Miyata et. al., "Dynamic Characteristics of LCD Addressed by a-Si TFTs," 1988 SID Digest of Technical Papers, pp. 314~317.
- [13] K-I. Yanai et. al., "Noncrossing TFT Matrix with Reduced dc Level Shift and Crosstalk," 1991 SID Digest of Technical Papers, pp. 26~29.
- [14] E. Takeda et. al., "A Capacitively Coupled TFT-LCD Driving Method," Proceedings of the SID, Vol.31, No.2, 1990, pp. 87~94.
- [15] 이광호, "능동 격자 액정 소자의 게이트 라인 보상 구동 방법에 관한 연구," 석사학위

- 논문, 한양대학교, 1995
- [16] H. Murakami et. al., "Pulse Memory Drive Scheme for DC-PDPs," IEEE Trans. Electron Devices, Vol.ED-29, No.6, 1982, pp.988~994.
- [17] T. Tamura et. al., "Development of Color dc Plasma Display Driver ICs for Pulse-Memory Driving Method," 1994 SID Digest of Technical Papers, pp. 723~726.
- [18] Y. Takano et. al., "A 40-in DC-PDP with New Pulse-Memory Drive Scheme," 1994 SID Digest of Technical Papers, pp. 731~734.

저자 소개



權 五 敬

1955년 4월 7日生

1978년 2월 한양대학교 전자공학과 졸업

1985년 6월 Stanford University, 전기공학과 (석사)

1988년 3월 Stanford University, 전기공학과 (박사)

1980년 1월~1983년 5월 금성전기(주) 기술연구소 연구원

1983년 5월~1987년 12월 Stanford University, 연구조교

1987년 12월~1992년 8월 Texas Instruments Inc., 책임연구원

1992년 9월~현재 한양대학교 공과대학 전자공학과 조교수

주관심분야 : Smart Power IC Design and Process Integration for Display Drivers and Automotive Applications, Power Device and Short Channel MOS Device Design, Multi-Chip Packaging Technology, Novel Display Devices and Silicon MMIC Technology.