《特別寄稿》

# DECT 시스템의 RF에 관하여

김 병 무 · 조 진 규
(금성통신연구소 연구원)

□차 례□

Ⅰ. 머리말
Ⅱ. DECT 시스템의 RF
Ⅲ. System Issues
Ⅳ. 맺음말

## Ⅰ. 머리말

언제, 어디서나, 누구와도 통신이 가능하게 함을 목표로 하는 차세대 통신인 개인통신 서비스(PCS)가 점점 현실로 다가오고 있다. 여기에 부응하여 제3세대 무선전화(Cordless Telephone)방식으로 떠오르는 DECT(Digital European Cordless Telecommunications) 방식은 유럽의 표준화 기관인 ETSI에서 표준을 정했으며[1] 그 고유의 특성으로 앞으로 많은 발전 가능성을 보이고 있다. DECT 방식은 CT2 방식과는 달리 임시 표준이 아니며 송신뿐만 아니라 수신 및 다중셀(Cell) 설계가 가능하도록 하고 있다. 또한 음성 스크램블, 암호화, 오류검출에 대한 규정이 마련되어 있다. 그리고 셀룰라와 달리 사용자들이 자동차 속도가 아닌 도보 속도로 작은 셀을 다니면서 통화하는 환경에 적합하도록 되어있다. 즉, 호의 요구가 많은 일반 사무실의 환경에 초점을 맞추어 설계된 마이크로셀 개념의 통신환경을 제공한다. 또한 DECT 규격은 기본적으로 가정용, 사무용, 및 공중용 텔리포인트 망을 구성하여 음성 및 데이터 통신용으로 사용될 수 있도록 설계되어있다. 현재 DECT 제품의 발전 가능성을 인식한 국내의 여러 업체에서 DECT 관련제품 및 기술개발을 서두르고 있으나 취약한 소자기술, 고주파에 대한 RF 설계경험부족, 전파환경에 대한 연구 부족으로 많은 어려움을 겪으리라고 생각된다. 본고에서는 다른 상업 통신에 비교하여 비교적 높은 주파수를 사용하는 DECT 시스템의 여러 부분 중 국내 업체가 취약한 RF 부분과 관련 시스템 issues에 대하여 살펴보기로 한다.

## Ⅱ. DECT 시스템의 RF

DECT 시스템은 CT2나 셀룰라와 달리 준 마이크로파대인 1880-1900MHz의 주파수를 사용한다. 즉, 할당된 주파수 대역폭은 20MHz이며 이 대역폭을 1.728 MHz의 간격으로 나누어 10개의 RF 채널을 할당한다. 변조 방식으로는 FSK의 일종인 GFSK를 사용한다. 여기서 G는 가우시안 필터를 나타낸다[2]. DECT에서는 $\Delta f \times T_b$($\Delta f$는 peak frequency deviation, $T_b$는 bit duration)의 값이 0.35-0.7의 범위에 있어야 하는데, 이것은 $\Delta f$가 201.6-403.2 kHz의 범위에 있어야 하는 것과 동일한 의미이다. $\Delta f \times T_b$가 0.5 일 때 주파수 편이가 최소이므로 이때의 GFSK변조를 GMSK(Gaussian Minimum Shift Keying) 변조라 한다. 그림 1은 GFSK변조된 신호의 spectrum을 나타내고 신호는 캐리어 주파수를 중심으로 288kHz 편이 되었음을 알 수 있다. 이 값은 DECT 시스템이 MSK(Minimum Shift Keying) 변조 방법을 사용하므로 정해진 주파수 편이의 값인데, 이 편이 값은 $1/4T_b$로부터 나온 값이다. 그러므로 데이터 전송속도가 크면 클수록 주파수 편이

가 커서 스펙트럼 상에서 많은 대역폭을 차지함을 알 수 있다. DECT는 송수신 구별을 일반 아날로그 CT나 셀룰라에서 사용하는 FDD와 달리 송수신 시간을 달리하는 TDD(Time Division Multiplex)를 사용한다. DECT의 데이터 전송속도는 1.152Mbps이며 음성 코딩은 32kbps ADPCM을 사용한다. 이와 관련된 표준은 표 1에 잘 나타나 있다. DECT의 프레임 구조는 그림 2와 같다. 10ms의 1 프레임은 24개의 타임슬롯으로 나누어지며, 각 슬롯은 S 필드, D 필드, Z 필드, 가드타임으로 나누어진다. 여기서 가드 타임은 충분한 물리적 의미를 갖는데 후에 논하기로 한다.

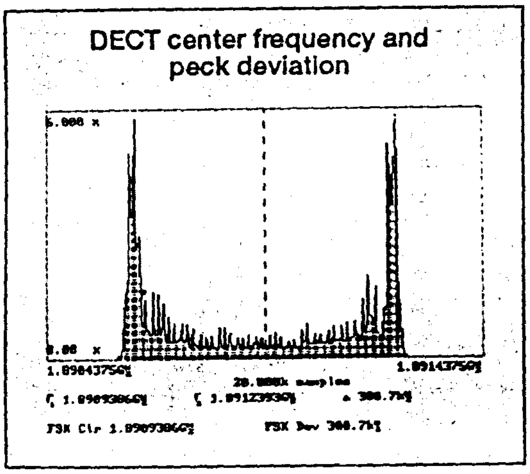



그림 1. GFSK 변조된 신호의 스펙트럼

표 1. DECT의 표준

| Parameter | Standard |
|---|---|
| Access | TDMA & FDMA/TDD |
| Frequency band | 1.88-1.90 GHz |
| Modulation | GFSK(GMSK) |
| Baseband Filter | $B_bT = 0.5$(Gaussian) |
| RF Channel | 0 : 1897.334~9 : 1881.792 MHz |
| Number of RF Channels | 10 |
| Channel Spacing | 1.728 MHz |
| FM Deviation | 288 kHz |
| Data Rate | 1.152Mbps |
| Frequency Accuracy | 50 kHz |
| Synthesizer Switching Speed | 30μs(BS), 450μs(HS) |
| Receiver sensitivity | ≥ -83 dBm* |
| Rate of the centre frequency | 13 kHz/ms |
| Jitter of a packet transmission | ≤ ±1μs |
| Transmitted power | 80 mW ≤ power ≤ 250 mW |

DECT 시스템의 RF 구성은 그림 3과 같은데 일반 무선 시스템의 RF와 유사하다. 그림 3에서 BMC는 Burst Mode Controller를 뜻하며 TDMA 방식인 DECT 프로토콜을 수행하기 위한 핵심 기능이다. 그림 3의 각 블록을 좀 더 구체적으로 나타내면 표 2와 같은 구성 요소로 나타낼 수 있는데 각 요소가 하나의 칩 일수도 있고 여러 개의 소자로 구성될 수도 있다. 현재의 칩 개발 추세는 여러 가지의 구성요소를 1개의 칩으로 구성하여 집적화를 높이는 방향으로 가고 있다.

DECT 시스템의 Radio front-end를 주파수 변환 수의 관점에서 볼 때 크게 단일(직접) 변환과 이중 변

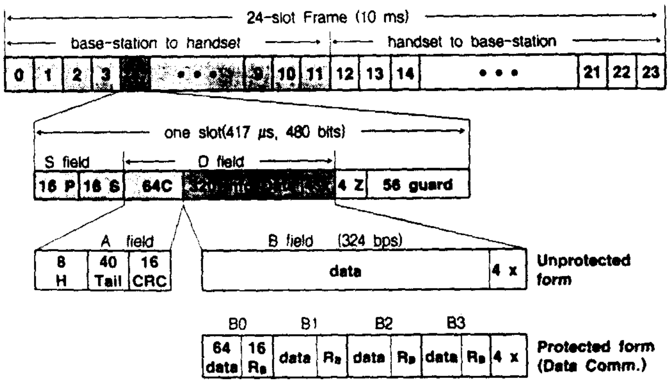



그림 2. DECT의 프레임 구조

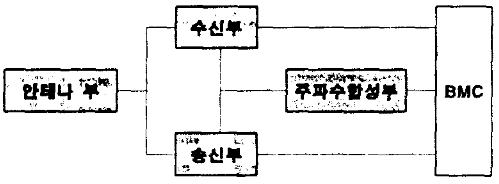



그림 3. DECT 시스템의 RF 구성

표 2. 각 블록의 구성요소

| | 구 성 요 소 |
|---|---|
| 안테나 부 | Antenna, Antenna switch, Antenna diversity |
| 수신부 | LNA, Filter, Down converter |
| 송신부 | Gaussian filter, Power AMP, Up converter |
| 주파수합성부 | PLL, VCO, Loop filter |

환(super-heterodyne method)등으로 나눌 수 있다. 단일 변환은 신호의 캐리어 주파수와 국부발진기의 주파수가 동일하면 중간 주파수가 0이 되므로 zero-IF라고 불리기도 한다. 어느 방식이 우수한가, 어느 방식을 선택할 것인가는 전체 시스템 관점에서 비교되어야 한다.

표 3. Single conversion과 dual conversion의 비교

| feature | single conv. | dual conv. |
|---|---|---|
| overall risk | − − − | +++ |
| manufacturability | − − − | +++ |
| power consumption | + | − |
| isolation problems | − − − | ++ |
| number of filters | +++ | − − − |
| data slicer DC threshold acquisition | − − − | +++ |
| dynamic range | − − | ++ |
| total ASIC chip size | − | + |

\+ relative advanced − relative disadvanced

표 3은 두 방식을 비교한 결과이며[3], 소자의 수와 전력 소모의 관점에서 보면 단일 변환이 우수함을 알 수 있고, 현재로써는 전체 시스템 관점에서 보면 이중 변환이 우수하다. 그러나 단일 변환의 장점이 상당히 매력적이므로 칩 제조업체들의 방향은 단일 변환으로 흐르고 있다. 그림 3의 DECT 시스템 RF 구성 요소를 자세히 고찰해 보자. 먼저 송수신 공용으로 사용되는 안테나부를 살펴보자.

1) 안테나 부

안테나는 무선 시스템의 송신부의 끝단이고 수신부의 시작단이며 시스템의 소형화 고성능화를 도모하는데 있어서 중요한 역할을 한다. DECT 시스템은 1880-1900MHz의 주파수를 사용하므로 셀룰라와 비교하여 주파수가 높으므로 안테나의 길이를 훨씬 줄일 수 있다. 많이 사용되는 안테나로는 헬리컬, 다이폴 안테나 등이 있으며 안테나의 길이를 더 줄일 필요가 있는 경우에 내장형 안테나를 도입하여 줄일 수 있으나 성능의 저하는 피할 수 없는 현상이다. 핸드셋에서는 안테나를 도체 역할 하는 인체에 가까이하면 특성이 변하는 표피효과를 고려하여야 하고, BS(Base Station)에서는 원하는 필드 패턴에 따라 사용하는 안테나의 종류와 구조를 달리하여야 한다. 안테나의 필드 패턴은 건물내 전파전파의 관점으로 중요하게 고찰되어야 한다. 안테나에 의해 수신된 신호와 안테나로부터 방사되기 전의 신호는 필터링 된다. 이 필터는 1880~1900 MHz의 주파수를 통과시키는 2-pole 세라믹 BPF를 주로 쓰는데 송신시는 신호의 하모닉 성분을 감쇄 시킴과 동시에 광대역 잡음을 줄이고, 수신시는 대역외 간섭을 줄이기 위한 용도이다. DECT의 사용환경이 주로 건물 내부이므로 다중경로 페이딩 현상이 매우 심하게 나타난다. 이 페이딩에 대한 영향을 줄이기 위해 다이버서티 방법을 쓴다. 다이버서티에는 안테나 다이버서티, full receiver 다이버서티, time 다이버서티, cross-polarization 다이버서티 등이 있는데 BS에서는 주로 안테나 다이버서티를 많이 사용하는데 설치 문제 때문에 주로 2개의 안테나를 사용한다. 이때 페이딩 패턴이 다른 신호를 수신하기 위해 두 안테나 사이는 반파장의 거리를 두게 된다. 표 1에서 보듯이 DECT 시스템은 TDD을 사용하여 안테나를 통하여 들어오는 신호와 나가는 신호의 시간을 구

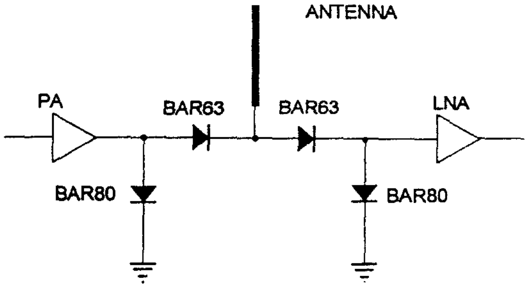



그림 4. 안테나 스위치

분하여 다른 시간대를 이용하기 때문에 주파수 분할 다원 접속 방식에서 사용되는 설계하기 어렵고 부피도 크고 삽입 손실도 있는 듀플렉서를 사용하지 않아도 된다. 이때 송신과 수신 구분을 위한 제어 신호는 BMC에서 공급해 주어야 한다. 그림 4는 PIN 다이오드를 이용하여 구성된 TDD를 위한 안테나 스위치 회로 구성의 한 예이다. 이 안테나 스위치로부터 송신과 수신이 구별된다. 그리고 일반적으로 듀플렉서의 삽입손실은 1 dB를 초과해서는 안된다.

### 2) 수신부

수신부는 LNA(Low Noise Amplifier), 믹서(Down converter), 데이터 slicer(비교기)등을 구성 요소로 한다. 수신측의 초단에 사용되는 증폭기에서는 원하는 신호의 세기를 증폭 해주는 동시에 발생되는 잡음은 최소로 유지해주어야 한다. 이러한 LNA의 성능은 수신 감도의 전체 성능에 큰 영향을 미치므로 주의 깊게 설계하여야 한다. 일반적으로 이득과 잡음 지수를 동시에 좋게 할 수 없으므로 최적의 선정이 중요하다. LNA를 통과한 신호는 이미지 제거 필터로 입력되고, 이 필터의 출력은 믹서로 입력된다. 믹서는 소자의 비선형 특성을 이용하여 주파수를 변환하는 기능을 담당하는데, 단일 변환을 쓰느냐 이중 변환을 사용하느냐에 따라 회로에 많은 차이가 있다. 단일 변환은 110.592 MHz로 주파수를 변환시킨 후에 데이터를 복원하고 이중 변환은 2개의 믹서를 사용하여 주파수를 2번 변환시킨 후 데이터를 복원한다. 이때 쓰이는 중간 주파수 110.592MHz는 유럽의 ECTCL에서 정한 값이다. 단일 변환의 경우 amplifier/limiter, RSSI, 변별기가 110 MHz에서 동작하므로 안정도가 떨어지며 isolation에 대한 문제가 중요하게 대두된다. 그리고 복잡한 LO 탱크회로, 소자의 낮은 허용 오차, aging effect (시간에 따라 파라미터 값이 변하는 현상) 또한 고려의 대상이 된다. 그러나 제2차 IF 필터와 제2차 LO 탱크 회로가 필요 없으므로 소자의 수가 많이 줄어든다. 현재 RF 소자 업체들이 단일 변환의 단점을 보완하여 소자 개발을 하고 있다. DECT에서는 신호 복조를 위해 quadrature 탱크회로를 많이 사용한다. 그림 5는 quadrature 탱크회로를 나타내며 탱크회로는 입력신호를 90도 위상편이 되도록 설계한다. 이 회로의 출력은 다음 식과 같다.

$$V_o = 2Q_1 \frac{\omega_1 + \Delta\omega}{\omega} \tag{1}$$

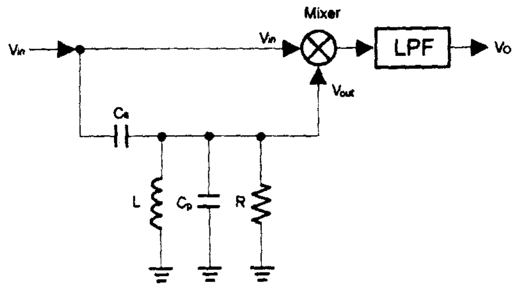


그림 5. Quadrature 탱크회로

여기서

$$\omega_1 = \frac{1}{\sqrt{L(C_p + C_s)}}, \quad Q_1 = R(C_p + C_s)\omega_1 \tag{2}$$

이다. 식 (1)에서 보는 바와 같이 $\Delta\omega$에 신호를 실었으므로 신호가 복조 되었음을 알 수 있다. 탱크회로에 의해 변환된 신호는 비교기로 입력이 되고 단일 변환의 경우 비교기는 입력의 신호 레벨에 의존하기 때문에 비교기의 특성은 아주 중요하다. 비교기의 출력은 이진 신호로 BMC의 수신 데이터로 공급된다. 다음으로 송신부를 고찰해 보자.

### 3) 송신부

송신부는 pre-modulation 필터인 가우시안 필터, Up converter(믹서), 전력증폭기 등으로 나눌 수 있다(그림 6).

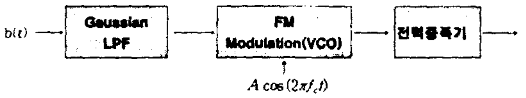


그림 6. 송신부

BMC로부터 입력된 송신할 신호(이진 데이터)는 먼저 가우시안 저역통과 필터에 의해 필터링 된다. 가우시안 필터의 사용은 표 1에서 보듯이 DECT의 표준이며, 그림 7과 표 4에서 보듯이 변조 후에 인접채널 사이에서 생기는 인접 채널 간섭을 줄이기 위해 전력증폭기를 통과시키기 전에 필터링 하여 sidelobe를 낮추어 주는 기능을 한다. 또한 이 필터는 스펙트럼 효율도 높여 준다.

가우시안 필터의 임펄스 응답과 주파수 응답은 각각 식 (3), (4)와 같다.

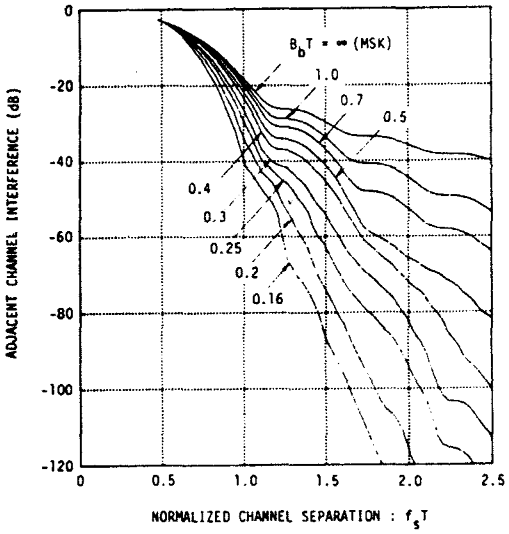



그림 7. GMSK 변조신호의 인접채널 간섭

표 4. 전력에 따른 점유 대역폭

| BbT % | 90 | 99 | 99.9 | 99.99 |
|---|---|---|---|---|
| 0.2 | 0.52 | 0.79 | 0.99 | 1.22 |
| 0.5 | 0.69 | 1.04 | 1.33 | 2.08 |
| ∞(MSK) | 0.78 | 1.20 | 2.76 | 6.00 |

$$h(t) = B\sqrt{\frac{2\pi}{\ln 2}} \times e^{\frac{-2(B\pi t)^2}{\ln 2}},$$

B : Bandwidth of the Gaussian filter (3)

$$|H(j\omega)| = e^{-\frac{\ln 2 \cdot \omega^2}{2B^2}} \quad (4)$$

가우시안 필터는 RLC 필터(그림 8), ROM table, IIR 필터, FIR 필터 등으로 구현할 수 있으며 그림 8은 RLC를 이용한 가우시안 필터이다. 필터링된 신호는 수신시와는 달리 VCO에 의해 단일 한번에 변조된

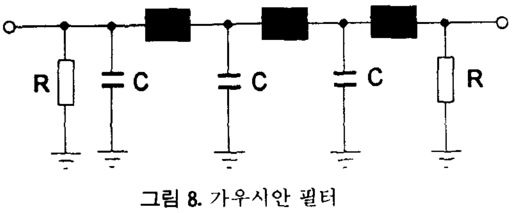



그림 8. 가우시안 필터

후 전력 증폭기의 입력이 된다.

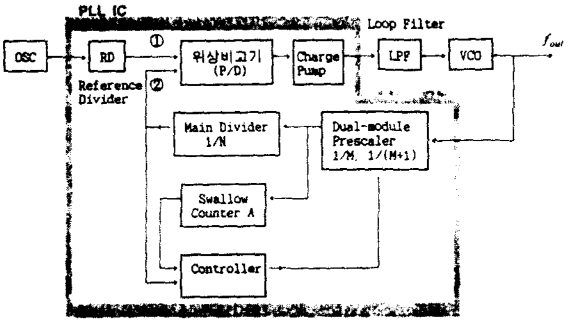
휴대 단말기에 있어 대부분의 전력은 송신 중의 전력증폭기에서 소모된다. 따라서 전력 소모를 줄이기 위해서는 전력 증폭기의 고 효율화가 최대 관건이 된다. DECT 시스템은 GMSK 변조 방식을 채택하는데 이 변조 방식은 진폭 성분으로 정보를 전송하지 않으므로 고 효율인 비선형 증폭기의 사용이 가능하다. 또한 DECT 시스템에서는 TDD 방식을 사용하므로 수신시는 전력증폭기를 사용하지 않아도 되므로 아날로그 통신보다 전력 소모를 줄일 수 있다. 이때의 제어 신호는 BMC의 몫이다. DECT 시스템의 전력은 최소 80 mW, 최대 250 mW이지만 전력 증폭기에서는 전력 증폭기와 안테나 사이의 손실을 고려하여야 하므로 증폭기에서는 그 이상이어야 한다. 전력 증폭기에서 증폭된 신호는 필터, 안테나를 거쳐 공간으로 방사된다.

### 4) 주파수 합성부

송신부와 수신부에서 필요한 주파수는 주파수 합성부에서 만들어 낸다. 주파수 합성부는 Phase detector, Loop 필터, VCO로 이루어진 PLL 회로와 주파수 devider로 구성된다[4]. 주파수 합성기도 소형화, 저 소비 전력화 추세에 따라 집적화 되고 있다. DECT 시스템에서는 송수신 슬롯 사이에 주변 신호 레벨을 측정하기 위해 신속히 다른 주파수 채널로 동조할 수 있어야 하므로 빠른 주파수 변환 속도가 요구된다.

Loop 필터는 고주파 성분에 대해서는 감쇄기로 작용하고 DC 성분에 대해서는 단일 이득 특성을 가지므로 밴드폭을 줄일 수 있다. Loop 필터의 설계시는 spurious noise (출력 tone에 나타나는 reference spurious의 정수배에 해당하는 tone)와 록킹시간 (또는 settling time, 동작 주파수가 변했을 때 PLL이 안정화 되는데 걸리는 시간)의 상관 관계를 고려해야 한다. 일반적으로 Loop 필터의 band폭이 좁을수록 spurious noise가 작고 록킹시간이 길다. 그러므로 spurious noise와 록킹시간의 조건을 동시에 만족시킬 수 없으므로 최적의 선정이 중요하다. 표 1에서 보듯이 DECT 시스템의 록킹시간은 BS에서 30 μs, HS에서 450 μs 이내이어야 한다. 즉 BS에서 고속의 록킹시간을 요구함을 알 수 있다.

그림 9는 가장 많이 사용하는 주파수 합성 회로인 펄스 스왈로 방식(이중 모듈 prescaler)의 구성도 이다. 그림 9에서 출력 주파수는 식 (6)과 같다.




① $f_r$　② $f_p$

그림 9. 펄스 스왈로 방식의 PLL

$$f_p = \frac{f_{out}}{\left\{[(M+1)\times N]\times\frac{A}{N}+[M\times N]\times\frac{N-A}{N}\right\}}$$

$$= \frac{f_{out}}{\{(M+1)\times A+M\times(N-A)\}} \qquad (5)$$

$$= \frac{f_{out}}{A+NM}$$

$$f_{out} = f_p(A+MN) = f_r(A+MN) \qquad (6)$$

그림 9에서 보는바 와 같이 N, M, A를 조정하여 1개의 수정 발진기로 안정한 여러 주파수를 얻을 수 있다. DECT는 캐리어 주파수가 1.728MHz의 간격이므로 기준 주파수는 1.728MHz 이어야 한다. 만약 발진기의 주파수가 13.824MHz이면 기준 분주는 8임을 알 수 있다. 그림 9와 같은 펄스 스왈로 방식에서 송수신 주파수가 1881.792MHz(채널 9의 주파수)이면 식 (6)의 A, M, N은 1, 64, 17이다. 수신의 경우 제1차 IF가 110.592MHz이므로 국부 발진기의 주파수 1771.2MHz 를 합성하기 위한 A, M, N은 1, 64, 16이다. 이와 같이 동작하기 위한 데이터값(A, M, N)은 BMC에서 주어야 한다. PLL에서 loop 필터를 통과한 신호는 원하는 주파수를 얻기 위해 VCO로 입력된다. VCO 주파수는 데이터 버스트 동안 안정되어야 하므로 위상 잡음이 적은 고주파를 만들기 위해 Q가 높은 유전체 공진기나 마이크로 스트립라인 공진기를 이용한 HIC가 많이 이용된다.

## Ⅲ. System Issues

### 1) BMC와 RF part간의 Interface

RF part에서 복조한 데이터와 변조할 데이터, 그리고 RF part를 제어할 신호는 BMC와 주고받는다. 그러므로 RF part와 BMC간의 interface는 매우 중요하다. BMC와 radio front-end간의 interface는 그림 3에서 보듯이 3가지로 나누어 생각할 수 있다. BMC와 수신부, BMC와 송신부, BMC와 주파수 합성부가 그것이다. BMC와 수신부 사이에 필요한 신호는 복조된 데이터인 R_DATA(receive data), 수신 신호의 세기 측정을 위한 RSSI, R_ENABLE(receive enable), Power Down Mode를 위한 R_POWER_DWN(receive power down)등이다. BMC와 송신부간에는 송신할 데이터인 T_DATA(transmit data), T_ENABLE(transmit enable)의 신호가 필요하다. 그리고 BMC와 주파수 합성부간에는 S_DATA(synthesizer data), S_ENABLE, S_POWER_DWN, PLL Clock을 위한 S_CLK, frequency가 locking되었음을 알리는 S_LOCK의 신호가 필요하다. 앞에서 언급한 신호는 기본적인 것이지만 효율적인 사용을 위해서 더 많은 신호가 필요하다.

### 2) DECT RF Chip

표 5는 현재 사용 가능한 radio front-end용 칩을 나타낸다. 어떤 회사의 칩을 사용할 것인가는 가능한 칩을 분석하여 최적의 것을 선택하여야 하는데 이때 BMC와의 interface를 잊어서는 안된다.

표 5. radio front-end용 chip

| | Philips | HP | Simense | NS |
|---|---|---|---|---|
| Conversion method | single | double | single | single |
| LNA | UAA2078 | | | LMX2216(with Mixer) |
| Down converter | UAA2079 | HPMX-5002(with PLL) | PMB2420 | LMX2240 |
| Up converter | | HPMX-5001 | PMB2220 | |
| PLL | UMA1019 | | PMB2306 | LMX2320 |
| 기타 | | | | LMX2411 |

### 3) System Issues

DECT 시스템 설계자가 직면하는 문제에는 사용범위, 다중 경로 페이딩(delay spread), 음질 등이 있다. DECT에서는 데이터의 속도가 빠르므로(1.152 Mbps) 다중 경로에 따른 큰 susceptibility를 가지게된다. 그리고 일반적으로 건물 내부에서 normal delay spread는 100-200 ns 정도의 범위이다. DECT 시스템의 bit time은 868 ns이므로 다중 경로 반사에 의한 delay spread는 데이터 bit time의 10-20%이다. 이러한 문제에 대한 영향을 줄이기 위해 안테나 다이버서티를 많이 사용한다. 다음으로 DECT 시스템 설계에 있어서 난관중의 하나인 건물 내부에서의 전파전파를 살펴보자.

#### ① Indoor radio propagation

DECT 시스템의 사용 환경이 주로 건물내이므로 전파 환경의 고찰이 아주 중요하다. 일반적으로 전파전파를 위한 건물 내부의 무선전파 채널의 특성을 다음과 같은 임펄스 응답을 구하여 많이 사용한다[5].

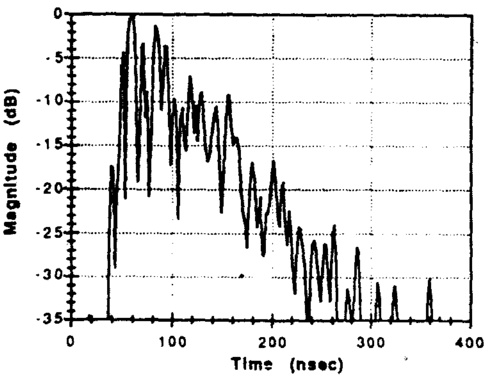
$$h(t, \tau) = \sum_{k=0}^{N(\tau)-1} a_k(t)\,\delta[\tau - \tau_k(t)]\,e^{j\theta_k(t)} \qquad (7)$$

여기서 $t$는 임펄스의 observation time이고 $\tau$는 application time이다. 그리고 $N(\tau)$는 다중경로의 수이다. $\{a_k(t)\}$, $\{\tau_k(t)\}$, $\{\theta_k(t)\}$는 각각 random time-varying amplitude, arrival-time, phase sequence를 나타내고 $\delta$는 delta 함수이다. 그림 10은 임펄스 응답의 예를 나타내는데 LOS(Line of Sight)의 경우 지연확산이 작음을 알 수 있다.

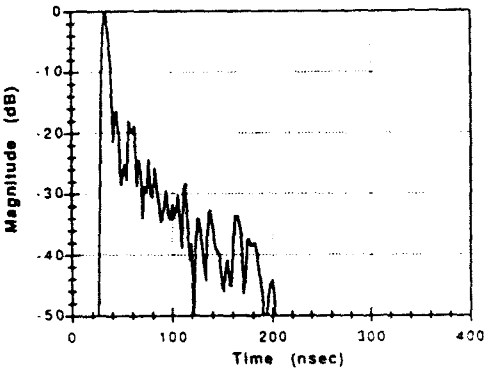
앞에서는 간단히 살펴보았지만 건물내부의 전파전파에 대한 많은 모델이 있고 연구가 진행되고 있다. 우리 나라에서도 나름대로의 연구가 있어야할 것이다.

#### ② 가드 타임

가드 타임 또한 전파환경의 문제라 할 수 있다. 그림 11과 같은 가드 타임이 가장 많이 필요한 경우로부터 가드 타임을 고찰해 보자. 그림 11에서 FP(Fixed Part)는 slot0, slot1 시간에 PP(Portable Part)1(cell 반경내 가장 먼 거리에 있음), PP2(cell 반경내 가장 가까운 거리에 있음)와 통신을 한다면, PP1에서 수신할 때는 t1만큼 지연되고, PP2에서 수신할 때는 가장 가까운 거리에 있으므로 시간 지연이 0이다. DECT 시스템에서는 5ms후 PP가 FP로 송신하는데 수신시와



(a) non-LOS



(b) LOS

그림 10. 임펄스 응답

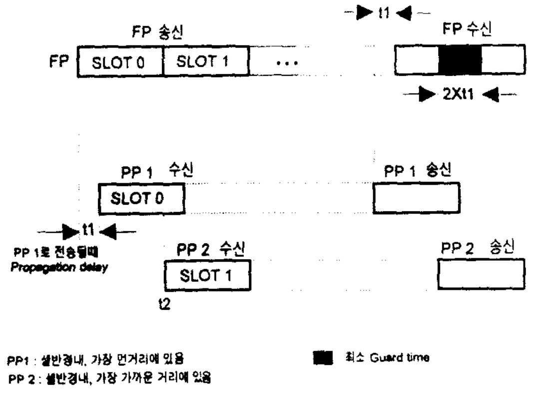



그림 11. 가드 타임

마찬가지의 시간 지연이 생기므로 그림 11에서 보듯이 FP에서 2배의 t1 시간만큼 PP1에서 송신한 데이터와 PP2에서 송신한 데이터가 충돌한다. 이 데이터 충

돌을 피하기 위해 최소한 2×t1 시간만큼 가드 타임이 필요하다. 그러나 안테나에서 방사된 파가 직접 도달되지 않고 반사된 파만이 도달되는 경우가 있으므로 가드 타임은 이 보다 더 두어야 한다. 가드 타임이 길면 가드 타임에는 정보가 없으므로 프레임 효율이 떨어진다. 가드 타임은 전파전파 지연 시간뿐만 아니라 송신기의 완만한 ramp-up, ramp-down 특성에 따른 지연 시간도 포함하여야 한다. DECT 시스템의 가드 타임은 48.65 $\mu s$(56 비트 시간)이므로 슬롯 시간중의 12%정도가 가드 타임에 소요된다.

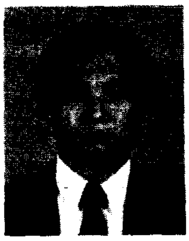
## Ⅳ. 맺음말

현재의 디지털 무선통신은 TDMA 방식과 CDMA 방식이 두 주류를 형성하고 있다. 어느 방식이 우수한가는 현재로는 답하기 어려우나 유럽에서는 TDMA 방식이 독자적으로 그 영역을 확대하고 있다. 유럽 표준의 하나인 DECT도 그런 의미에서 바라보아야 한다. 앞에서 살펴본 DECT 시스템의 RF 부분도 표준이 독특하며, 호의 요구가 많은 사무실 환경에 적합하므로 향후 발전 가능성을 많이 내포하고 있다. DECT 시스템을 개발함에 있어서 이 독특한 표준에 맞추어 설계하고 이를 유럽에서 인증을 받는 것이 어려운 문제중의 하나이며 또한 전파전파의 문제를 소홀히 생각해서는 안될 것이다. 마지막으로 언급할 것은 DECT 시스템에서 RF는 전체 시스템 중 일부분이므로 전체 시스템과의 조화를 이루게 하는 것을 잊지 말아야 할 것이다.

## 참 고 문 헌


1. ETSI : "European telecommunication standard" ETS-300 175-2. DECT-Specification, part 2 Physical Layer, October.
2. K. Murota, "GMSK Modulation for Digital Mobile Radio Telephony," IEEE Trans. Commun., vol. COM-29, pp. 1044-1051, July 1981.
3. G. Schultes, P. Kreuzgruber and A. L. Scholtz, "DECT Transceiver Architectures : Superheterodyne or Direct Conversion?" Proceeding of IEEE Vehicular Technology Conference, VTC'93, Secaucus, New Jersey, May 1993, pp. 953-957.
4. D. H. Wolaver, Phase-Locked Loop Circuit Design, New Jerset : Prentice Hall, 1991
5. H. Hashemi, D. Tholl, and G. Morrison, "Statiscal modeling of the indoor radio propagation channel-part Ⅰ," Proceeding of IEEE Vehicular Technology Conference, VTC'92, Denver, Colorado, May 1992, pp. 338-342.





김 병 무

- 1956년 6월 17일생
- 1980년 2월 : 서울대학교 전자공학과 졸업
- 1982년 2월 : 한국과학원 전기 및 전자공학과 졸업(석사)
- 1980년 2월~1986년 9월 : 금성통신연구소 선임연구원
- 1991년 12월 : Georgia Tech 전기공학과 졸업(박사)
- 1992년 3월~1993년 4월 : 미국 SUN Microsystems MTS
- 1993년 5월~현재 : 금성통신연구소 책임연구원(실장)

조 진 균

- 1968년 3월 10일생
- 1989년 2월 : 경북대학교 전자공학과 졸업
- 1992년 2월 : 경북대학교 대학원 전자공학과 졸업(석사)
- 1992년 1월~현재 : 금성통신연구소 연구원