

# Al planarization 기술에서 MOCVD TiN 박막의 barrier 특성

## Diffusion barrier properties of MOCVD TiN thin film for Al planarization technology

홍 정 의, 김 창 렬, 김 준 기, 변 정 수, 나 관 구, 김 우 식

금성일렉트론(주) 반도체 연구소 선행공정실  
청주시 향정동 50 [Tel : (0431)270-3351, FAX : (0431)270-3637]

Al planarization 공정을 위한 barrier로서 CVD 및 PVD 방법에 의해 증착된 TiN 박막의 특성에 대하여 연구 하였다. CVD TiN은 TDMAT source를 사용한 MOCVD 방법으로 증착하였으며, PVD TiN은 1:1 aspect ratio(A/R)를 갖는 collimator를 사용한 reactive sputtering법으로 증착하였다. AES, SEM을 이용하여 CVD TiN과 PVD TiN의 조성을 분석하고 barrier 특성을 평가하였다. CVD TiN, PVD TiN 모두 400Å의 두께와 RTA 처리에 의해서 Al planarization에 대한 양호한 barrier 특성을 확보할 수 있었다.

### I. 서 론

소자의 집적도 증가와 더불어 contact size가 감소하고 A/R가 증가함에 따라 contact hole 매립기술 및 양호한 barrier 특성 확보를 위한 기술이 배선공정의 핵심기술로 부각되고 있다. Contact hole 매립을 위해 현재 상용화 되어 있는 기술로는 CVD W Dep. & Etch Back 공정과 Al planarization 공정이 있는데, 양산성, 공정단순성 및 공정관리 측면에서 Al planarization 기술이 더 우수하여 이 기술을 적용하기 위한 많은 연구개발 노력이 진행되고 있으며, aspect ratio(A/R)가 낮은 소자에는 이미 적용되고 있다.

Al planarization 기술은 500°C 이상의 고온공정을 필요로 하므로 Si 기판이 드러나는 contact에 이를 적용하기 위해서는 Al-Si 상호확산에 의한 Al spiking을 방지할 수 있는 diffusion barrier의 확보가 선결되어야 할 최대의 과제이다[1,2]. Al planarization을 위한 barrier로서 가장 많이 연구되고 있는 재료는 TiN 박막이다. TiN 박막은 sputtering등을 이용한 PVD와 CVD 방법에 의해 증착된다. PVD TiN이 CVD TiN보다 비저항이 낮고 막질이 균일하며 불순물의 함량이 낮은 장점이 있으나 step coverage(S/C)가 낮다는 단점이 있다. 이를 보완하기 위하여 collimator를 이용한 sputtering기술이 도입되었지만 증착속도가 느리고 particle source로 작용할 수 있을 뿐만 아니라 A/R가 큰 차세대 소자에 적용하기 위한 충분한 bottom corner 및 side coverage를 확보하는 데는 한계를 보이고 있다[3,4].

CVD기술은 PVD 기술에 비하여 월등히 우수한 S/C를 갖는 박막을 증착할 수 있다

는 장점을 가지고 있다. 따라서 CVD TiN 박막 역시 PVD TiN에 비하여 우수한 S/C결과를 보이고 있으며 차세대 소자개발을 위한 breakthrough를 제시할 것으로 인식되고 있다. 현재까지 보고된 CVD 기술에 의한 TiN 박막 형성기술에는 TDMAT, TDEAT source를 이용하는 MOCVD,  $TiCl_4$ 를 이용하는 LP-ECR CVD기술등이 있다. 이들 방법들은 각각의 장단점을 가지고 있지만 저온공정, particle 그리고 S/C 측면에서 TDMAT source를 이용한 MOCVD 방법이 가장 유력한 기술로 지목되고 있다[5,6].

본 연구에서는 TDMAT를 이용한 MOCVD와 collimator를 이용한 PVD방법에 의하여 TiN 박막을 증착하고 박막의 두께와 열처리 조건 등에 따르는 박막의 조성변화와 각각의 경우에 대한 Al planarization 공정에서의 barrier특성을 비교분석하였다. 또한 contact hole에 CVD TiN을 barrier층으로 적용하여 Al planarization을 실시하여 매립 정도 및 barrier 특성열화 여부를 확인하였다.

## II. 실험 방법

공정조건에 따른 TiN박막의 특성변화와 barrier특성을 고찰하기 위하여 다음과 같이 두가지 종류의 실험을 실시하였다.

첫째, Al planarization에 대한 CVD TiN 박막의 barrier 특성을 분석하고 PVD TiN과 비교하기 위하여 8인치 Si wafer에 (그림 1)과 같은 순서로 실험을 진행하였다. Si wafer에 100Å 두께의 Ti 박막을 증착한 후 두께가 200, 또는 400Å인 TiN 박막을 TDMAT를 source로 하는 MOCVD 방법으로 증착하였다. 비교를 위하여 동일한 두께의 TiN박막을 1:1 collimator를 이용한 reactive sputtering법으로 증착하였다. 각각의 증착 조건을 (표 1)에 요약하였다. TiN 박막 증착후 Al planarization 공정을 진행하기전에 후처리 공정이 barrier특성에 미치는 영향을 관찰하기 위하여 다음과 같이 구분하여 실시하였다. 즉, air expose(A/E)만 한 것, A/E후 650°C 온도의  $NH_3$  분위기에서 30초간 RTA 처리를 한 경우, 그리고 진공을 깨지않고 연속하여 Al planarization (*in-situ*)을 진행하였다. Al planarization 공정은 Al이 충분한 유동성을 가질 수 있도록 500°C 이상의 온도에서 진행하였다. AES를 이용하여 후처리에 따른 TiN의 조성변화를 관측하였으며, Al planarization시 TiN barrier의 효용성 여부는 SEM을 이용하여 관찰하였다.

둘째, Al planarization에 의한 hole 매립정도 및 barrier특성 열화정도를 확인하기 위하여 다음과 같은 순서로 실험을 진행하였다. CVD 산화막을 증착하고 일반적인 사진식각 방법에 의하여 hole을 형성하였다. (PVD Ti 400Å)\(CVD TiN 600Å)\(A/E, RTA)\(PVD Ti 1000Å)을 증착한 다음 Al planarization을 진행하였다. 여기서, PVD Ti와 CVD TiN의 두께는 S/C를 고려하여 hole의 바닥에 각각 100과 400Å의 박막이 증착되도록 조정된 값이며, 1000Å의 PVD는 Al planarization을 위한 seed layer이다. 공정이 완료된 시료의 hole 매립 및 barrier특성 열화정도는 SEM을 이용하여 확인하였다.

### III. 결 과 및 고 찰

PVD 및 CVD 방법에 의해 증착된 TiN 박막물성을 표(1)에 정리하였다. CVD TiN의 비저항은 PVD TiN에 비하여 높았으나 직경이 0.35  $\mu\text{m}$ 이고 A/R가 4인 hole에서 S/C는 60% 로서 PVD TiN에 비하여 월등히 우수하였다. 증착직후, RTA 처리후, 그리고 in-situ Ti capping layer를 증착한 시편의 AES depth profile을 (그림 2)에 보였다. PVD의 경우 후처리에 관계없이 carbon과 oxygen등 불순물이 함유되지 않은 균일한 조성의 TiN이 형성되었다. 반면에 CVD TiN의 경우는 Ti capping을 한 시편에서 17 atomic% (at%) 가량의 carbon과 5 at% 가량의 oxygen 불순물이 함유되었다. Ti capping을 하지않은 경우 oxygen 함량이 20-30 at%로 증가하였다. 이것은 대기중의 oxygen이 CVD TiN 격자내부로 확산하였기 때문이다. 흥미로운 결과는 RTA 처리를 한 시편에서는 carbon 불순물의 함량이 5 at% 이하로 감소하였는데 이것은 RTA 처리 중 휘발성이 있는 carbon 성분의 탈착이 활발히 진행되었음을 입증하는 결과이다.

Si Wafer위에 PVD Ti 100Å을 증착하고 PVD 및 CVD TiN 박막을 200Å 또는 400Å의 두께로 증착한 다음 in-situ 또는 RTA 처리후 Al planarization을 진행한 wafer의 평면모양을 (그림 3)에 보였다. CVD TiN과 PVD TiN 모두 200Å의 두께로는 후처리에 상관없이 Al planarization의 고온공정중 barrier가 파괴되었으나, 400Å의 두께와 RTA 처리를 행한 경우 양호한 barrier 특성을 보여 주었다. CVD TiN의 경우 in-situ Al planarization 공정을 진행하면 작지만 고밀도의 반응흔적들 (그림 3의 "→"표시 참조)을 보였다. 이 결과는 (그림 2)의 AES data에서 언급하였듯이 CVD TiN 박막내에 존재하는 높은 carbon 농도에 기인하는 것으로 판단된다. 두께가 400Å인 경우 RTA처리를 했을 때 Al 표면이 더 균일하였는데 이것은 TDMAT MOCVD TiN 박막을 Al planarization에 대한 barrier로 사용하기 위해서는 RTA 처리에 의해 carbon 함량을 줄이고 400Å 이상의 두께가 확보되어야 하는 것을 의미한다.

PVD TiN의 경우는 in-situ Al planarization 공정을 진행하게 되면 입계 전역에서 반응이 일어났다. 특정 부위는 계속 성장하여 대규모의 spiking (그림 3의 "→"표시 참조)이 형성되었는데 이는 PVD TiN 박막이 기본적으로 columnar 구조를 가지며 입계확산을 방지해 줄 만한 효과적인 물질이 없는 것에 기인하는 것으로 판단된다. 한편, RTA 처리를 행하면 nitrogen stuffing 효과에 의하여 TiN 막의 치밀도가 증대되어 양호한 barrier 특성을 보여 주었다. 또한 CVD TiN의 경우와 마찬가지로 400Å두께의 RTA처리를 한 시료는 균일한 표면을 보여주었는데, 이것은 Al planarization에 대한 barrier로서 TiN 박막을 사용하려면 PVD 또는 CVD에 상관없이 contact hole의 바닥에 최소한 400Å의 두께가 확보되어야하고, RTA 처리를하여 막질을 향상시켜야 함을 의미한다.

(그림 4)는 직경이 0.35 $\mu\text{m}$ 이고 A/R가 4.0인 hole 에서 PVD TiN과 CVD TiN을 증착

한 wafer의 단면 SEM사진이다. CVD TiN의 경우 60%, PVD TiN은 약 15% 정도의 bottom step coverage를 보이고 있다. 이것은 CVD TiN과 PVD TiN의 barrier 특성이 동일한 결과를 나타내고 있지만 S/C 및 양산성 측면에서 CVD TiN이 PVD TiN에 비하여 월등한 장점이 있음과 잠재적인 효용성을 보여주는 결과이다. 직경이  $0.6\mu\text{m}$ 이고 A/R가 1.8인 hole에 PVD Ti 400Å\CVD TiN 600Å\RTA\PVD Ti 1000Å을 증착한 다음 Al planarization을 행한 후 단면을 (그림 5)에 나타내었는데, 완전한 매립과 양호한 barrier 특성을 보여 주었다.

#### IV. 결 론

Al planarization을 위한 barrier로서 CVD TiN 박막은 400Å의 두께와  $650^\circ\text{C}$ ,  $\text{NH}_3$  분위기에서 30초간 RTA 처리를 했을 때 양호한 특성을 보여 주었다. 이 결과는 PVD TiN의 경우도 동일 하였다. CVD TiN 증착후 in-situ Al planarization을 진행할 경우는 TiN 막내에 존재하는 높은 carbon 농도에 의하여 barrier의 파괴가 일어났으며, RTA 처리를 행할 경우는 carbon 농도의 현격한 감소로 인하여 양호한 Barrier 특성을 보여 주었다.

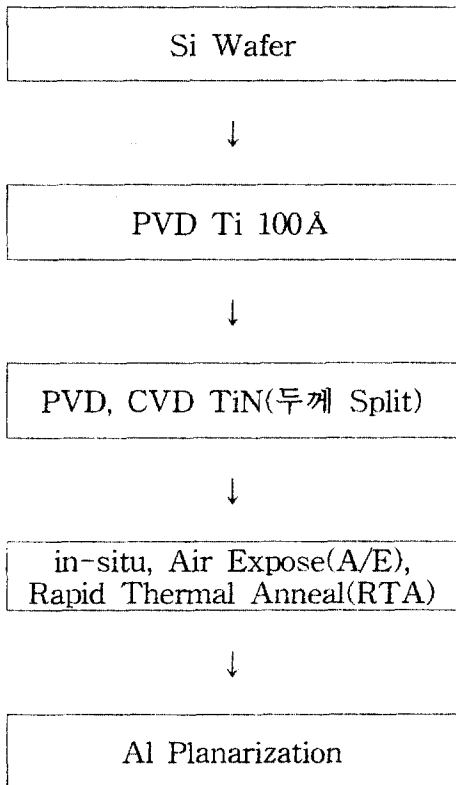
CVD TiN과 PVD TiN의 barrier 특성은 거의 유사하게 나타났지만 S/C 및 양산성 측면에서 CVD TiN이 PVD TiN에 비하여 월등한 장점을 가지고 있으므로, Al planarization에 대한 barrier로는 CVD TiN이 적당하며 contact size  $0.6\mu\text{m}$ , A/R 1.8인 contact에 CVD TiN과 Al planarization을 적용한 결과 완전한 매립이 되었고, barrier효과도 우수하였다.

#### 참 고 문 헌

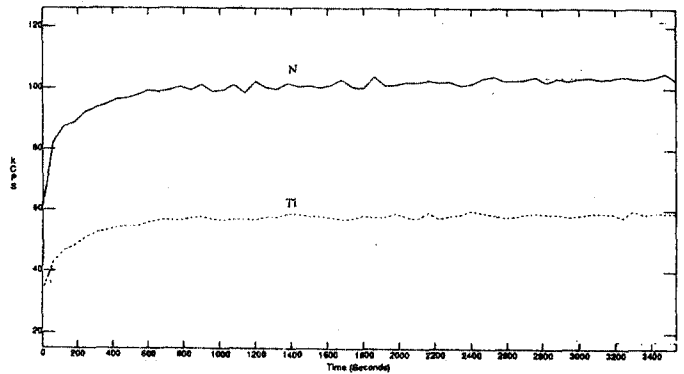
1. K.G. Grigorov et al., *Appl. Phys.*, **A55** (1992) 502
2. T. Nakano et al., Proc. 1994 VMIC Conference, 407
3. K. Ngan et al., Proc. 1994 VMIC Conference, 452
4. T.S. Cale et al., *Thin Solid Films*, **236** (1993) 294
5. I.J. Raaijmakers, *Thin Solid Films*, **247** (1994) 85
6. K.A. Littau et al., Proc. 1994 VMIC Conference, 440

(표 1) TiN 박막의 증착조건 및 물성

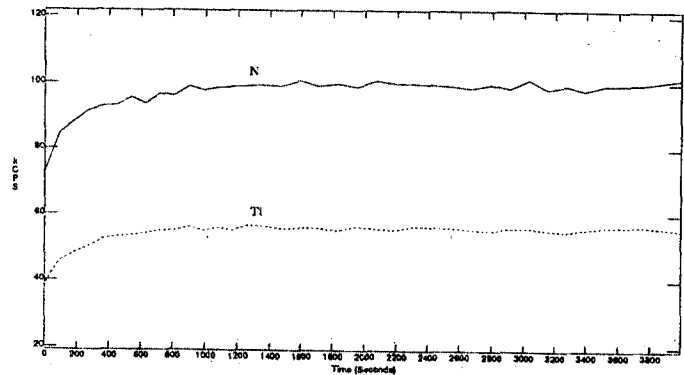
ITEM	CVD	PVD
POWER(kW)	-	12
DEPOSITION TEMPERATURE(°C)	400	400(Preheat)
DEPOSITION PRESSURE(mTorr)	1000	2.3
DEPOSITION RATE(Å/min)	760	250
RESISTIVITY( $\mu\Omega\text{-cm}$ )	1180	300
STRESS(dynes/cm <sup>2</sup> )	3.5E9(Compressive)	2.0E9(Compressive)
BOTTOM COVERAGE(%) (0.35 $\mu\text{m}$ , 4:1A/R)	60	15



(그림 1) 실험 방법

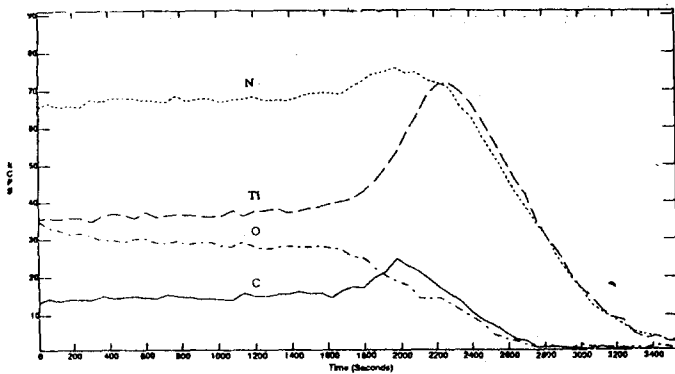


(a) PVD Ti 100Å / PVD TiN 600Å

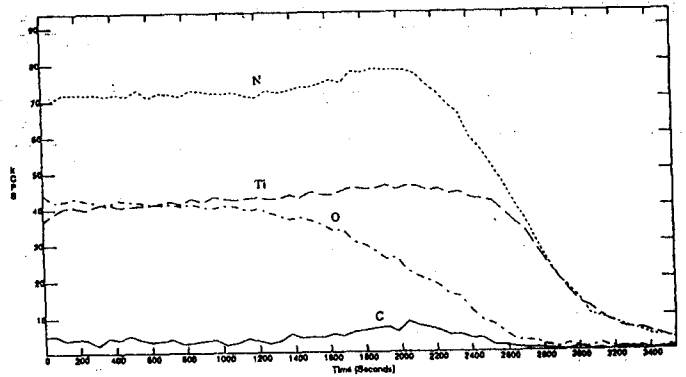


(b) PVD Ti 100Å / PVD TiN 600Å / RTA

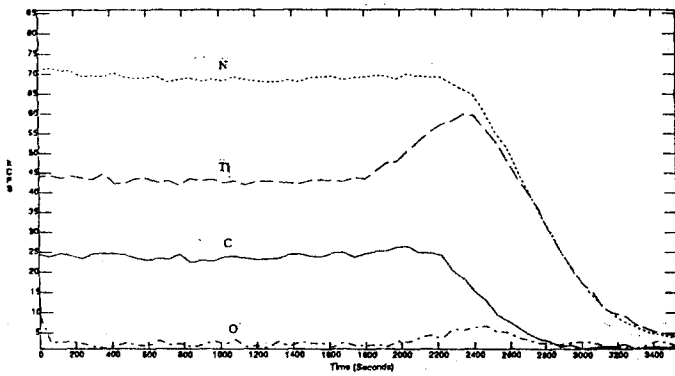
(그림 2) PVD 및 CVD TiN의 후처리에 따른 AES Depth Profile



(c) PVD Ti 100Å\CVD TiN 600Å



(d) PVD Ti 100Å\CVD TiN 600Å\RTA

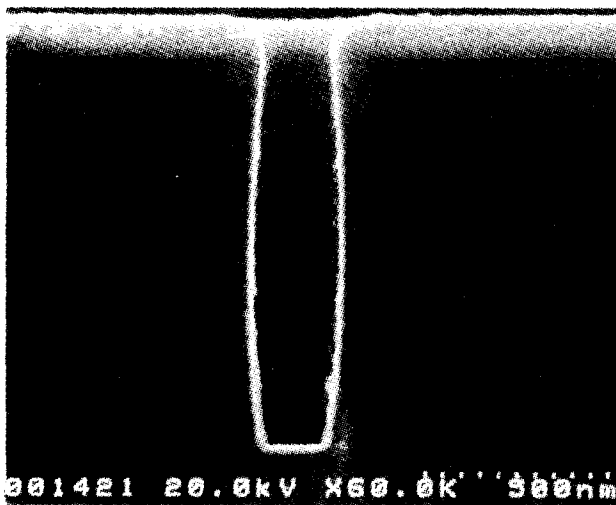


(e) PVD Ti 100Å\CVD TiN 600Å\PVD Ti 100Å

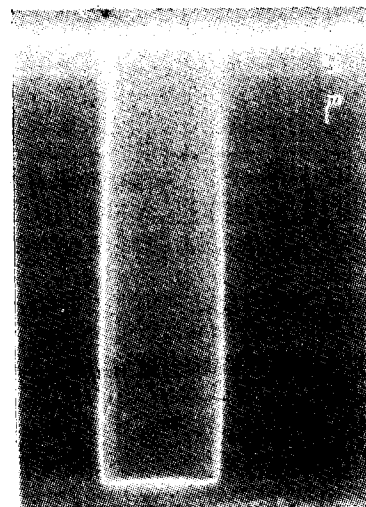
(그림 2) Continued



(그림 5) Contact Size  $0.6\mu\text{m}$ , A/R 1.8인 Contact Hole에 PVD Ti 400Å\CVD TiN 600Å\RTA\PVD Ti 1000Å을 증착한 다음 Al Planarization을 적용한 Wafer의 단면 SEM 사진


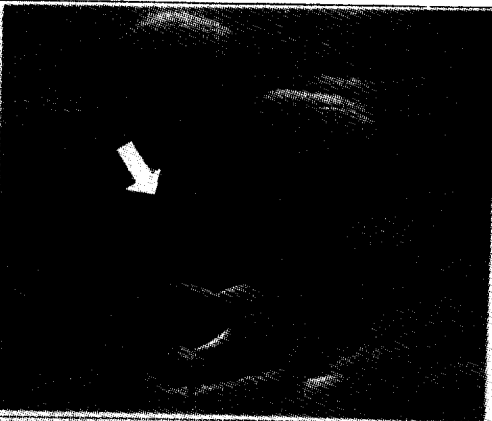

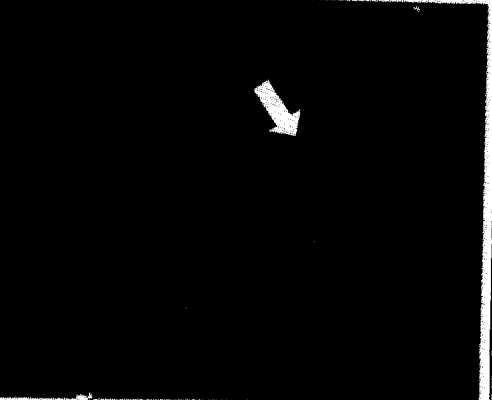

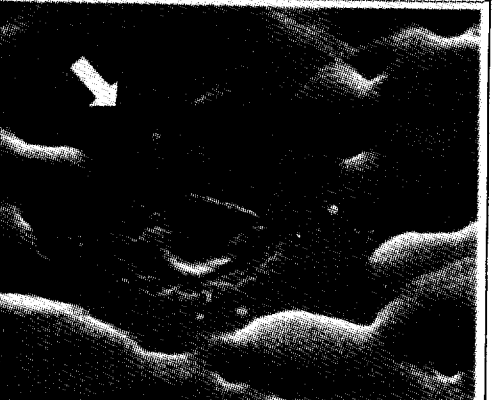
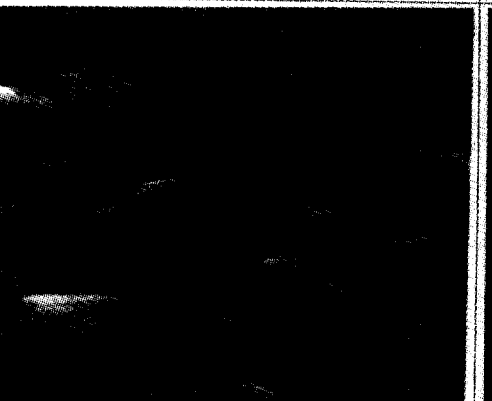
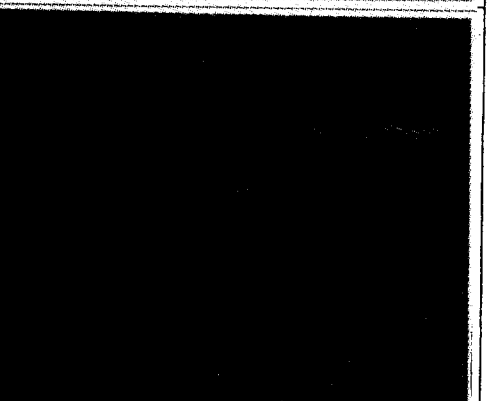


(a) CVD TiN(S/C:60%)



(b) PVD TiN(S/C:15%)

(그림 4) Contact Size  $0.35\mu\text{m}$ , A/R 4.0인 Contact에서 PVD TiN과 CVD TiN을 증착한 Wafer의 단면 SEM 사진

증착조건	CVD	PVD
두께:200 Å in-situ		
두께:200 Å RTA		
두께:400 Å in-situ		
두께:400 Å RTA		

(그림 3) PVD Ti 100 Å 증착후 CVD 및 PVD TiN 두께와 후처리에 따른 Al Planarization 후의 평면 SEM 사진