

매엽식 LPCVD법에 의한

in-situ boron doped polysilicon막의 증착

김병희, 남승희, 문종, 심태언, 이종길

삼성전자주식회사 반도체 사업부

반도체 연구소 기초연구팀

1. 서 론

DRAM 소자의 고집적화로 인하여 channel length는 계속 감소되어 왔으며, 특히 1GIGA급에 이르러서는 $0.2\mu\text{m}$ 이하의 channel length가 요구되고 있다. 현재의 PMOS에 형성된 buried channel에서는 이와같은 channel length 감소에 따라서 short channel effect가 나타나며, threshold voltage의 조절이 어렵다. 이러한 buried channel을 surface channel로 만들어주기 위해서는 NMOS와 PMOS의 gate를 각각 N-type과 P-type의 gate로 doping하여 사용하는 dual gate의 적용이 필수적이다. Dual gate의 적용을 위해서는 안정된 특성을 갖는 P-type gate의 제조가 선행되어야 하는데, 현재까지의 연구는 주로 S^{11} 혹은 BF_2^- ion을 implantation하여 doping시키는 방법으로 gate electrode를 제작하여 왔다. 이것은 기존의 POCl_3 침적 polysilicon보다 gate 저항이 1 order 정도 크게 나타나며, doping된 boron이 oxide내로 침투되어 gate oxide의 특성을 열화시킨다. 근래에 이르러서 doped polysilicon process의 발전과 함께 boron을 in-situ doping하는 LPCVD법에 관한 연구가 진행되고 있으나, $\text{SiH}_4/\text{B}_2\text{H}_6$ gas system을 사용하는 일반적인 in-situ process는 충분히 낮은 resistivity를 얻을 수 없으며 boron 농도의 distribution이 크고 doping gas의 첨가시 deposition rate이 감소한다는 문제점을 가지고 있다. 이러한 문제점의 해결을 위해서 $\text{SiH}_4/\text{B}_2\text{H}_6$ gas system대신에 $\text{Si}_2\text{H}_6/\text{B}_2\text{H}_6$ gas system을 이용하면 deposition rate에의 감소가 없으며, 낮은 온도에서 균일한 막을 증착할 수 있다는 결과가 발표되고 있다. 그러나 $\text{Si}_2\text{H}_6/\text{B}_2\text{H}_6$ gas system을 이용한 박막 제조시, deposition 조건에 따른 막질의 변화와 전기적 특성에 대한 연구가 미진하며, 특히 gate 전극으로의 적용에 대한 결과 보고는 거의 이루어지지 않고 있다.

2. 실험 방법

본 실험에서는 새로운 LPCVD system, 즉 온도 조절 방식이 종래와 다르며 매엽식인 장비에서 silicon의 source로 Si_2H_6 를 이용하고, boron의 source로 N_2 로 1% 희석된 B_2H_6 gas를 이용하여 in-situ boron doped polysilicon film을 제조하고 여러 가지 특성을 관찰하였다. 새로운 type의 LPCVD system의 개요도를 (그림 1)에 나타내었다. System은 deposition이 진행되는 reactor chamber, chamber의 진공을 형성시켜주는 pumping system, wafer를 가열하는 substrate heater와 chamber 외벽을 가열시키는 heater, process gas를 공급·조절하는 gas flow system 등으로 이루어져있다. Chamber는 quartz belljar로 제작되었으며 외부와의 차단을 위한 out belljar와 gas의 흐름을 조절하기 위한 inner belljar로 이루어졌다. Process를 시작하기 전에 2×10^{-6} torr 이하의 고진공을 형성시켜 외부 공기의 유입을 방지하고 청정한 wafer 표면을 유지하며, 공정시 belljar내의 압력은 baratron gauge와 throttle valve를 이용하여 0.3~10 torr 범위로 조절할 수 있다. 이 system의 가장 큰 특징은 가열부가 두 부분으로 이루어져있다는 것이다. Wafer만을 가열하는 substrate heater는 SiC 발열체를 이용하여 빠른 속도(100°C/min 이상)로 온도를 상승시키며, 이처럼 급속한 가열은 전체 공정 시간을 감소시킬 수 있다. Heater의 온도 uniformity는 설정치 $\pm 3^\circ\text{C}$ 이다. Cold wall process의 단점을 보완하며, wafer edge에서의 열손실을 방지하고 deposition rate의 조절과 공정 gas의 예열을 위해서 belljar를 가열할 수 있는 외부 heater를 설치하였다.

3. 결과 및 고찰

Deposition 온도와 압력이 증가할 수록 deposition rate는 증가하지만 uniformity는 악화되는 경향을 보였으며, B_2H_6 의 flow량이 증가하면 resistivity는 감소하였다. 막질에 함유된 Boron의 농도와 그 분포를 관찰하기 위하여 650°C as-deposited 시편과 850°C에서 열처리를 실시한 시편의 SIMS 분석 결과를 그림 2에 나타냈는데, boron의 분포는 매우 균일하였으며, boron의 농도는 B_2H_6 의 flow량에 따라 달라지는데 $10^{20} \sim 10^{21}$ 정도였고, oxide와의 계면에서 급격한 농도의 감소를 보이고 있다. 열처리 후, 계면에서의 boron 농도는 약간 증가할 뿐 phosphorous와 같은 계면에서의 pile-up되는 현상은 보이지 않았고, 전체적으로 boron의 농도 감소가 관찰되는 것으로 보아 열처리에 surface쪽으로 boron의 diffusion과 outgasing이 일어나는 것을 알 수 있었다. 일정 조건에서 증착하고 후기 열처리 시간과 온도를 변화시킨 경우와 일정한 열처리 조건에서 증착 온도를 변화시키면서 비저항 변화를 살펴보았는데, 그 결과를 그림 3에 나타내었다. 열처리 시간과 온도가 감소하면 비저항도 감소하는 경향을 보였고, 이때에 얻은 최소 비저항은 $1700 \mu\Omega \cdot \text{cm}$

였고, 조건은 650℃ 30분간의 열처리를 가했을 경우이다. 증착 온도에 따른 비저항의 변화는 온도가 올라갈 수록 감소하다가 700℃ 이상에서는 급격하게 증가하는 경향을 보였다. Boron doped polysilicon이 gate 전극으로 사용되었을 경우에 gate oxide의 breakdown voltage 특성을 알아보기 위해서 16M test pattern을 이용하였다. 80Å의 gate oxide를 형성하고 그 위에 in-situ doping된 polysilicon을 증착시키고 여러 조건에서 열처리하였다. 그 결과, 열처리 조건에 관계없이 초기 불량률이 매우 적은 양호한 특성을 나타냈고, 특히 850℃ 90분 동안의 가혹한 조건의 열처리 후에도 8MV/cm 이하의 불량률이 2.86%로 우수한 특성을 보였고 breakdown field도 12MV/cm 이상으로 현재 사용중인 N-poly gate와 동일한 특성을 보였다. 이러한 B-V 특성과 SIMS 분석 결과로 보아 gate oxide를 통한 boron의 침투는 거의 발생하지 않는 것으로 판단된다.

4. 결 론

New type LPCVD에 의해 증착된 in-situ boron doped polysilicon film은 기존의 batch type furnace에서 발생하는 문제점을 해결하면서 낮은 저항과 깊이에 따른 boron 분포의 균일성을 보였다. 열처리 온도가 낮을 수록 비저항이 감소하는 경향을 보였으며, 또한 850℃의 혹독한 열처리 후에도 boron의 침투 현상은 나타나지 않았다. 이러한 비저항, SIMS, B-V 결과를 종합해 보면, in-situ boron doped polysilicon을 gate 전극으로 이용하는데 문제가 없다는 결론을 얻을 수 있다.

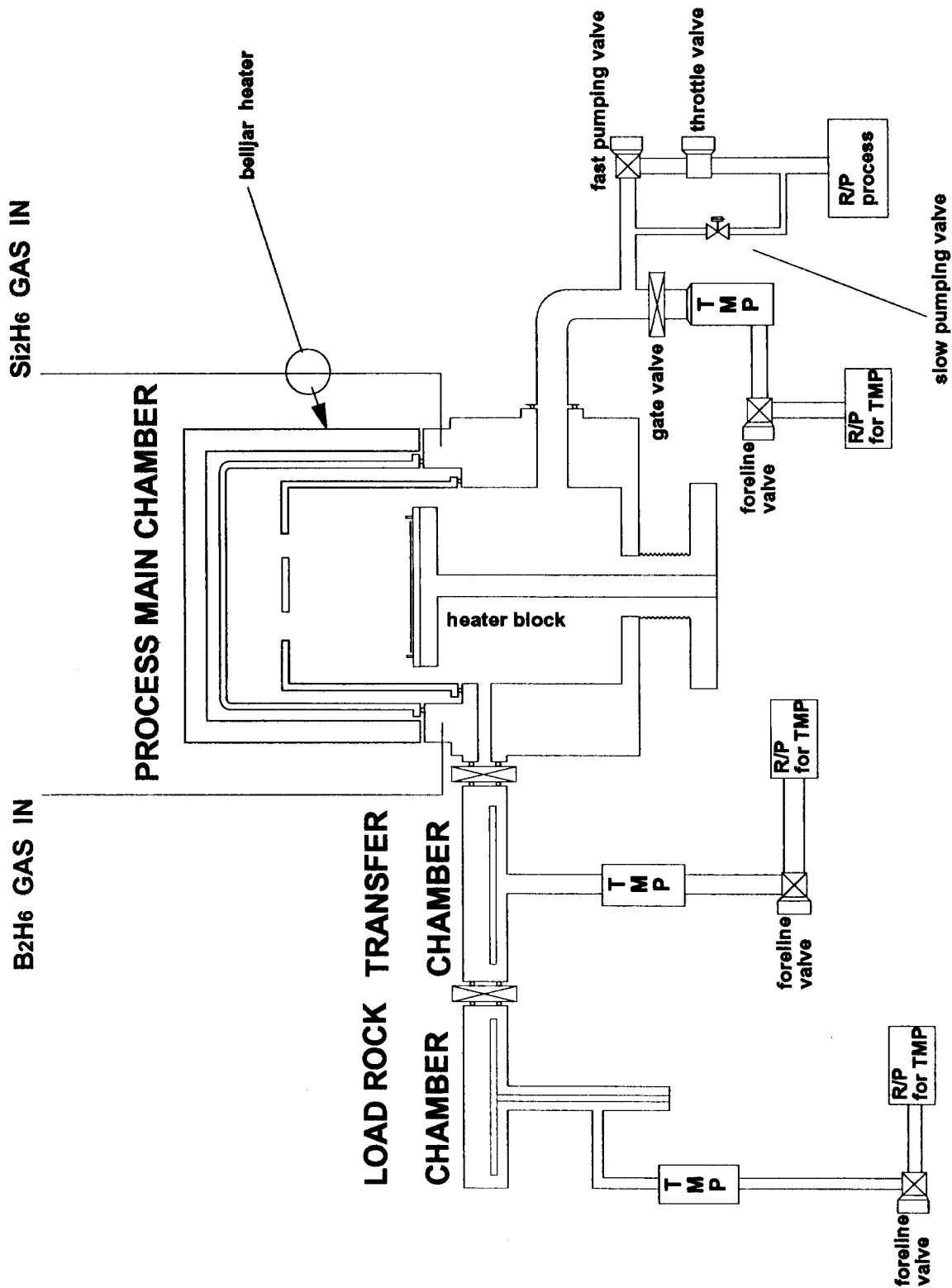


그림 1. New type LPCVD 장비의 개요

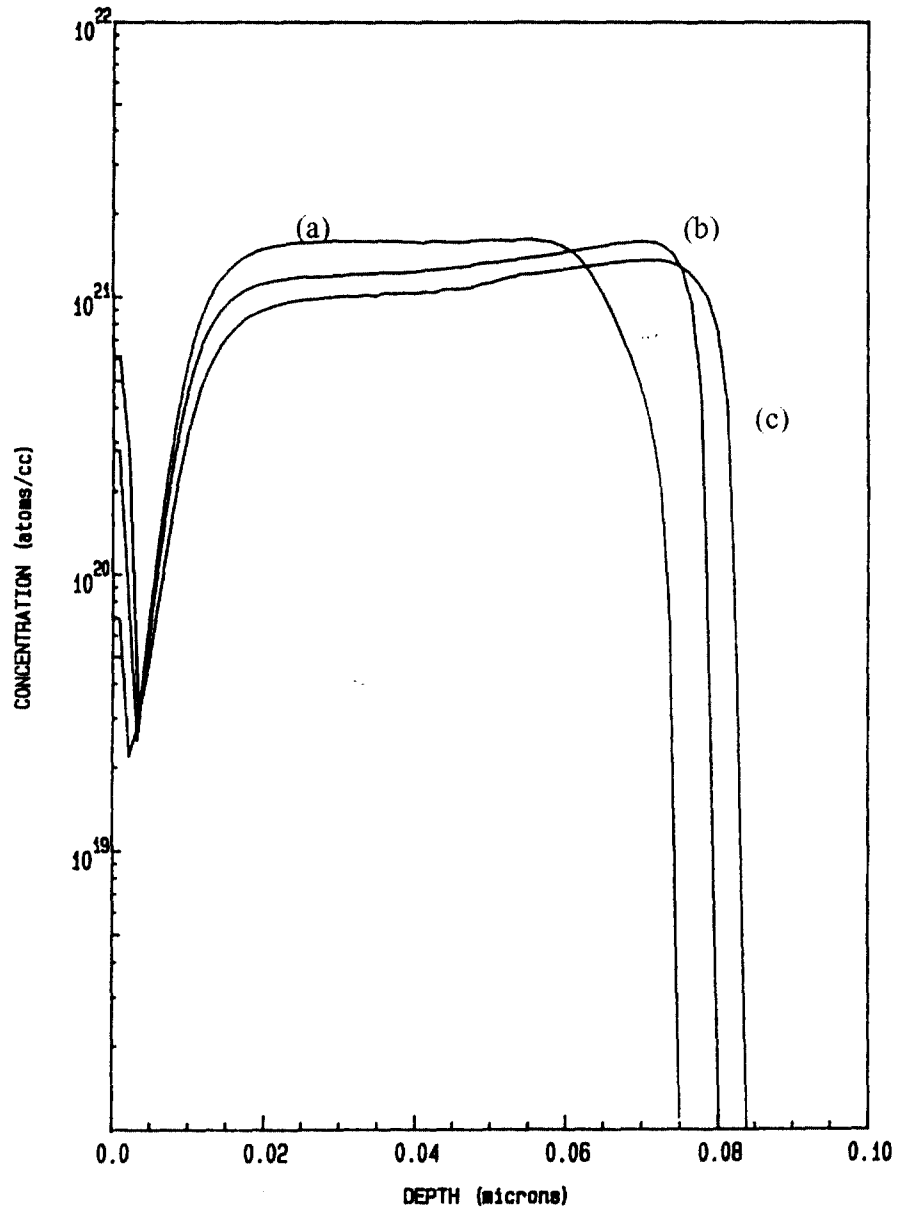
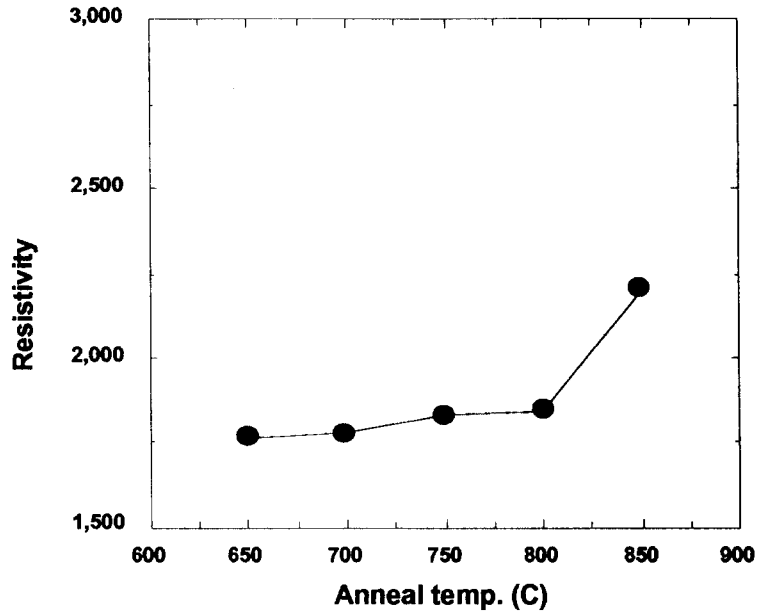
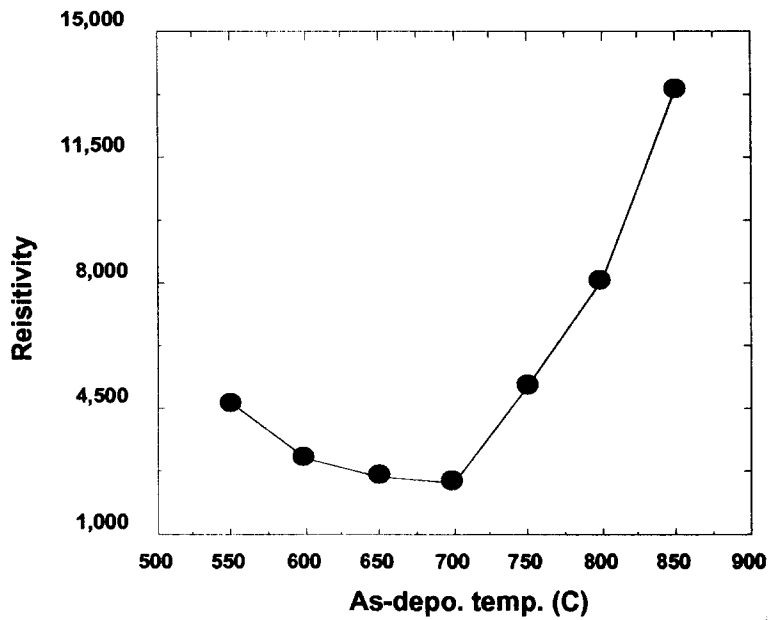


그림 2. SIMS depth profiles of boron doped polysilicon films deposited at 650°C and (a)as-deposited, (b)650°C annealing, (c)850°C annealing



(a)



(b)

그림 3. (a) 열처리 온도에 따른 비저항의 변화(증착 조건 : $\text{Si}_2\text{H}_6/\text{B}_2\text{H}_6=30/250\text{sccm}$, 650°C , 0.6torr)

(b) 증착 온도에 따른 비저항의 변화($\text{Si}_2\text{H}_6/\text{B}_2\text{H}_6=30/250\text{sccm}$, 0.6torr deposition and 850°C 30분 annealing).