

<연구논문>

고상 에피택셜 성장에 의한 PtSi 박막의 형성

최치규 · 강민성 · 이개명* · 김상기** · 서경수** · 이정용*** · 김건호****

제주대학교 물리학과, *제주대학교 전기공학과
한국전자통신연구소 반도체연구단, *한국과학기술원
****경상대학교 물리학과
(1995년 8월 21일 접수)

The Formation of Epitaxial PtSi Films on Si(100) by Solid Phase Epitaxy

Chi Kyu Choi, Min Seoung Kang, Kae Myoung Lee*, Sang Gi Kim**,
Kyung Soo Suh**, Jeong Yong Lee*** and Kun Ho Kim****

Department of Physics, Cheju National University, Cheju 690-756, Korea
*Department of Electrical Engineering, Cheju National University, Cheju 690-756, Korea
**Semiconductor Technology Division, ETRI, Daejeon 305-306, Korea
***Department of Electronic Materials Engineering, KAIST, Daejeon 305-701, Korea
****Department of Physics, Gyeongsang National University, Chinju 660-701, Korea
(Received August 21, 1995)

요 약 - 초고진공에서 Si(100)-2×1 기판 위에 Pt를 약 100Å의 두께로 증착한 후 *in-situ*로 열처리하는 고상 에피택셜 성장법으로 PtSi 박막을 형성시켰다. XRD와 XPS 분석 결과 200℃로 열처리한 시료에서는 Pt₃Si, Pt₂Si와 PtSi의 상이 섞여 있었으나 500℃로 열처리한 시료에서는 PtSi의 단일상만 확인되었으며, 형성된 PtSi 박막은 주상구조와 판상구조의 이중구조를 나타내었다. 기판 온도를 500℃로 유지하면서 Pt를 증착한 후 750℃에서 열처리한 경우에는 판상구조를 갖는 양질의 PtSi 박막이 에피택셜 성장되었다. HRTEM 분석 결과 에피택셜 성장된 PtSi와 기판 Si(100)의 계면은 PtSi[110]/Si[110], PtSi(110)/Si(100)의 정합성을 가졌다. 판상구조를 갖는 PtSi 상의 에피택셜 방향은 기판과 열처리 온도에는 의존하나 열처리 시간에는 무관한 것으로 나타났다.

Abstract - Solid-phase epitaxial growth of the thin PtSi films were obtained by deposition of a thin Pt (100Å) film on a Si(100)-2×1 substrate in ultra-high vacuum followed by *in-situ* annealing. X-ray diffraction and X-ray photoelectron spectroscopy showed that Pt₃Si, Pt₂Si and PtSi phases coexisted in the samples annealed at 200°C. However, at 500°C, only the PtSi phase was formed as a bilayered film with a columnar and planar structure. For the Pt(100Å)/Si(100)-2×1 sample which was prepared by deposition of Pt at 500°C followed by *in situ* annealing at 750°C for 10 min, on the other hand, high-quality epitaxial PtSi with planar structure was grown. The orientation relationship between the epitaxial PtSi film and the Si(100) substrate from the HRTEM lattice image is PtSi[110]/Si[110], PtSi(110)/Si(100) without a misorientation angle. It was found out that the epitaxial orientation of the PtSi phase with a planar structure were mainly depending on the substrate and annealing temperature, not on the annealing time.

1. 서 론

금속-실리사이드 박막은 쇼-트키 장벽 또는 오염성

접촉이 우수하여 Si 소자기술에 많이 적용되어 왔다. 그러나 최근 VLSI 소자의 미세화, 고집적화 및 초고속화 때문에 금속-박막/반도체 계면에서 헤테로 구조를 구성

하고 있는 실리사이드 박막은 점점 더 얇아지고, 두께가 균일하고 열적으로 안정한 것이 요구되고 있다. 이러한 요구에 따라 기판 Si와 격자정합성이 우수한 양질의 금속-실리사이드를 에피택셜 성장시키려는 연구가 많이 진행되고 있다[1~3]. PtSi는 n-또는 p-형 Si 기판에 대한 쇼트키[4, 5] 또는 오염성 특성[6]이 우수하여 Si 소자의 접촉물질로 사용하는데 매우 유용한 물질이며, Si(111) 기판 위에 성장된 결정화 박막은 우수한 방향성을 갖고 있다[7~9].

일반적으로 PtSi는 비저항이 $\sim 30 \mu\Omega\text{cm}$ 이고, 쇼트키 장벽 높이가 0.85~0.87 eV로 TiSi_2 보다 다소 높은 값을 가지나 PtSi/Si 계면에서 응집현상이 잘 일어나지 않고 산화막 효과 등이 나쁜 실리사이드 물질보다 우수하고 부착성이 좋다[10~12]. 또한 PtSi 상은 저온($< 500^\circ\text{C}$)에서도 형성되며, 고온($> 500^\circ\text{C}$)에서도 열적 및 화학적으로 안정하다. 특히 $a_0=0.593 \text{ nm}$, $b_0=0.559 \text{ nm}$, $c_0=0.360 \text{ nm}$ 인 사방정의 결정구조를 가지는 PtSi 상은 기판 Si 위에 국부적으로 에피택셜 성장함이 보고되었으나 단결정 박막은 잘 형성되지 않고 있다[8, 13]. Si(111) 면에서는 PtSi가 주상구조의 작은 구역($2 \sim 20 \text{ nm}$)들로 형성되고, 이들 구역들이 120° 로 회전된 각을 가지고 에피택시 성장되는데 그 계면은 원자적으로 균일하지 않으나 PtSi/Si 계면은 명확한 것으로 나타났다[8]. Si(100) 면에 대해서도 (110) 및 (121) 면을 갖는 주상형태로 에피택시 성장을 하나 기판 전체에 대하여 균일하게 형성되지는 않고 있다[8]. 그러나 판상구조를 갖는 양질의 초박막 PtSi의 에피택셜 형성조건, epi-PtSi/Si 계면의 격자면상에 대한 격자정합성과 결정성 등에 대하여 많이 보고되어 있지 않다.

본 연구에서는 기판 Si(100) 위에 초박막 PtSi의 상을 에피택셜 형성시키는데 있어서 가능한 외적 요인을 제거하기 위하여 초고진공내에서 Si(100)- 2×1 기판 위에 Pt를 증착한 후 *in situ*로 열처리하는 고상 에피택셜 방법을 채택하였다. 형성된 Pt-실리사이드 상은 X-선 회절(XRD : X-ray diffraction)을 이용하여 조사하였으며, 층의 조성과 결합에 참여한 원자의 궤도전자의 결합 에너지는 XPS(X-ray photoelectron spectroscopy)로 분석하였다. 또한 HRTEM(high resolution transmission electron microscopy)으로 epi-PtSi/Si 계면의 격자면상에 대한 격자정합성과 결정성 등을 조사하여 판상 PtSi 박막의 에피택셜 형성조건을 제시하였다.

2. 실험방법

실험에 사용한 기판은 B를 주입한 p-형 Si(100) 웨이퍼로 비저항은 2.4~4.1 Ωcm 였다. 웨이퍼를 6 mm \times 50 mm의 크기로 절단하여 RCA 방법[15]의 표준 웨이퍼 세척공정으로 세척한 후 초고진공 챔버에 장착하였으며, 챔버를 150°C 로 10시간 정도 베이킹(baking)하여 진공도가 $\sim 10^{-9}$ Torr의 초고진공에 도달한 후 시료를 제작하였다. epi-PtSi/Si(100) 구조형성에 영향을 미치는 외적요인을 제거하기 위하여 Si 기판은 표면의 불순물인 O와 C의 농도가 AES 검지한계($\sim 0.1\%$) 이하가 될 때까지 1200°C 로 수초 동안 통진가열시켜 깨끗이 하였으며 RHEED(reflection high energy electron diffraction)로 Si(100)- 2×1 회절 패턴임을 확인하였다.

기판 Si(100)- 2×1 구조를 실온으로 유지한 채 그 위에 Pt(99.99%)를 전자비임으로 가열하여 증착하였으며 증착하는 동안 진공도는 $\sim 10^{-8}$ Torr를 유지하였다. 증착율과 두께는 수정진동자의 두께 측정기(INFICON XTM)로 측정하였으며, 증착율은 $\sim 1 \text{ \AA}/\text{sec}$ 를 유지하였고 증착된 Pt 박막의 두께는 약 100 \AA 이었다. Pt-실리사이드 형성조건을 살펴보기 위하여 $200 \sim 750^\circ\text{C}$ 의 온도 범위에서 10분간 *in-situ* 열처리하였으며 온도조절은 $\pm 1^\circ\text{C}$ 이내로 하였다.

열처리에 의하여 형성된 Pt-실리사이드의 상은 박막 측정용 XRD(Rigaku D/MAX-RC)를 이용하여 조사하였고, 이때 X-선원은 Ni를 필터로 한 $\text{CuK}\alpha$ ($\lambda=1.54 \text{ \AA}$)였으며, 필라멘트의 가속전압은 45 kV, 전류는 20 mA, full scale은 5×10^3 cps의 조건으로 2θ 를 20° 에서 80° 로 하였다. 정밀한 측정이 되도록 0.01° 로 scan하여 측정된 자료의 분석 및 처리는 컴퓨터로 하여 그 결과를 JCPDS 카드와 비교한 후 회절면을 확인하였다. 형성된 Pt-실리사이드의 조성과 원소의 화학적 결합에너지 등은 XPS(VG Scientific ESCALAB 200-R)로 분석하였고, X-선원은 250 W의 $\text{MgK}\alpha$ (1253.6 eV)이며, survey 스펙트럼과 검출원소에 대한 narrow scan 스펙트럼은 100 eV와 20 eV의 pass 에너지를 사용하여 얻었고, 깊이에 따른 조성 원소분석은 3 keV Ar^+ 이온으로 시편의 표면을 식각하면서 분석을 수행하였으며 스퍼터링율을 $20 \text{ \AA}/\text{min}$ 였다. epi-PtSi/Si(100) 구조에서 계면상태와 에피택셜 성장 정합성 모드는 HRTEM(Jeol, JEM 2000EX)으로 관찰하였다. 사용한 TEM의 필라멘트는 LaB₆이고, 200 keV에서 동작되며 점분해능은 0.21 nm이다. 축방향

과 격자상은 9개의 비임을 포함하는 대물 조리개를 사용해서 비임방향을 [110]와 [112] 축방향에 정확히 정렬시켜 Scherzer's 탈초점 근처에서 수행하였다.

3. 결과 및 논의

3.1. XRD 분석

Pt-실리사이드는 Pt_4Si , Pt_3Si , Pt_5Si_2 , $Pt_{12}Si_5$, Pt_7Si_3 , Pt_2Si , Pt_6Si_5 와 PtSi로 다양한 상을 가지는데 열처리 조건에 따라 선택적인 상이 형성되고, 특히 Pt/Si계에서 계면반응할 경우 Pt_2Si 의 초기상이 형성된 후 PtSi 상으로 전이된다. 이와 같은 상전이 현상에서 가장 중요한 변수는 열처리 온도이다. 따라서 본 실험에서는 양질의 PtSi 박막을 에피택셜 성장시키기 위하여 먼저 XRD로 그 열처리 조건을 조사하였다. 그림 1은 $Pt(100\text{\AA})/Si(100)-2\times 1$ 시편을 열처리 조건에 따른 X-선 회절 스펙트럼이다. 2θ 가 29.2° , 32.9° , 61.6° 와 69.1° 에서 나타난 피크는 기판 Si의 (111), (200), (222)와 (400)면에 대한 스펙트럼이다. 이 스펙트럼은 열처리 온도에 관계없이 동일하게 나타났다. 그림 1(a)와 (b)는 200°C 와 300°C 로 열처리한 시료이다. 회절된 Pt-실리사이드 상은 Pt_3Si , Pt_2Si 와 PtSi로서 기판 Si의 회절 스펙트럼보다 상대적으로 약한 피크를 가지면서 비슷하게 나타났다. 그러나 300°C 로 열처리한 시료(그림 1(b) 참조)에서는 2θ 가 21.8° , 41.2° 와 44.6° 에서 새로운 PtSi상의 (110), (211)와 (220)면에 대한 스펙트럼이 보였고, 400°C 로 열처리한 시료(그림 1(c) 참조)에서는 PtSi 상의 (110), (021)과 (220)면과 Pt_2Si 상의 (002)과 (112)면에 대한 피크만 나타났다. 그러나 500°C 와 600°C 로 열처리한 시료의 경우는(그림 1(d)와 (e) 참조) Pt_2Si 상은 나타나지 않았고, 약한 강도를 갖는 PtSi 상의 (110)면과 2θ 가 43.4° 에서 새로운 PtSi 상의 (121)면에 대한 회절 피크만 보였다. 열처리 온도를 200, 300와 400°C 로한 시료에서 Pt_3Si , Pt_2Si 와 PtSi 상이 동시에 나타난 것은 Pt/Si 계면에서 PtSi와 Pt_2Si (또는 Pt_3Si) 상이 동시에 형성된 것이 아니라 초기에 Pt_2Si 상이 형성된 다음 Pt_2Si/Si 계면에서 PtSi 상이 형성되어 $Pt_2Si/PtSi/Si$ 의 층구조를 이루고 있는 것으로 생각된다. Pt/Si 계에서 계면반응에 의한 Pt-실리사이드의 초기상은 Pt와 Si의 반응조성에 따라 Pt_3Si 또는 Pt_2Si 로 형성되므로[16] 200°C 에서 400°C 의 열처리온도에서 나타난 Pt_3Si 또는 Pt_2Si 상은 초기상으로 보인다. 그림 1에서 보는 것처럼 열처리 온도를 증가함에 따라 Pt_3Si

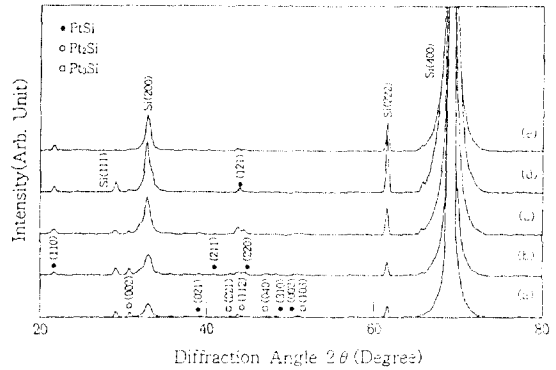


Fig. 1. X-ray diffraction spectra obtained for the sample prepared by deposition of $Pt(100\text{\AA})$ on $Si(100)-2\times 1$ substrate at room temperature followed by in situ annealing at (a) 200°C , (b) 300°C , (c) 400°C , (d) 500°C and (e) 600°C for 10 min in UHV.

와 Pt_2Si 상의 회절 피크가 감소되고, 500°C 에서는 나타나지 않는 것으로 보아 Pt_2Si (또는 Pt_3Si) 상이 PtSi 상으로 전이됨을 알 수 있다. 이러한 현상은 Pt/Si 계면반응에 의하여 Pt-실리사이드 형성은 저온($< 300^\circ\text{C}$)에서 Pt_2Si 의 초기상이 형성되고, 다시 400°C 이상의 열처리 온도에서는 Pt_2Si/Si 계면에서 계면반응에 의하여 최종상 PtSi 상으로 전이되는 결과와 일치한다[15]. 이상의 XRD 결과에서 Pt/Si계에서 계면반응에 의한 PtSi 상의 형성온도는 500°C 이고, Pt-실리사이드의 초기상(Pt_2Si)이 최종상 PtSi 상으로 전이하는 온도는 400°C 인 것으로 생각된다.

그림 2는 기판 온도를 500°C 로 가열하면서 Pt를 100\AA 의 두께로 증착한 다음 750°C 의 온도로 in-situ 열처리한 시료의 XRD 스펙트럼이다. 2θ 가 32.9° 와 69.1° 에서 나타난 회절 스펙트럼은 기판 Si의 (200)와 (400)면에 대한 피크이다. 여기서 (200)면은 기판 Si의 (400)면에 대한 이중회절 스펙트럼이고, 2θ 가 61.6° 에서 나타난 회절 스펙트럼은 그림 1에서 나타난 것과 동일한 것으로 기판 Si의 (222)면에 대한 피크이다. 2θ 가 21.8° 와 44.6° 에서 나타난 Pt-실리사이드상은 PtSi의 (110)와 (220)면에 대한 회절 스펙트럼이다. (220)면의 회절 스펙트럼은 (110)면의 이중회절 스펙트럼으로서 전형적인 단결정 박막에서 볼 수 있는 회절 스펙트럼이다. 이 결과로부터 기판 $Si(100)$ 면 위에 형성된 PtSi 상의 (110)면이 에피택셜 성장되었음을 알 수 있으며, 열처리 시간을 10분에서 40분으로 증가시켜도 이들 피크

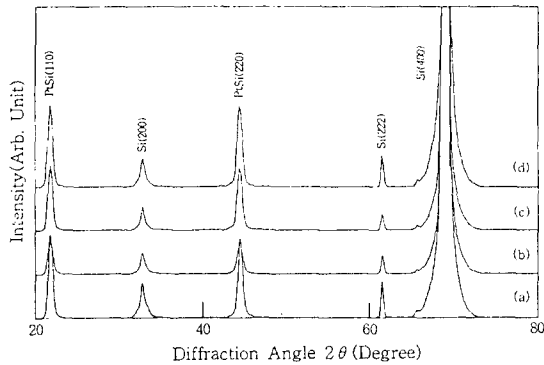


Fig. 2. X-ray diffraction spectra obtained for the sample prepared by deposition of Pt(100 Å) on Si(100)-2×1 substrate at 500°C followed by in situ annealing at 750°C for (a) 10 min, (b) 20 min, (c) 30 min and (d) 40 min in UHV.

크 외에는 관측이 되지 않는 것으로 보아 에피택셜 성장된 PtSi 상은 열처리 시간에 의존하지 않음을 알 수 있다.

그림 1과 2의 X-선 회절 실험의 결과로부터 기판 온도를 500°C로 유지하면서 Pt를 증착했을 때에는 기판 온도의 영향으로 PtSi 상이 선택적으로 형성되고, 750°C로 열처리했을 때에는 PtSi 상의 난알(grain)들이 (110)면 방향으로 정렬되면서 PtSi<110>//Si<110>의 방향성을 갖는 것으로 생각된다. 이 결과는 Ghozlene와 Beaufre[14]의 TEM 실험에서 기판 Si(001)을 320°C의 온도로 유지하면서 Pt를 증착했을 때 형성된 난알의 방향성은 Pt₂Si(001)로 관측되었으나 이 시료를 다시 열처리했을 때에는 PtSi(110) 상으로 전이됨과 기판의 온도를 400°C 이상으로 유지하면서 Pt를 증착했을 때에는 PtSi의 난알들이 (121)의 면 방향성을 갖는 것으로 조사되었고, Kumagai 등[17]이 MBE 방법으로 기판 Si(111)을 500°C로 가열하면서 Pt와 Si를 동시증착했을 때 PtSi(010)//Si(111)로 정합성을 갖는 것과 잘 일치된다. 또한 약 300 Å 이하의 두께를 갖는 PtSi 박막의 에피택셜 성장에서 그 결정성은 열처리 온도(임계온도 750°C)에 의존하고 열처리 시간에는 큰 영향을 받지 않는 것으로 보고되고 있다[13]. 따라서 그림 1과 2의 X-선 회절 실험의 결과로부터 Pt/Si계에서 고상반응에 의한 PtSi 에피택셜 박막의 방향성과 결정성은 기판의 온도와 열처리 온도에 의존함을 확인할 수 있었다.

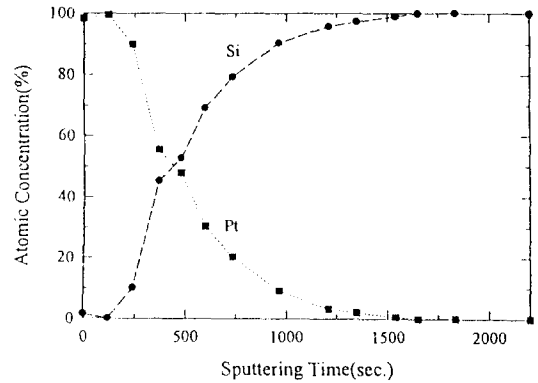


Fig. 3. XPS depth profile of as-prepared Pt(100 Å)/Si(100)-2×1 sample at room temperature.

3.2. XPS 분석

그림 3은 실온에서 기판 Si(100)-2×1 위에 Pt를 약 100 Å로 증착한 시료에 대하여 Pt와 Si 원소의 농도를 나타낸 XPS의 깊이조성 스펙트럼이다. 표면은 미반응된 Pt 층으로 나타나 있으나 Pt/Si 계면에서는 Pt+Pt-실리사이드와 Pt-실리사이드+Si의 조성을 갖는 반응층이 형성되어 있는 것으로 보인다. 여기서 Pt-실리사이드 층의 조성비는 Pt/Si=1.2인 것으로 나타났다. 이것은 Pt-실리사이드 반응에 참여하는 Si 2s와 Pt 4f 궤도전자의 결합에너지 상태로부터 알 수 있다. 그림 4는 3의 시료에서 기판 Si와 Pt/Si 계면층(Ar⁺ 이온으로 430초 스퍼터링한 후의 조성층 : Pt-실리사이드+Si) 대한 Si 2s와 Pt 4f_{7/2} 궤도전자에 대한 narrow scan 스펙트럼이다. 그림 4(a)는 기판 Si 2s와 Pt/Si 계면층에서의 Si 2s 궤도전자의 결합에너지를 나타낸 narrow scan 스펙트럼으로서 각각 150.3 eV와 151.4 eV에 나타났다. Pt/Si 계면층에서의 Si 2s 궤도전자의 결합에너지는 기판 Si 2s 궤도전자의 결합에너지 보다 1.1 eV의 chemical shift가 일어났다. 또한 Pt 4f_{7/2} 궤도전자의 결합에너지는 71.0 eV와 72.3 eV로서 1.2 eV의 chemical shift를 이루고 있다(그림 4(b) 참조). 이 결과는 Pt/Si 계면층에서 Si와 Pt 원자가 반응하여 Pt-실리사이드 형성에 따른 것으로 Rossi 등[18]이 synchrotron radiation으로 조사한 것과 Grunthaner[19]가 XPS로 PtSi의 전자구조 실험에서 얻은 결과와 잘 일치한다.

이 시료를 500°C로 in-situ 열처리했을 때의 깊이조성은 그림 5와 같다. 시료의 조성은 표면에서 200초 동안 스퍼터링할 때까지 나타난 층은 Si 과다 Pt-실리사이드

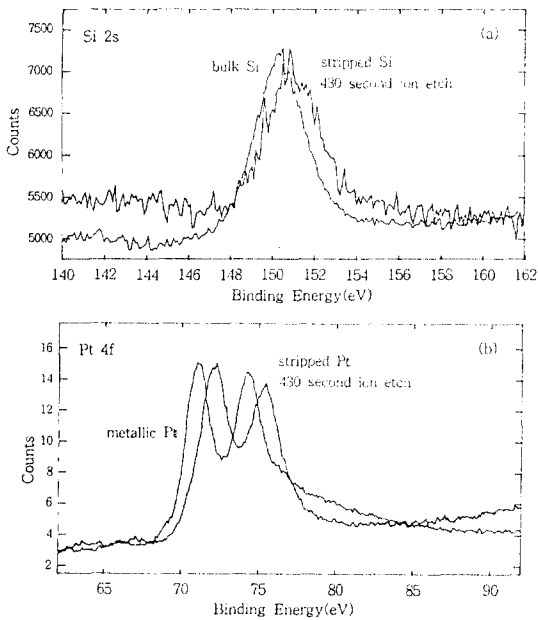


Fig. 4. Photoelectron spectra obtained from the same sample in Fig. 3 by narrow scan with a pass energy of 20 eV; (a) Si 2s and (b) Pt 4f orbital electrons.

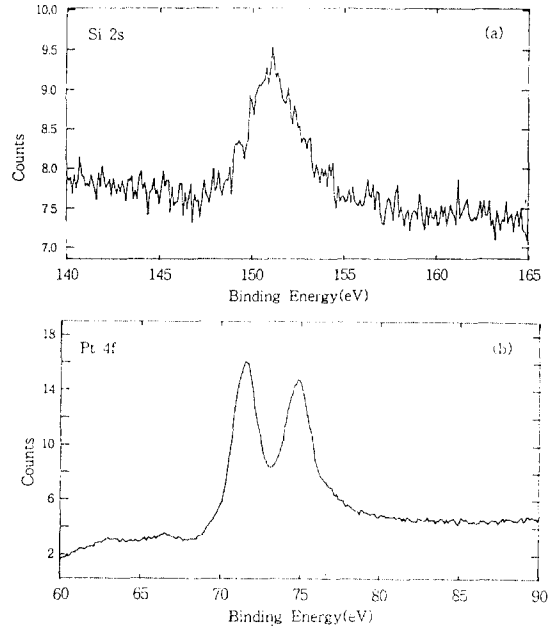


Fig. 6. Photoelectron spectra obtained from the same sample in Fig. 5 by narrow scan with a pass energy of 20 eV; (a) Si 2s and (b) Pt 4f orbital electrons.

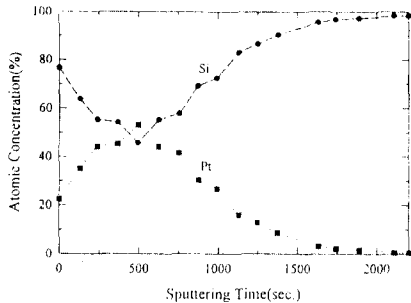


Fig. 5. XPS depth profile of Pt(100Å)/Si(100)-2×1 samples after in situ annealing at 500°C.

로 보이나, 비교적 균일한 PtSi가 형성된 것으로 나타났다. 일반적으로 Pt/Si계에서 Pt 원자가 확산에 의하여 기판 Si 원자와 고상반응으로 Pt-실리사이드가 형성된다. 그러나 500°C의 열처리 온도에서 표면층의 조성이 Si 원소 과다로 나타난 것은 PtSi의 난알들이 Si 영역과 분리되면서 주상형태로 성장된 것으로 생각된다[20, 21]. Ar⁺ 이온으로 430초 스퍼터링한 후의 조성층에 대한 Si 2s와 Pt 4f, 케도전자 결합에너지는 151.1 eV와 71.4 eV로서 기판 Si와 금속 Pt 원자의 결합에너지 보다 약 0.6 eV와 1.6 eV의 차이를 나타내고 있으며(그림 6 참

조), 약 700초 동안 narrow scan하여도 동일한 스펙트럼이 관측되었다. 이와 같은 chemical shift는 PtSi상 형성에 의한 것이다[22]. 따라서 그림 4의 계면층은 Pt : Si = 1 : 1의 조성비로 PtSi 상으로 형성되었음을 알 수 있다.

XPS의 narrow scan에서 Si 2s 케도전자가 기판 Si 원자의 경우 150.4 eV이고, Pt₂Si 또는 PtSi 상으로 반응에 참여할 때에는 151 eV의 결합에너지를 가지며, Pt 4f, 케도전자는 순수한 금속 Pt 경우 71.2 eV, Pt₂Si와 PtSi 상으로 반응에 참여할 때에는 72.5 eV와 73.0 eV의 결합에너지를 갖는다. 그림 4와 6의 분석결과로부터 그림 4의 Pt/Si 계면층에 대한 Si 2s와 Pt 4f, 케도전자의 결합에너지가 chemical shift가 일어난 것은 정확한 Pt-실리사이드 상을 구분하기는 어려우나 PtSi의 조성을 갖는 것으로 보인다. 이러한 현상은 불순물이 흡착되어 있지 않는 Si(100)-2×1 구조 위에 Pt가 흡착될 때에는 "screening model" [23]에 의하여 Pt의 수 단원자층이 기판 Si 원자와 반응하는 것으로 생각되며, 최근 Ti/Si(111)-7×7 계면에서 Ti와 Si 원자가 혼합된 계면층이 형성된다는 보고와도 비슷한 결과이다[24]. 그림 7은 기판 온도를 500°C로 가열하면서 Pt를 증착한 후 750°C로 10분간 in-situ 열처리한 시료에 대하여 Pt와 Si 원소의

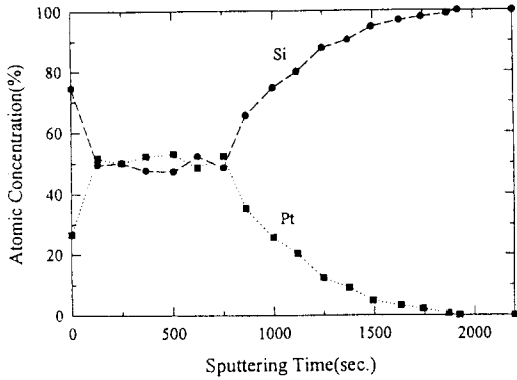


Fig. 7. XPS depth profile of Pt(100Å)/Si(100)-2×1 sample prepared by deposition of Pt(100Å) at 500°C followed by in situ annealing at 750°C for 10 min in UHV.

농도를 나타낸 XPS의 깊이조성 스펙트럼이다. 표면층은 약간의 Si-과다가 있으나 기판 Si 표면에 형성된 박막은 Pt : Si=1 : 1의 조성비로 PtSi 상으로 형성되었음을 알 수 있다. 이것은 XRD의 결과와 일치한 것으로서 Pt/Si계에서 계면반응에 의하여 PtSi 상의 단일 조성층 형성방법은 기판을 500°C로 가열하면서 Pt를 증착하고 열처리 온도는 750°C임을 알 수 있다.

3.3. TEM 분석

그림 8은 실온에서 기판 Si(100)-2×1 위에 Pt를 약 100Å으로 증착한 시료를 500°C로 10분간 *in-situ* 열처리한 시료의 TEM의 단면 사진이다. 형성된 박막은 PtSi 상으로서 기판 Si(100) 표면 전 영역에 약 300Å의 두께로 잘 발달되어 있으나 평활한 계면을 이루지 않았다. 연속적으로 분포된 낱알들은 "bamboo" 구조 형태로 성장되어 있다. 이러한 모양은 대부분 주상구조로 성장된다. 이 시료를 Si의 [110] 방향으로 본 HRTEM 격자상은 그림 9와 같다. 형성된 박막은 두 개의 층으로 구분되며, 나타난 상은 PtSi로서 면간거리가 2.98Å과 2.49Å인 (020)와 (120)면으로 지수화되었다. 계면층의 PtSi (020)면의 낱알들은 서로 156°의 각을 이루고 있으며 기판 Si(100)면과 약 8°의 각을 가지는 판상구조를 형성하고 있고, 표면층에서는 주상구조를 갖는 (120)면의 낱알들과 평판구조를 갖는 (020)면의 낱알들이 혼합되어 있다. 표면층에서 일부 주상구조가 나타난 것은 Si이 과다된 것으로 보인다. 이것은 Co/Si계에서 주상구조로 에피택시 성장된 CoSi₂ 낱알들이 선택적으로 뭉쳐진 섬(island)과 같은 모양을 한 것과 유사하다[21, 25]. 이와

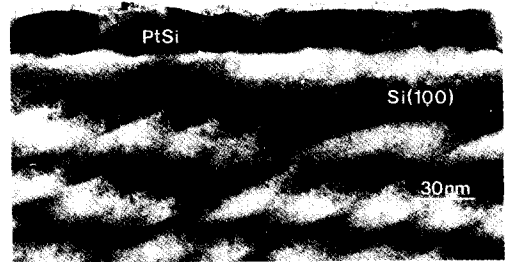


Fig. 8. Cross-section TEM image of the same samples as in Fig. 5.

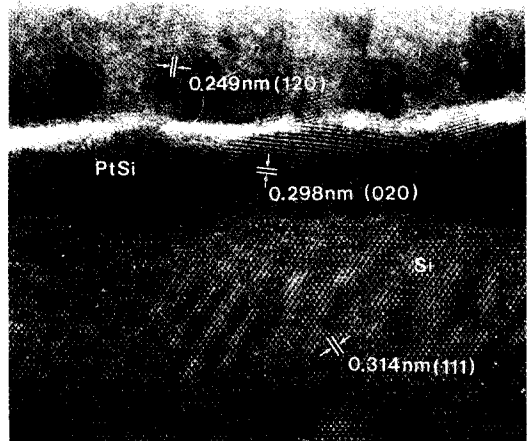


Fig. 9. The HRTEM lattice image of the same sample as in Fig. 5, obtained along the Si[110] beam direction.

같은 CoSi₂와 PtSi 상들이 Si-과다형으로서 박막을 형성할 때 낱알은 주상구조를 갖는 것으로 생각된다. 특히 PtSi 박막은 이와 같은 모델에 따라 형성이 잘 일어나며, 낱알들은 도상형태로 성장한다[15].

그림 10은 기판 Si(100)-2×1을 500°C로 가열하면서 Pt를 100Å의 두께로 증착한 후 750°C로 10분간 *in-situ* 열처리한 시료의 HRTEM 격자상이다. 나타난 PtSi 낱알들은 판상구조를 이루고 기판 전 영역에 잘 형성되어 있다. 기판 Si의 (100)면과 평행한 PtSi 격자상은 면간거리가 3.99Å을 갖는 (110)면으로 나타났으며, 이것은 XRD 스펙트럼에서 관측된 결과와 동일한 면이다. (110)

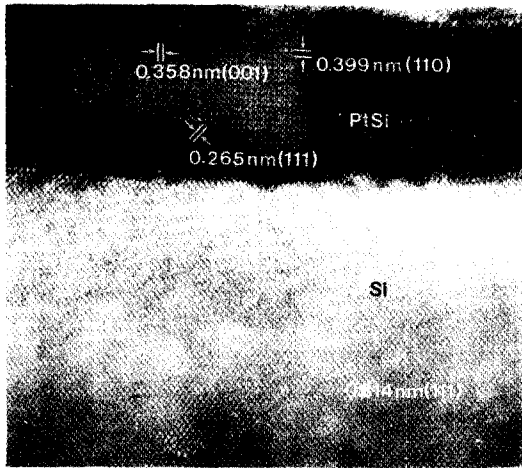


Fig. 10. The HRTEM lattice image of the same sample as in Fig. 7, obtained along the Si[110] beam direction.

면과 48.5° 와 90° 의 각을 이루면서 나타난 격자상은 면간거리가 2.65 \AA 과 3.58 \AA 인 (111)과 (001)면으로 지수화 되었으며, (001)면과 (111)면과의 사잇각은 약 41.5° , 기판 Si의 (111)면과 PtSi의 (111)면과의 사잇각은 약 102° 로서 계산된 값과 잘 일치한다. 이 격자상에서 기판 Si의 {111}면과 coherent한 PtSi면은 계면에서 나타나지는 않았다. 그러나 그림 9에서 나타난 격자상은 PtSi 박막과 기판 Si의 정대축(zone axis)이 PtSi[110]/Si[110]이므로 PtSi와 기판 Si의 면관계는 PtSi(110)/Si(100)의 정합성 관계를 갖는다. 이 결과는 PtSi(사방정계구조: $a_0 = 5.94 \text{ \AA}$, $b_0 = 5.59 \text{ \AA}$, $c_0 = 3.60 \text{ \AA}$) 상의 (110)면이 c -축에 따라 잘 분리된 원자층이 선택적으로 에피택셜 성장된 것으로 생각된다. 에피택셜 성장된 PtSi 상의 (110) 격자면 배열은 Si의 (110)면보다 더 조밀하고, Si의 (110)면에 대하여 5.99%의 부정합율로서 2.035 \AA 의 간격을 갖는다[12]. 따라서 PtSi(110)/Si(110) 계면에서 coherent한 격자면 상은 나타나지 않는다. Ghazlene와 Beaufre[14]는 기판 Si(001)를 320°C 로 가열하면서 Pt를 증착할 경우 형성된 상은 Pt₂Si의 (001)로 나타났으나 이를 550°C 로 열처리했을 때에는 PtSi의 (110)면으로 전이되고, 400°C 이상의 온도로 기판을 가열하면서 Pt를 증착할 경우에는 PtSi의 (121)면으로 형성된 낱알들이 도상됨을 보았다. Fathauer 등[20]은 기판 Si(111) 면위에 Pt와 Si를 8:1의 조성비로 동시증착한 후 650°C 로 열처리했을 때 PtSi(010)/Si(010), PtSi[001]/Si[110]으로 정합성을 갖는 낱알들이 주상구조로 도상됨을 확인하였

다. 또한 Ishiwara 등[13]은 기판 Si (111)면 위에 Pt를 300 \AA 두께로 증착하고 750°C 로 열처리한 시료의 RBS 최소 채널링값이 0.33으로 결정성이 좋은 PtSi 박막을 형성하였으나 균일한 에피택셜 PtSi 박막을 얻지는 못하였다. 이와 같이 PtSi 박막은 기판의 조건, 열처리 온도와 조성 등에 따라 에피택셜 성장 모드가 다르게 나타난다. 이것은 열처리 온도에 의존하는 Pt-실리사이드의 초기상과 상전이 과정에 따라 낱알의 방향과 구조형태가 다르게 나타남을 나타낸다[15]. 그림 10에서 나타난 격자상은 양질의 PtSi 박막을 판상구조로 에피택셜 성장된 것으로 본 연구의 결과에서 양질의 PtSi 박막을 판상구조로 에피택셜 성장시킬 수 있는 조건은 Si(100)- 2×1 기판을 500°C 로 가열하면서 Pt를 증착하여 Pt₂Si 상에서 PtSi상으로 상전이 없이 초기상태에 바로 PtSi/Si(100) 구조의 형성과 750°C 로 *in-situ* 열처리에 의한 것으로 생각된다.

4. 결 론

초고진공에서 Si(100)- 2×1 기판위에 Pt를 실온과 기판을 500°C 로 유지하면서 Pt를 100 \AA 증착한 후 *in-situ* 열처리하여 Pt-실리사이드를 형성시켰다. X-선 회절 스펙트럼으로부터 500°C 이하의 열처리 온도에서는 Pt₂Si, Pt₂Si와 PtSi 상이 동시에 관측되었으나 500°C 이상의 열처리 온도에서는 PtSi상만 형성되었다. 그러나 기판을 500°C 로 유지하면서 Pt를 증착한 후 750°C 로 *in-situ* 열처리 한 경우에는 단일상인 PtSi의 (110)면만이 형성되었으며, 열처리 시간을 10분에서 40분까지 증가시켜도 그 구조는 변함이 없었다. 이 시료를 XPS로 깊이 조성 분석한 결과 PtSi 조성층은 전 깊이에 대하여 균일하였으나, 500°C 로 열처리한 시료에서는 표면층에 Si-과다가 보였다.

HRTEM으로 조사한 PtSi/Si(100) 계면상태 및 정합성 모드는 500°C 로 열처리한 시료인 경우 표면층은 주상과 판상구조의 혼합과 계면층은 판상구조로 2층구조를 형성하였고, 기판을 500°C 로 유지하면서 Pt를 증착한 후 750°C 로 *in-situ* 열처리한 시료에서는 PtSi상이 판상구조로 PtSi[110]/Si[110], PtSi(110)/Si(100)의 정합성 관계로 나타났다. 이 결과로부터 양질의 에피택셜 PtSi 박막형성 조건은 기판 Si를 500°C 로 유지하면서 Pt를 증착한 후 750°C 에서 *in-situ* 열처리하는 것으로 조사되었다.

감사의 글

본 연구는 서울대학교 반도체공동연구소의 교육부 반도체분야 학술연구조성비(과제번호 : ISCR-94-1022)와 1995년도 기초과학연구소 특성화과제(BSRI-95-2406)의 일부지원에 의해 수행되었습니다.

참고문헌

1. J. C. Hensel, A. F. J. Levi, R. T. Tung and J. M. Gibson, *Appl. Phys. Lett.* **47**, 151 (1985).
2. E. Rosencher, P. A. Badoz, J. C. Pfister, F. Arnaud'Avitaya, G. Vincent and S. Delage, *Appl. Phys. Lett.* **49**, 271 (1986).
3. C. K. Choi, S. E. Boo, J. D. Koh, S. R. Hong, J. Y. Lee, S. K. Kim, S. H. Lee, K. I. Cho and K. H. Kim, *JKPS* **27**, 528 (1994).
4. D. Kahng and M. P. Lepselter, *Bell Syst. Tech. J.* **44**, 1525 (1965).
5. M. P. Lepselter and S. M. Sze, *Bell Syst. Tech. J.* **47**, 195 (1968).
6. M. P. Lepselter, *Bell Syst. Tech. J.* **45**, 233 (1966).
7. T. Kawamura, D. Shinoda and H. Muta, *Appl. Phys. Lett.* **11**, 101 (1967).
8. H. Kwarada, M. Ishida, J. Nakanishi, I. Ohdomari and S. Horiuchi, *Phil. Mag. A* **54**, 729 (1986).
9. M. Severi, E. Gabilli, S. Guerri and G. Celotti, *J. Appl. Phys.* **48**, 1998 (1977).
10. S. P. Murarka, *Silicides for VLSI Applications* (Academic Press, N. Y., 1983), pp. 15-30.
11. W. F. Kosonocky, F. V. Shallcross, T. S. Villani and J. V. Groppe, *IEEE Trans. Electron Devices* **ED-32**, 1564 (1985).
12. C. A. Chang, *J. Appl. Phys.* **58**, 1421 (1986).
13. H. Ishiwara, K. Hikosaka and S. Furukawa, *J. Appl. Phys.* **50**, 5302 (1979).
14. H. B. Ghazlene and P. Beaufriere and A. Authier, *J. Appl. Phys.* **49**, 3998 (1978).
15. W. Kern and D. Puotineu, *RCA Review* **31** (1970).
16. G. Ottaviani, *Thin Solid Films*, **140** (1986) pp. 3-21.
17. Y. Kumagai, K. H. Park and F. Hasegawa, *Proc. 1st Int. Symp. on Control of Semicon* (Interface, 1993) p. 365.
18. G. Rossi, I. Abbati, L. Braicovich, I. Lindau and W. E. Spicer, *Phys. Rev.* **B25**, 3627 (1982).
19. P. J. Grunthner and F. J. Grunthner, *Proc. SPIE* **463**, 25 (1984).
20. R. W. Fathauer, Q. F. Xiao, S. Hashimoto and C. W. Nieh, *Appl. Phys. Lett.* **57**, 686 (1990).
21. R. W. Fathauer, C. W. Nieh, Q. F. Xiao and S. Hashimoto, *Appl. Phys. Lett.* **55**, 247 (1989).
22. S. Danyluk and G. E. McGuire, *J. Appl. Phys.* **45**, 5141 (1974).
23. A. Hiraki, *Appl. Surf. Sci.* **56**, 370 (1992).
24. C. K. Choi, H. H. Park, J. Y. Lee, K. I. Cho, M. C. Paek, O. J. Kwon, K. H. Kim and S. J. Yang, *J. Crystal Growth* **115**, 579 (1991).
25. R. W. Fathauer, C. W. Nieh, Q. F. Xiao and S. Hashimoto, *Mat. Res. Soc. Symp. Proc.* (MRS, Pittsburgh, 1990) pp. 255-261.