

열처리 조건이 BST 박막의 결정성과 전기적 특성에 미치는 영향

주 재 현 · 주 승 기

서울대학교 공과대학 금속공학과

Effects of Heat Treatment Conditions on the Crystallinity and Electrical Characteristics of Co-Sputtered BST Thin Films

Jae-Hyun Joo and Seung-Ki Joo

Dept. of Metallurgical Eng. Seoul National University

초 록 BST 박막을 Pt/SiO₂/Si 기판 위에 co-sputtering 방법으로 형성할 때 열처리 조건이 BST 박막의 결정성과 전기적 특성에 미치는 영향에 관하여 연구하였다. BST 박막의 특성은 급속 열처리나 판상 열처리와 같은 후열처리 온도보다 증착시의 기판온도에 따라서 민감하게 변화하였고, 기판 온도를 550°C로 하여 증착할 때 Perovskite상이 가장 안정적으로 성장하여 유전율 1100, 유전손실계수 0.02로 우수한 유전특성을 나타내는 막을 형성할 수 있었다. BST 박막은 기판온도를 증가하면 정합에너지와 표면에너지를 최소로 하는 (111) 방향으로 우선방위를 나타내었고 결정립의 조대화 현상으로 누설전류가 증가하였다.

Abstract (Ba, Sr)TiO₃ thin films were deposited on Pt/SiO₂/Si substrate by co-sputtering technique. Effects of various heat treatment conditions on the crystallinity and electrical properties of the BST films were studied. It was found that the substrate heating was more effective than post annealing to change its characteristics. With increasing substrate temperature(T_s), the films show (111) preferred orientation and its lattice constant reduced. Dielectric constant changed dramatically with T_s and maximum value was 1200 (tanδ=0.02) at T_s=550. Leakage current increased with T_s due to grain growth.

1. 서 론

반도체 기억 소자인 DRAM(Dynamic Random Access Memory)의 집적도가 증가함에 따라서 단위 소자당 정보 저장을 위한 축전기의 면적이 감소하기 때문에, α-입자 등에 의한 오동작을 방지하기 위한 최소 축전 용량을 확보하기 위하여 여러 방법이 시도되고 있다¹⁻³. 축전 용량을 크게 하기 위해서는 유전막의 두께를 줄이거나 유효면적을 늘리는 방법 그리고 고유전율 재료를 사용하는 방법이 있는데, 현재 축전기의 유전막으로 사용되고 있는 실리콘 산화막의 두께를 감소시키거나 Stack, Trench 등의 3차원적 구조로 유효면적을 증가시키는 방법은 공정이 복잡하고 신뢰성이 떨어지기 때문에 새로운 고유전율 재료에 대한 관심이 증대되고 있다. 고유전율 재료로는 TiO₂, Y₂O₃, Ta₂O₅ 등이 연구되어 왔으나 최근에는 PZT

(PbZr_xTi_{1-x}O₃), BST(Ba_xSr_{1-x}TiO₃)와 같은 강유전체 재료에 대한 연구가 활발히 이루어지고 있다⁴⁻⁶. 특히 BST 박막은 PZT 박막에 비하여 고주파에서도 높은 유전율을 유지하며 Ba/Sr의 적절한 조성비에 따라서 상유전체로 전환되기 때문에 피로, 노화 등이 현상이 제거되어 DRAM 축전기 재료로 더 적합하다⁹.

CVD, sputtering, laser ablation 등의 방법으로 제조되는 BST 박막은 기판온도, 유량, 압력 등의 공정 변수에 따라 유전율, 누설전류 등의 전기적 특성이 민감하게 변하기 때문에 우수한 기억 소자 특성을 가지는 DRAM 소자를 제조하기 위해서는 공정 조건에 따른 BST 박막의 특성 변화 연구가 선행되어야 한다. 본 연구에서는 co-sputtering 방법으로 DRAM 축전기용 BST 박막을 형성할 때 열처리 조건이 BST박막의 결정성과 전기적 특성에 미치는 영향에 관하여 연구하여 최적 열처

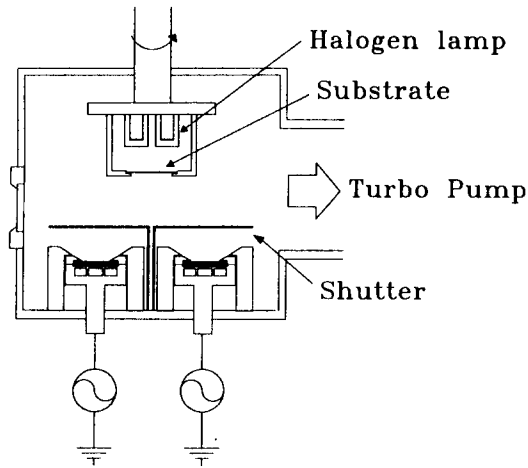


Fig. 1. Schematic illustration of co-sputtering system used in this experiment.

Table 1. Typical sputtering conditions for (Ba, Sr) TiO_3 thin films.

Substrate	Pt(1000 Å)/ SiO_2 (5000 Å)/Si
Substrate-target distance	6cm
Substrate rotation	5rpm
Gas flow	Ar(10sccm) + O_2 (10sccm)
Pressure	10mtorr
Deposition power	Sr TiO_3 , 150W
	Ba TiO_3 , 150W
Deposition rate	18.26 Å/min

리 조건을 확립하고자 한다.

2. 실험 방법

그림 1과 같은 복사 가열 방식의 상향식 co-sputtering 장치에 Ba TiO_3 (3N)과 Sr TiO_3 (3N) 산화물 타겟을 장착한 후 표 1의 조건으로 Pt/ SiO_2 /Si 기판 위에 2000 Å 두께의 BST 박막을 증착하였다. 열처리 조건에 따른 BST 박막의 특성 변화를 관찰하기 위하여 표 2와 같이 기판온도를 달리하며 증착하거나(in situ), 350°C에서 증착한 시편에 대해 관상로와 급속 열처리 장치로 여러 온도에서 후열처리를 행하였다(ex situ). 급속 열처리는 할로겐 램프를 이용한 복사 가열 방식으로 산소 분위기에서 60초간 행하였으며 관상로 열처리는 산소 분위기에서 1시간 행하였다. 증착된 시편의 조성은 표준 시편을 이용한 WDS

Table 2. Heat treatment conditions.

in situ	ex situ	
Substrate temperature	Rapid Thermal Annealing (O_2 , 60sec)	Furnance annealing (O_2 , 1hour)
350°C	550°C	430°C
450°C	650°C	520°C
550°C	750°C	600°C
650°C		670°C
750°C		760°C

방법으로 조성을 확인하였으며 열처리 조건에 따른 상변화와 결정성 변화는 XRD로 살펴보았다. 전기적 특성은 BST 박막 위에 진공 열증착법으로 지름 0.6mm의 알루미늄 전극을 형성한 후, 유전율은 YHP LCR meter(1kHz)로 누설전류는 HP4140B pA meter로 상온에서 측정하였으며, 열처리 조건에 따른 표면형상 변화는 SEM으로 관찰하였다.

3. 결과 및 고찰

그림 2는 여러 가지 열처리 조건에 따른 XRD 측정 결과로서 기판온도 350°C에서 증착한 시편에서도 Perovskite상이 형성되었으며, 350°C에서 증착한 시편을 급속열처리 장치로 550°C~750°C 온도 구간에서 60초간 열처리하거나(그림 2(a)) 관상로에서 430°C~760°C 온도 구간에서 1시간 동안 열처리를 하여도(그림 2(b)) 큰 변화가 없는 반면에, 증착시 기판온도를 증가시키면(그림 2(c)) 결정성뿐만 아니라 결정 방위에도 큰 영향을 줄 수 있다.

그림 3(a)은 여러 가지 열처리 온도에 따른 Perovskite상의 안전성을 알아보기 위하여 열처리에 따라서 강도에 거의 변함이 없는 Pt(111) 피크에 대한 Perovskite(110) 피크와 (111) 피크를 함께 나타낸 것으로, 급속 열처리나 관상로 열처리 등의 후열처리에 의해서는 강도비가 거의 변함이 없었지만 기판온도를 350°C 이상으로 가열하여 증착하면 Perovskite상의 피크 강도는 후열처리보다 상대적으로 크고 기판온도에 따라서 민감하게 변화하여, (111) 피크는 550°C에서 (110) 피크는 450°C의 기판온도에서 최고값을 나타내었다. 그림 3(b)는 기판온도에 따른 Perovskite

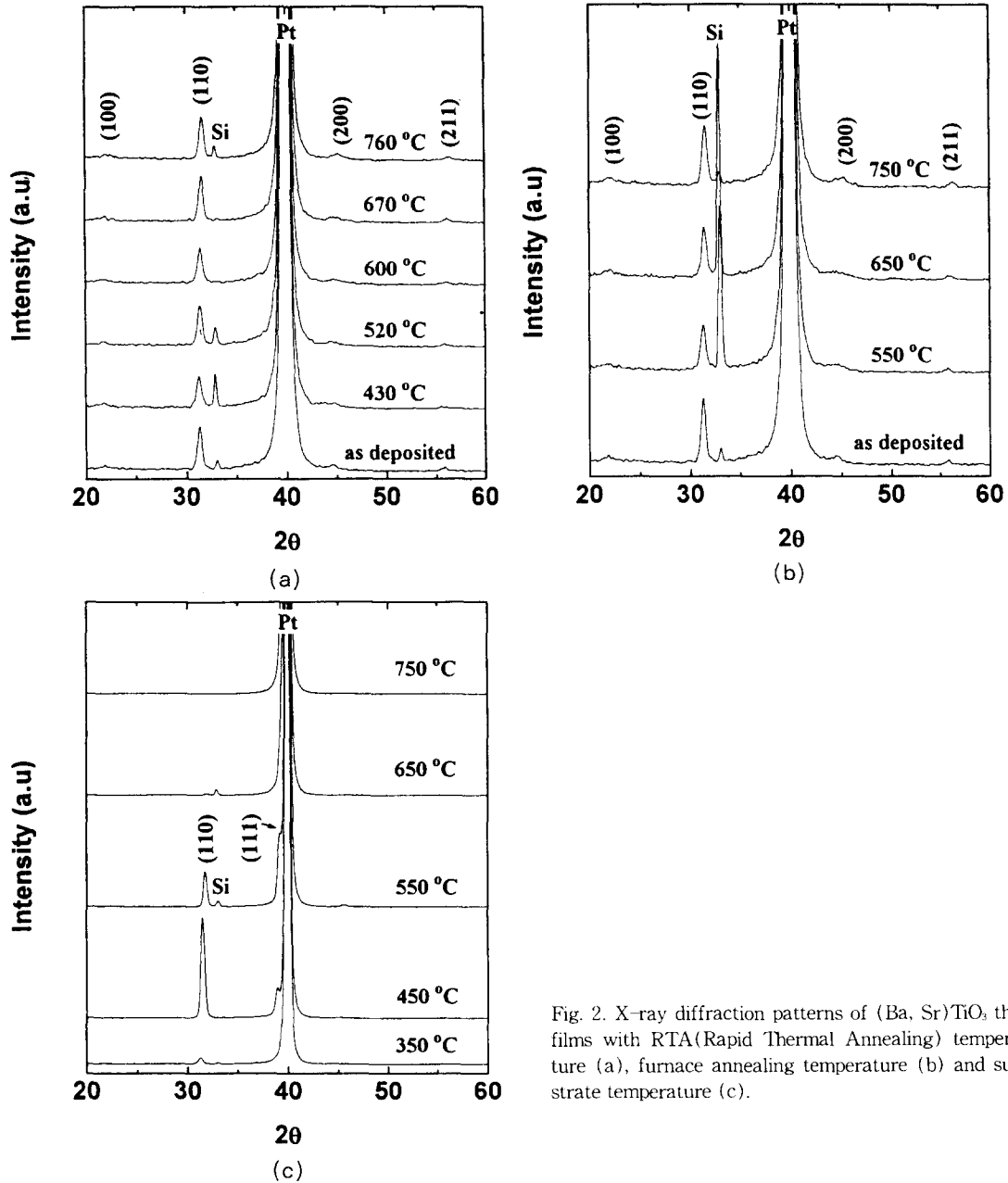


Fig. 2. X-ray diffraction patterns of $(\text{Ba}, \text{Sr})\text{TiO}_3$ thin films with RTA(Rapid Thermal Annealing) temperature (a), furnace annealing temperature (b) and substrate temperature (c).

상의 (110)피크와 (111)피크의 상대적인 강도비로, 350°C에서 증착한 시편을 고온에서 후열처리 하여도 결정성을 변화하지 않는 반면에 증착시 기판온도를 증가시키면 (110)피크는 점차 감소되고 (111)피크는 상대적으로 증가하였다.

그림 4(a)는 하부 전극으로 사용한 Pt 박막의 (111)피크와 Perovskite상 BST 박막의 (110)피크로부터 계산한 Pt과 BST 격자 상수로서, Pt격자상수는 Bulk값(3.92)과 비슷하였

으나 BST격자 상수는 WDS측정 결과로부터 얻는 박막의 조성($\text{Ba} : \text{Sr} = 35 : 65$)에 해당하는 Bulk값(~ 3.96)보다 상당히 큰 값이었으며, 열처리 온도가 증가함에 따라서 점차 감소하여 Bulk 값에 근접하였고 이러한 경향은 후열처리 온도보다 증착시 기판온도를 증가함에 따라서 더욱 크게 나타났다. 그림 4(b)는 그림 4(a)에서 계산된 격자 상수로부터 하부 전극 Pt막과 증착된 BST막의 열처리 온도에 따른 결정 격자의 정합도를 나타낸 것으로 증

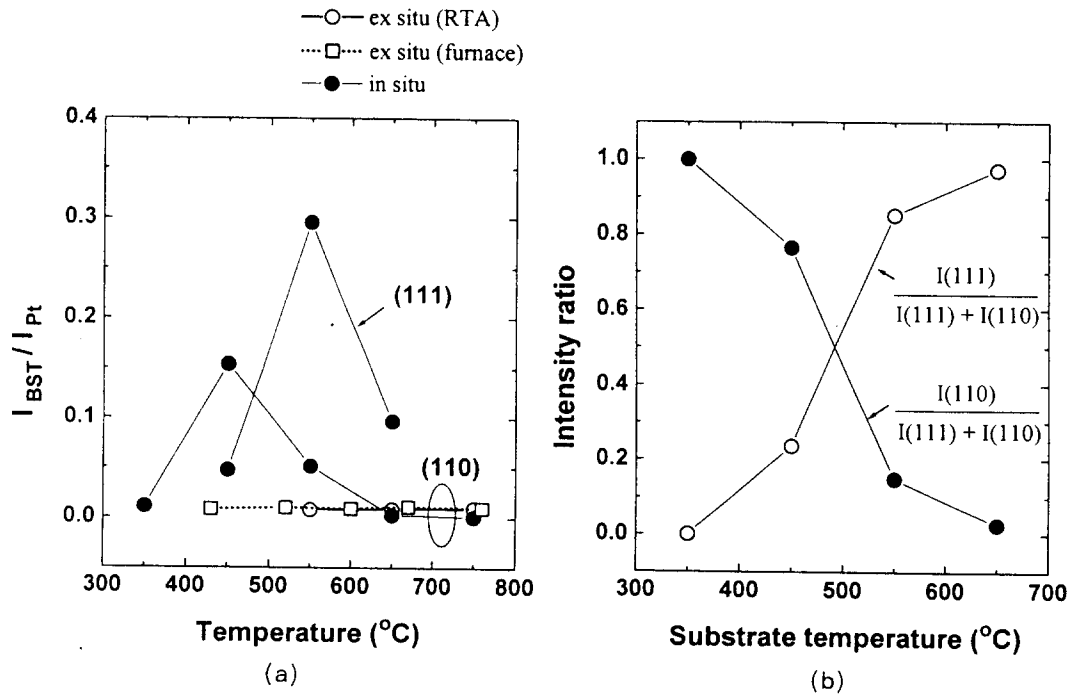


Fig. 3. Dependence of X-ray peak intensity ratio (I_{BST}/I_{Pt}) on various heat treatment temperatures (a) and relative peak intensity ratio of I(110) and I(111) of (Ba, Sr)TiO₃ thin films with substrate temperature.

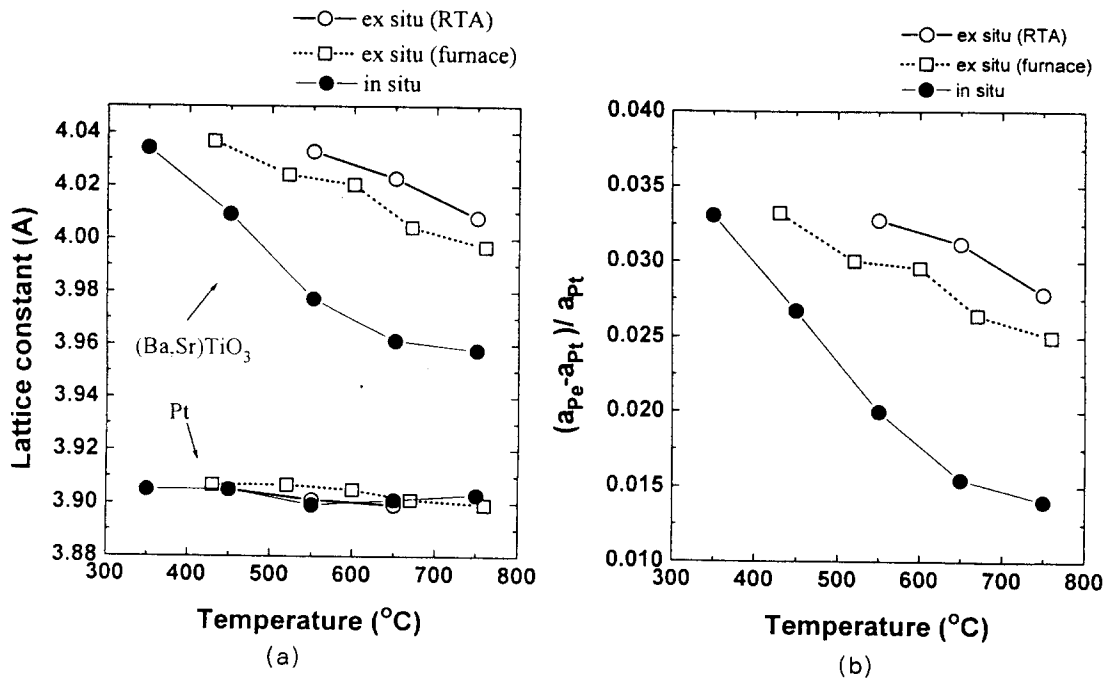


Fig. 4. Change of lattice constant (a) and lattice mismatch (b) of (Ba, Sr)TiO₃ and Pt thin films with various heat treatment temperatures.

착시 기판온도를 증가시키면 하부전극막인 Pt과 Perovskite상 BST막의 격자 상수가 거의 근접해짐을 알 수 있다.

위의 결과와 같이 열처리 조건에 따라서 격자 상수와 결정 방위가 변하는 이유는 다음과 같이 설명될 수 있다. 기존 연구 결과에 의하

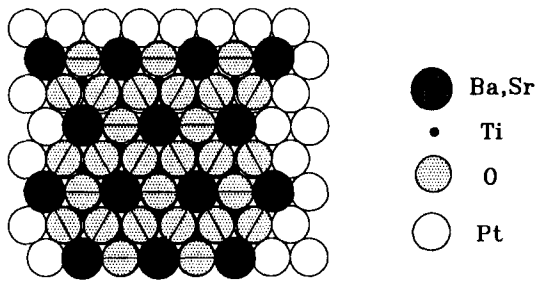


Fig. 5. Schematic diagram of atomic matching across $(111)_{Ba,Sr} // (111)_{Pt}$ in interface.

면 sputtering 방법으로 박막을 증착할 경우 고에너지 입자들의 충돌에 의해 공정 조건에 따라 증착된 박막에 인장이나 수축응력이 존재할 수 있는데¹⁰⁾, 본 연구 결과에서 증착된 BST박막의 격자 상수가 Bulk값보다 상당히 큰 이유는 표 1의 조건으로 박막을 증착할 경우 고에너지 입자들의 충돌로 인해 박막 내에 상당한 수축응력이 가해지기 때문이며, 후열처리를 행하거나 증착시 기관가열을 하면 이러한 응력이 완화되기 때문에 격자가 Bulk 값으로 근접한다. 이와 같이 열에너지를 가함으로써 수축응력을 해소하는 경우에는 급속 열처리보다 장시간 열처리하는 관상로 열처리가 유리하고, 증착시 기관을 가열하면 이러한 효과는 훨씬 크게 나타날 것으로 예상되며 이것은 그림 4의 결과와 잘 일치한다. BST 박막내의 수축응력이 기관과 박막과의 열팽창 계수 차이에 의해 생성되었다면 열처리 온도가 증가함에 따라서 수축응력이 증가되기 때문에 격자가 더욱 커지게 되고 이러한 효과는 급속열처리시 가장 크게 나타날 것이다.

기관온도를 증가시킴에 따라서 Perovskite 피크의 상대적 강도가 (110)에서 (111)로 바뀌는 이유는 저온에서는 스퍼터된 입자들(adatoms)이 기관 위에 흡착되었을 경우 충분한 이동도를 지니지 못하기 때문에 무질서하게 성장하여 산란 계수가 가장 큰 면인 (110)면의 강도가 크게 나타나지만, 고온에서는 그림 5와 같이 BST 박막의 격자 상수가 Pt 박막의 격자 상수와 잘 일치하기 때문에 (111)방향으로의 핵이 많이 생성될 뿐만 아니라, 기관에 흡착된 입자들의 이동도가 충분하여 표면 에너지가 가장 작은 (111)면을 형성하기 위하여 안정한 자리로 증착되기 때문이다. 일반적으로 Pt과 같은 금속을 박막으로 형성한 경우 표면에너지항이 주요해지기 때문에

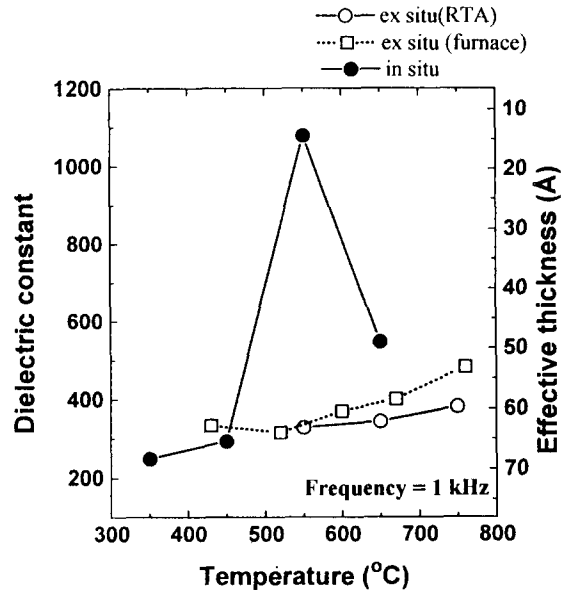


Fig. 6. Change of relative dielectric constant with various heat treatment temperatures.

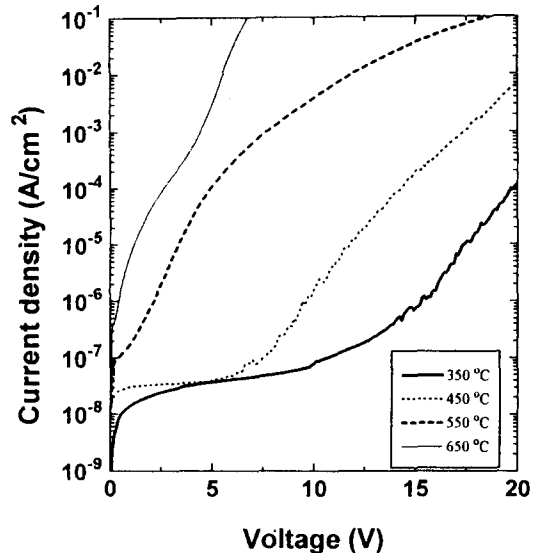
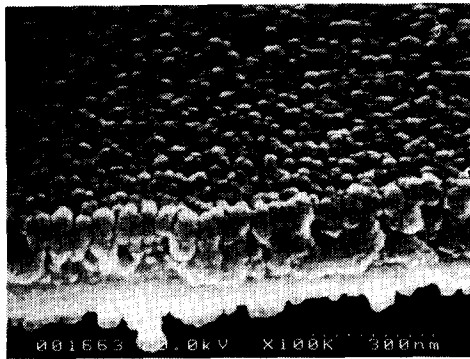


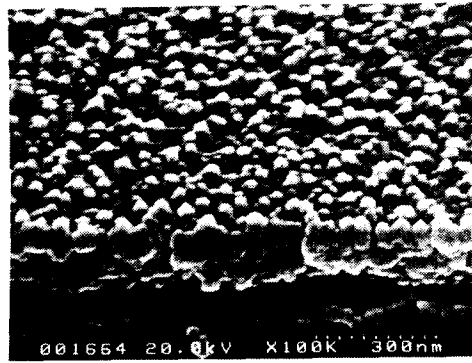
Fig. 7. Dependence of I-V (Current-Voltage) characteristic on substrate temperature.

표면 에너지가 최소로 하는 최조밀면으로 우선 방위 성장을 하는 것으로 알려져 있으며^{11~13)}, 본 연구에서 증착된 Pt 박막도 최조밀면인 (111)방향으로 우선 방위를 지니었으며, Perovskite상의 BST박막도 (111)면이 최조밀면이기 때문에 표면 에너지가 가장 작을 것으로 생각할 수 있다.

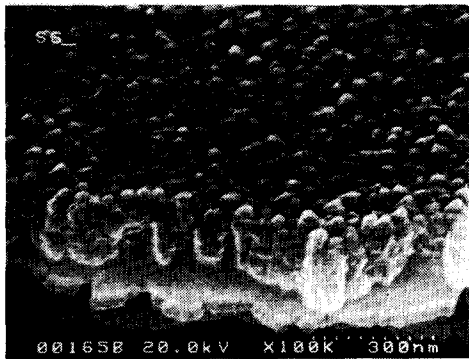
그림 6은 열처리 조건에 따른 BST 박막의



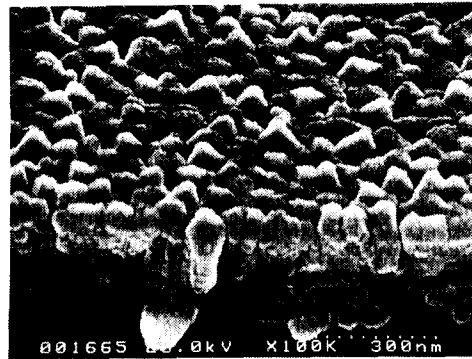
(a)



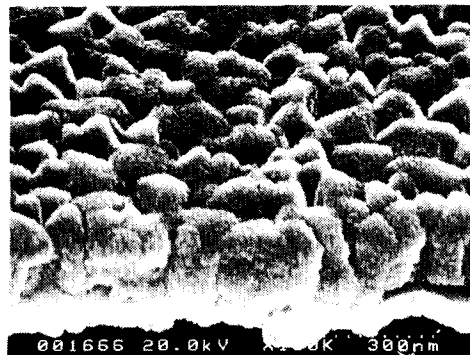
(b)



(c)



(d)



(e)

Fig. 8. SEM photographs of (Ba, Sr)TiO₃ thin films with substrate temperature. The substrate temperatures are 350 °C (a), 450 °C (b), 550 °C (c), 650 °C (d) and 750 °C (e).

유전율 변화를 나타낸 것으로 급속 열처리나 관상으로 열처리의 후열처리에 의해서는 완만하게 증가하지만 증착시 기판온도에 따라서는

민감하게 변화였으며, 기판온도 550 °C로 하여 증착할 경우 유전율 ~1100, 유전 손실 계수 (dissipation factor) ~0.02인 우수한 유전 특

성을 지닌 박막을 형성할 수 있었다. 열처리 온도에 따른 유전을 변화 양상은 그림 3의 Perovskite상의 변화 양상으로부터 기판온도 550°C가 Perovskite상을 형성하기 위한 최적의 열처리 조건이기 때문에 이 온도에서 Perovskite상이 가장 안정적으로 성장하였기 때문이다.

그림 7은 기판온도에 따른 전압-전류 특성 곡선으로 550°C 이상 기판온도를 올리면 누설전류는 급격하게 증가하였고 이러한 전압-전류 특성은 그림 8의 SEM 표면 형상 사진으로 설명할 수 있다. 일반적으로 박막의 누설전류는 박막과 전극사이의 계면에 민감하고 파괴전장은 박막의 질에 의존한다고 알려져 있는데, 그림 8에서 알 수 있듯이 증착시 기판온도를 550°C 이상 증가시키면 결정립이 조대화되며 성장되기 때문에 결정립 계면에는 높은 전장이 인가되어 낮은 전압에서도 누설전류가 커지고 파괴전장이 감소한다.

4. 결 론

반도체 기억 소자 DRAM 축전기용 BST 박막을 co-sputtering 방법으로 제조할 때 열처리 조건이 BST 박막의 결정성과 전기적 특성에 미치는 영향에 관하여 연구하였다. BST 박막의 결정성과 전기적 특성은 급속 열처리나 관상로 열처리 등은 후열처리보다 증착시 기판온도에 따라서 민감하게 변화하였다. 증착시 기판온도를 증가하면 Perovskite BST 박막의 격자 크기가 점차 감소하고 결정성이 (110)에서 (111)방향으로 변화하였으며, 이러한 현상은 기판온도가 증가함에 따라서 BST 박막 내의 인장응력이 완화되어 (111)방향으로의 핵성장이 주요해질뿐만 아니라 흡착된 원자들의 이동도가 증가하여 표면 에너지가 가장 작은 (111)면으로 안정화되는 것으로 설명할 수 있었다. 증착시 기판온도를 550°C로 하였을 때 Perovskite상이 가장 안정적으로 성장하였고 유전을 1200, 유전손실계수 0.02로 우수한 유전 특성을 나타내었다. 그러나 기판온도가 증가함에 따라서 결정립이 조대화하여 성장하여 누설전류는 증가하였다.

5. 감사의 글

본 논문 게재료는 RETCAM을 통한 KOSEF

의 지원으로 이루어진 것으로 이에 감사를 드립니다.

참 고 문 헌

1. Pirre C. Fazan, Integrated Ferroelectrics, 4, 247(1994)
2. H. Watanabe, IEDM Tech. Dig. 259(1992)
3. J. F. Scott, M. Azuma, E. Fujii, T. Otsuki, G. Kano, M. C. Scott, C. A. Paz de Araujo, L. D. McMillan and T. Roberts, ISAF 356 (1992)
3. Takaaki Kawahara, Mikio Yamamuka, tetsuro Makita, Jiro Naka, Akimasa Yuuki, Noboru Mikami and Kouichi Ono, Jpn. J. Appl. Phys, 33, 5129(1994)
5. Takeharu Kuroiwa, Yoshikazu Tsunemine, Tsuyoshi Horikawa, Tetsuro Makita, Jyunji Tanimura, Noboru Mikami and Kazunao Sato, Jpn. J. Appl. Phys, 33, 5187(1994)
6. Pijush Bhattacharya, Kyung-ho Park and Yasuhiro Nishioka, Jpn. J. Appl. Phys, 33, 5231(1994)
7. Kazuhide Abe and Schuichi Komatsu, Jpn. J. Appl. Phys, 33, 5297(1994)
8. John Carrano, Chandra Sudhama, Vinay Chikarmane, Jack Lee, Al Tasch, William Shepherd and Norman Abt, IEEE Trans. on ultrasonic, ferroelectric and frequency control, 38(6), 690(1991)
9. J. F. Scott, M. Azuma, C. A. Paz de Araujo, L. D. McMillan, M. C. Scott and T. Roberts, Integrated Ferroelectrics, 4, 61 (1994)
10. Rointan F. Bushah et al, Deposition technologies for films and coatings pp. 68-70, N. P., New Jersey, U. S. A, (1982)
11. A. Gittis and D. Dobrev, Thin Solid Films 130, 335(1985)
12. J. Pelleg, L. Z. Zerín and S. Lungo, Thin Silid Films 117, 197(1991)
13. F. Witt and R. W. Vook, J. Appl. Phys. 39, 2773(1968)