

반도체 공정중 연속적 산화-HF 식각-염기성 세정과정이 실리콘 기판 표면에 미치는 영향

박 진 구

한양대학교 금속재료공학과

Effects of the Repeated Oxidation-HF Etching-Alkaline Chemical Cleaning Processes on the Silicon Surface in Semiconductor Processing

Jin-Goo Park

Department of Metallurgy and Materials Engineering, Hanyang University

초 록 반도체 세정공정에서 염기성 세정액(SCI, Standard Cleaning 1, $\text{NH}_4\text{OH} + \text{H}_2\text{O}_2 + \text{H}_2\text{O}$)은 공정상 발생되는 여러 오염물 중 파티클의 제거를 위해 널리 사용되고 있는데, SCI 조성중 NH_4OH 양에 따라 세정 중 실리콘의 식각속도를 증가시킨다. 이 연구에서는 SCI 세정이 CZ(Czochralski)와 에피 실리콘 기판 표면에 미치는 영향을 단순세정과 연속적인 산화-HF 식각-SCI 세정공정을 통해 관찰되었다. CZ와 에피 기판을 80°C 의 1 : 2 : 10과 1 : 1 : 5 SCI 용액에서 60분까지 단순 세정을 했을 때 laser particle scanner와 KLA사의 웨이퍼 검색장치로 측정된 결함의 수는 세정시간에 따라 변화를 보이지 않았다. 그러나 CZ와 에피 기판을 10분간 SCI 세정후 900°C 에서 산화-HF 식각공정을 4번 까지 반복하였을때 에피 기판 표면의 결함수는 감소하는 반면에 CZ기판에서는 직선적으로 증가하였다. 반복적인 산화-HF 식각-SCI 세정공정을 통해 생성된 CZ기판 표면의 결함은 크기가 $0.7\mu\text{m}$ 이하의 pit과 같은 형상을 보여주었다. 이들 결함은 열처리 중 CZ 기판내와 표면에 산화 석출물들이 형성, 반복적인 HF 식각-SCI 세정 공정을 통해 다른 부위에 비해 식각이 빨리 일어나 표면에 생성되는 것으로 여기어 진다.

Abstract The alkaline standard cleaning solution (SCI, $\text{NH}_4\text{OH} + \text{H}_2\text{O}_2 + \text{H}_2\text{O}$) has been widely applied to semiconductor cleaning processes due to the effectiveness in removing particles from silicon surfaces. It has been well known that the content of NH_4OH in SCI solution creates the microroughness on silicon surfaces. In this study, the effect of SCI cleaning on CZ and epitaxial wafer surfaces has been investigated by the simple dipping in SCI solutions as a function of time and the consecutive oxidation-HF etching of wafers. When CZ and epi wafers have been simply immersed in 1 : 2 : 10 and 1 : 1 : 5 SCI solutions as a function of time, the number of defects measured by both a laser particle scanner and a KLA wafer inspection system did not show any changes as a function of cleaing time. CZ wafers which have consecutively oxidized and HF etched after 10 min SCI treatments, showed a linear increase of defects with the increase of the number of oxidations. Epi wafers, however showed the decrease in defects as they were consecutivley oxidized. The defects formed in CZ wafers look like pits with the size of less than $0.7\mu\text{m}$ and they seem to be related to the oxidation processes after SCI etching.

1. 서 론

반도체 공정에서 균일한 전기적 특성, 높은 신뢰도와 함께 고수율을 얻기 위해서는 실리콘 기판의 청정도를 유지하는 기술이 반도체 소자의 고집적화와 함께 그 중요성이 점점 증

가되고 있다. 일반적으로 반도체 공정에서 세정의 목적은 파티클, 유기물(organic residues), 전이금속과 알칼리 금속들을 기판 표면으로부터 제거하는 것이다. 이를 위해 현재 반도체 제조공정에 사용되고 있는 방식은 전식과 습식 공정으로 나눌 수 있는데, 습식

공정은 아직도 건식에 비해 오염물 제거율이 현저하게 높아 1970년대 미국 RCA Lab의 Kern¹⁾에 의해 개발된 이후 기본 구성약품의 변화없이 현재까지 반도체 공정에 널리 사용되고 있다.

습식공정에서 표면 세정은 주로 실리콘 기판을 세정액에 담그거나 세정액을 기판에 분사시킴으로서 이루어진다. 제조공정에서 실리콘 기판 표면의 상태는 반도체 소자를 만드는데 중요한 역할을 하는데 만약 기판위에 파티클이나 금속 불순물, 석출물등이 존재한다면 이들은 각각 패턴위에 결함이나 generation recombination center로 그리고 gate oxide의 breakdown voltage failure의 주된 원인이 될 수 있다. 이와같은 중요성 때문에 photoresist 와 같은 유기오염물의 제거를 위해서는 피라나(piranha) 용액($H_2O_2 + H_2SO_4$)을 사용하며 무기 파티클(inorganic particles)의 제거에는 알칼리 용액($NH_4OH + H_2O_2 + H_2O$, SC1)이, 그리고 금속 불순물의 제거를 위해서는 산성 세정액($HCl + H_2O_2 + H_2O$, SC2)이 반도체 제조공정에서 널리 사용되고 있다. 또한 희석한 HF 나 BHF(buffered HF)는 산화막을 식각하는데 사용된다. 세정액들 중에 일반적으로 80°C 이상의 온도에서 사용되는 SC1 용액은 파티클 제거하는 우수성 때문에 반도체 세정공정에서 매우 중요한 화학물중의 하나이다. SC1을 구성하는 화학물 중의 NH_4OH 는 실리콘 표면을 식각, 미세조도를 증가시켜 반도체 소자의 전기적 특성에 영향을 미친다²⁾. NH_4OH 에 기판 표면이 식각되는 것을 방지하기 위해 SC1에 사용되는 NH_4OH 의 양을 줄이거나, 온도와 세정기간을 줄이기도 한다. 또한 기판이 에피층의 존재 유무에 따라 그리고 SC1 세정 전후의 열처리과정에 따라 SC1 용액이 기판 표면에 미치는 영향은 다르게 나타난다.

Miyashita³⁾은 n형의 (100)실리콘 단결정을 CZ방법과 에피택셜방법으로 성장시킨 기판들을 800°C부터 1200°C까지 열처리한 후 NH_4F 로 산화막을 제거한 기판을 SC1 용액으로 반복 세정하였다. 세정된 기판들은 laser scattering 방법과 thermal wave imager를 이용하여 표면에 생성된 결함들을 관찰하였다. CZ 기판에서 표면의 결함은 열처리 온도와 시간에 비례하여 증가되었고, SC1 용액 세정

은 표면의 결함들을 애칭시켜 결함을 감소시키나, 에피기판의 결함은 열처리 온도와 시간에 무관하다고 보고하였다. 또한 Ryuta 등⁴⁾은 SC1 세정후에 발견되는 결함들이 파티클이 아닌 Si 결정 내에 결함으로부터 연유된 pit 들임을 보고하였다. SC1 용액에서 세정 시간이 증가함에 따라 pit의 수도 증가함을 관찰하였다. 에피 기판은 16번의 세정후에도 pits 이 형성되지 않았다. 위의 두 연구 중 전자는 산화과정에 촛점을 후자는 SC1 세정에 강조를 두어 실험을 행하였으나 세정과 산화와의 연관 관계를 실제공정과 연결시키는데는 부족하였다. 또한 기판위의 결합 측정은 주로 패턴이 없는 기판위의 laser scattering방법을 이용하여 행하여져 왔는데 laser scattering은 결합의 위치에 대한 재현성이 떨어져 동일한 실리콘 기판이 공정을 거치는 동안 결함들이 어떠한 형태로 변화하는지 관찰하는 것은 쉽지 않다. 이 연구에서는 재현성이 뛰어난 KLA 사의 웨이퍼 검색장비를 이용하여 연속적인 SC1세정-산화공정이 실리콘 기판표면에 미치는 영향, 특히 결합 형성 여부를 관찰하기 위하여 수행되었다.

2. 실험 방법

직경이 150mm인 p형 CZ실리콘 기판(전기 저항도, 1~2 ohm·cm)이 에피층을 갖고 있는 기판들과 함께 사용되었다. CZ기판의 경우 동일한 실리콘 단결정내에서의 위치에 따라 산소농도가 다를 수 있으므로⁵⁾ 기판의 위치에 따른 SC1 세정이 실리콘 표면에 미치는 영향을 관찰하기 위하여 실험에 쓰이는 기판들을 위치에 따라 분류되었다.

패턴이 있는 기판과 없는 기판이 같이 사용되었다. 패턴은 산화막, Si_3N_4 막 종착과 포토리소그라피를 이용 패턴을 형성한 후 Si_3N_4 막과 산화막의 에칭을 통해 실리콘 위에 형성되었다. Fig. 1은 패턴이 있는 기판의 광학 현미경 사진을 부여주고 있다. WIS8500 laser particle scanner(이하 LPS라 함)는 패턴이 존재하지 않는 실리콘 기판만을 검색할 수 있고, KLA사의 2550과 2110 웨이퍼 검색장비(이하 KLA라 함)는 패턴이 있는 기판만 검색할 수 있기 때문에 두 종류의 실리콘 기판들이 준비되었다. 동일한 기판을 각 공정 후 반복

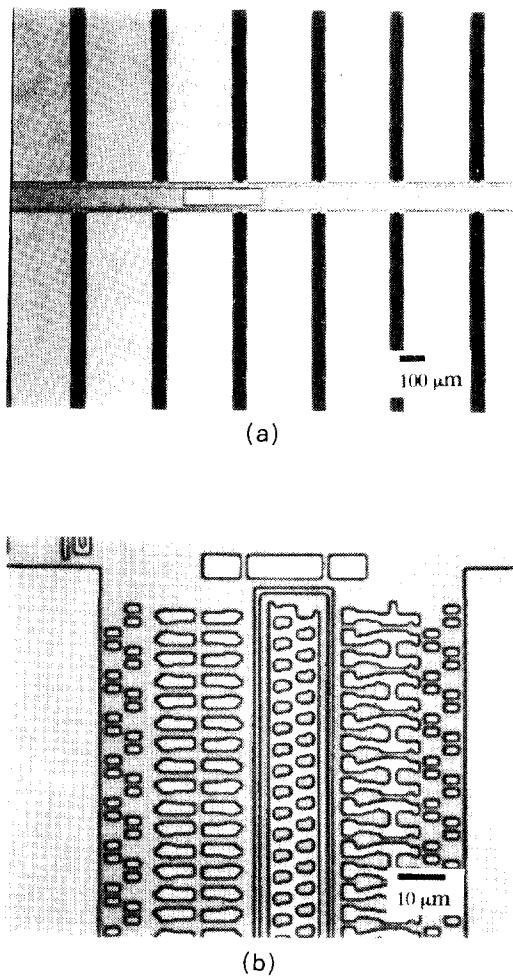


Fig. 1. Optical micrographs of wafers with the pattern at (a) 40X and (b) 1000X.

해서 검색하여 KLA가 LPS보다 결합의 위치에 대한 재현성이 뛰어나므로, 비교실험으로 LPS를 사용한 경우를 제외하고 모든 기판 검색에 KLA를 사용하였다. 모든 기판들은 실험 전과 후에 기판표면의 결합들을 각각 측정하였다. KLA의 pixel 크기는 $0.63\text{ }\mu\text{m}$ 로 고정시키고 검색 시간을 단축하기 위하여 총 기판 면적의 약 40%만 검색하였다. LPS는 단순한 결합의 검색만 할 수 있으나 KLA는 검색 후 결합의 관찰은 물론, 한 기판이 여러공정을 거친 후에 검색된 각각의 결합들이 새롭게 생성된 결합인지 이미 존재했던 결합인지를 일정한 허용치 내에서 ($5\text{ }\mu\text{m}$) 결정하였다. LPS와 KLA로 측정 가능한 결합의 크기는 $0.2\text{ }\mu\text{m}$ 이

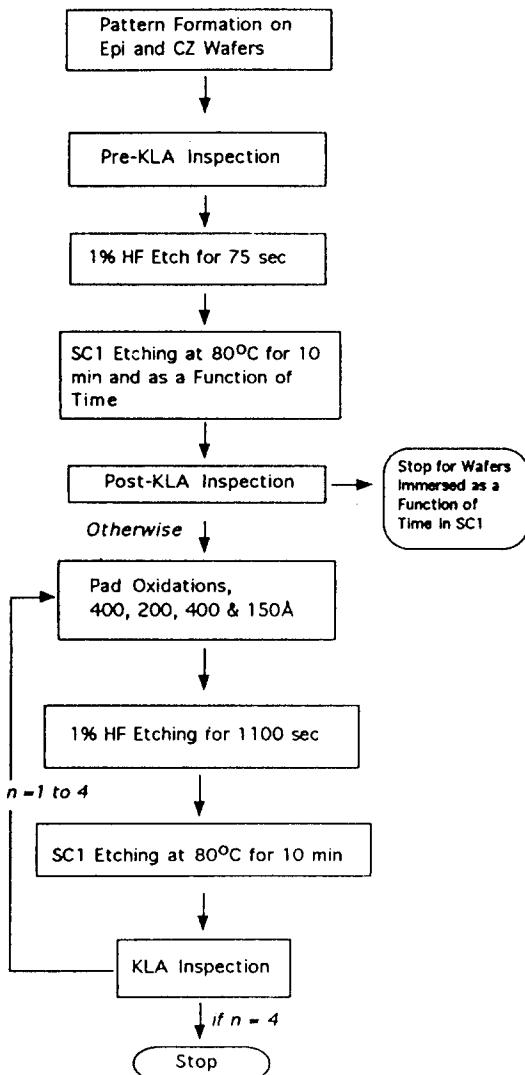


Fig. 2. Schematic diagram of the experimental procedure.

상이었다.

산화과정없이 80°C 에서의 SC1의 세정 시간이 각 기판표면에 미치는 영향을 관찰하기 위해 웨이퍼들은 0.5wt%의 HF용액에서 75초간 식각 후에 1 : 2 : 10과 1 : 1 : 5($\text{NH}_4\text{OH} : \text{H}_2\text{O}_2 : \text{H}_2\text{O}$)비율의 SC1에서 60분까지 세정되었다. SC1 내에 있는 NH_4OH 로 인해 SC1 용액은 실리콘 뿐만 아니라 산화막도 식각시킨다. 1 : 1 : 5 비율의 SC1 용액은 표면의 미세조도를 증가시켜, 산화막의 신뢰도등에 영향을 미치기 때문에 SC1용액내에서 NH_4OH 의 비율을 감소시키는 추세이다.²⁾ 이러한 이유로 본 실

험에서는 1:1:5 비율 대신에 NH₄OH의 비율을 감소시킨 1:2:10 비율의 SC1을 사용, 실리콘 기판에 미치는 영향을 관찰하였다. 1:1:5비율의 SC1 용액은 비교 목적으로 사용되었다. 기판위에 패턴이 만들어진 후 연속적 산화실험에 사용된 기판들은 산화 전에 0.5wt% HF에서 75초동안 식각된 다음 1:2:10 SC1 용액에서 10분간 세정 후 KLA에 의해 기판의 결함들을 측정하였다. 결합측정후 400 Å, 200Å, 400Å의 3번의 pad산화막과 150Å의 gate산화막이 900°C, O₂/HCl 분위기에서 성장시키었다. 매 산화막 성장후에 산화막은 HF에서 1100초 동안 식각하여 산화막을 제거한 후, SC1 용액에서 10분간 세정된 다음 KLA에 의해서 매번 재검사 되었다. 산화막의 두께와 SC1 식각 시간은 실제 반도체 제조공정에 유사하게 설정되었다. Fig. 2은 반복된 산화과정과 HF식각, 그리고 SC1 세정의 실험과정을 나타내는 도식표이다. SC1 세정과 HF식각을 위해서 SubMicron System의 자동 세정장비가 기판 전조를 위해서는 S & K사의 IPA Vapor Dryer가 각각 사용되었다. 모든 실험은 classI의 청정실에서 수행되었으며, 사용된 모든 화학물은 반도체 공정용이었다.

3. 결과 및 고찰

HF를 마지막 세정액으로 하는 습식공정에 의해 생성된 소수성(hydrophobic)의 실리콘 SC1 용액에 반복적으로 처리되었을 때 세정과정에 의한 표면의 변화를 관찰하기 위하여 우선 패턴이 없는 CZ와 에피 실리콘 기판들을 SC1 용액내에 60분까지 세정 시키었다. Fig. 3에 보여진대로 1:1:5 비율의 SC1 용액에서 15분, 40분 그리고 60분 세정후에 LPS로 관찰된 CZ기판 위의 결합의 수는 세정전과 비교하여 별 차이를 보이지 않았다. 에피 기판에서와 1:2:10 비율의 SC1 용액에서도 동일한 결과를 관찰하였다.

LPS에 의한 검색에서 결합의 수에 변화가 없으므로 SC1 용액에서의 세정이 실리콘 표면위에 어떠한 영향을 주는지를 KLA를 이용하여 재확인, 관찰하기 위하여 패턴이 있는 CZ와 에피 실리콘 기판들을 1:2:10과 1:1:5 SC1 용액에 다시 60분까지 세정을 시켰다. Fig. 4(a)와 (b)는 1:2:10과 1:1:5

비율의 SC1 용액에서 세정시킨 에피와 CZ기판들이 세정후 생성된 결합들을 세정 시간의 함수로 보여주고 있다. 에피층이 없는 CZ 기판들은 실리콘 ingot결정에서 기판의 위치에 따라 산소의 양이 다르기 때문에 기판 위치의 영향을 알아보기 위해 ingot의 중앙과 밑부분에서 분류하여 실험에 사용하였다. (a)와 (b)에서 보는 바와같이 60분 동안 세정후에도 사용된 에피 뿐만 아니라 CZ 기판에서도 새로이 형성된 결합의 숫자에는 큰 변화를 보이지 않았다. 또한 CZ기판의 같은 ingot내에서의 위치는 결합의 수에 영향을 미치지 못하였다. NH₄OH의 양을 1:2:10에서 1:1:5로 증가시킴에 따라 실리콘 기판 표면의 변화도 역시 발견되지 않았다. 이는 약 80°C에서 실험에 사용된 조성의 SC1 용액은 산화막과 실리콘을 각각 1.9 Å/min과 0.5 Å/min⁶으로 식각시킴을 고려할 때 이러한 식각 속도로는 SC1 용액에서 60분의 단순한 세정은 HF에 칭된 실리콘 표면에 미세조도만 증가시킬 뿐 기판표면에 LPS나 KLA로 관찰 가능한 0.2 μm 이상의 pit과 같은 결합들을 형성시킬 수 없을 것이다. 반도체 제조공정에서 실제 사용되는 각 세정 공정에서 SC1 세정으로 소요되는 시간이 15분 전후인 것을 고려할 때 반도체

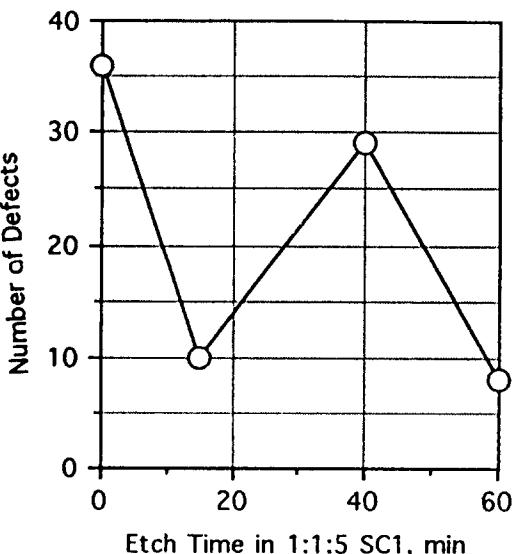
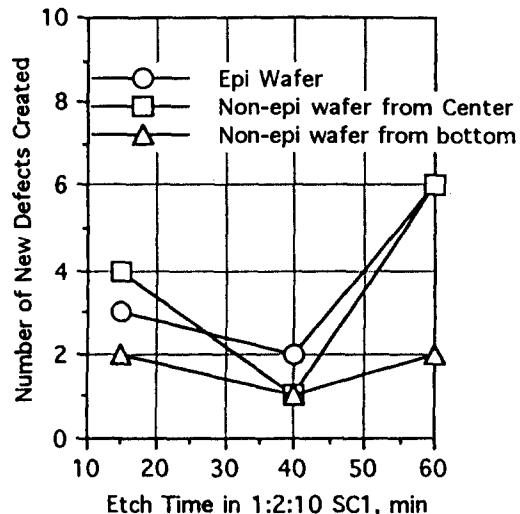
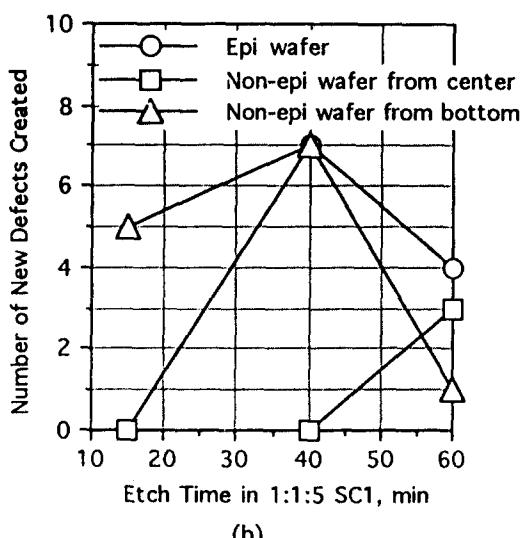


Fig. 3. Number of defects on bare silicon wafers when etched in 1:1:5 SC1 solutions as a function of time. They were measured by a WIS8500 laser particle scanner.



(a)

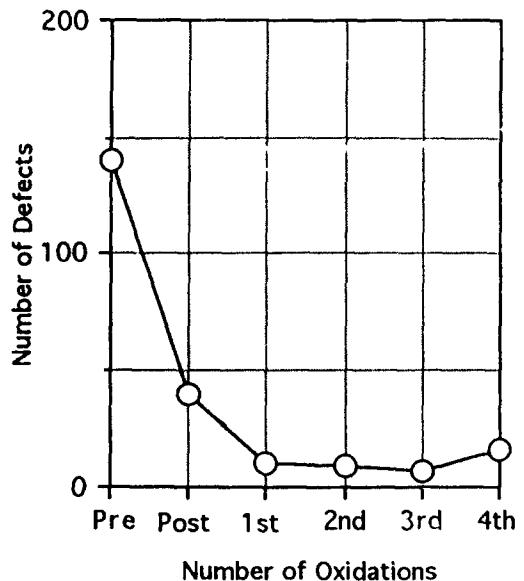


(b)

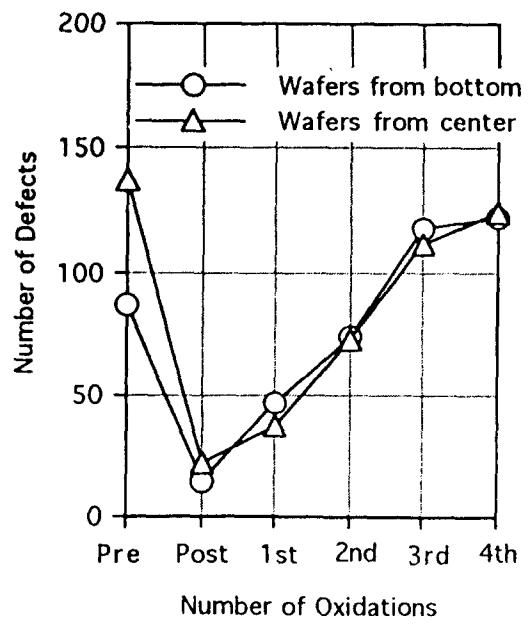
Fig. 4. Number of new defects created on epi and CZ wafers as a function of etch time in (a) 1 : 2 : 10 and (b) 1 : 1 : 5 SC1. They were measured by KLA.

공정 중 SC1 세정과정으로 인한 실리콘 기판 표면에 LPS나 KLA로 관찰될만한 크기의 결함을 생성시키지 않을 것임을 시사해 주고 있다.

실제 반도체 공정에서 웨이퍼들은 단순한 SC1 세정만을 거치는 것이 아니라 전후에 HF 식각과 산화과정을 수반한다. 본 연구에서는 3번의 pad 산화막과 1번의 gate 산화막을 형성, HF식각과 SC1 세정을 매 산화 과정 후에 반복하여 이들 공정이 CZ와 에피 기판에 미



(a)



(b)

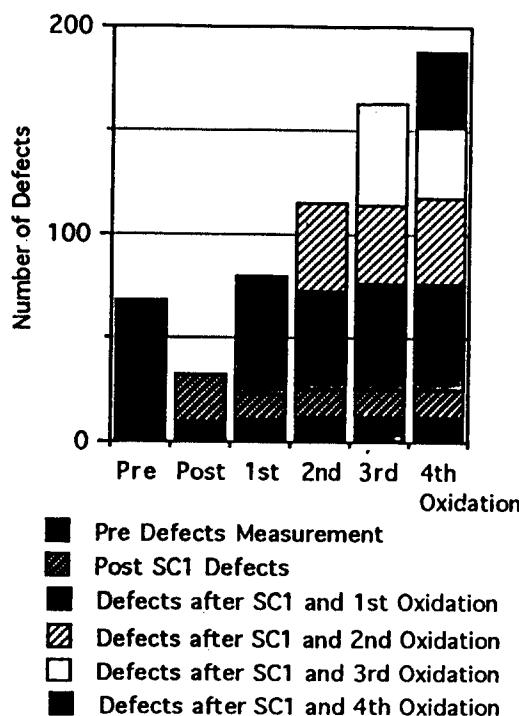
Fig. 5. Number of defects formed by the repeated oxidation-HF-SC1 etching processes on (a) epi and (b) CZ wafers. They were measured by KLA.

치는 영향을 고찰하고자 하였다. Fig. 5는 CZ와 에피 기판을 산화-HF 식각-SC1 세정과정을 반복하였을 때 웨이퍼 표면의 결함이 변화하는 것을 보여주고 있다. Fig. 5(a)에서 보는 것과 같이 에피 기판은 SC1 세정과 산화를 거듭할수록 결함의 수가 점점 줄어드는 추세

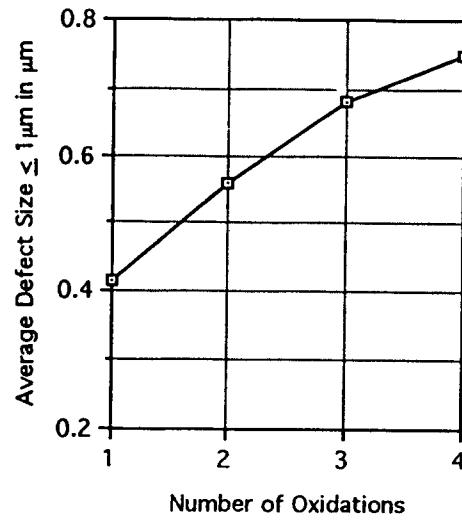
를 보였다. 이것은 에피층이 SCI 용액과 산화 과정에 전혀 영향을 받지 않고 오히려 반복된 SCI 세정이 에피 기판 표면에 존재하고 있던 파티클과 같은 결함들을 제거해 주는 것을 보여준다. 반면에 Fig. 5(b)에서 보여주는 바와 같이 CZ 기판들을 에피층이 있는 웨이퍼들과 동일한 조건으로 처리하였을 때, 산화-HF 식각-SCI 세정을 거칠에 따라 결함의 수는 직선적으로 증가하였다. 이는 CZ 기판의 경우 결정 성장과정 중에 실리콘 결정내로 유입된 산소등과 같은 결함이 산화공정을 통해 핵생성, 성장과정을 거쳐 산화물형태의 석출물로 기판 표면과 내부에 생성됨에 반해⁷⁾, 에피 기판은 CZ 기판에 비해 훨씬 적은 결함과 불순물을 함유⁸⁾, 산화공정을 통한 석출물등이 형성되지 않았음을 시사해 준다. CZ 기판에서의 이들 석출물이 HF식각과 SCI 세정을 반복함에 따라 실리콘 기판의 다른 부위보다 빠른 속도로 식각되어 pit과 같은 형상의 결함을 생성시키는 것으로 여기어진다. 또한 Fig. 5

(b)에서 보는 것과 같이 실리콘 기판들은 한 ingot내에서 위치에 상관없이 산화 수와 함께 결함들이 증가하는 거의 비슷한 거동을 보여주고 있다. Ryuta 등⁴⁾도 실리콘 기판내의 산소의 농도를 변화하여 반복적인 SCI 세정을 한 결과 산소의 농도는 결함 생성 정도와 무관함을 이미 보여 주었다. 이는 CZ 기판내의 산소의 양은 $10^{18}/\text{cm}^3$ 정도로 이미 과포화되어 있어 ingot내의 위치에 따른 약간의 산소량 변화는 열처리를 통한 산화 석출물 형성에 큰 차이를 나타내지 않는 것으로 사려된다.

CZ기판에서 직선적으로 증가하는 결함이 파티클인지 pit과 같은 결함인지를 확인하기 위하여 이들이 각 산화과정 후 측정된 결함들의 위치를 비교, 기존의 결함들인지 새로이 생성된 결함들인지를 관찰하였다. 그리고 매 공정 후 그들의 크기의 변화를 KLA로 분석, 평균 값을 계산하였다. Fig. 6(a)는 KLA측정을 통해 한 CZ기판이 각 공정단계에서 새로운 결함들이 기판의 다른 위치에서 직선



(a)



(b)

Fig. 6. (a) The number of defects as a function of number of oxidations in a non-epi wafer and (b) the average size of defects less than $1\mu\text{m}$ as a function of the number of oxidations in a non-epi wafer.

적으로 증가되는 것을 대표적으로 보여주고 있다. SC1 표면 세정전에 67개의 결함들이 후에는 32로 감소하였고, 그중 전단계에서 이전된(crossover)결함의 수는 10개였다. 산화와 산화막 제거 그리고 연속적인 SC1 세정 후에는 전단계에서 이전된 결함외에 56개의 새로운 결함들이 관측되었다. 이렇게 계속적인 산화-HF-SC1 처리는 매번마다 약 40개의 새로운 결함들을 증가 시키었다. 결함들이 만약 파티클이라면 연속적인 산화-HF 식각-SC1 세정 공정을 통해 그 위치들이 계속적으로 변화하면서, 에피 기판에서 측정된 것과 같이 결함이 감소하는 것을 관찰할 수 있을 것이다. 그러나 Fig. 6(a)에서 보는 바와 같이 일단 생성된 결함들은 그 위치를 변화하지 않고 새로운 결함들을 계속적으로 생성시키는 것을 관찰할 수 있다. Fig. 6(b)는 4번의 산화-HF 식각-SC1 세정 공정 후에 같은 기판내에서 측정된 $1\mu\text{m}$ 이하의 결함들의 평균 크기를 산화수의 함수로 나타낸 것이다. 산화와 HF-SC1 세정의 횟수를 반복함에 따라 이미 생성된 결함들은 평균 결함의 크기가 증가함을 관찰하였다. 이는 기판 표면에 형성된 석출물들이 반복된 산화-HF 식각-SC1 세정을 거치는 동안 실리콘보다 빠른 속도로 식각이 진행되어 결함의 크기가 성장하는 것으로 여기어진다. 이들의 대부분은 $0.7\mu\text{m}$ 미만의 pit과 같은 결함들이었다. Fig. 7은 KLA를 통해 관찰된 이들 pit과 같은 결함의 전형적인 모양을 보여주고 있다.

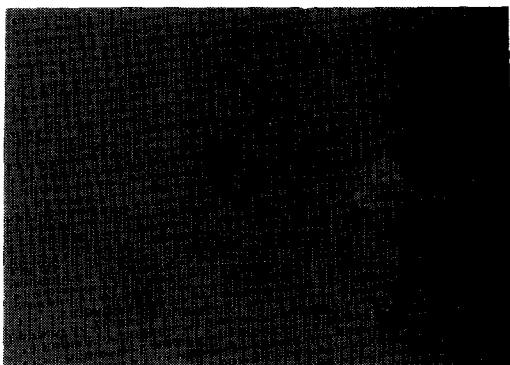


Fig. 7. AKLA micrograph of defects created by the repeated oxidation HF-SC1 etching. The bar scale is $1\mu\text{m}$.

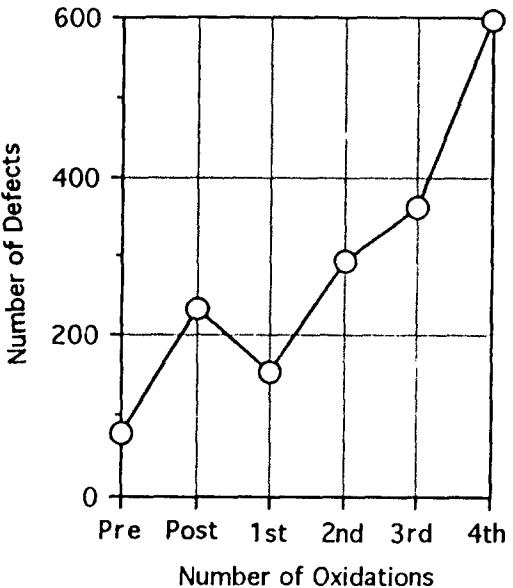


Fig. 8. The number of defects as a function of oxidations on the wafer annealed at 1100°C and an N_2 atmosphere for 4 hours.

연속적인 산화-HF-SC1 세정이 실리콘 표면 위에 pit과 같은 결함을 발생시킴에 따라 산화과정이 표면의 결함형성에 미치는 영향을 관찰하고자 CZ기판을 1100°C 에서 4시간동안 N_2 분위기에서 annealing한후 이전의 다른 기판들처럼 900°C 에서 연속적인 산화-HF-SC1 세정과정을 거치었다. Fig. 8에서 보는바와 같이 고온 annealing후 연속적인 산화과정은 산화를 거듭함에 따라 결함의 수를 급속히 증가시키었다. 이는 1100°C 의 annealing과정이 실리콘 표면에 defect nuclei를 형성, 뒤따른 연속적인 산화, 즉 900°C 의 상대적으로 낮은 온도에서 성장, 실리콘의 내부(bulk) 부분으로 이동하지 못하고 잔류, HF-SC1 세정이 반복됨에 따라 그 밀도가 증가하여 웨이퍼 표면에 pit과 같은 결함을 남기는 것으로 여기어진다⁵⁾. 이는 단순한 SC1 세정보다는 세정공정이 산화과정과 같이 수행되었을때 반도체 소자의 내구성에 영향을 미치는 pit과 같은 결함을 생성시킴을 보여준다. 이와같은 결함들은 gate 산화막의 낮은 breakdown voltage를 초래하는 원인중 하나가 될 것이다.

4. 결 론

실리콘 웨이퍼 표면에 SCI 세정이 미치는 영향을 세정시간과 연속적인 산화와 HF식각을 통하여 고찰하였으며 얻어진 결론은 다음과 같다.

(1) HF식각된 실리콘 기판을 80°C에서 1:2:10과 1:1:5비율의 SCI 용액에서 60분까지 세정했을 때, LPS나 KLA에 의해 측정된 결함의 숫자는 CZ기판뿐만 아니라 에피기판에서도 결함의 숫자는 SCI 세정 시간에 따라 변화를 보이지 않았다.

(2) 에피와 CZ 실리콘 기판을 연속적인 산화-HF 식각-SCI 세정공정을 반복했을 때 에피기판은 SCI 세정과 산화공정을 거듭함에 따라 기판 표면의 결함의 수가 감소함을 보였다. 그러나 CZ 기판은 산화-HF 식각-SCI 세정의 공정을 반복함에 따라 결함의 수가 직선적으로 증가하였다. 이는 에피 기판이 CZ기판에 비해 결함이나 불순물이 훨씬 적어 산화과정동안 표면에 산화 석출물과 같은 결함을 생성시키지 않는 것으로 사려된다.

(3) 반복적인 산화-HF 식각-SCI 세정의 공정을 통해 생성된 CZ 기판 표면의 결함은 크기가 0.7 μm 이하의 pit과 같은 형상을 보여주었다. 이를 결함은 공정이 반복됨에 따라 그 크기가 증가됨을 관찰하였다. 이는 LPS나 KLA에 의해 측정 가능한 크기의 결함들이 단순한 SCI 세정에 의해 생성되는 것이 아니라 전후의 다른 공정, 즉 산화와 HF 식각등에 의해 생성되었다.

5. 후 기

본 연구의 일부가 한양대학교 산업과학연구

소의 연구비 지원에 의해 이루어졌음으로 이에 감사를 드립니다.

6. 참 고 문 헌

- W.Kern and D.A. Poutinen, RCA Rev., 31, 207 (1970)
- M. Miyashita, T. Tusga, K. Makihara, and T. Ohmi, J. Electrochem. Soc., 139(8), 2133(1992)
- M. Miyashita, H. Hiratsuka and Y. Matsushita, Extended Abstracts, No. 204, pp. 286, 179th Meeting of Electrochemical Society, Washington D.C., May 5-10 (1991)
- J. Ryuta, E. Morita, T. Tanaka, and Y. Shimanuki, Jap. J. Appl. Phys., 29(11), L1947(1990)
- A.E. Stephens, Proceeding of the 7th International Symposium on Silicon Materials Science and Technology, Semiconductor Silicon/94, H.R. Huff, W. Bergholz and K. Sumino, Eds., The Electrochemical Society, pp. 908, 1994.
- W. Kern, Semicond. International., 7(4), 94(1984)
- K. Sueoka, N. Ikeda, T. Yamamoto, and S. Kobayashi, J. Electrochem. Soc., 141(12), 3588 (1994)
- M. Ohring, The Materials Science of Thin Films, pp. 307, Academic Press, New York, U.S.A(1992)