

# 전전자 교환기 가입자회로의 EMI 대책 설계연구

(EMC design for TDX-1B subscriber Board.)

윤 현 보\* · 임 계 재\*\*

(Hyun bo Yoon\* · Gye Jae Lim\*\*)

## 요 약

전전자 교환기 가입자 회로에서의 불요 전자파 잡음의 복사를 해석하였다. 디지털 시스템과 빠른 스위칭소자의 사용에 따라 증가하고 있는 불요전자파 잡음은 넓은 주파수 스펙트럼을 점유하여 여러가지의 EMI 현상을 발생시킬 수 있는 가능성을 가지고 있다. 그렇기 때문에 시간영역 유한차분법(Finite Difference Time Domain: FDTD)을 이용하여 좀더 정확한 불요 전자파 복사 현상을 해석하였으며, 규정된 시험 방법(on-promises test)을 통하여 비교 검토하였다. 이 연구의 결과는 대형 디지털시스템에서의 EMI 모델링과 EMI 현상의 예측에 응용가능하며, 또한 국제적 EMI/EMC 규정에 합당한 디지털 시스템의 EMI 대책설계에 활용가능할 것으로 생각된다.

## Abstract

This paper deals with the analysis of the unintentional radiation from the TDX-1B subscriber Board.

According to the demand of digital systems and developement of high speed switching devices, electromagnetic noise intensity and it's bandwidth occupancy in spectrum are increasing and so there is a serious possibility causing the various EMI phenomena.

More accurate radiation model was established by using the Finite Difference Time Domain (FDTD) analysis, and the EMI probabilistic analysis of the digital switching system was performed.

For validating the proposed model and its calculated results, on-promises test was performed and compared with the calculated results.

These results may be applicable to be used for EMI model in large digital system, and prediction of EMI effect from a large digital system, and the EMI control design when designing digital system to meet international EMI regulation.

---

\* 동국대학교 전자공학과  
Dept. of Electronics Eng, Dongguk Univ.

\*\* 관동대학교 전자통신공학과  
Dept. of Electronics-communication Eng., Kwandong Univ.

## I. 서 론

고도 정보 사회의 발전과 함께 디지털 신호의 처리, 전송 및 교환 시스템의 수요가 증가하고 있다.

이에 따라 보다 빠른 디지털 스위칭 소자가 사용됨으로써 필연적으로 증가하는 불요 전자파 잡음은 아날로그 회로에서의 잡음보다 더욱 넓은 주파수 스펙트럼을 점유하며, 점차적으로 그 잡음 강도가 증가하고 있기 때문에 보다 다양한 EMI 현상을 유발시킬 가능성을 내포하고 있다.

특히, 디지털 교환 기능을 갖는 전전자 교환기의 경우에 교환기 자체가 EMI 잡음원이 되어 자체 시스템이나 주변의 다른 시스템에 장애를 줄 수 있으며, 반대로 전자파 잡음 환경하에서 장애를 받아 전화의 통화품질 및 접속품질이 저하될 수 있으므로 이에 따른 사회적, 경제적 손실이 막대할 것으로 예측된다. 때문에 전전자 교환기의 안전성을 확보하기 위하여 국내뿐만아니라 FCC, VDE, CISPR 등에서 규제하고 권고하는 EMI, EMS 한계에 합당한 설계 대책이 요구되므로 일반적인 디지털 PCB 회로에 있어서 EMI/EMS 현상을 파악할 수 있는 방법과 해석 방법을 파악하여, 오염된 전자파환경 내에서 정상기능을 발휘할 수 있는 각종 디지털 회로의 설계 기준 설정에 도움을 주고 각종 장치에 과도한 장애를 주는 장애 원인을 분석하여 그 대책을 제시하는데 있다.

특히, 본 연구에서는 전전자 교환기에서 가장 많은 회로 부분을 차지하는 가입자 회로에서의 불요 전자파 잡음의 복사를 최소로 하기 위해, 불요 전자파 복사 현상을 해석하고, 규정된 시험 방법을 통해 비교 검토하여 복사 레벨을 저감시킬 수 있는 디지털 PCB의 EMC 설계 대책을 제시하였다.

이를 위해 본 연구에서는 EMI 현상으로 유발될 수 있는 불요 복사 현상과 이로인해 주변 회로 및 시스템이 오동작을 받을 수 있는 상황 즉 EMS 현상을 연구하였다.

연구 결과로는 EMI/EMS의 수학적 모형을 시간영역 유한차분법 (Finite Difference Time Domain:

FDTD) 방법을 이용하여 기본 모형의 완성, 구해진 시간영역에서의 등가 분포 전압 및 전류원을 이용한 복수 비직선 선로의 복사와 결합 현상을 확장하고, 시간영역에서의 펄스 응답 특성과 FFT에 의한 주파수 응답 특성의 모형화, 기본 모형의 타당성을 입증을 위하여 전전자 교환기 TDX-1B 가입자 회로에 모형을 적용하여 복사 레벨의 계산과 측정에 의한 비교 및 검토와 일반적인 디지털 회로에서의 EMI/EMS 대책 설계 방법을 제시하였다.

## II. EMI/EMS 모형과 해석

전기전자 기기 및 시스템으로부터의 EMI/EMS 문제는 EMC 분야에서 점차적으로 중요한 문제가 되고 있으며, 특히 신호 배선 계통 및 신호 전송선로에서 전자계의 불요결합과 불요복사가 주요 원인이 되고 있다.

불요복사 문제는 주변 회로나 선로에 장애를 야기시키는 잡음원이 되어 EMI 현상을 유발시킬 수 있고, 불요결합 문제는 선로 상에 불요전압과 불요전류를 유기시켜 회로나 시스템의 EMS 상황을 야기시킬 수 있다. 이러한 이유때문에 유한한 길이를 갖는 전송선로로부터의 결합과 복사 모형을 이론적으로 다루는 것이 매우 중요하다. 그리고 유한한 길이를 갖는 전송선로에서의 불요 전자계 결합과 복사는 서로 가역적 특성을 갖기 때문에 상호간의 관계를 이해할 필요가 있다.

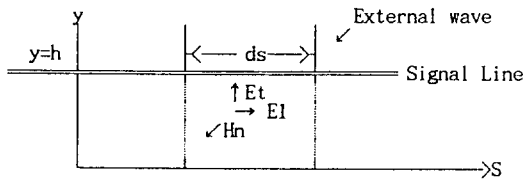
전자계가 존재하는 상황하에 위치한 전송선로에서의 전자계 결합으로 인한 유기잡음 전압과 유기잡음전류에 대해서는 많은 연구가 이루어져 왔다. 특히 현재까지의 연구에서는 단일 직선 선로에서의 복사와 결합[1, 2] 뿐만아니라 단일 비직선 선로에서의 복사와 결합[3, 4], 복수 비직선 선로에서의 복사와 결합[5] 등에 대한 전자계 현상을 회로 이론적 접근 방법으로 연구하여 왔다. 그러나 지금까지의 연구에서는 외부 전자파에 의해 선로에 유기되는 전압과 전류를 선로 종단 부하와는 무관한 등가 분포 전류원과 등가 분포전압원의 항으로 구하기 위해서

TEM mode의 균일 전송선로라는 가정하에 해석이 이루어져 왔기 때문에 non-TEM mode의 임의의 비균일 복수선로에서의 해석이 불가능하였다. 또한, 현재까지의 해석은 주파수 영역에서의 해석이 대부분이었기 때문에 특정 정현 주파수의 해석에 대해서만 한정되었고, 디지털 신호와 같이 시간 영역의 파형에 대해서는 해석의 어려움이 있었다.

때문에 비균일 non-TEM mode의 비직선 복수 전송선로에 대한 복사와 결합 현상을 선로 종단 부하와는 무관한 항으로 표현하기 위해서는 해석적인 방법보다는 시간 영역에서의 수치 해석 방법의 도입이 요구된다.

본 연구에서는 이를 위해 시간영역 유한차분법(Finite Difference Time Domain method: FDTD)을 이용하였다. 제1절에서는 외부 전자계가 시간 영역 파형을 갖고 도래할 때, 미소길이 선로에 결합되는 등가전압원과 등가전류원을 구하는 과정 즉, EMS 현상을 판단하기 위한 기초 자료를 구하는 방법을 설명하고, 제2절에서는 여기서 구해진 등가 분포전압원과 등가 분포전류원으로 복사 현상을 해석하였다.

### 2.1. EMS 모형



[그림 1] 선로에 결합되는 전자파 모형

임의 구조를 갖는 미소길이의 선로에 유기되는 전압과 전류를 미소길이 선로의 단면을 쇄교하는 자속 밀도의 시간 변동과 선로 사이의 직교 전계 성분으로 구성되는 등가 분포 전류원과 등가 분포 전압원의 항으로 표현하기 위한 방법으로 시간영역 유한차분법을 적용하였다. 이 방법의 장점은 non-TEM mode의 전송선로로의 확장이 가능하고, 비균일 전

송선로로의 확장이 가능하며, 선로에서의 산란, 반사 현상이 고려될 수 있을 뿐만아니라, 펄스 신호의 응답 특성을 구하기 위한 시간 영역에서의 등가 분포전압원과 등가 분포전류원이 구해질 수 있다.

[그림 1]과 같이 미소 길이 선로에 외부 전자계가 결합될 때의 선로 모형은 중첩의 원리에 의해 선로가 외부 전자계에 노출되지 않았을 때의 선로내의 전압  $V_t$ 와 전류  $I_t$ , 선로 내에 전압과 전류가 존재하지 않을 때 외부 전자계에 의해 유기된 전압과 전류로 분리할 수 있다.

여기서, 선로 내의 전압  $V_t$ 와 전류  $I_t$ 는 다음과 같은 미분 방정식으로 표현된다.

$$\begin{aligned} -\frac{dV_s}{ds} &= ZI_t \\ -\frac{dI_s}{ds} &= YV_t \end{aligned} \quad (1)$$

여기서, Z와 Y는 각각 선로의 직렬 임피던스와 병렬 어드미턴스이다.

외부 전자계의 Maxwell 방정식은

$$\begin{aligned} \nabla \times \mathbf{E} &= -\mu \partial \mathbf{H} / \partial t \\ \nabla \times \mathbf{H} &= -\epsilon \partial \mathbf{E} / \partial t \end{aligned} \quad (2)$$

이며,  $s$ - $y$  평면 상에 전계식을 면적 S에 대하여 적분하면,

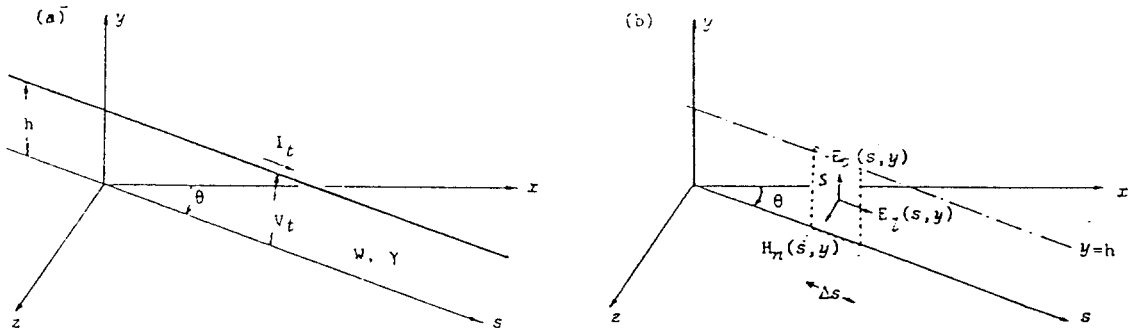
$$\int_s \nabla \times \mathbf{E} ds = -\mu \partial / \partial t \int_s \mathbf{H} ds \quad (3)$$

이 되고, 왼쪽항의 자계 관련식은 Stokes Theorem에 의해

$$\begin{aligned} \int_0^h \partial \times \mathbf{E} ds &= \oint \mathbf{E} dl \\ &= \int_0^h \{ \mathbf{E}_t(s + \Delta s, y) - \mathbf{E}_t(s, y) \} dy \\ &\quad - \{ \mathbf{E}_l(s, h) - \mathbf{E}_l(s, 0) \} \Delta s \end{aligned} \quad (4)$$

이 되고, 오른항의 전계항은

$$-\mu \partial / \partial t \int_s \mathbf{H} ds = -\mu \partial / \partial t \int_s^{s+\Delta s} \int_0^h \mathbf{H}_n(s, y) dy ds \quad (5)$$



[그림 2] 외부 전자파가 없는 상황에서의 선로(a)와 외부 전자파가 결합된 선로(b).

이 된다. 여기서  $E_t$ 와  $E_n$ 은 전계의 횡성분과 종성분이며,  $H_n$ 은 자계의 법선 성분이다.

위식을  $\Delta s$ 로 나누고,  $\Delta s \Rightarrow 0$ 를 취하면, 이 식의 왼쪽항은  $s$  방향을 따라 높이  $h$ 의 선로에 인입된 전계의 변화율을 나타내며, 여기서 선로에 유도된 기전력은

$$V_e = \int_0^h E_t(s, y) dy \quad (6)$$

이다. 전송 선로가 외부 전자파에 노출되어 있을 때, 선로의 전압  $V_s$ 와 전류  $I_s$ 는  $V_s = V_t + V_0$ 와  $I_s = I_t$ 에 의해 다음과 같은 미분 방정식으로 표현 된다.

$$\begin{aligned} -\frac{dV_s}{ds} &= ZI_t + \frac{\partial}{\partial t} \Phi_n(s) - e_1(s) \\ -\frac{dI_s}{ds} &= Y\{V_s - e_1(s)\} \end{aligned} \quad (7)$$

$$\begin{aligned} \text{여기서, } \Phi_n(s) &= \int_0^h B_n(s, y) dy \\ e_1 &= \{ E_1(s, h) - E_1(s, 0) \} \\ e_t &= \int_0^h E_t(s, y) dy \end{aligned}$$

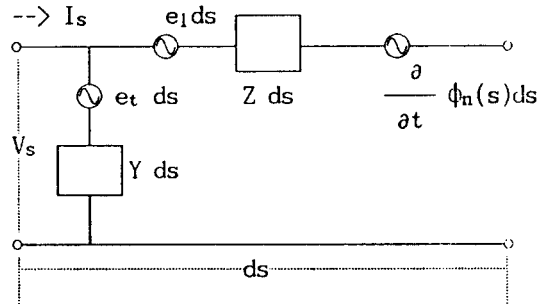
이며, 위 식으로 부터 미소 길이 선로에 대한 등가 회로가 [그림 3]과 같이 주어 진다.

즉, 임의의 무한 길이 선로의 미소구간  $ds$ 에서 외부 전자계 펄스에 의해 유기되는 파라메타는 Maxwell 방정식에 의하여 구해지며, 시간 영역에서 Maxwell

방정식의 해를 수치 해석적으로 구할 수 있는 FDTD 기법을 적용하게 되면, 선로에 결합되는 등가 분포 전압원과 등가 분포 전류원을 표현하는 Forcing Term을 구할 수 있다.

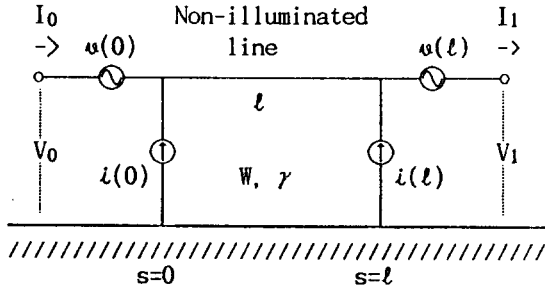
$$\begin{aligned} V_f(s) &= E_s^e(s, 0) - E_s^e(s, h) + \frac{d}{ds} \int_0^h E_s^e(s, h) dy \\ I_f(s) &= \frac{\partial}{\partial t} C \int_0^h E_s^e(s, h) dy \end{aligned} \quad (8)$$

여기서 전계항은  $s$ 와  $y$  방향 성분으로 앞서 미소 길이 선로에 대한 FDTD 기법으로 구해지며,  $C$ 는 선로의 단위 길이당 캐패시턴스이다.



[그림 3] 미소 길이 선로에 결합된 전자파의 등가 회로

다음은 [그림 3]의 등가 회로를 [그림 4]와 같이 유한 길이 선로의 양 종단에 유기되는 유기 전압과 유기 전류로 표현되는 등가회로를 도시하였다.

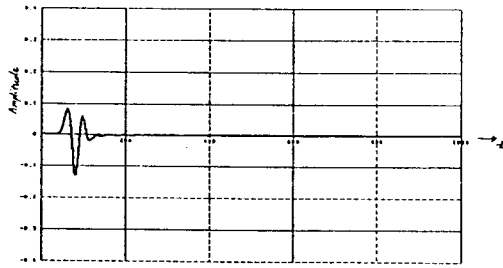


[그림 4] 유기 전압과 유기 전류를 표현하는 새로운 등가 회로

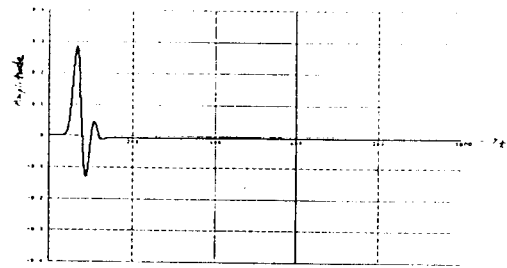
외부 전자계에 노출된 선로의 전압과 전류의 미분 방정식의 주파수 영역에서의 일반해는

$$V_s = Z \{ -a \exp(rs) + b \exp(-rs) \} - \left\{ \frac{\partial}{\partial t} N_1(s) - T_2(s) + r V_2(s) \right\} / 2$$

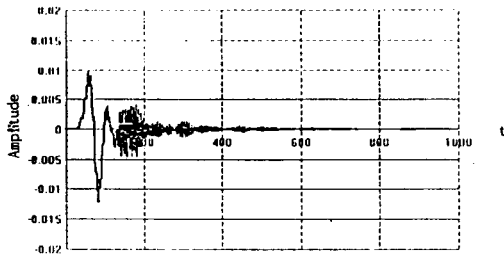
$$I_s = \{ -a \exp(rs) + b \exp(-rs) \} - \left\{ \frac{\partial}{\partial t} N_1(s) - T_2(s) + r V_1(s) \right\} / 2Z \quad (9)$$



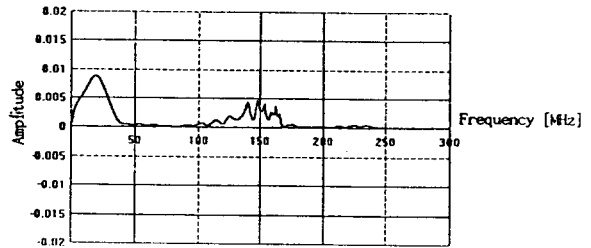
(a)



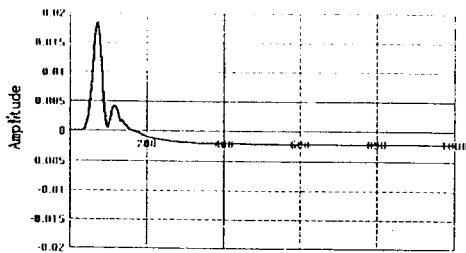
(b)



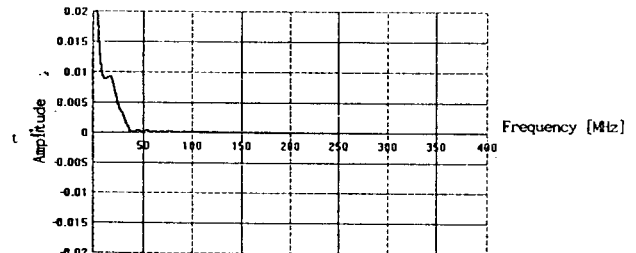
(c)



(d)



(e)



(f)

[그림 5] a) 선로가 없는 자유 공간 상의 Gaussian Pulse 시간 파형, b) 선로가 있는 경우의 Gaussian Pulse 시간 파형의 산란, 반사에 의한 변화, c) 선로 사이에서의  $\Phi_n(s)$  시간 파형, d) 선로 사이에서의  $\Phi_n(s)$  FFT, e) 선로 사이에서의  $e_t$  시간 파형, f) 선로 사이에서의  $e_t$  FFT,

이며, 여기서  $a, b$ 는 초기 조건에 의해 결정되는 상수 값이며,

$$\begin{aligned} N_{1,2} &= \exp(rs) \int \Phi_n \exp(-rs) ds \pm \exp(-rs) \int \Phi_n \exp(-rs) ds \\ T_{1,2} &= \exp(rs) \int e_1 \exp(-rs) ds \pm \exp(-rs) \int e_1 \exp(-rs) ds \\ V_{1,2} &= \exp(rs) \int e_l \exp(-rs) ds \pm \exp(-rs) \int e_l \exp(-rs) ds \end{aligned} \quad (10)$$

이다.

[그림 4]와 같은 2 단자망의 기본식은

$$\begin{bmatrix} V_0 + v(0) \\ I_0 + i(0) \end{bmatrix} = [F(l)]^{-1} \begin{bmatrix} V_l + v(l) \\ I_l + i(l) \end{bmatrix} \quad (11)$$

여기서 0과 1은  $s=0$ 과  $s=1$ 을 나타내며,  $[F(l)]^{-1}$ 은 선로의 Chain Matrix이며, 외부 전자파의 영향이 고려된 유기 전압과 유기 전류는

$$\begin{aligned} v(s) &= - \left\{ T_2(s) \frac{\partial}{\partial t} N_2(s) - r V_2(s) \right\} / 2 \\ i(s) &= - \left\{ T_1(s) \frac{\partial}{\partial t} N_1(s) - r V_1(s) \right\} / 2Z \end{aligned} \quad (12)$$

이다.

이와같이 개선된 해석 방법을 이용하여 외부 전자계의 성질이 Gaussian Pulse인 평면파가 접지 평면상  $h=5\text{mm}$ 에 있는 폭  $5\text{mm}$ 의 Strip 선로에 입사할 때, 선로에 결합되는 등가 분포 전압원과 등가 분포 전류원을 구하기 위한 성분들을 계산하였다.

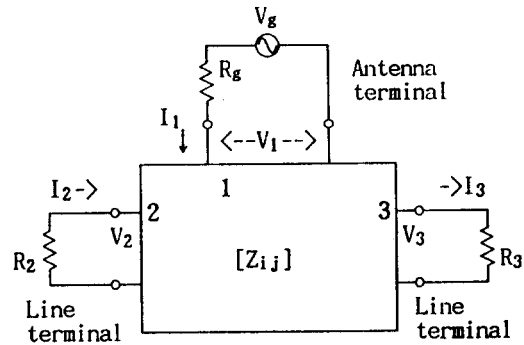
선로가 없는 자유 공간 상의 Gaussian Pulse 시간 파형을 [그림 5]의 (a)에 보였고, 선로가 있는 경우 Gaussian Pulse 시간 파형이 산란, 반사에 의해 변화한 파형을 [그림 5]의 (b)에 보였다.

[그림 5]의 (c), (d)에서 [그림 5]의 (e), (f)에 FDTD를 적용하여 시간 영역에서 구해진 입사 전자파 펄스의 변화와  $\Phi_n(s)$ ,  $e_l$ 의 파형과 FFT에 의한 스펙트럼 분포 특성을 보였다.

임의의 평면파에 대한 Pointing Vector P의 전체  $E_r(i=\theta, \psi)$  성분이 점  $P(r, \theta, \psi)$ 에 위치한  $G_E$  이

득을 갖는 안테나에서 생성된다고 하고, 이때의 전체 에너지는 내부 저항  $R_g$ 를 갖는 전압  $V_g$ 의 전압원으로 부터 이득  $G_g$ 인 안테나를 통하여 공급된다고 할 때 원점 P에서  $-x$ 방향으로 향한 길이 1의 전송선로 양쪽 끝 단자와 안테나 전압원 단자사이에는 [그림 6]과 같은 3 단자망이 구성될 수 있다.

선로에서의 전자계 결합 현상을 고찰한 목적은 안테나 단자의 전압원으로 인해 종단 저항  $R_2$ 와  $R_3$ 에 유기되는 전류  $I_2$  및  $I_3$ 를 구하는 것이다.



[그림 6] 결합 모형에 대한 등가 3 단자망

[그림 6]의 3 단자망에서 임피던스 Matrix  $[Z_{ij}]$ 를 사용하여 각 단자의 전압 전류 관계를 표시하면

$$\begin{bmatrix} V_1 \\ V_2 \\ V_3 \end{bmatrix} = [Z_{ij}] \begin{bmatrix} I_1 \\ I_2 \\ I_3 \end{bmatrix} \quad (13)$$

가 되며, 유한 길이 선로를 위한 선로 방정식은 다음과 같이 표현된다.

$$\begin{bmatrix} V_3 + v_3 \\ I_3 + i_3 \end{bmatrix} = [F(1)]^{-1} \begin{bmatrix} V_2 \\ I_2 \end{bmatrix} \quad (14)$$

여기서  $[F(1)]^{-1}$ 는 유한 길이 선로의 Chain Matrix의 Inversion으로

$$[F(x)]^{-1} = \begin{bmatrix} \cos(\beta x) & -jZ_0 \sin(\beta x) \\ -j \sin(\beta x) / Z_0 & \cos(\beta x) \end{bmatrix} \\ = \begin{bmatrix} At & -Bt \\ -Ct & Dt \end{bmatrix} \quad (15)$$

이다. 여기서,  $Z_0$ 는 선로의 특성 임피던스이며,  $\beta$ 는 선로에서의 위상 정수이다.

유한 길이 선로의 단자 3에 유기되는 등가 전압원과 등가전류원은

$$\begin{bmatrix} V_3 \\ i_3 \end{bmatrix} = f_0^{-1} [F(x)]^{-1} = \begin{bmatrix} V_f(x) \\ I_f(x) \end{bmatrix} dx \quad (16)$$

이며,  $V_f$ 와  $I_f$ 는 Forcing Term이다.

또한, 등가 전압 전류원은 전자계  $E_i(i = \theta, \psi)$  항으로 표현되며, 식 (12)에 의해 구해지고, 등가 전압 전류원은 단자 1에 의해 생성되므로,

$$v_3 = A_t V_1 \\ i_3 = B_t I_1 \quad (17)$$

으로 할 수 있다.

이 등가 전압 전류원  $V_3, i_3$ 는 전송선로 양끝 단자 2와 3의 종단저항과는 무관한 선로의 길이와 특성 임피던스, 전달상수만으로 표현되므로 단자 2와 3의 종단저항을 알지 못할 때에도 응용가능하게 된다.

식 (5)와 식 (17)을 식 (13)에 대입하면,

$$\begin{bmatrix} V_3 + A_t I_1 \\ i_3 + B_t I_1 \end{bmatrix} = \begin{bmatrix} At & -Bt \\ -Ct & Dt \end{bmatrix} = \begin{bmatrix} V_2 \\ I_2 \end{bmatrix} \quad (18)$$

이 되며, 이 식 (18)를 전개하여  $V_2$ 와  $V_3$  항으로 표현하면,

$$\begin{bmatrix} V_2 \\ V_3 \end{bmatrix} = \begin{bmatrix} \frac{-B_t}{C_t} & \frac{-D_t}{C_t} & -\frac{1}{C_t} \\ -A_t \frac{A_t B_t}{C_t} & -B_t \frac{D_t A_t}{C_t} & -\frac{A_t}{C_t} \end{bmatrix} \begin{bmatrix} I_1 \\ I_2 \\ I_3 \end{bmatrix}$$

$$\begin{bmatrix} I_1 \\ V_2 \\ V_3 \end{bmatrix} = \begin{bmatrix} ? & ? & ? \\ \frac{-B_t}{C_t} & \frac{-D_t}{C_t} & -\frac{1}{C_t} \\ -A_t \frac{A_t B_t}{C_t} & -B_t \frac{D_t A_t}{C_t} & -\frac{A_t}{C_t} \end{bmatrix} \begin{bmatrix} I_1 \\ I_2 \\ I_3 \end{bmatrix}$$

$$\begin{bmatrix} V_1 \\ V_2 \\ V_3 \end{bmatrix} = \begin{bmatrix} Z_{11} & Z_{12} & Z_{13} \\ Z_{21} & Z_{22} & Z_{23} \\ Z_{31} & Z_{32} & Z_{33} \end{bmatrix} \begin{bmatrix} I_1 \\ I_2 \\ I_3 \end{bmatrix} \quad (19)$$

가 된다. 여기서  $Z_{11}, Z_{12}, Z_{13}$ 가 정의 되어 있지 않으나 3 단자망이 수동소자만으로 구성되어 있으므로  $Z_{12} = Z_{21}$ 이며  $Z_{13} = Z_{31}$ 임을 쉽게 알 수 있으며,  $Z_{11}$ 은 안테나의 전압원 내부 저항과 정합되어 있는 상태이므로 안테나가 전송선로와 멀리 격리되어 있다고 가정하면  $Z_{11} = R_g$ 가 됨을 알 수 있다.

또한 [그림 6]의 3 단자망의 각 단자의 전압, 전류 조건은

$$V_1 = V_g - I_1 R_g \\ V_2 = -I_2 R_2 \\ V_3 = I_3 R_3 \quad (20)$$

을 만족하므로 이 식과 위에서 구해진  $Z_{ij}$  요소를 식 (13)에 대입하면,

$$\begin{bmatrix} V_g - I_1 R_g \\ -I_2 R_2 \\ I_3 R_3 \end{bmatrix} = [Z_{ij}] \begin{bmatrix} I_1 \\ I_2 \\ -I_3 \end{bmatrix} \quad (21)$$

이고, 식 (21)을 전개하고, Cramer 공식을 사용해서 선로에 유기되는 전류  $I_2$ 와  $I_3$ 를 구할 수 있다.

$$\begin{bmatrix} I_2 \\ I_3 \end{bmatrix} = \frac{-V_g}{\Delta_1} \begin{bmatrix} (R_3 + Z_{33}) Z_{21} - Z_{23} & Z_{31} \\ Z_{32} & Z_{21} - (R_2 + Z_{22}) Z_{31} \end{bmatrix} \quad (22)$$

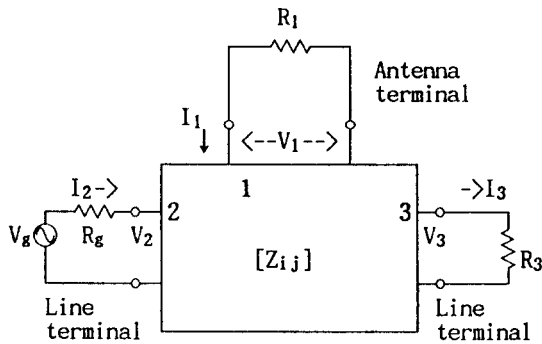
여기서,

$$\Delta_1 = \begin{bmatrix} Z_{11} + R_g & Z_{12} & Z_{13} \\ Z_{21} & Z_{22} + R_2 & Z_{23} \\ Z_{31} & Z_{32} & Z_{33} + R_3 \end{bmatrix} \text{이다.}$$

## 2.2. EMI 모형

### (1) 단일 직선선로에서의 EMI 해석

임의의 길이를 갖는 단일 직선선로에서의 전자과 복사문제는 선로의 단자 2에 연결된 접압원  $V_g$ 로 인한 점  $P(r, \theta, \phi)$ 에 존재하는 안테나 단자저항  $R_1$ 에 유기되는 전류를 구하는 문제이므로 제 1 절의 전자계 결합 문제와 가역적으로 고찰되어 [그림 7]과 같은 3 단자망으로 모형화될 수 있다.



[그림 7] 복사 모형에 대한 등가 3단자망

이때 3단자망의 임피던스 matrix  $[Z_{ij}]$ 는 결합 현상의 경우와 동일하고 계수  $A_i$ 와  $B_i$ 도 역시 동일하며, 역시 각 단자의 전압, 전류 조건만  $R_g \rightarrow R_1, R_2 \rightarrow R_g$ 로 변경되며 전압원  $V_g$  단자 2에 연결된 상태로 볼 수 있으므로 [그림 7]의 3단자망의 단자전압, 전류 조건은 다음과 같다.

$$\begin{aligned} V_1 &= -I_1 R_1 \\ V_2 &= V_g - I_2 R_g \\ V_3 &= I_3 R_3 \end{aligned} \quad (23)$$

전류  $I_2$ 와  $I_3$ 를 구하는 유도 과정과 유사한 과정을 거치면,

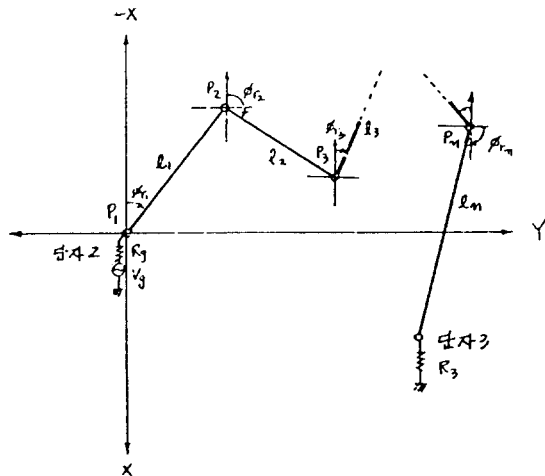
$$|E_i|^2 = \frac{P_{i_i}(120\beta^2)}{G_a} = \frac{|I_{ii}|^2 R_i(120\beta^2)}{G_a} \quad (24)$$

이 된다.

### (2) 단일 비직선 선로에서의 EMI 해석

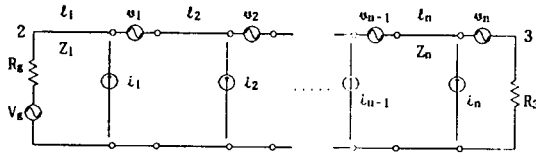
단자 2에 전압원  $V_g$ 가 존재하는 전송선로가 직선이 아닌 임의의 위치에서 임의의 각도로 향하여 진행되는 비직선형 구조의 선로(bent line)에서 불요 전자과 복사 문제는 좀 더 복잡한 문제가 된다.

제 1 절에서 계수  $A_i$ 와  $B_i$ 는 단자 2, 3의 종단저항과는 무관한 항으로 표시되고 이에 따른 유기 등가 전압, 전류원이 구해지므로 [그림 8]과 같이 임의의 갯수의 굴곡점을 형성하는 단일 비직선형 선로는 각 section에 대한 개별적인 유기 등가전압, 전류원이 [그림 9]와 같은 등가 회로로 구해질 수 있다.

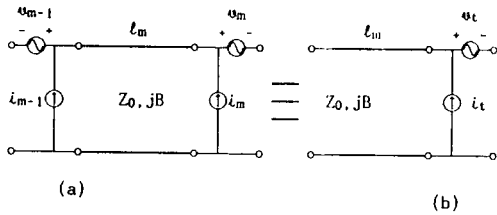


[그림 8] 임의의 비직선 선로 형태





[그림 9] 비직선 선로의 등가회로



- (a) 선로 section에 분포된 유기전압, 전류원
- (b) 단자 3에 집중된 등가전압, 전류원

[그림 10] 전압, 전류원의 등가 변환

(3) 복수 비직선선로에서의 EMI 해석

임의의 갯수의 굴곡을 형성하는 비직선형 단일 전송선로가 무작위 형태로 [그림 11]과 같이  $s$ 개 존재하는 경우는 각 선로의 단자 2와 3위치에 서로 다른 단자저항  $R_{gi}$ 와  $R_{3i}$ 가 존재할 뿐만 아니라 단자 2의 전압원  $V_{gi}$ 의 위상이 서로 다르므로 이때 각 전압원  $V_{gi}$ 는 다음과 같이 위상 관계를 고려하여야 한다. 단, 이때 모든 전압원의 주파수는 모두 동일하다고 가정한다.

$$V_{gi} = |V_{gi}| \angle \alpha_i \quad (25)$$

여기서,  $|V_{gi}|$ 는  $V_{gi}$ 의 진폭  
 $\alpha_i$ 는  $V_{gi}$ 의 위상차( $i = 1, 2, 3, \dots, s$ )

즉, 이러한 경우는 여러개의 비직선 선로들이 독립적으로 위상배열되어 있는 위상배열 안테나 (phased array antenna)로 볼 수 있으므로, 이때 측정 안테나의 부하저항  $R_1$ 에 흐르는 총전류  $I_{lli}$ 는 제 2절 (2)항에서  $V_g$  대신에  $V_{gi}$ 를 대입한 개별 비직선

형 선로로부터의 복사 전류  $I_{sti}$ 의 총합으로 표현할 수 있다.

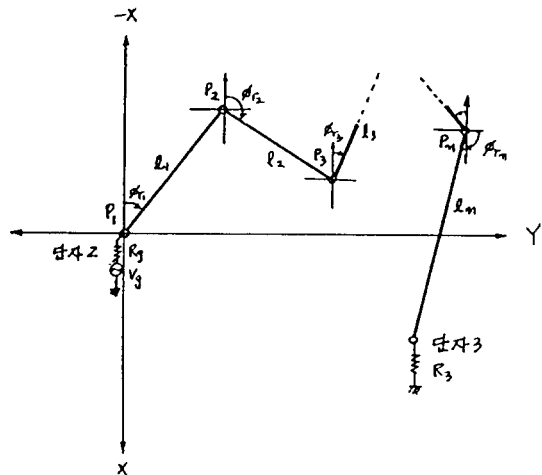
$$I_{lli} = \sum_{i=1}^S I_{lli} \quad (26)$$

이 식에서 구한 총전류  $I_{lli}$ 를 식 (29)에 대입하여  $s$ 개의 비직선 선로로 구성된 경우  $\theta$ 와  $\phi$  성분의 총전계  $E_{li}$ 를 구하는 보다 일반화된 식 (32)를 구할 수 있다.

(4) 복수 비직선선로의 확률적 EMI 해석

디지털 회로와 같이 다수의 신호선로를 갖고 각 신호선로에서의 신호전압과 전류가 random하게 변하는 경우에 정량적인 EMI 문제를 해석하는 것이 불가능하다.

이 때문에 회로에서 사용하는 논리 레벨, clock pulse의 속도, 선로의 밀집도, PCB의 크기 등을 고려한 확률적 해석이 요구된다.



[그림 11] 비직선 선로들의 복수 배열

즉, 정해진 PCB의 물리적 구조가 설정되었을 때, 각 신호선로에서 발생하는 논리 레벨을 random하게 부여함으로써 불요복사에 대한 확률적 해석이 가능

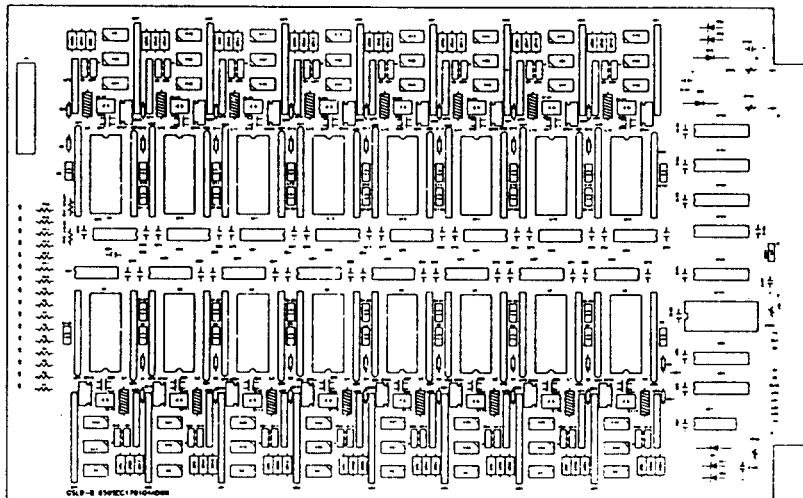
하다.

이때, clock pulse가 불요복사 전계세기에 가장 큰 영향을 주기 때문에 설정된 회로에서 clock pulse가 다른 신호선로에서의 논리 레벨보다 얼마만큼의 영향을 줄 수 있는지를 실험적으로 파악할 필요가 있다.

본 연구에서는 설정된 디지털 회로에서 각 신호선로에 존재하는 논리 레벨을 random generation하여 제2장 (3)항의 배열 이론에 적용하여 불요복사 전계의 세기를 해석하였으며, 이의 타당성을 확인하기 위하여 TDX 1-B 가입자 회로에 대한 해석과 측정을 수행하였다.

### 3. 전전자 가입자 회로에서의 EMI

디지털 회로에서의 불요복사 문제를 해석하기 위해 전전자 교환기의 가입자 회로 PCB에 대한 EMI 해석을 수행하였다. 본 연구에서는 회로 PCB의 입수가 용이하고 시험이 가능한 상태에 있는 TDX 1-B 회로를 해석 대상회로로 선정하였다. 회로의 크기는 가로 × 세로가 315mm × 210mm이며, 대각선의 길이는 약 380mm로 [그림 12]와 같은 구조이다.



[그림 12] TDX 1-B 회로의 구조

### 3.1 TDX 1-B의 EMI Simulation

이론적 유도과정에 대한 simulation을 TDX 1-B의 가입자 회로 1개에 적용하여 확률적 불요복사 레벨을 계산하였다. PCB 회로의 전면 20cm 위치에서 계산된 디지털 신호의 복사 파형을 Fourier 변환하여 230MHz~1,010MHz까지의 주파수 영역에서 표현하였다.

이때, clock pulse의 영향을 다른 신호선로의 영향과 비교하여 simulation하기 위해 clock pulse 선로를 전체 신호선로에 대한 실효비율로 나타내어 이때의 불요복사 상태를 계산하였다. 여기서 계산된 데이터는 측정에 의한 결과와 비교하여 clock pulse 선로를 전체 신호선로에 대한 실효비율로 유도할 수 있다. [그림 13]에 clock pulse 선로의 비율을 10%~80%로 변화시켜가며 simulation한 결과를 보였다.

### 3.2 TDX 1-B의 EMI 측정

EMI의 측정은 기본적으로 open-site test와 전파무향실(anechoic chamber) test, 차폐실(shield room) test 3가지 방법 중의 하나로 규정되어 있고, 근자에 특별한 경우로써 on-premises test가 제시되고 있다.

open-site test는 측정 안테나 위치에서 전자계의 변화를 유발시키는 반사파의 존재가 없는 자유 공간 상태의 측정으로 가장 저가의 비용이 소요되기 때문에 보편적으로 사용되고 있다. 그러나 이 방법은 외부에서 도래하는 전자파의 존재 때문에 측정 지역이 갖는 외부 전자파에 대한 정확한 자료와 측정 지역의 지면 반사와 감쇄 특성에 대한 정확한 자료를 가지고 있어야 한다.

전파 무향실이나 차폐실의 경우는 그 크기에 제약이 있기 때문에 소형 장치의 측정이 가능하나, 대형 컴퓨터와 전전자식 교환기 시스템과 같은 대형 시스템에 대하여 FCC에서 요구하는 radio noise emission 규정에 맞는 측정을 수행한다는 것은 시스템의 이동과 설치 문제 때문에 많은 어려움이 따른다. 이러한 이유로 FCC에서도 대형 시스템의 open field test나 무향실 측정을 위한 설치가 불가능한 경우 user's premises test, on-site test 또는 on-premises emission test를 허용하고 있다.[6, 7]

이 개념은 측정하고자 하는 장비나 시스템을 지정된 측정 장소로 이동시키지 않고 현재 설치된 장소에서의 동작 상태하에서, 주변 전자파 잡음(Ambient Electromagnetic Noise)을 고려한 채로 측정하여 그 측정값을 보정하여 규제치와 비교하는 방법을 사용한다.

구체적 기준은 FCC 규정 part 15J에 포함되어 있는 Appendix A Docket 80-284와 MP-4에서 출간된 "FCC Procedure for Measuring RF Emission Device"의 section 4.1.3에 명시되어 있다.[8]

따라서 본 연구에서는 피측정 시스템인 TDX 1-B의 이동이 불가능하기 때문에 EMI 복사 레벨을 측정하기 위한 최적 방법으로 on-promises test 방법을 사용하였다.

On-promises test를 실제 전전자식 교환기에 적용하기 위해 외국의 시험예를 참고하여 먼저, 측정위치에 대한 선택과 고찰사항에 대하여 조사하였으며 문제점으로 제기된 주변의 전자파 잡음으로부터 피측정 시스템에서만 복사되는 잡음을 분리해 낼 수 있는 방법을 조사하였다.

(1) 주변잡음의 제거 방법

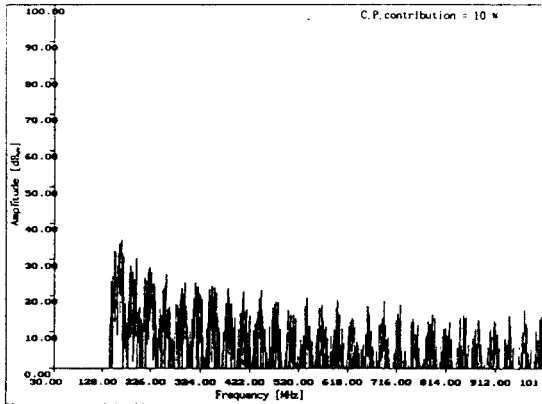
주변잡음(Ambient Noise)은 on-promises test 뿐만 아니라 open-site test에서도 넓은 주파수 스펙트럼상에 분포하면서 EMI 측정을 교란시키기 때문에 단일 안테나만을 가지고 전파 무향실이나 shield room이 아닌 장소에서 측정을 수행한다면 피측정 장치에서 나오는 신호뿐만 아니라 주변에 존재하는 모든 신호가 중첩되어 스펙트럼 분석기상에 나타나기 때문에 측정하고자 하는 피측정 장치로부터의 잡음 분석이 불가능해진다. 그러나 안테나를 거쳐 스펙트럼 분석기에 나타나는 신호들 중에서 원하는 피측정 장치의 신호를 검출하려면 다음의 4가지 방법을 사용할 수 있다.

- ① RG-58 Cable에 의해 스펙트럼 분석기에 연결된 6-inch probe를 직접 휴대하고 시스템 자체와 시스템이 놓여져 있는 방의 복사특성을 알아내는 고전적인 방법.(이 경우 probe를 통해 검출된 신호와 안테나에서 측정된 신호가 일치한다면 그 신호를 피측정 시스템에서 복사되는 신호라고 단정해도 무방하다. 이 방법은 정밀한 측정과 측정 안테나에서 검출되는 신호의 정밀한 분석이 가능하지만 많은 시간이 소모되는 결함이 따른다.)
- ② 작은 크기의 whip 안테나를 피측정 장치에서 불요복사파가 확실하게 존재한다고 생각되는 전원 공급선, 신호선 다발등에 고정시켜 측정하는 방법.(이 방법은 측정 안테나와 whip 안테나의 신호가 일치될 경우 피측정 장치의 복사잡음이라고 간주하면 된다.)
- ③ Frequency comb generator를 사용하는 방법으로서 RF스위치를 사용하여 스펙트럼 분석기에 comb generator의 신호와 측정안테나의 신호를 입력시키는 방법.
- ④ 시스템을 전체 OFF시킨 상태에서 측정하여 주변 잡음을 파악한 후에 시스템을 ON시키고 측정하여 기 파악된 주변 잡음을 제거하는 방법. 전전자 교환기와 같은 대형 시스템의 on-premises emission test를 수행할 때는 시스템이 갖는 복사 특

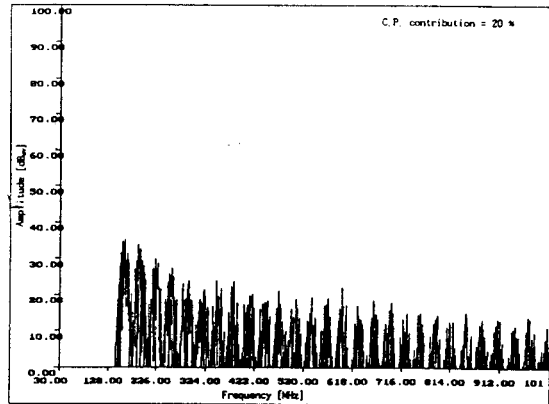
성을 외국의 측정에 및 경험을 통해 측정 시간을 단축시키고 보다 효과적인 결과를 얻을 수 있다.

본 연구에서는 on-premises test의 장점을 충분히 이용하고 단점을 보완하기 위하여 측정 준비 과정과

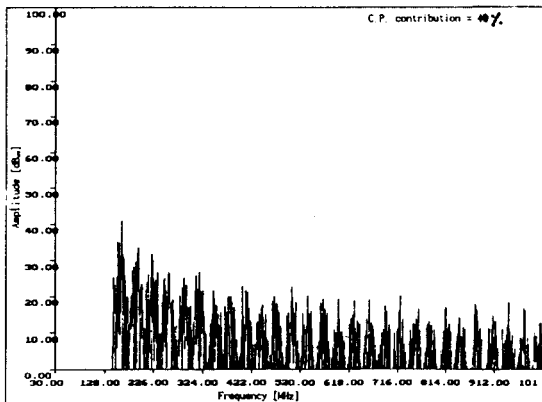
측정 장비의 교정, 주변 잡음의 정확한 탐색에 의해 피측정 장치로부터의 잡음만을 유추해내는 방법 ④를 사용하였다.



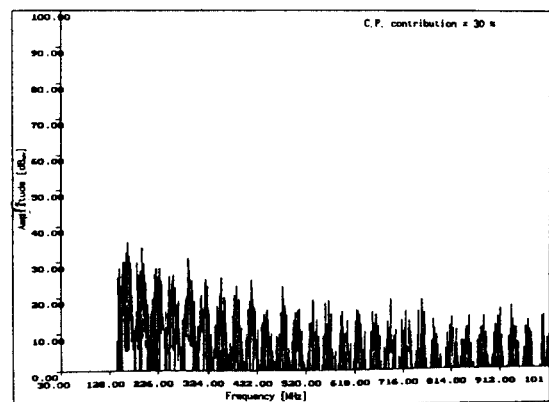
(a) 10%인 경우



(b) 20%인 경우

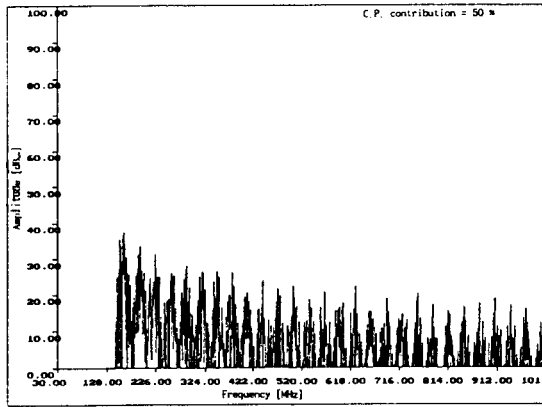


(c) 30%인 경우

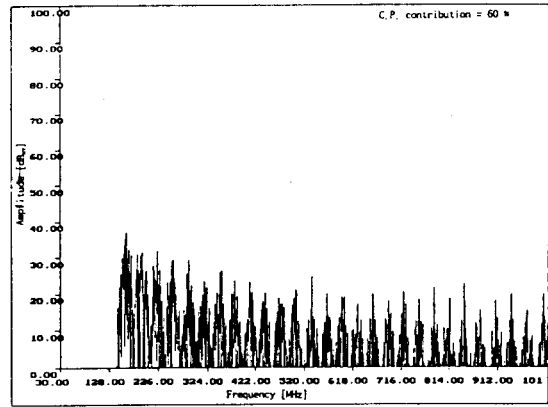


(d) 40%인 경우

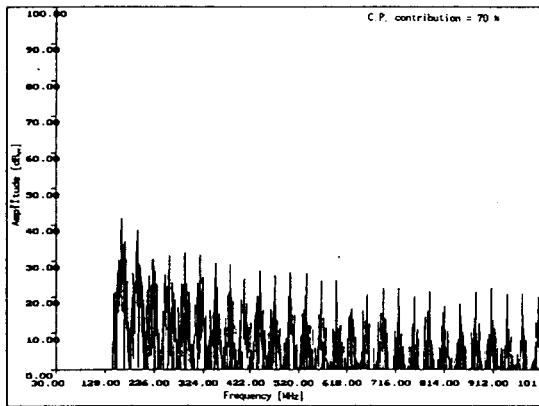
[그림 13] clock pulse 선로의 비율(10~40%)에 따른 시뮬레이션결과



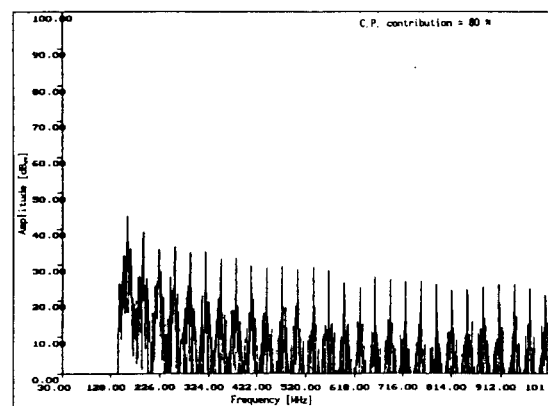
(e) 50%인 경우



(f) 60%인 경우



(g) 70%인 경우



(h) 80%인 경우

[그림 13] clock pulse 선로의 비율(50~80%)에 따른 시뮬레이션결과

(2) 측정

전전자 교환기에는 clock, address, data 신호를 전송하는 여러 종류의 케이블과 배선이 포함되어 있다. Clock pulse의 기본 주파수는 일반적으로 약 10MHz에서 65MHz 이상까지 다양하며, 케이블과 배선에 전송되는 디지털 신호는 clock 신호의 분주

나 체배에 의해서 매우 짧은 상승, 하강 시간을 갖기 때문에 매우 높은 주파수까지의 고조파 성분을 나타내게 된다. 그리고 pulse rate는 processor 부분에서 높고, 주변기기에서는 대체로 낮기 때문에 불요복사의 크기도 processor 부분에서 높게 나타난다. 전전자 교환기의 진단 프로그램이나 call processing 프

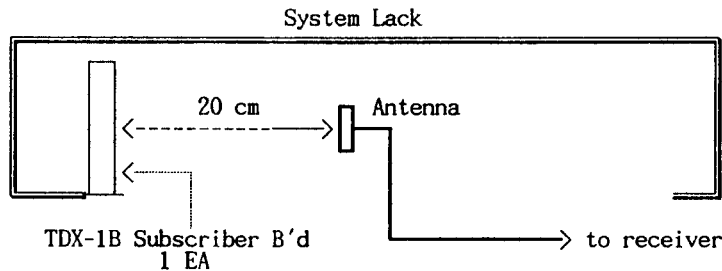
로그래미 실행될 때의 불요복사는 그 효과가 clock, address, data pulse와 같이 연속적으로 존재하는 clock pulse가 여러가지 주변회로에 분포되어 있고 address와 data pulse가 bus상에 항상 존재하는 경우보다 매우 작은 것으로 알려져 있다.

본 연구에서는 이러한 점들을 고려하여 한국통신 연구소에 설치된 TDX-1B 교환기 시스템에 가입자 회로 1개만을 장착하여 EMI 측정을 수행하였다. 이때, 측정 위치는 [그림 14]와 같이 설정하였다.

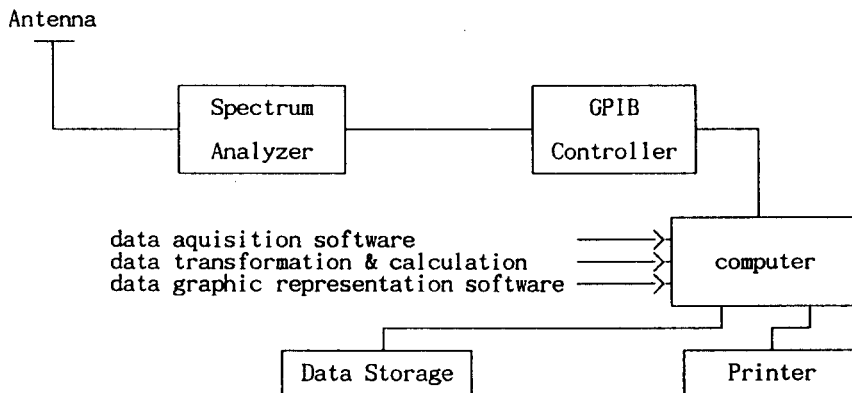
또한 주변 잡음의 정확한 탐색에 의해 피측정 장치로부터의 잡음만을 유추해 내기 위해 전전자 교환

기 시스템의 전원을 끊은 상태에서 측정된 데이터와 전전자 교환기의 동작 중에 외부의 잡음이 인입된 상태를 측정된 데이터를 서로 비교하였다. 즉, 전전자 교환기 시스템에서의 잡음과 주변 잡음이 동시에 측정된 데이터에서 주변 잡음으로 판단된 주파수의 데이터를 완전히 제거함으로써 정확하고 효율적인 on-premises test를 수행하였다.

본 연구에서 측정에 사용된 장비는 <표 6>과 같으며, 측정 시스템의 전체적인 구조는 [그림 5]에 나타내었다.



[그림 14] 측정 위치의 설정

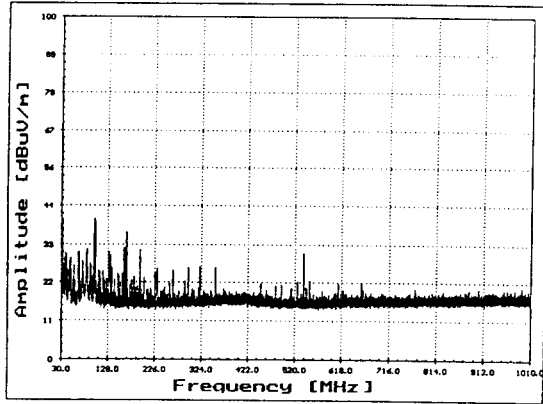


[그림 15] 측정 시스템의 구조

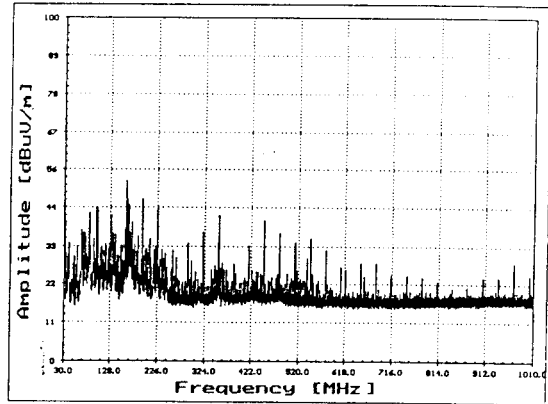
(3) 측정 결과

전전자 교환기 시스템에서의 EMI 측정은 antenna factor와 cable loss가 보정되어 있는 Biconical antenna를 사용하였다. 시스템의 전원을 끄은 상태에

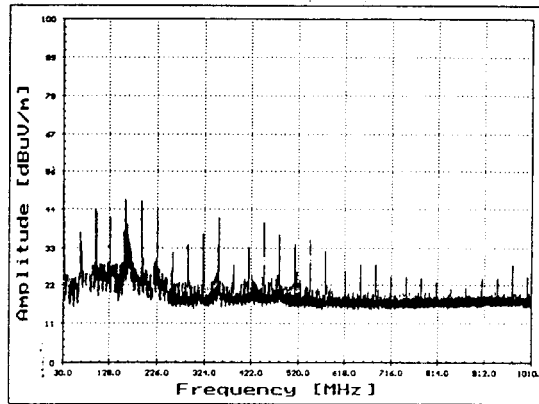
서 측정된 주변 잡음 주파수를 데이터상에서 완전히 제거하여 표시하였다. 그리고 각각의 데이터는 50번의 반복 측정된 데이터 중에서 최고값만을 나타내었다.



(a)



(b)



(c)

[그림 16] (a) System OFF 상태에서 측정된 주변 잡음

(b) System ON 상태에서의 측정 (c) 가입자 B'd에서의 복사 잡음

3.3. 결과 검토

TDX-1B의 가입자 회로 1개에 대한 확률적 복사 레벨을 이론적으로 simulation하였으며 이때,

clock pulse의 영향을 다른 신호선로의 영향과 비교하기 위해 clock pulse 선로를 전체 신호선로에 대한 실효비율로 나타내었다.

측정 결과, 전체 주파수 대역에서 복사잡음의 발생이 선스펙트럼의 고조파성분 형태로 1GHz 이상까지 분포하였으며, simulation 결과와 비교하였을 때, clock pulse 선로의 실효비율을 50%~60%로 하였을 때 측정 결과와 유사한 양상이 얻어졌다. 즉, TDX-1B의 가입자 회로 1개에 대한 확률적 필요복사 레벨의 주요 원인은 clock pulse 선로와 기타 신호선로의 기여도가 대략 50% 정도로 예측될 수 있음을 알 수 있다.

이 결과는 가입자 회로가 다수개 배열되어 있는 전전자 교환기 전체 시스템에서의 EMI 예측의 기본 확률 데이터로서 이용가능하고, 더 나아가서는 기타 디지털 회로의 EMI 예측에도 사용 가능할 것이다.

#### IV. EMI/ EMS 대책 설계

디지털 시스템과 그것을 구성하는 PCB는 그 성능 면에서는 논리회로로 볼 수 있으나, 잡음특성과 장애현상 관점에서 보면 HF 회로에 속하므로 디지털 회로 설계자는 이 HF에 대한 내잡음성 PCB 설계를 위해서 디지털 논리회로 설계 뿐만 아니라 HF 회로 설계 관점과 집적회로 소자나 개별부품의 HF 기생효과를 이해하여야 한다.

기생효과는 회로부품이나 소자의 규격상에는 거의 나타나 있지 않으나 주파수가 HF나 VHF로 올라가면 stray capacitance, 기생 inductance, 원하지 않는 feedback 등과 같이 물리적으로 실재하므로 이러한 기생효과를 갖는 아날로그 및 디지털소자들은 잡음에 대한 응답특성이 존재하게 된다. 또한 EMI susceptibility 관점에서 디지털 논리회로는 그 감도(sensitivity)와 대역폭(bandwidth) 면에서 아날로그 회로와는 아주 다르다.

디지털 논리회로에서 감도는 그 잡음에 대한 면역성(immunity)의 정도가 전압레벨로 측정되며 보통 수 100mV 정도의 값을 갖는데 이것은 수 nV ~ 수 mV 정도의 값을 갖는 아날로그회로의 감도와 큰 차이가 있다. 대역폭 면에서 보면 대부분의 아날로그

소자는 약 1MHz 이하의 비교적 좁은 대역폭을 갖는데 반해 디지털 논리회로의 경우는 1MHz 이상의 대역폭을 점유한다. 일반적인 TTL 논리소자 계통은 30MHz 정도의 대역폭을 가지며, 특히 고속논리소자 계통은 100MHz 이상까지의 대역폭을 가질 수 있다. 그리고 디지털 논리소자가 아날로그소자 보다 협대역성 잡음에 더욱 큰 면역성을 갖는 경향이 있으며 넓은 주파수대역의 점유도 때문에 역시 더욱 큰 susceptibility 레벨을 갖는다.

특히 PCB 설계는 전자시스템의 설계 초기과정으로, 이것의 설계시 정상성능 및 법적규정에 적합하지 않으면 전체 시스템의 완성 후 재설계에 많은 시간과 비용이 소요되는 어려움이 있다. 이때문에 PCB 설계시 회로의 정상성능에 대한 문제 뿐만 아니라 법적규정 즉, EMI 레벨 및 사용하는 IC의 threshold 레벨을 고려한 설계가 중요한 문제가 된다.

일반적으로 EMC를 고려한 PCB 설계에 있어서는 먼저 해당 PCB의 장애현상 발생의 초기 기대치를 설정하여 그에 합당한 설계를 수행한다.

설계한 PCB의 완성시에 발생할 것으로 기대되는 전원선으로부터의 잡음, 분포저항으로 인한 전압강하, 신호선에서의 부정합과 반사, 선로와 선로사이의 누화(crosstalk), 외부 복사 전자계로부터의 잡음 결합과 같은 각 EMI 현상의 초기 기대치를 근사적으로 설정하여 그에 대한 대책을 PCB 설계과정에 포함시키고 있다.

디지털 PCB에서의 EMI 대책은 디지털회로가 잡음원이 되는 경우와 잡음으로부터 장애를 받는 경우로 대별하여 생각할 수 있다. 또한 잡음원이 되는 경우는 전도성 잡음과 복사성 잡음의 생성으로 분류하며, 장애를 받는 경우는 전도성 잡음으로 인한 장애와 복사성 잡음으로 인한 장애로 분류할 수 있다.

일반적으로 시스템 내에서의 복사성 장애현상은 특정 복사 잡음원으로부터 최대 복사의 방향이 경로상의 방해물 때문에 혹은 반사 때문에 피해측까지의 직선방향 및 거리에 따르지 않으므로 분석하기가 어렵다.



그러나 복사 장애현상을 최소로 하기 위한 설계가 여러가지로 이루어져 왔으며, 대부분은 전도성 장애 현상을 최소로 하는데 사용된 방법과 유사하며, 여기에 덧붙여 복사된 고조파 레벨을 최소로 하는데 안테나 회로의 VSWR 특성을 이용하고 있고, shielding 기술이 잡음원으로부터의 복사를 막기 위해 가장 많이 이용되고 있다.

잡음원이 되는 경우와 장애를 받는 경우는 서로 가역적인 관계가 있고, 전도성잡음에 대한 대책과 복사성잡음에 대한 내력을 증가시키는 것과 동일한 효과를 얻을 수 있으며, 그 역도 마찬가지이다. 즉, PCB 설계시 자체에서 발생한 잡음과 주위의 장애 현상에 보다 면역성이 크고 강하게 하는 방법은 복사성 또는 전도성잡음의 발생을 줄이는 PCB 설계 방법과 완전히 가역적이다.

잘 설계된 PCB(즉 최소 loop 면적, 회귀선로에 가깝게 설계된 신호선로나 접지면의 사용)는 과도한 복사를 나타내지 않으므로 장비가 FCC, VDE, 또는 MIL-461 규격을 초과하지 않게 될 것이다.

PCB상의 잡음원을 억제하고 또 잡음으로 인한 PCB에서의 장애현상을 막기 위한 EMI 대책은 크게 세가지 방향으로 수행되고 있다.

첫째는 회로 내에서 사용하는 디지털 pulse 신호의 속도 및 상승, 하강시간을 조절하는 방법이며, 두 번째는 PCB 내의 접지, 전원, 신호선로의 형태와 회로의 배치(PCB layout 조절) 등을 조절하는 방법이고, 세 번째는 EMI 대책 부품을 사용하는 방법이다.

### (1) 신호 조절 대책

디지털 논리회로로부터의 잡음 발생을 감소시키기 위해서는 사용하는 신호의 전압진폭 변화를 작게하고 신호의 속도를 정상 성능에 지장이 없는 한 느리게 (즉, pulse의 폭, 상승과 하강시간이 길게) 하여야 하며, 동시에 스위칭되는 신호의 총수를 제한하여야 한다. 반대로 디지털 논리회로에서 외부 잡음원으로부터의 잡음 결합을 감소시키기 위해서는 schmitt-trigger 입력을 갖는 신호 속도가 느린 동기식 IC를 사용하여야 한다. clock 신호에는 30MHz~1GHz의 고조

파 성분의 복사특성이 강하므로 clock 신호의 duty cycle을 high 상태와 low 상태의 시간을 같게 함으로써 복사전력을 크게 감소시킬 수 있다.

### (2) PCB 조절 대책

EMI를 고려한 PCB 설계 과정은 다음과 같이 9 단계로 구성된다.

- 〈1〉 사용 부품 및 소자의 선정
- 〈2〉 기판의 크기, 모양, connector 위치 결정
- 〈3〉 각 회로부 설치장소 분배
- 〈4〉 부품의 위치 결정
- 〈5〉 기판의 선정과 접지/전원 계획
- 〈6〉 접지와 전원선로의 설계
- 〈7〉 clock의 신호선로 설계
- 〈8〉 신호선로 설계
- 〈9〉 세부설계

### (3) EMI 대책 부품의 사용

- 〈1〉 decoupling capacitor의 사용
- 〈2〉 디지털 신호선로에 사용하는 glitch filter
- 〈3〉 기타 방법

## V. 결 론

대형 디지털 정보처리기기 및 장치에서 발생 가능한 EMI/EMS 현상은 기본적으로 기기 내부의 소자 및 선로, 회로로부터 필연적으로 발생하는 전자파 복사와 결합 문제에서 대두된다.

전자파 복사와 결합에 대한 수학적 모형을 보다 정확하게 설정하기 위하여 시간영역 유한차분법(Finite Difference Time Domain: FDTD) 방법을 이용하였으며, 여기서 구해진 시간영역에서의 등가 분포 전압원, 등가 분포 전류원을 이용하여 복수 비직선 선로의 복사, 결합 현상을 확장하고, 시간영역에서의 펄스 응답 특성과 이의 FFT에 의한 주파수 응답 특성을 모형화하였다.

또한, 보다 복잡한 상황에서 확률적으로 EMI 현상을 계산할 수 있는 방법을 연구하여 전전자 교환기 TDX-1B 가입자 회로에 모형을 적용하여 복사 레

벨을 계산하고 측정에 의해 비교 검토하여 일반적인 디지털 회로에서의 EMI/EMS 대책 설계 방법을 제시하였다.

본 연구에서 얻어진 확률적 EMI 예측 방법은 전자 교환기 뿐만 아니라 각종 디지털 시스템의 EMI 예측에도 사용 가능할 것이다.

### 참 고 문 헌

- [1] M. Costa, "On radiation from printed circuits," IEEE Symp. 1981, pp.246~249, 1981.
- [2] C. D. Taylor, R. S. Satterwite, "The response a terminated two-wire transmission line exited by a nonuniform electromagnetic field," IEEE Trans. Antennas Propagation, Vol.AP-13, No.6, pp.987~989, Nov. 1967.
- [3] K. S. H. Lee, "Two parallel terminated conductor in external field," IEEE Trans. Electromagn. Compat., Vol.EMC-20, No.2, pp. 288~296, May 1978.
- [4] Y. Kami and R. Sato, "Circuit-concept approach to externally excited transmission lines," IEEE Trans. Electromagn. Compat., Vol.EMC-27, No.4, pp.177~183, Nov. 1985.
- [5] 윤현보, 박항구, 임계재, "복수비직선 신호선로의 불요전자파 복사에 관한 해석," 한국통신학회논문지 16권 7호, 1991.
- [6] R. Bossart, "EMC in microelectronics—a methodology," IEEE Symp. 1981, pp.79~84, 1981.
- [7] K. M. Belisle, "EMI design techniques for decoupling and isolation of microcircuits," IEEE Symp. 1983, pp.207~213, 1983.
- [8] J. D. M. Osburn, "Evaluation of coupling between adjacent circuits," IEEE Symp. 1983, pp.318~322, 1983.
- [9] B. Cooperstein, "Radiation from printed wiring boards"
- [10] C. R. Paul, "Efficient numerical computation of the frequency response of cable illuminated by an electromagnetic field," IEEE Trans. Microwave Theory Tech., Vol.MTT-22, No. 4, pp.455~457, Apr. 1974.
- [11] Y. Kami and R. Sato, "Analysis of Radiation Characteristics of a Finite-length Transmission line using a circuit-concept approach," IEEE Trans. Electromagnetic Compat., Vol.30, No.2, pp.115~121, May 1988.
- [12] R. B. Schulz, "Electrocompatibility aspects of microelectronics," IEEE Trans. on EMC, pp.37~46, January 1964.
- [13] J. J. Whalen, "Determining EMI in microelectronics—an overview," IEEE Symp. 1981, pp.75~78, 1981.
- [14] J. A. Woody, "Modeling techniques for discrete passive components to include parasitic effects in EMC analysis and design," IEEE Symp. 1980, pp.39~45, 1980.
- [15] C. E. Larson, "A modified Ebers-Moll transistor model for RF interference analysis," IEEE Trans. on EMC, Vol.EMC-21, No.4, pp.283~290, November 1979.