

SOI소자 제조를 위한 ZMR공정의 모델링

왕종희, 김도현

한국과학기술원 화학공학과, 대전, 305-701

Modelling of ZMR process for fabrication of SOI

Jong Hoe Wang and Do Hyun Kim

Dept. of Chemical Engineering, Korea Advanced Institute of Science and Technology,

Taejon 305-701, Korea

요 약 SOI구조를 얻기 위한 방법의 한 가지인 ZMR공정에 있어서 열전달은 계면의 위치와 모양을 결정하는 중요한 역할을 한다. 본 연구에서는 SOI구조를 얻기 위한 ZMR공정 중의 열전달 공정을 모사할 수 있는 의사정상상태 2차원 ZMR모델을 수립하였다. 본 모델은 복사, 전도 그리고 대류 열전달을 포함하며, 고/액 계면의 위치를 결정한다. 모델로부터 구한 수치해는 실리콘 기판의 용융부에서의 유동장, 전체 SOI구조에서의 온도장 그리고 실리콘 박막과 기판에서의 고/액 계면의 위치를 포함한다. 여러 공정 변수들의 변화에 따른 온도장과 계면의 형상과 폭의 변화를 알아보았다.

Abstract Heat transfer plays a critical role in determining interface location and shape in ZMR process, which is used for the fabrication of silicon-on-insulator structure. In this work, the two-dimensional pseudo-steady-state ZMR model has been developed that can simulate the heat transfer process during ZMR process. It contains the radiation, convection and conduction heat transfer and determines the interface shapes. Numerical solutions from the model include flow field in the molten zone, temperature field in the full SOI structure and the location of solid/liquid interface in the silicon thin film and silicon substrate. We examined the effects of the various system parameters on the temperature profiles and the interface shape.

1. 서 론

SOI(Silicon-on-Insulator)는 절연체나 절연층 위에 단결정 실리콘 박막을 형성시킨 구조를 말한다. SOI소자는 구조상의 많은 잇점을 가지고 있으며 소자가 고집적화 됨에 따라, SOI기판을 사용하는 집적회로 소자는 벌크기판을 사용하는 경우보다 더 좋은 성능을 보인다[1]. 소자 제조용 SOI기판을 만들기 위해 많은 기술들이 개발되어 왔으며, ZMR(Zone Melting Recrystallization)은 SiO_2 와 같은 절연체 위에 다결정 실리콘 박막을 만들고 난 후에 이를 집속된 열원을 이용해 재결정화 시키는 방법이다. 이때, capping oxide는 실리콘 박막이 불순물에 노출되는 것을 막고, 용융부의 열적 안정성을 개선하기 위해서 사용된다[2-4].

에너지 밀도가 낮은 선형 열원에 대한 ZMR공정은 다음과 같다. Fig. 1에서와 같이 기판 아래로부터의 균일한 열속에 의해 기판 전체의 온도를 1000°C 로 유지한 상태에서 상부집속열원으로 다결정 박막을 용융시켜 좁은 폭의 용융부를 형성하고 열원을 이동시킴에 따라 용융부를 재결정화 시킴으로써 기판 전체의 박막을 단결정으로 만든다.

지금까지 ZMR공정의 가장 큰 결점은 열원에 관계없이 응고방향과 평행하게 연속적인 아결정립계(subboundary)가 형성되어 박막의 결함밀도가 커지는 것이었다. ZMR공정에 의해 SOI소자를 제조할 때, 단결정을 성장시키는 동안의 고상과 액상사이의 두 계면의 형상, 전체 계에서의 온도장 그리고 용융부의 폭은 ZMR공정에 있어서의 결정 결함 밀도에 영향을 미치는 중요한 인자이다 [5,6]. 그러나 ZMR공정시의 온도장을 실험적으로 측정하는 것은 매우 힘들다. 따라서 ZMR공정에서의 열전달 공정을 더욱 확실히

이해하고, 결정 결함이 없는 단결정을 성장시키기 위해서 열전달 공정을 정확하게 모사할 수 있는 모델을 만드는 것이 필요하며, 이에 대한 많은 연구가 진행되어 왔다. 대부분의 연구들은 일차원 모델을 사용하였으며, 이차원 모델을 사용한 경우에도 ZMR공정에 있어서 중요한 영향을 미치는 계면의 형상을 고찰하거나 용융부에서의 대류열전달을 고려하지는 못하였다[5-9].

본 연구에서는 SOI구조를 얻기 위한 ZMR 공정 중의 열전달 공정을 모사할 수 있는 모델을 세워 수치적으로 해석하였다. 이때 정확한 열전달 공정의 모델링을 위하여 실리콘 기판 용융부의 유동장을 함께 구하여 대류 열전달을 포함하였으며, SOI구조의 위, 아래면에서의 대류, 전도, 복사 열전달을 포함하였다. 상부 열원 복사강도의 변화와 열전달 계수의 변화 등 공정 변수들의 변화에 따른 온도장과 계면의 형상과 폭의 변화를 알아보았다.

2. ZMR공정에 대한 모델

ZMR공정은 Fig. 1에서 볼 수 있듯이 아랫면과 윗면에서의 복사열전달에 의해 온도장이 결정된다. 열원으로 텅스텐-할로겐 램프와 같은 선열원을 사용하면 열원의 길이 방향으로 열속이 균일하다고 볼 수 있다. SOI 내에서 관심의 대상이 되는 부분이 램프의 길이 방향에 있어서의 중간 영역이라면 end effect를 무시할 수 있으며 온도장과 유동장을 이차원모델로 가정할 수 있다.

ZMR모델에서의 좌표계는 원점을 수치영역의 밑면의 왼쪽 끝점으로 잡았다. 기판에 수직방향이 x 방향이며, 평행방향이 y 방향이다. 수학적 모델의 수치영역 geometry는 각

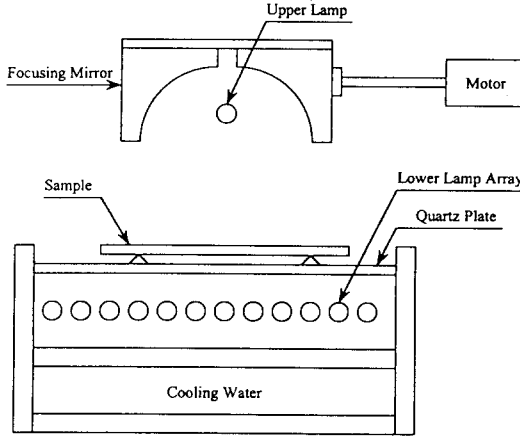


Fig. 1. A typical ZMR system.

박막이 $1 \mu\text{m}$ 이며 실리콘 기판은 $625 \mu\text{m}$ 이다. 모델의 geometry와 좌표계를 Fig. 2에 나타내었다. 각 상의 열-물리적인 성질은 매우 다르며, 이것에 의해 각 상이 정의된다.

무차원화를 위한 특성변수들은 다음과 같다. 특성길이는 L 이며, 특성압력은 $\rho_{Si,m} \alpha_{Si,m} / L^2$ 이며, 특성속도는 $\alpha_{Si,m} / L$ 이다. 여기서, L 은 웨이퍼의 y 방향 길이이며, $\rho_{Si,m}$ 는 액상 실리콘의 밀도이며, $\alpha_{Si,m}$ 은 액상 실리콘의 열확산계수이다. 무차원 온도는 다음과 같이 정의하였다.

$$\theta = \frac{T - T_0}{\Delta T} \quad (1)$$

여기서, ΔT 는 임의로 1000°C 로 정의하였으며, T_0 는 예열온도이다.

액상 실리콘을 Boussinesq유체로 가정하였으며, 대류는 온도변화에 의한 밀도차에 의해 유발된다[10]. 실리콘의 밀도는 액상과 고상에서 동일하다고 가정하였으며, 액상 실리콘의 대류에 의한 열전달은 실리콘 기판에 비해 실리콘 박막에서는 무시할만하다고 가정하였다.

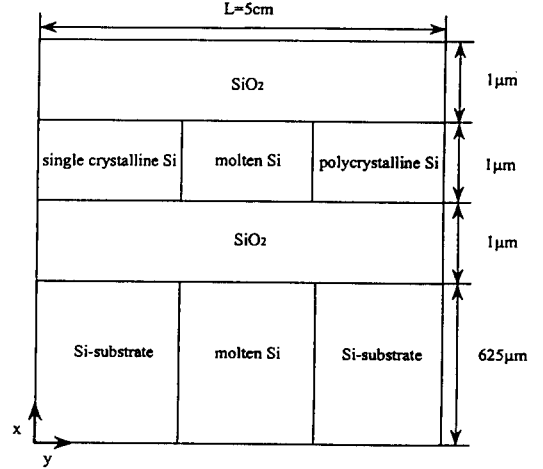


Fig. 2. The schematic diagram of the model geometry.

앞에서의 가정하에서 액상의 실리콘 내에서의 이차원 정상상태 연속식, 운동 방정식 그리고 에너지식은 다음과 같다.

$$\nabla \cdot \vec{u} = 0 \quad (2)$$

$$\vec{u} \cdot \nabla \vec{u} = -\nabla p + \text{Pr} \nabla^2 \vec{u} + \text{Ra Pr} \theta \vec{e}_x \quad (3)$$

$$\vec{u} \cdot \nabla \theta = \nabla^2 \theta \quad (4)$$

여기서, Pr은 Prandtl수이고, Ra는 Rayleigh수다. 이들 무차원 변수는 $\text{Pr} \equiv \nu / \alpha_{Si,m}$, $\text{Ra} \equiv \beta g \Delta T L^3 / \alpha_{Si,m} \nu$ 로 정의되며, ν 는 액상 실리콘의 동력학적 점도(kinematic viscosity)이며, β 는 액상 실리콘의 열팽창계수이다.

고상 실리콘과 절연층(SiO_2)에서의 에너지식은 다음과 같다.

$$\gamma_{Si,S} \nabla^2 \theta = 0 \quad (5)$$

$$\gamma_{SiO_2} \nabla^2 \theta = 0 \quad (6)$$

여기서, γ_i 는 용융 실리콘의 열확산계수에 대한 각 상의 열확산계수의 비로 $\gamma_{Si,s} = \alpha_{Si,s} / \alpha_{Si,m}$, $\gamma_{SiO_2} = \alpha_{SiO_2} / \alpha_{Si,m}$ 이다.

고상 실리콘과 액상 실리콘 사이 계면의 위치는 열역학적인 평형조건으로 부터 구해지며[11,12], 이때 θ_m 은 실리콘의 용융온도이다.

$$\theta = \theta_m \quad (7)$$

모델에 대한 경계조건중 온도장을 결정하기 위한 경계조건을 수식으로 표현하면 다음과 같다.

$$-\left[\frac{\partial \theta}{\partial x}\right]_{x=x_i} = q_c \varepsilon_i + Bi_i(\theta_{\infty,T} - \theta) \quad (8)$$

$$\left[\frac{\partial \theta}{\partial x}\right]_{x=0} = q_c \varepsilon_i + Bi_i(\theta_{\infty,B} - \theta) \quad (9)$$

$$[\theta]_{y=0 \text{ or } y=L} = 0 \quad (10)$$

여기서, q_c 는 상부 열원으로부터의 열속을 나타내며, Gaussian분포를 갖는다고 가정하였으며 계산상의 편의를 위하여 cosine함수로 근사하여 사용하였다[4]. q_c 는 하부 열원으로부터의 열속을 나타내며 균일한 열속이라고 가정하였다. 그리고, ε_i 는 각 상에서의 복사능을 나타내며 Biot수는 $Bi_i = hL/k_i$ 로 각 상 i 에 해당하며 주위와의 대류, 전도열전달을 고려하기 위한 무차원수이다. 웨이퍼 뒷면에서 $\theta_{\infty,T}$ 를 상온으로 잡았으며, 아랫면에서의 $\theta_{\infty,B}$ 는 쿼츠 판과 SOI의 아랫면이 매우 가까우므로 예열온도로 잡았다.

용융부에서의 속도를 결정하기 위한 경계조건은 고체와 접하고 있는 경계면에서는 안미끄러짐 조건을 사용하였으며, 공기와 접하고 있는 경계면에 대해서는 다음과 같은 무

응력 경계조건을 사용하였으며, 여기서 \vec{n} 은 공기와 접하고 있는 경계면에 대한 외부 수직방향의 단위 벡터다.

$$\vec{n} \cdot \vec{u} = 0 \quad (11)$$

$$\vec{n} \cdot \nabla \vec{u} = \vec{0} \quad (12)$$

3. 수치해법

본 연구에서는 모델식으로부터 수치해를 구하기 위해 유한요소법[13]을 사용하여 차분화시켰으며, 기초함수로서 온도와 용융부에서의 속도에 대해서는 biquadratic basis function을, 실리콘 용융부에서의 압력에 대해서는 discontinuous piecewise linear basis function을 사용하였다. 그리고 실리콘의 액상과 고상사이의 계면의 위치는 one-dimensional quadratic basis function을 사용하였다. 유한요소로는 9마디 Lagrangian finite element를 사용하였다.

이때 생성된 비선형 방정식을 선형화하기 위해서 Newton-Raphson법을 사용하였으며, 이때 얻어지는 Jacobian matrix는 sparse matrix이며, 띠행태를 가지고 있다. 즉 요소들의 대부분은 영이며, 영이 아닌 요소들은 대각선 주위에 띠행태를 취하게 된다. 이러한 선형대수방정식의 특성을 이용하여 효율적인 계산을 위하여 Hood의 frontal solver [14]를 사용하였다. 따라서 모델식의 해들인 온도, 속도, 경계면의 위치들은 동시에 얻어지게 된다.

수치모사에 사용되어진 전체 유한요소의 갯수는 2,200개로 y 방향으로는 계면을 경계로 각 30개, 50개, 30개를, x 방향으로는 각 층에 대해 5개씩을 사용하였다. 용융부의 유

Table 1
The system parameters

System parameters	Values
Pr	1.08×10^{-2}
Ra	6.32×10^5
$\gamma_{Si,S}$	0.333
γ_{Si,O_2}	0.215
θ_m	0.412
I_{peak}	6.0 ~ 9.0 W/cm ²
q_c	2.0 W/cm ²
h	0.0008 ~ 0.0011 W/cm ² K

동장을 결정하기 위해서는 한 유한요소내에서의 종횡비가 커지면 합리적인 결과를 얻기 어려우므로 이를 고려하여 메시를 구성하였다[15].

Newton-Raphson법에서의 매 반복마다 계면의 위치에 따라 메시를 재구성하였으며 [12], 매 반복마다 풀어야하는 선형대수방정식의 수는 12,115개이다. 모델의 시스템 변수의 값은 Table 1에 정리하였다.

4. 결과 및 토의

본 연구에서의 표준 공정 조건은 상부열원의 최대복사강도 I_{peak} 를 6 W/cm², 대류열전달계수 h 를 0.001 W/cm²K로 잡았으며 stream function, ψ 은 다음과 같이 정의되었다.

$$u = \frac{\partial \psi}{\partial y}, \quad v = -\frac{\partial \psi}{\partial x} \tag{13}$$

Stream function의 경계면에서의 값은 기준값으로 영을 잡았다.

표준 공정 조건에서의 결과로부터 실리콘 박막에 대하여는 다른 연구가들이 가정한 일차원 가정이 어느 정도 타당함을 알 수 있다. 그러나 Fig. 3에서와 같이 실리콘 기판에서의 계면은 편평하지 않으며 이는 일차원 모델에서는 고려할 수 없는 것이다.

온도분포는 Fig. 4에 나타내었다. Fig. 4의 (a)에는 기판 윗면에서 기판에 수평한 방향으로의 온도분포를, (b)에는 기판의 중심면을 따라 기판에 대한 수직방향으로의 온도분포를 나타내었다. 여기서 기판 윗면에서 기판에 수평한 방향으로의 온도분포는 종모양을 하고 있음을 알 수 있으며, 실리콘과 절연층의 열-물리적인 성질이 다르므로 인해서 기판의 중심면을 따라 위에서부터의 수직방향으로의 온도기울기가 급격하게 변화함을 볼 수 있다.

본 모델에서는 온도장에 대한 대류의 영향

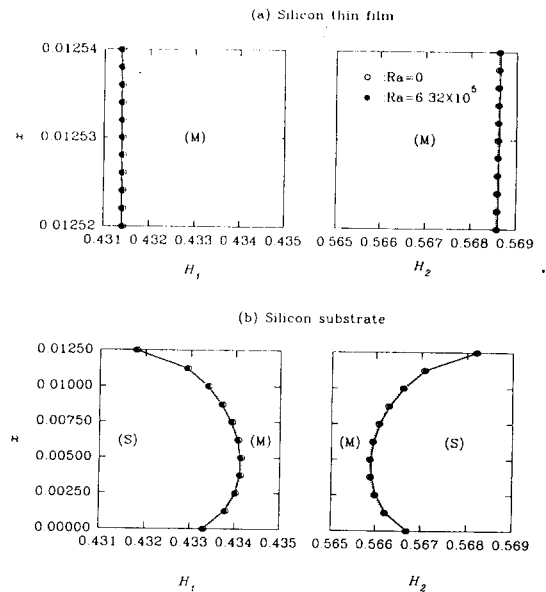
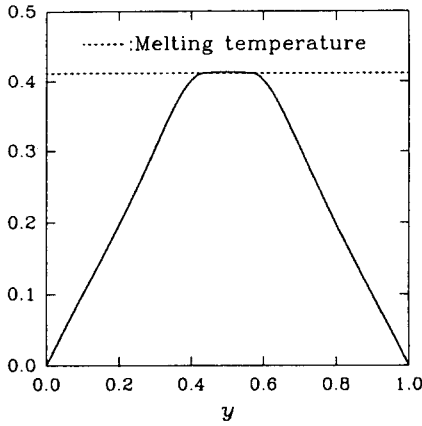
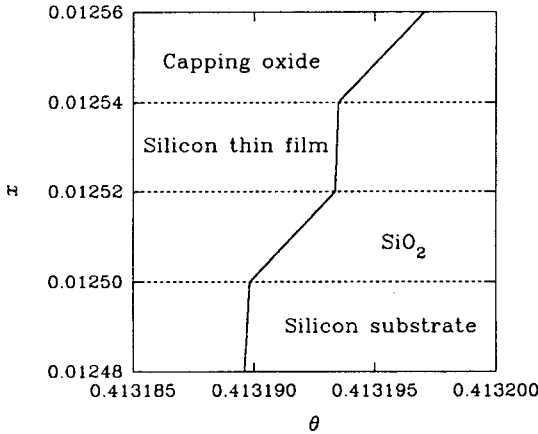


Fig. 3. Comparison of interface location in (a) the silicon thin film and (b) the silicon substrate for zero Ra and realistic Ra.



(a)



(b)

Fig. 4. The temperature distribution (a) in the lateral direction on the top side and (b) across the wafer along the center line.

을 알아보기 위해서 용융부에서의 유동장을 포함하였다. Fig. 3에서 볼 수 있듯이, 대류의 영향에 의해 다른 계면위치를 가지게 된다. Rayleigh수가 영인 경우는 유동장과 온도장이 decouple되어 있는 경우이며 실제 Ra의 경우에도 온도장에 대한 대류의 영향은 크지 않았고 전체 계산 영역에서의 최대 온도와 용융부의 폭이 다소 증가하였다. 두

Ra사이의 최대온도의 차는 $2 \times 10^{-3} \text{ }^\circ\text{C}$ 이고, 실리콘 기관 용융부 폭의 차이는 $3.7 \mu\text{m}$ 이며, 실리콘 박막 용융부 폭의 차이는 $3.6 \mu\text{m}$ 이다. 이는 대류의 영향을 무시할 수 있음을 가리킨다. 이 때 용융부의 평균 폭은 다음과 같이 정의하였다.

$$W_k = \frac{\sum_{i=1}^{Nx_k} H_2^{(i)} - H_1^{(i)}}{Nx_k} \quad (14)$$

여기서 Nx_k 는 x 방향에서의 k 층의 노드수이다.

상부열원의 최대복사강도는 단결정 박막의 질을 결정하는 중요한 시스템 변수중의 하나이다. 본 연구에서는 $6 \sim 9 \text{ W/cm}^2$ 범위의 상부열원의 최대복사강도의 변화에 대한 영향을 고찰하였다. 이 경우에 대류열전달계수 h 는 $0.001 \text{ W/cm}^2\text{K}$ 이며 실제 경우의 Ra를 사용하였다. Fig. 5에서와 같이 상부 열원의 최대복사강도가 증가함에 따라 전체 영역의 최고 온도 θ_{max} 가 선형적으로 증가하며 용융부의 폭도 선형적으로 증가한다. 대류에 대한 구동력이 증가함에 따라 실리콘 기관의 용융부에서의 흐름강도를 나타내는 최대 stream function값 ψ_{max} 도 선형적으로 증가

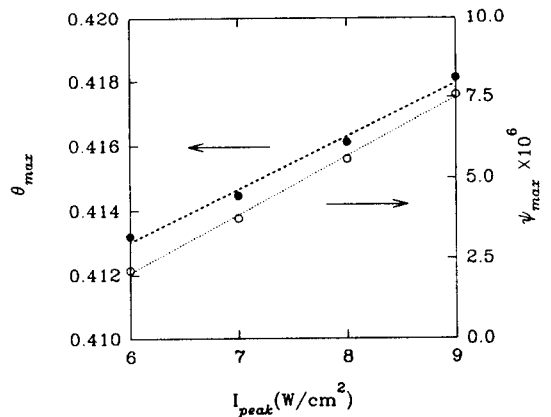


Fig. 5. The effects of I_{peak} on θ_{max} and ψ_{max} .

한다. 상부 열원의 최대복사강도가 증가함에 따라 실리콘 기판에서의 고/액 계면 형태의 곡률이 감소하는 것을 관찰할 수 있는데, 이를 Fig. 6에 나타내었으며 환산 계면 위치 (H_{R1} , H_{R2})는 다음과 같이 정의된다.

$$H_{R1}^{(j)} = H_1^{(j)} - H_1^{(j)} \quad (15)$$

$$H_{R2}^{(j)} = H_2^{(j)} - H_2^{(j)} \quad (16)$$

여기서 $H_1^{(j)}$ 은 왼편 계면, $H_2^{(j)}$ 는 오른편 계면의 위치를 나타내며, $H_1^{(j)}$ 은 왼편 계면중 밀면에서의 계면의 위치를 나타내며, $H_2^{(j)}$ 은 오른편 계면중 밀면에서의 계면의 위치를 나타낸다.

SOL소자와 주위와의 전도와 대류에 의한

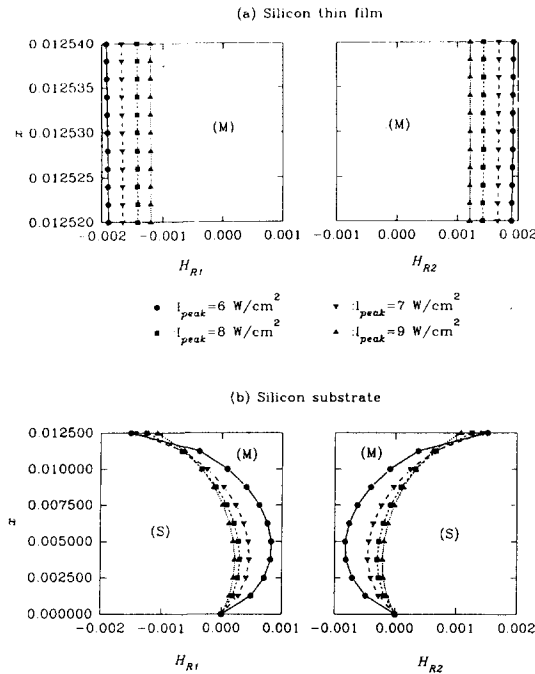


Fig. 6. The effects of I_{peak} on the reduced interface location in (a) the silicon thin film and (b) the silicon substrate.

열전달의 영향을 고찰하였다. 이 경우에는 I_{peak} 는 6 W/cm^2 로 고정시켰으며, 실제 경우의 Ra를 사용하였다. Biot수는 고상의 실리콘과 액상의 실리콘의 열-물리적인 성질이 다르므로 인해서 위치에 따라 달라지게 된다. Biot수의 변화에 대한 개략도를 Fig. 7의 (a)에 나타내었으며, 윗면에서의 온도분포의 변화를 (b)에 나타내었다. Biot수가 증가함에 따라, 용융부의 폭이 감소하였으며 윗면에서의 온도분포는 변곡점을 가지게 된다. Biot수가 증가함에 따라, Fig. 8에서 볼 수

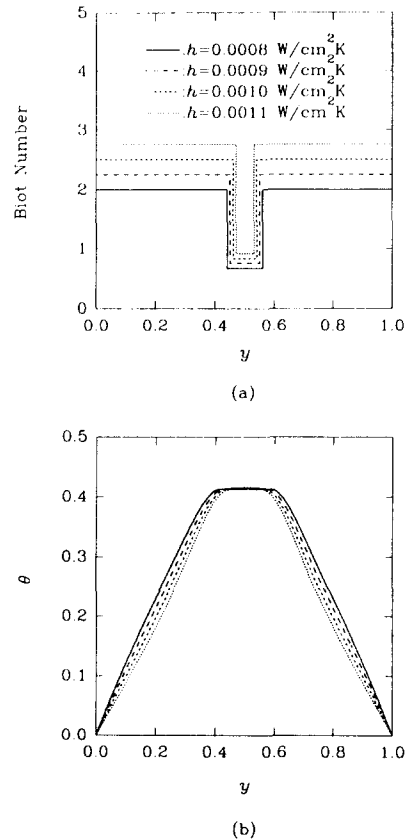


Fig. 7. (a) The dependence of Biot number on the position and (b) the effects of Biot number on the temperature profile on the top side.

있듯이 윗면과 아랫면에서의 열손실이 증가함에 따라 계면의 곡률이 증가한다.

5. 결 론

이차원 준정상상태 ZMR모델을 수립하여 고상 실리콘, 액상 실리콘 그리고 SiO_2 에서의 전도와 용융부에서의 대류 그리고 복사열 전달을 포함하였다. 수치해석 방법을 이용하여 다중자유경계면과 용융부의 유동장 그리고 전체계의 온도장을 함께 구하였다.

우리는 많은 다른 연구가들에 의해 행해진 일차원 가정이 어느 정도 타당함을 알 수 있었다. 그러나 편평하지 않은 계면의 모양으로부터 더 높은 차수의 모델이 필요함을 알았다. 본 연구에서의 수학적 모델은 온도장

에 대한 대류의 영향을 알아보기 위해서 용융부에서의 유동장을 포함하였다. 실제 Ra의 경우에 전체 계산 영역에서의 최대온도와 용융부의 폭이 다소 증가하였으나 온도장에 대한 대류의 영향은 그다지 크지 않음을 알았다.

계의 여러 변수들의 변화에 따른 영향을 고찰하였다. 상부 열원의 최대복사강도가 증가함에 따라 θ_{max} 와 용융부에서 계면사이의 폭이 선형적으로 증가한다. 대류에 대한 구동력이 증가함에 따라 ψ_{max} 도 선형적으로 증가한다. 상부 열원의 최대복사강도가 증가함에 따라 실리콘 기판에서의 계면 형태가 특히 편평해짐을 볼 수 있다. Biot수가 증가함에 따라, 윗면과 아랫면에서의 열손실이 증가함에 따라 계면의 곡률이 증가하며, 용융부의 폭이 감소하였다.

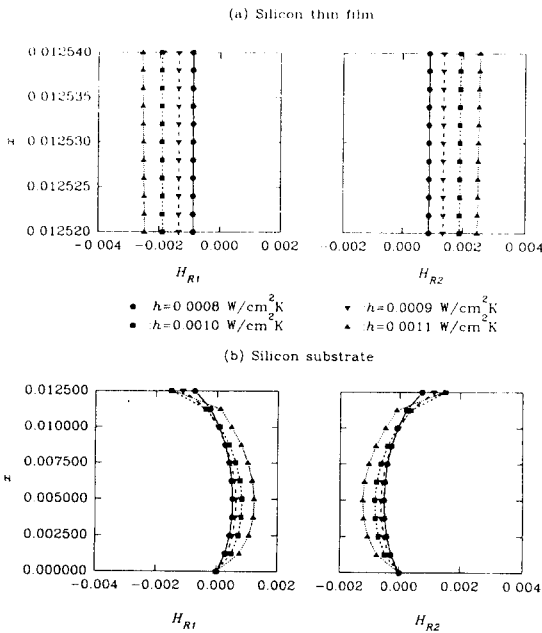


Fig. 8. The effects of Biot number on the reduced interface location in (a) the silicon thin film and (b) the silicon substrate.

참 고 문 헌

- [1] S.M. Sze, VLSI Technology, 2nd ed. (McGraw-Hill, 1969) p. 85.
- [2] B.J. Yoon, Ph. D Thesis, KAIST (1993).
- [3] P.W. Mertens, Ph. D Thesis, Katholieke Universiteit Leuven (1991).
- [4] I.G. Im, Ph. D Thesis, Seoul National University (1992).
- [5] I.N. Miaoulis, P.Y. Wong, J.D. Lipman and J.S. Im, J. Appl. Phys. 69 (1991) 7273.
- [6] I.N. Miaoulis, P.Y. Wong, S.M. Yoon, R.D. Robinson and C.K. Hess, J. Electrochem. Soc. 139 (1992) 2687.
- [7] K. Kubota, C.E. Hunt and J. Frey, Appl. Phys. Lett. 46 (1985) 1153.

- [8] C.M. Kyong, IEEE Trans. Electron. Devices, ED-31 (1984) 1845.
- [9] M. Lax, J. Appl. Phys. 48 (1977) 3919.
- [10] J.S. Turner, Buoyancy Effects in Fluids (Cambridge University, New York, 1973) p. 9.
- [11] R.A. Brown and H.M. Ettouney, J. Comput. Phy. 49 (1983) 118.
- [12] D.H. Kim, Sc. D Thesis, MIT (1990).
- [13] E.B. Becker, G.F. Carey and J.T. Oden, Finite Element An Introduction, Vol. 1 (Prentice-Hall, New York, 1981).
- [14] P. Hood, Int. J. Num. Meth. Eng. 10 (1976) 379.
- [15] S.Y. Na, Master Thesis, KAIST (1994).