

## 국제 전력반도체 심포지움(ISPSD '95)에 다녀와서

최 연 의

(아주대 공대 전자공학과 교수)

### 1. 머리말

전력 반도체 및 IC 분야 전문 학술회의인 ISPSD (International Symposium on Power Semiconductor Devices and IC's)는 도시바, 후지전기, 히타치 등 일본의 기업체 인사를 주축으로 하여 1988년에 일본 동경에서 제1차 심포지움을 개최하였다. 1990년 동경에서 제2차, 1991년 미국 볼티모어에서 제3차, 1992년 동경에서 제4차, 1993년 미국 몬트레이에서 제5차, 1994년 스위스 다보스에서 제6차, 금년에는 일본 요코하마에서 제7차 심포지움을 개최하기에 이르렀다. 전력 반도체는 그간 PESC(Power Electronics Specialist Conference), IAS(Industry Application Society Conference)등 전력전자나 IEDM (International Electron Device Meeting)등 반도체 분야 국제회의의 2-3개 분과에서 분산되어 발표되었기 때문에, 참석자 수가 많지 않았고, 참가자 상호간에 정보교류가 원활하지 못했기 때문에 전문 학회를 개최하게 된 것이다.

ISPSD'95는 요코하마 미래 21(Mirai 21)지구에 있는 Pacifico Yokohama Convention Center에서 5월 23일부터 25일 까지 3일간 개최되었다. 참석자 수는 약 360명 정도되었는데, 일본 외에서의 참가자 수는 약 100명에 달하였다. 그 중에서 우리나라 참가자는 삼성전자, 한국전자, 현대전자 등 기업체 소속 엔지니어를 포함하여 16명이나 되었으며, ISPSD에 대한 국내기업의 관심이 해가 갈수록 높아지고 있음을 느낄 수 있었다. 발표논문은 일본 42.5편, 미국 21 편, 스위스 5.5 편, 한국 4.5 편, 영국 4.5 편 등 13 개국에서 총 90편이었다(표1 참조). 또한 기업체에서 연구된 논문이 56.5 편, 대학이 31 편, 연구소 2.5 편으로 전력반도체 분야 신기술이 주로 기업체에 의해서 주도되고 있음을 알 수 있다.

표 1 국가별 발표 논문 통계

국가명	발표 논문수
일 본	42.5
미 국	21
스 위 스	5.5
한 국	4.5
영 국	4.5
독 일	3.5
스 웨 덴	2
오 스 트 리 아	1.5
프 랑 스	1
러 시 아	1
중 국	1
타 이 완	1
홍 콩	1
계	90

\* 2개국의 공동연구는 0.5로 계수하였음.

금년도 분야 별 발표 논문 수(표2 참조)를 보면, IGBT, SOI 소자 분야가 각 12 편으로 가장 많았으며, MCT(MOS Controlled Thyristor) 10 편, 금년에 처음 독립 분과가 된 Silicon Carbide 분야에도 6 편 등으로 주요 연구 분야를 시사해 주고 있다. 특히 SiC는 열전도도가 높고 밴드갭 에너지가 크다는 등 장점으로 인하여, 250 °C 이상의 고온 동작이 가능하기 때문에 차세대 전력 반도체 물질로 매우 유망하다.

표 2 분야별 발표 논문 통계

분야	년도	1994	1995
Bipolar Transistor	3	2	
Power MOSFET	7	7	
IGBT	8	12	
MCT	6	10	
GaAs 소자	4	1	
Silicon Carbide 소자	2	6	
Smart Power 소자/IC	8	4	
Power/ HV IC	5	7	
SOI 소자	6	12	
GTO/Thyristor/SIT/Diode	4	9	
Power Module	1	2	
Device/Circuit Model	10	5	
소재/공정/평가	6	9	
Packaging	1	3	
응용/기타	0	1	
계		71	90

## 2. 연구 동향

초청 연사인 독일 Wacker Siltronic 사의 D. Huber는 “전력소자를 위한 실리콘 웨이퍼의 시장 동향”에서 전력소자 제작에 사용된 실리콘 웨이퍼의 총 면적이 1994년에 53 억22백 만cm<sup>2</sup>에서 2000년에는 88억5600만 cm<sup>2</sup>으로 약 66 % 증가하리라 예상하였다. 구성비로는 개별소자인 바이폴라 트랜지스터는 17.4 %에서 11.5 %로 현저히 감소하고, 반면에 전력 MOS는 10.2 %에서 14.1 %로 상당히 증가하는 추세이다(그림 1 참조). 그림 2에는 주요 전력 반도체소자의 출현을 연도별로 나타냈는데, 바이폴라 소자 보다 약 20년 뒤늦게 개발된 MOSFET의 팔목 할 만한 신장을 알 수 있다.

ISPSD'95에서 가장 주목을 끈 논문 중의 하나는 히다치의 T. Ohguro 등이 발표한 항복전압이 13 V 이상이고 0.35 μm 게이트 길이를 갖는 실리콘 전력 MOSFET로서, 3.5 V 동작 전압에서 f<sub>T</sub>가 8.3 GHz, f<sub>max</sub>는 6.0 GHz, 출력 전력효율은 900 MHz에서 55 %, 2 GHz에서 35 %를 얻었다고 보고하였다(그림 3 참조). 그림 4에 나타낸 바와 같이 대칭적인 LDD (Lightly Doped Drain)구조를 사용하고, LOCOS (LOCal Oxidation of Silicon)소자 격리 및 게이트 전극저항을 줄이기 위해 MoSi/Mo/MoSi를 전극으로 사용하였다.

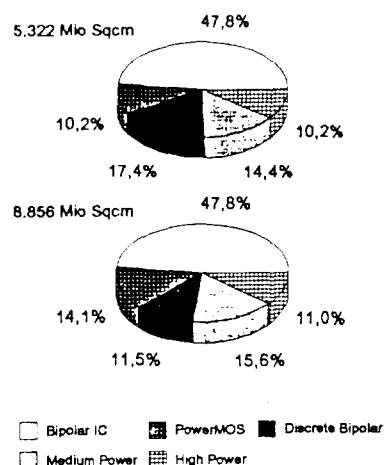
Silicon Area Consumption for Power Devices  
1994 - 2000

그림 1 전력소자용 실리콘 웨이퍼 소모양(1994-2000)

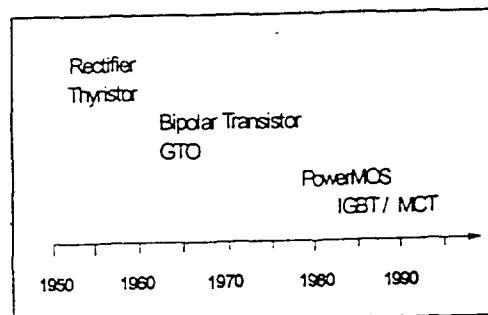


그림 2 주요 반도체 소자의 출현 연도

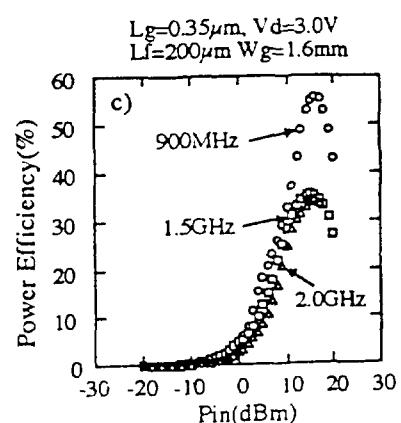
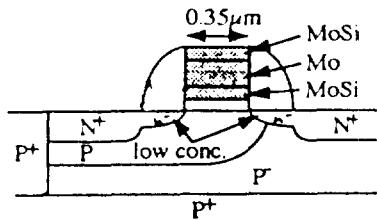


그림 3 Si전력 MOSFET의 전력효율

(LOCAL Oxidation of Silicon)소자 격리 및 게이트 전극저항을 줄이기 위해 MoSi/Mo/MoSi를 전극으로 사용하였다.



- Isolation(LOCOS)
- Channel I/I
- Gate oxidation
- MoSi/Mo/MoSi deposition
- Gate patterning
- Implantation(offset region)
- Sidewall formation
- S/D implantation
- R.T.A.(1000°C 20s)

그림 4 고속 Si 전력 MOSFET의 단면도 및 제조순서

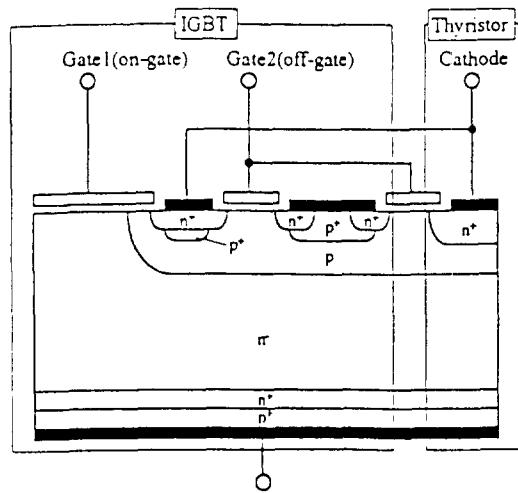


그림 5 900V DGMOS의 단면도

이것은 배터리 전원을 사용한 이동통신 시스템의 전력트랜지스터 가격을 낮추는 데 기여할 수 있으리라 예상된다.

Fuji Electric의 N. Iwamuro 등은 그림 5에 나타낸 바와 같이 새로운 MCT인 900 V 금의 DGMOS(Dual Gate MOS Thyristor)를 제작하여 on-상태 전압 강하가 1.30 V(12 A에서)로서 다이리스터 수준이고, turn-off 손실이 114 μJ로서(그림 6 참조) IGBT 수준의 빠른 속도를 갖는 매우 우수한 특성을 보고하였다.

한편 도시바의 M. Kitagawa 등은 그림 7과 같은 구조의 4500 V 급 IEGT(Injection Enhanced Gate Transistor, 일종의 IGBT)를 제작하여 동급의 GTO와 비교하였을 때 우

수한 turn-off 특성을 실현하였다(그림 8, 9 참조). 하다치의 A. Tanaka 등은 2000 V 500 A IGBT power module을 발표하였으며, 그림 10은 IGBT module 및 그 단면도이다. 주요 전기적인 성격을 표 3에 정리하였다.

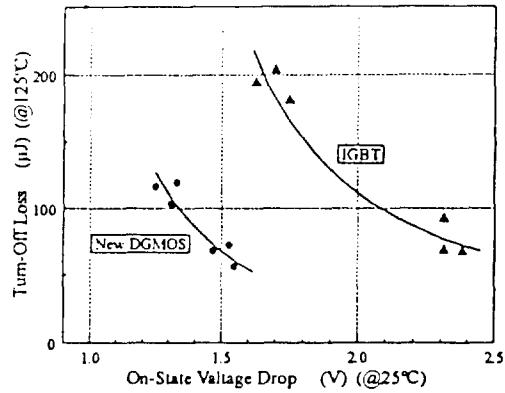


그림 6 Turn-off 손실 및 on-상태 전압강하 관계

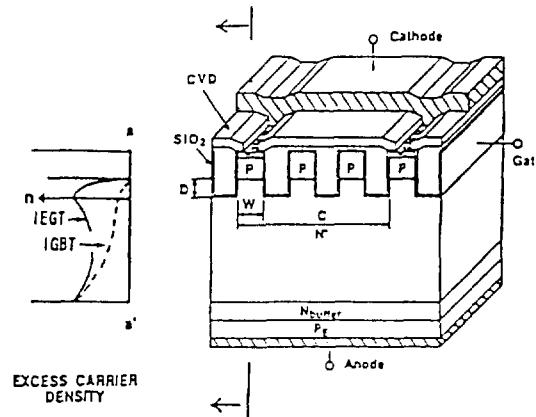


그림 7 4000V 급 IEGT의 단면도

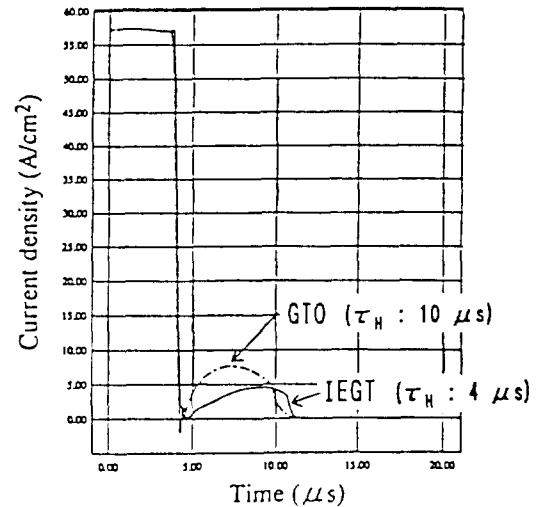


그림 8 Turn-off 시 GTO와 IEGT의 전류밀도

표 3 200V/500A IGBT 모듈의 주요 특성

items	symbols	units		test condition
Collector-emitter voltage	$V_{CE}$	V	2000	
Gate-emitter voltage	$V_{GE}$	V	$\pm 20$	
Collector current	$I_{CM}$	A	500	
Forward current	$I_{FM}$	A	500	
Junction temperature	$T_j$	°C	-40 ~ +125	
Saturation voltage	$V_{CE(sat)}$	V	max. 4.9	$I_c=500A, V_{GE}=15V$
Forward voltage drop	$V_F$	V	max. 2.9	$I_F=500A, V_{GE}=0V$
turn-on time	$t_{on}$	$\mu$ S	typ.0.9	$V_{GE}=1000V, I_c=500A$
turn-off time	$t_{off}$	$\mu$ S	typ.2.2	$V_{GE}=1000V, I_c=500A$
reverse recovery time	$t_{rr}$	$\mu$ S	typ.0.4	$T_j=125^{\circ}C$

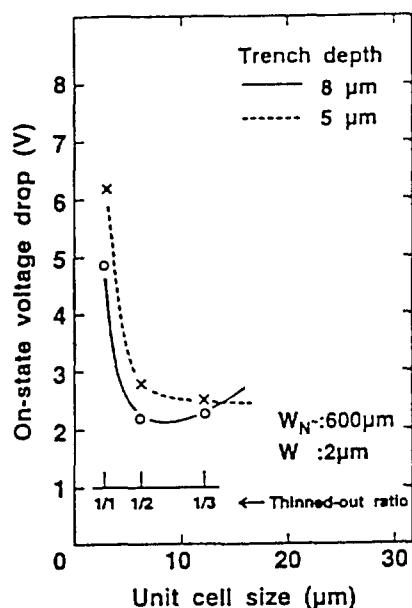


그림 9 셀크기에 따른 on-상태 전압강화

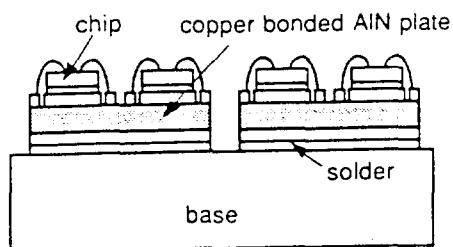
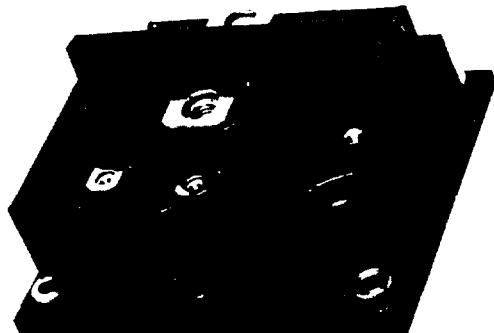


그림 10 2000V/500A IGBT 모듈 및 단면도

미쓰비시의 G. Majumdar 등은 1500 V - 2000 V DC 인버터 용용에 적합한 과전압 보호(Over-voltage protection) 기능이 있는 600 A 급 IPM(Intelligent Power Module)을 개발하였다. 그림 11에 과전압 보호회로와 그 turn-off 파형을 나타냈으며, IPM의 주요 성능은 표 4에 정리하였다.

NTT의 S. Matsumoto 등은 텅스텐 폴리사이드(tungsten polycide) 케이트 및 1  $\mu$ m 설계 규칙 CMOS/SOI 공정을

표 4 600A IPM의 주요 성능

Symbol	Characteristics	Condition	Unit
$I_c$	600	DC	A
$V_{iso}$	5750	Terminal-Base	V
$P_c$	5430	$T_c=25^{\circ}C$	W
$V_{ce(sat)}$	3.4 typ.	$I_c=600A, V_{cin}=0V$	V
$V_{ec}$	2.7 typ.	$-I_c=600A, V_{cin}=5V$	V
$V_{clamp}$	1500 typ.	$I_c=1mA$	V
$O_C$	1200 min.	$-20 \leq T_j \leq 125^{\circ}C$	A
$I_d$	70 max.	$V_d=15V$	mA
$e_s$	1.9 max.	$V_{cl}=1650V, t_{cl}=30\mu s$	MW
$E_{sw}$	950 typ.	$V_{cin}=0V, V_{cc}=800V$	mJ/p
$t_{c(on)}$	0.6 typ.		$\mu$ s
$t_{c(off)}$	2.8 typ.	$I_c=600A, T_j=125^{\circ}C$	

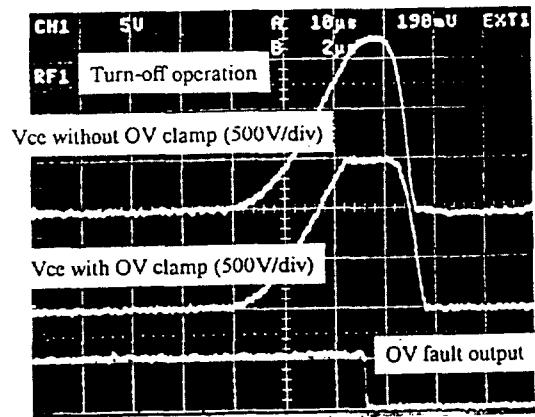
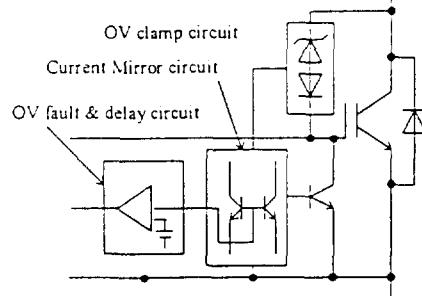
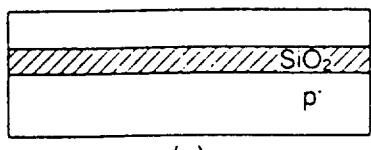
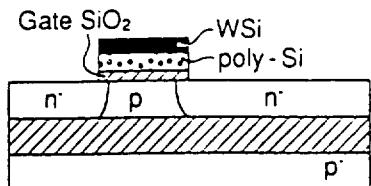


그림 11 600V급 IPM의 과전압보호회로와 turn-off 파형

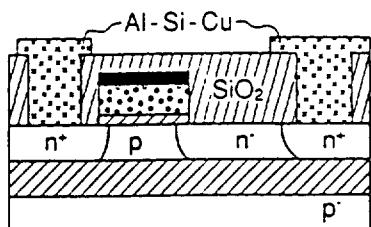
사용하여 전력 MOSFET를 SIMOX(Separation by IMplanted OXygen) 기판 위에 제작함으로써(그림 12 참조), 항복전압



(a)



(b)



(c)

그림 12 30V급 SOI전력 MOSFET의 제조순서

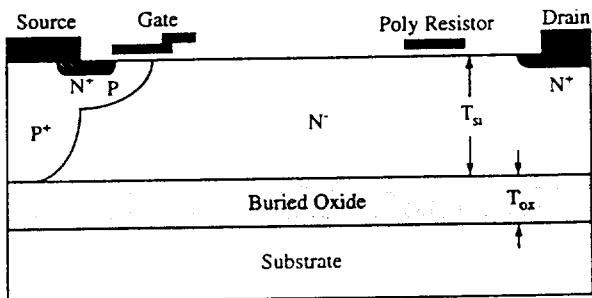


그림 13 SOI LDMOS의 단면도

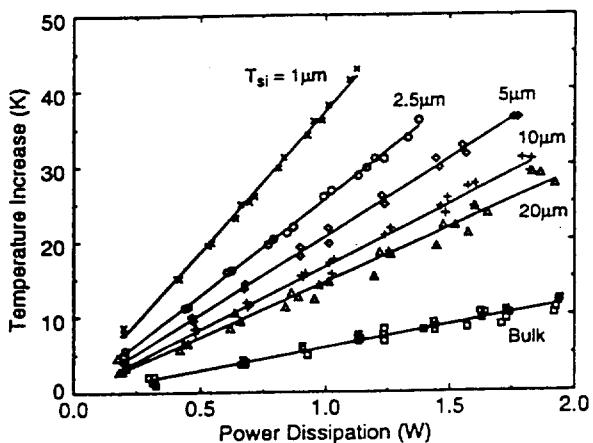
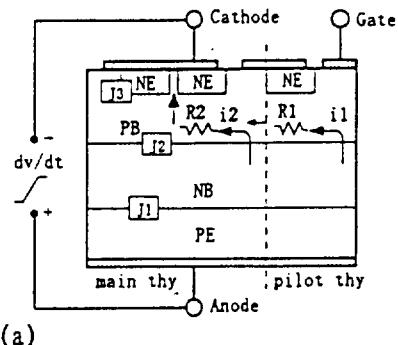


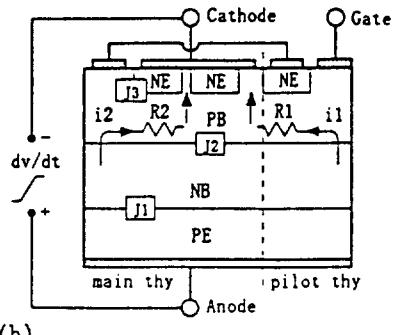
그림 14 자기발열효과에 의한 온도 상승

34 V, on 저항  $72 \text{ m}\Omega \cdot \text{mm}^2$  을 실현하였다. 또한 스텐포드 대의 Y. Leung 등은 그림 13과 같은 구조의 SOI (Silicon-On-Insulator) LDMOS의 자기 발열 효과(self-heating effect)를 측정하였는데, 그림 14에 나타낸 바와 같이 소자 내부의 온도가 최고  $40^\circ\text{C}$  까지 상승하였다고 발표하였다.

미쓰비시의 T. Nakagawa 등은 6 인치 실리콘 웨이퍼 위에 8 KV/3.6 KA 급의 새로운 구조 광트리거 다이리스터 (Light Triggered Thyristor)를 제작하였다. 그림 15에 기존 구조 및 새로운 구조 광트리거 다이리스터의 단면도를 도시하였으며, 그림 16, 17에 나타낸 바와 같이 기존 구조에 비해  $\text{di}/\text{dt}$  및  $\text{dv}/\text{dt}$  특성이 매우 우수함을 알 수 있다. 표 5에 주요 특성을 정리하였다.

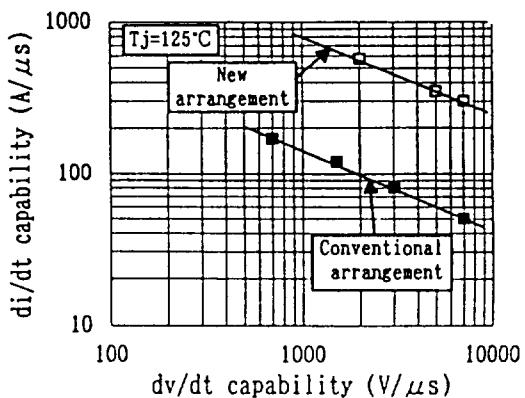


(a)



(b)

그림 15 광트리거 다이리스터의 단면도

그림 16  $\text{di}/\text{dt}$ ,  $\text{dv}/\text{dt}$  능력의 trade-off 관계

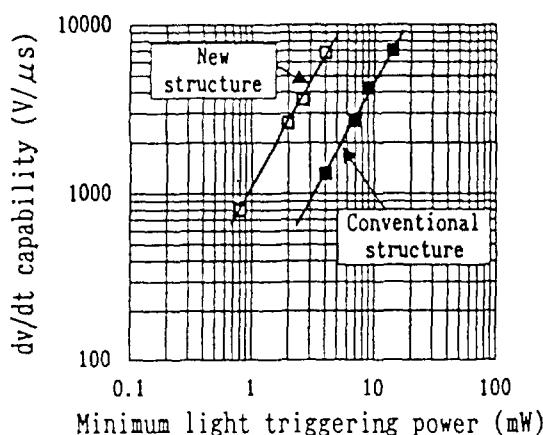


그림 17 광전력에 대한 dv/dt 능력

표 5 8kV/3.6kA 광트리거 다이리스터의 주요 특성

Items	Conditions	Ratings & characteristics
Peak off-state voltage	-	8kV
Peak reverse voltage	-	8kV
average current	60Hz	3.6 kA
surge on-state current	non repetitive	60kA
maximum rate of rise of on-state current	60Hz $V_D=5kV$	200A/μs
maximum rate of rise of off-state voltage	$V_D=8kV$	2300V/μs
on-state voltage	3.6kA	2.7V
light triggering power	$V_D=6V$	8mW
turn-off time	-10A/μs	400μs
reverse recovered charge	-10A/μs	7100μC
thermal resistance	-	0.004°C/W

내년도 전력 반도체 심포지움인 ISPSD'96은 미국 하와이의 마우이 섬에서 5월 20일~23일 동안 개최될 예정이며, 논문 모집 광고를 뒤에 첨부하였다.

### 3. 맷 음 말

3 일간의 심포지움을 통하여 느낀 점을 몇 가지 적어보면 다음과 같다. 참석자들이 첫날부터 마지막 날 까지 오전, 오후 1회의 coffee break를 제외하고는 하루 종일 강연회장에 앉아서 열심히 경청하며 노트하고, 질문하는 등 열의가 대단했다. 또한 일본인 발표자 및 질문자를 위해 동시 통역을 고용하였는데, 영어 소통 능력이 부족하더라도 당당하게

일어로 질의 응답을 함으로써 정보 교류가 가능하도록 배려한 점은 앞으로 우리나라에서 이와 같은 심포지움을 개최하게 될 때 검토해야 할 것 같다. 특히 통역이 여성이었는데 전력 반도체 관련 용어에 매우 정통해 있고, 사전에 논문을 검토하여 질의 응답시 전문가 이상으로 능력을 발휘하는 것을 보고 우리도 이와 같은 전문 분야별 통역의 양성이 필요하다는 것을 느꼈다.

ISPSD'95의 성공적인 개최를 위해 수고하신 Toshiba의 Ohashi 위원장, Hitachi의 Sugawara, Fuji Electric의 Uchida 등 조직위 여러분께 사의를 표한다.




First Announcement And Call For Papers  
The Eighth International Symposium on Power Semiconductor Devices & ICs (ISPSD '96)  
Kaanapali, Maui, Hawaii May 20-23, 1996

Sponsor: IEEE Electron Devices Society  
Co-Sponsor: The Institute of Electrical Engineers of Japan

The Eighth International Symposium on Power Semiconductor Devices & ICs (ISPSD '96) provides a forum for technical discussion in all areas of power semiconductor and power IC technologies and their applications. Areas of interest include, but are not restricted to the following:

- \*Processes and Materials: Crystal Growth, Doping Technology, Lifetime Control, Passivation, Characterization, Si, GaAs, SiC, Diamond
- \*CAD/Simulation: Device & Circuit Simulation, Layout, Verification Tools
- \*Devices: Device Physics, Modeling, Fast Switching Devices, High Power Devices, Intelligent Devices, Pulse Power Devices, GHz Power Devices, Characterization
- \*High Voltage/Power ICs: Isolation Techniques, SOI, Circuit Design, Device Technology, Monolithic vs Hybrid
- \*Module and Packaging: Novel Techniques, Stress & Thermal Simulation, Thermal Management, High Voltage & Power Dissipation
- \*Applications: Automotive Electronics, Telecommunication, Display Drive, Power Systems, Power Supply, Motor Control, Battery Management, Evaluation Methods

**PAPER SUBMISSION**  
Prospective authors must submit 50 copies of a 500 word summary on 8.5x11 size paper in English with 1 page supporting materials, headed by title of paper, author's name, affiliation, mailing address, phone number, and FAX number, to Technical Program Chairman Dr. Andre Salama. DEADLINE FOR SUBMISSION OF SUMMARY IS OCTOBER 14, 1995. Notices of acceptance will be sent to authors by December 22, 1995. The final manuscript in English for Proceedings will be required to submit no later than February 16, 1996.

All questions or inquiries for further information regarding this symposium should be directed to the General Chairman Mr. Richard K. Williams.

<b>General Chairman</b> Richard K. Williams Siliconix Device Concept & Design 2201 Laurelwood Rd Santa Clara, CA 95054 Tel: 408-970-5408 FAX: 408-970-3940	<b>Technical Program Chairman</b> Andre T. Salama University of Toronto Electrical and Computer Engineering Toronto, Ontario Canada M5S 1A4 Tel: 416-978-8658 FAX: 416-978-4516
---	--

### 기자 소개



최연익(崔然益)

1953년 11월 23일생. 1976년 서울대 공대 전자공학과 졸업. 1981년 한국과학기술원 졸업(공박). 1982년 UC Berkeley 전기및 전자공학과 Research Associate. 현재 아주대 공대 전자공학과 교수. 당 학회 편집위원. 주관심분야: 전력반도체소자, TFT.