

Ku-band 위성중계기를 위한 고전력 증폭기 구현

(A Implementation of the Solid-State Power Amplifier for transponder at Ku-band)

홍 의 석/광운대학교 전자공학과 교수

□ 차 례 □

- I. 서론
- II. 이론
- III. 설계 및 제작

- IV. 측정 및 고찰
- V. 결론

I. 서론

인공위성의 통신 시스템 구성 중 페이로드 시스템(payload system)은 지구국으로부터 송신된 신호를 수신하고 재 송신하기 위한 안테나와 수신된 신호를 증폭하고 주파수 변환하기 위한 중계기(transponder)로 나누어진다. 이 페이로드 시스템에서 필수적 요건 중에 하나는 다른 지역의 신호 송수신에 영향을 주지 않는 범위에서 지구국이 수신할 수 있게 신호의 세기를 높여 주어야 하는데 이러한 역할을 하는 것이 바로 고출력 증폭기이다(2). 이러한 고출력 증폭기는 TWT를 이용한 TWTA(Travelling Wave Tube Amplifier)를 사용하고 있으나 반도체의 기술 발달로 GaAs FET를 이용한 고출력용 전력증폭기가 TWTA를 대체하여 이용하게 되었다. 이러한 GaAs FET를 이용한 고출력용 전력증폭기의 장점으로는 TWTA보다 Intermodulation 및 Harmonics 등의 선형성과 수명이 길며 가격이 저렴하다는 것이다.

본 논문의 전력증폭기는 5단으로 구성되어 있으며 1, 2단은 중간전력 GaAs FET인 후지스사의 FLK022WG, FLK052WG을 사용하였고, 3, 4, 5단은 내부 정합된 전력 GaAs FET (internally matched power GaAs FET)인 도시바 사의 TIM1112-2, TIM1112-4와 TIM1112-8을 사용하여 최종 출력단에서 8W의 출력을 얻었다. 본 전력증폭기의 동작주파수 범위는 12.25~12.75 GHz이며 사용한 기판은 비유전율 $\epsilon_r = 2.52$ 이고 두께 $h = 0.5$ mm 인 일본 추코 사의 CGP-502 테프론 기판이다. 5단으로 구성된 전력증폭기는 1 dB 이득 압축점에서 출력 39 dBm, 이득 31dB, 그리고 ± 1 dB의 이득 평탄도를 나타내었다.

II. 이론

초고주파 증폭기의 설계에 있어서 안정도는 매우 중요하며 산란계수로부터 결정할 수 있다. 그림 1에서 임의의 입 출력 임피던스 Z_s, Z_L 에 대해

$\text{Re}(Z_{in}) \text{Re}(Z_{out}) > 0$ 을 만족하면, 주어진 주파수에서 무조건 안정(unconditionally stable)하다. 이 경우 스미스도에 있는 모든 부하들이 안정한 영역에 들어가며 어떠한 입출력 부하를 택하여도 안정한 동작을 한다. 그러나, 조건부 안정한 경우 입출력 안정도 원을 그려서 안정한 영역에 있는 부하들을 선택한 후 설계하여야 한다.

증폭기가 부하에 최대전력을 전달하기 위해서 그림 1에서처럼 신호원과 능동소자 그리고 능동소자와 부하 사이에 각각 정합회로가 들어간다. 최대 전력이득을 한 증폭기의 입 출력 복소정합에 필요한 반사계수는

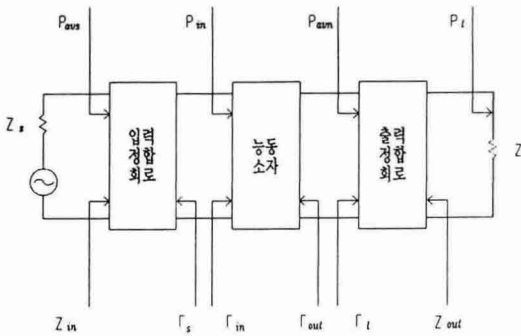


그림 1. 1단증폭기.
Fig 1. Single-stage amplifier.

$$\Gamma_{sm} = Q_s^* \left\{ \frac{B_s \pm \sqrt{B_s^2 - 4|Q_s|^2}}{2|Q_s|^2} \right\} \quad (1)$$

$$\Gamma_{tm} = Q_t^* \left\{ \frac{B_t \pm \sqrt{B_t^2 - 4|Q_t|^2}}{2|Q_t|^2} \right\} \quad (2)$$

여기서, $B_s = 1 + |S_{11}|^2 - |S_{22}|^2 - |\Delta|^2$

$B_t = 1 + |S_{22}|^2 - |S_{11}|^2 - |\Delta|^2$

식(1), (2)와 같다. 식(1), (2)에서 B_s 와 B_t 의 값이 $-$ 이면 $+$ 로, $+$ 이 $-$ 로 취한다.

열역학적으로 전력증폭기는 DC전력을 RF전력으로 변환시키는 전력 콘버터라 생각할 수 있다. 따라서 이러한 형태는 기본적으로 열역학 법칙을 따른다⁽⁷⁾

이를 식으로 나타내면 식(3)과 같이 나타낸다. 즉, 증폭기에 입력되는 신호의 세기와 출력의 세기는 같아야 한다.

$$P_{in} + P_{dc} = P_{out} + P_d \quad (3)$$

전력 이득을 다음과 같이 정의하면,

$$G = \frac{P_{out}}{P_{in}} \quad (4)$$

식(3)는

$$P_d = P_{dc} - (G-1)P_{in} \quad (5)$$

식(5)가 된다. 만일 이득이 상수인 동시에 1보다 크고, 직류 전력이 고정되었다고 가정하면, 입력 신호가 어느 정도되면 소모 전력은 마이너스가 된다. 그러나 이 사실은 불가능하며 실제로 이득은 포화 상태에 이른다. 즉, 선형 동작 영역 이상이 되면 이득은 입력의 세기에 따라 감소한다. 이

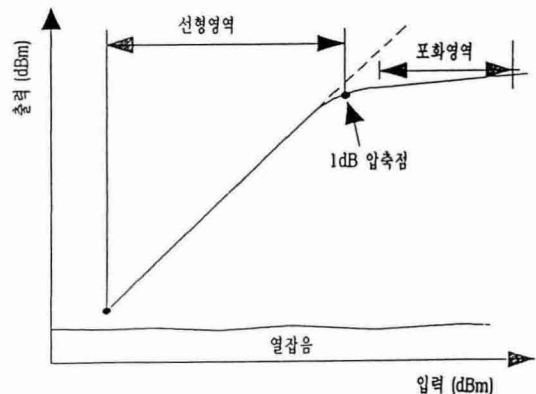


그림 2. 증폭기의 입출력 관계
Fig. 2. Gain characteristics of amplifier

러한 증폭기의 동작 특성은 스자의 잡음 특성으로 인하여 낮은 입력 신호에 대하여 제한되며, 입력 신호가 1 dB 감소된 점을 넘어서면 비선형 특성 때문에 증폭기의 선형 동작이 제한된다. 증폭기의 3가지 주요 동작 영역은 그림 2에서 보는 바와 같다.

III. 설계 및 제작

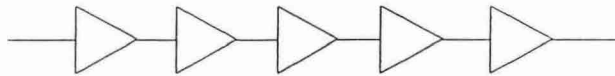
증폭기의 설계에 앞서 가장 우선될 것은 소자의 선택이다. 전력증폭기가 안정된 동작을 하기 위해서는 FET동작의 선형영역에서 다음단을 구동시킬 수 있는 소자를 선택하여야한다.

본 논문에서는 후지스 사의 FLK022WG(0.25W), FLK052WG(0.5W)을 이용하여 구동단을 설계 제작하였으며 고출력단으로는 도시바사의 TIM

1112-2(2W), TIM1112-4(4 W) TIM1112-8(8W)를 이용하였다. 이들 소자를 이용한 8W 전력증폭기의 소자 배열은 그림 3과 같이 구성하였다. 최종단에 8 W 출력을 갖는 소자를 사용하여 8W의 출력을 얻고자하였다.

설계에 이용된 CAD 시뮬레이터는 LINMIC + /N을 사용하였다. 증폭기의 설계는 소자의 산란계수를 이용하며 입 출력 정합회로는 소자의 안정과 다른 시스템의 영향을 주거나 받지 않도록 하기 위해서 입출력 반사계수를 15 dB 이상의 값을 갖도록 설계한다. 이상과 같이 설계하고 최적화시킨 8W 전력증폭기는 테프론 기판위에 제작한다. 그림 4는 실제로 제작된 패턴도이며, 그림 5는 본 연구에서 완성된 8W 전력증폭기의 실물도이다.

FLK022WG FLK052WG TIM1112-2 TIM1112-4 TIM1112-8



stage 항목	FLK022WG	FLK052WG	TIM1112-2	TIM1112-4	TIM1112-8
P_{1dB} (dBm)	23.43	26.73	33.5	36.5	39.5
G_{1dB} (dB)	6.63	6.98	7.5	7.5	5.0

P_{1dB} ; Output power at 1 dB Compression point.
 G_{1dB} ; Power gain at 1 dB Compression point.

그림 3. 증폭기 구성도.
 Fig. 3. Block diagram of amplifiers.

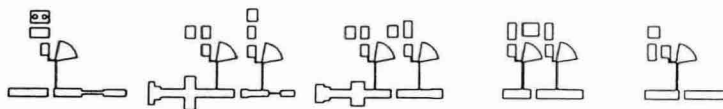


그림 4. 제작패턴도
 Fig 4. Fabricated pattern of amplifiers

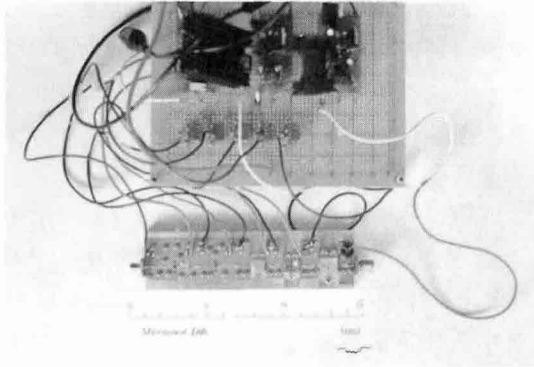


그림 5. 8W 증폭기 사진
Fig 5. Photo of 8W amplifier

IV. 측정 및 고찰

전력증폭기 제작에 이용된 기판은 $\epsilon_r = 2.52$, $h = 0.5$ mm의 일본 추코사의 CGP-502 테프론 기판을 이용하였고, HP8510C network analyzer와 HP438A power meter로 증폭기의 이득과 전력을 각각 측정하였다.

제작된 고효율 증폭기의 측정결과는 그림 6과 그림 7에서 보는 바와 같이 1dB 압축점에서 출력이 39 dBm, 이득이 31 dB, 그리고 이득 평탄도는 ± 1 dB 를 얻었다.

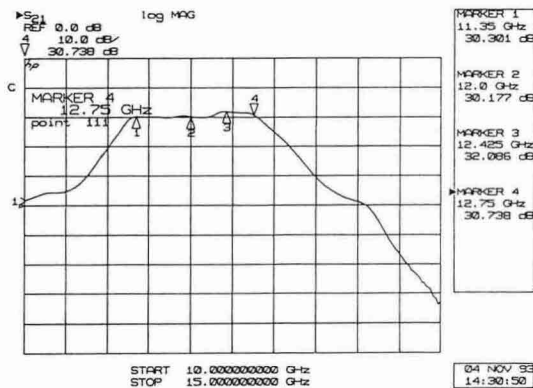


그림 6. 8W 전력증폭기의 측정된 결과-S21
Fig. 6. Measured result of 8W SSPA-S21

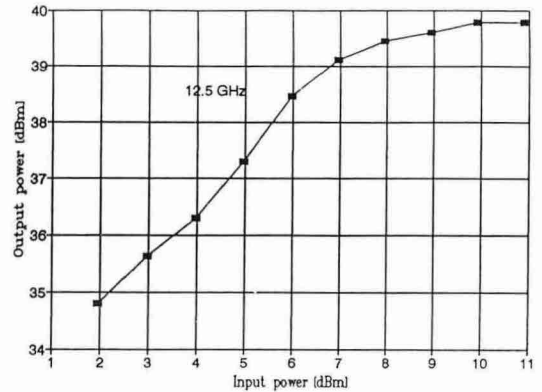


그림 7. 8W 전력증폭기의 입·출력 관계.
Fig. 7. Measured curves of output versus input power for the 8W SSPA.

V. 결 론

본 논문에서는 12.25~12.75 GHz에서 동작하는 8W 전력증폭기를 5단으로 설계 및 제작하였다. 측정결과로, 이득은 31 dB, 그리고 이득 평탄도는 ≥ 1 dB 이다.

개선할 점으로는 초기 설계시 소자의 정확한 산란계수를 이용하여야 했으나 이를 직접 측정할 수가 없어서 제작사의 데이터에 의존하여 설계 및 실험을 하였다. 이것은 실제 제작했을 때, 결과와 설계치와의 오차가 생기는 원인 중의 하나로 생각된다. 그러므로 소자의 정확한 산란계수와 바이어스 특성 파악과 아울러 전력증폭기에서 선형영역과 신호의 정확한 송수신 정도를 좌우하는 3차 intermodulation 등에 대한 측정을 통해 회로의 성능을 개선할 수 있다.

일반적인 통신용 위성중계기의 전력증폭기 출력은 수십 W 이상이므로 본 논문에서 얻은 8W 전력증폭기를 기초로 하여 10W 이상의 출력을 내는 전력증폭기를 개발하는것이 시급한 과제라 하겠다. 그러나, Ku-Band에서 상용되는 소자의 최고 출력한계는 8W 이므로 10W 이상의 출력을 내기 위해서 power combiner 를 이용하는 것이

필수적이다.

참 고 문 헌

1. "VSATs," Satellite Systems Engineering, Inc, pp. 15-21, sep. 1986.
2. D. Roddy, "Satellite Communications," Prentice Hall, pp. 63-107, 1989.
3. B. Drnan, W. Slusark, T. S. Wu, P. Pelka, R. Barton, H. Wolkstein, and H. Hung, "A 4-GHz GaAs FET Power Amplifier: An Advanced Transmitter for Satellite Down-Link Communication System," *RCA Review*, pp. 472-503, Sep. 1980.
4. M. Fukūta and Y. Hirachi, "Recent Developments in Microwave GaAs FETs in Japan," *RCA Review*, pp. 441-463, Dec. 1985.
5. G. Gonzalez, "Microwave Transistor Amplifiers Design," Prentice- Hall, pp. 95-101, 1984.
6. S. Y. Liao, "Microwave Circuit Analysis and Amplifier Design," Prentice Hall, pp. 89-95, 1987.
7. R. Soarces, "GaAs MESFET Circuit Design," Artech House, pp. 287-291, 1988.
8. R. Soarces, J. Graffeuil, J. Obregon, "Applications of GaAs MESFETs," Artech House, pp. 210-211, 1983.
9. "Linmic+ User Manual," pp. 6.25-6.28.
10. G. Halkias, H. Gerard, Y. Crosnier, And G. Salmer, "A New Approach to the RF Power Operation of MESFET," *IEEE Trans. Microwave Theory and Tech.*, Vol. MTT-37, pp. 817-825, May 1989.
11. "Fujitsu Microwave Semiconductors Data Book," Fujitsu Microelectronics, 1989/90.
12. Paul Wade, "How to Select a GaAs FET," *Mi-*

crowave, pp. 64-66, 1980.

13. "Toshiba Microwave Semiconductor Technical Data," Toshiba Corporation, 1990.
14. Y. Konishi, "Microwave Intergrated Circuits," Dekker, pp. 326-338, 1991.

筆者紹介

▲흥 의 석

- 1964년 3월~1968년 2월 : 광운대학 전자통신공학 공학사
- 1971년 9월~1973년 9월 : 연세대학교 대학원 초고 주파공학 공학석사
- 1976년 10월~1982년 12월 : 독일 Aachen 공대 초고 주파공학 공학박사
- 1974년 3월~1975년 5월 : 광운대학교 응용전자공학 학과 전임강사
- 1976년 10월~1982년 12월 : 독일 Aachen 공대 초고 주파연구소 연구원
- 1983년 1월~1986년 2월 : 광운대학교 전자통신공학과 부교수
- 1986년 2월~1987년 2월 : 미국 Univ. of Texas (Austin) 객원교수
- 1989년 11월~1991년 12월 : 대한전자공학회 편집위원
- 1984년 3월~현재 : 한국통신학회 상임이사
- 1988년 3월~현재 : 국가기술자격제도 전문위원회 전문위원
- 1991년 1월~현재 : 한국전자파기술학회 평의원
- 1991년 1월~현재 : 통신위성·우주산업연구회 이사
- 1992년 3월~현재 : 광운대학교 전파공학과 교수