

포워드 컨버터의 신뢰성 향상

황 용 하

이화전기공업주식회사 이사

◆ 서 론

전압을 잘게 나누고 그것을 평균하는 SMPS(Switch Mode Power Supply)의 개념은 50년전에 이미 나왔었으나, 그 당시의 제어소자인 진공관은 스위치로는 부적당하고 전자석 장치는 너무 느렸기 때문에 실현할 수 없었고, 작고 가벼운 효율이 좋은 SMPS는 Bipolar 트랜지스터가 출현한 이후에야 가능해졌다. 그러나 트랜지스터는 진공관이나 릴레이에 비해 전기적으로 너무 약했다.

대부분의 전자회로에서 고장점류는 회로의 임피던스에 의해 제한되는데, SMPS에서는 효율을 높이기 위해 회로의 저항을 최소화하므로 고장점류가 커지고, 따라서 고장시 대부분의 전력용 트랜지스터가 고장나게 된다. 트랜지스터는 내력이 부족하므로 SMPS에서의 과전류방지는 주로 제어회로에 좌우된다. 이 부분이 대출력을 얻기 위해서 개선되어야 할 중요부분이다.

출력이 증가하면 신뢰도와 전자파 간섭이 나빠져므로 경제적인 SMPS의 용량은 수kW급이 된다. 전자파 간섭의 문제는 새로운 필터재료, 차폐기술과 전자파를 적게 발생시키기 위한 혁신적인 제작방법의 개발로 점차 해결되고 있는 추세

이다. 대출력에서의 신뢰도문제는 해결이 더 어렵지만 본고에서 설명하는 방법으로 구성하여 전력 트랜지스터의 고장을 줄일 수 있었다.

본고는 한 가지 동작모드에서 전력용 트랜지스터의 제어와 보호의 두 가지 기능을 가지는 논리회로, 구동회로를 제시하고 이 회로가 전력용 트랜지스터의 동작실패를 방지함으로써 회로의 신뢰도가 개선된다는 것을 보여주고 있다. 기본 구조는 제어 전류원에 트랜지스터들이 병렬로 연결된 구조인데, 새로운 방법을 사용하면 반파 Forward Converter의 입력 전압의 범위가 확장 된다는 것과, 이러한 신뢰도가 높은 컨버터를 조합하여 대전력용이며 고장이 적은 장치로 만드는 기술을 설명했다.

1. 고신뢰도 대전력용 SMPS의 설계

출력용량이 어느 이상 커지면 큰 용량의 전력용 트랜지스터를 사용하는 것이 실용적이지 못하거나 불가능하게 되어 트랜지스터를 많이 사용해야 한다. 가장 간단하고 확실한 방법은 트랜지스터 몇 개를 병렬로 연결하여 사용하는 방법이다.

그러나 여러 개의 트랜지스터를 사용하므로 고장 확률이 상대적으로 높아진다. 또한 트랜지스

터 한 개가 고장나면 주위의 다른 트랜지스터까지 고장나게 된다는 문제점이 있고 수리 비용이 많이 들게 된다. 트랜지스터간에 전류의 분담이 잘 이루어지면 이런 문제는 어느 정도 해결할 수 있는데 특히 트랜지스터의 소호기간중의 전류 분담이 중요하다. 다시 말해서 트랜지스터간의 전력 소비의 불균형이 고장률을 증가시킨다. 소호가 가장 늦은 트랜지스터가 가장 열이 많이 나게 되고, 트랜지스터는 온도가 올라갈수록 스위칭속도가 늦어진다. 따라서 전류 평형기법(Dynamic Current Balancing Technique), 부하곡선회로(Load Line Shaping Circuit) 등의 방법을 사용 하더라도 병렬로 연결할 수 있는 트랜지스터의 개수에는 한계가 있다.

신뢰도를 개선시키고 사용할 수 있는 트랜지스터 개수의 한계를 없앨 수 있는 방법은 트랜지스터를 여러 개의 컨버터 모듈로 나누는 것이다. 이 방식을 사용하면 각각의 모듈에서 고장전류의 한도를 조절할 수 있게 되고 고장이 전파되는 것을 방지할 수 있으며 또한 각 모듈의 신뢰도보다 더 좋은 신뢰도를 갖는 컨버터 시스템의 개발이 가능해진다.

컨버터 시스템의 신뢰도를 최대로 하기 위해서는 다음과 같은 조건들이 만족되어야 한다.

- ① 각각의 컨버터 모듈은 가능한 한 가장 높은 신뢰도를 가져야 하며 자기 보호기능을 갖추어야 한다.
- ② 각 모듈은 전체적으로 병렬로 연결되어 전류를 분담할 수 있어야 한다.
- ③ 고장난 모듈은 자동적으로 시스템에서 분리되고 확인되어 고장을 알릴 수 있어야 한다.
- ④ 어떤 모듈이 고장난 후에도 계속 정상적인 동작이 가능해야 하므로 최대 부하시 요구되는 용량보다 더 큰 용량이 되도록 모듈의 개수를 충분히 잡아주어야 한다.

⑤ 시스템 동작중에도 고장난 모듈을 안전하게 교체할 수 있어야 한다.

위에서 열거한 다섯 가지 조건 중에서 각 모듈의 신뢰도가 가장 중요한 요소인데, 이것이 본고의 주제이다.

2. 고신뢰도 컨버터 모듈의 실현

SMPS의 신뢰도에 제약을 주는 것은 제어회로(일반적으로 PWM방식)와 구동회로의 특성이다. 지금까지 많이 사용되었던 제어회로와 구동회로는 전압조정의 기능은 좋았지만 전력트랜지스터의 고장방지에는 미흡함이 있었다. 그러므로 회로에는 전류제한, Soft Start, 전류평형회로, Pulse Twinning Circuit, Power on Reset 등의 회로를 부착시켜 트랜지스터를 보호하고 있다. 그런데 이런 복잡한 회로들은 전력용 트랜지스터 동작실패를 감소시키기는 하지만 완전히 없애지는 못한다. Soft Start나 Power on Reset 회로는 입력이 잠깐 끊어진 경우 동작하지 않는 경우가 있다. 아주 빠른 속도로 변하는 입력이 들어오면 전류평형회로가 변화속도를 따라가지 못하게 된다. Pulse Twinning 회로는 원래 균형이 잡혀있는 회로라 하더라도 트랜지스터들의 열적 불균형이 생기면 트랜지스터 동작시간의 변화를 조절하기 어렵다. 전류제한회로는 출력단이 단락되었을 때 가해지는 최대 입력전압에 대해서는 너무 속도가 늦다. 짧은 시간동안 전류가 급증하여 Snubber 회로에서 흡수할 수 있는 것보다 많은 에너지를 받아들이게 되면 전력용 트랜지스터에 무리가 가게 된다. 이런 보호회로들은 상대적으로 안정된 조건에서는 잘 동작하지만 문제는 실제로 사용되었을 때 각 고장의 상태를 나타내고, 적절한 보호회로와 조화를 이루어 보호 및 조절회로 사이의 고장을 방지하는 신뢰도 보증이

어렵다는 데 있다. 이 문제점은 많은 개수의 전력용 트랜지스터가 사용되므로 고장전력이 커지고 보호용 여유를 두는 것이 많은 비용이 들기 때문에 더욱 어렵게 된다.

3. 전력용 트랜지스터 보호의 새로운 방법

앞에서 언급한 여러 가지 문제점을 해결하기 위해서는 새로운 접근방법이 요구된다. 트랜지스터의 제어와 보호라는 두 가지 기능은 하나의 회로에서 동시에 이루어질 수 있어야 한다. 이를 위해서는 보호회로에 대한 새로운 개념이 요구된다. 현재 사용하고 있는 보호회로는 외부적인 동작실패의 원인들에 대비하여 설계되는데, 외부적인 동작실패의 원인에는 입력 Surge, 전류불평형, Filter에서의 이상전류, 부하의 이상동작, 과도상태에서 전자기적인 요인에 의해 생기는 논리회로의 오동작 등이 있다. 그런데 이런 요인들은 한번에 한가지씩만 발생하는 것이 아니라 여러 개가 조합하여 발생하므로 다루기가 아주 어렵다. 그러므로 외부적인 요인을 하나씩 분석하는 것보다는 동작실패 그 자체의 유형을 분석하는 편이 더 현명하다. 동작실패 자체의 유형은 다음과 같다.

- ① 과전류-회로의 어느 한 부분의 접속이 끊어졌을 때 잘 발생한다. 과부하가 걸렸을 경우에도 잘 발생한다.
- ② 과열-스위칭시의 전력소모가 큰 경우 발생 한다.
- ③ 순방향 Breakdown-잘 일어나지 않은 경우인데 용량성이 큰 부하 사용시 발생할 수 있다.
- ④ 역방향 Breakdown-잘 일어나지는 않으나 출력 인더턴스에 과다한 에너지가 있을 경우와 Snubber 회로가 잘못 동작할 경우에

발생한다.

- ⑤ 입력과전압-입력에 과전압이 들어올 때나 과도상태에서 잘 발생한다.
- ⑥ 열적피로-효율의 증대를 위해서 열방사를 최소로 하고 있어 열적피로에 의한 동작실패는 잘 일어나지 않는다.

트랜지스터의 기본동작은 다음과 같이 제어될 수 있어야 한다.

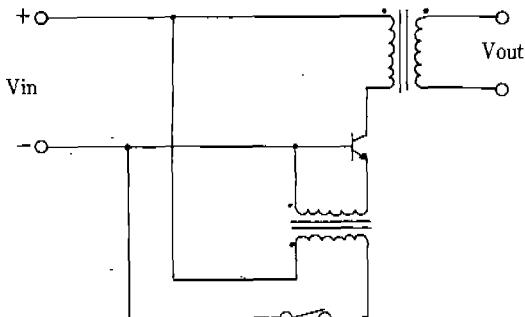
- ① 트랜지스터를 켜 수 있어야 한다.
- ② 켜진 상태를 유지할 수 있어야 한다.
- ③ 켜진 후 원하는 시간이 지난 다음 끌 수 있어야 한다.
- ④ 끄진 상태를 유지할 수 있어야 한다.
- ⑤ 위의 네가지 동작을 계속 반복할 수 있어야 한다.

트랜지스터의 제어 요건에 전압조정은 포함되어 있지 않지만 위의 조건 중 특히 ③번 조건이 만족되면 입력 신호의 조절에 의해 가능하다.

제어와 보호라는 두 가지 동작이 잘 이루어지기 위해서는 위의 다섯 가지 조건이 모두 만족되는 동시에 동작실패를 방지하도록 해야 한다. 동작실패를 유발할 수 있는 모든 요소들을 회로에 의해 방지하기는 어려우므로 회로나 소자의 신중한 선택이 필요하다. 동작실패의 원인 중에서 입력과전압 이외의 다른 원인들은 직접 혹은 간접적으로 과전류를 발생시키므로 Collector 전류를 제한해 주는 것이 동작실패 방지의 선결 조건이 된다.

4. Base구동과 제어회로시험 및 고찰

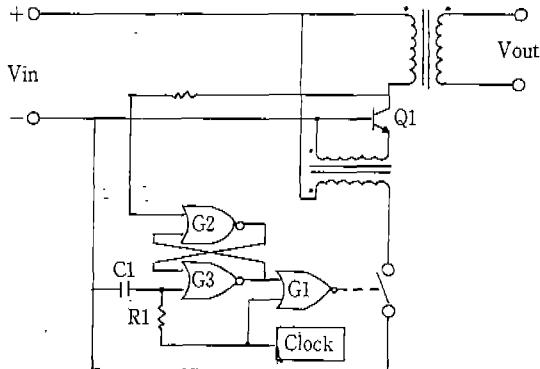
현재까지의 연구결과에 의하면 트랜지스터로 전류를 가장 크게 제어할 수 있는 방법은 Base 접지 또는 그림 1과 같은 Cascode Drive라는 방법이다. 그림 1에서는 트랜지스터가 한 개인 경



〈그림 1〉 Cascode 구동

우를 예로 들었는데 트랜지스터가 여러 개인 경우에도 이 방법을 적용할 수 있다. 트랜지스터의 Emitter는 변압기에 연결되어 전류원으로 동작한다. Collector의 부하전류가 커지면 Emitter의 전류에 의해 트랜지스터가 켜지고 Emitter의 구동전류를 끄면 트랜지스터도 꺼진다. Collector의 전류가 Emitter 전류보다 더 커지려고 하면 Base에는 역방향의 전류가 흐르게 되고 따라서 Collector의 전류는 자동적으로 줄어들게 된다.

Base 구동장치에 Clock, Set-reset Latch, 제어가능한 전류원 그리고 스위치들을 첨가해서 회로를 완성하면 그림 2와 같이 된다. Latch는 Clock에 의해 Set되고 Collector의 전압이 높아지면 Reset된다.



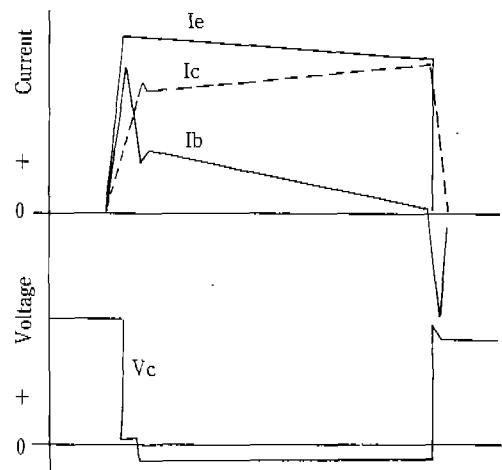
〈그림 2〉 Cascode 구동회로의 논리회로 구성

가. 제어회로로 동작설명

보통 스위칭 동작은 Clock이 High가 되면서 시작된다. Clock이 High가 되면 Latch가 Set되어 G1(NOR)에 의해 Q1은 켜지지 않는다.

Clock이 Low가 되면 Q1의 Emitter에 구동전류가 흐른다. R1, C1의 지연회로에 의해 지연시간 동안 Q1이 구동된다. Q1이 켜지면 Collector전류는 Emitter 전류와 같아질 때까지 계속 증가한다. Collector 전류가 Emitter 전류보다 더 커지려고 하면 Q1은 포화영역을 벗어나게 되고 Collector의 전압이 증가한다. 이 전압이 논리회로의(G2) 구동전압보다 높아지면 G2, G3로 구성된 Latch회로는 Reset되고 Q1의 구동전류가 없어진다. Clock이 다시 High가 되면 같은 과정이 반복된다. Q1이 정상동작을 하고 있을 때 전압과 전류의 유형의 한 예를 그림 3에 보였고 전류의 실현 파형을 그림 4에 보였다.

트랜지스터의 Collector 전류가 Emitter 구동전류보다 작을 경우 Clock이 Low로 가더라도 Q1이 포화영역을 벗어나지 않게 되고 따라서



〈그림 3〉 Cascode 구동회로의 전압 전류 파형

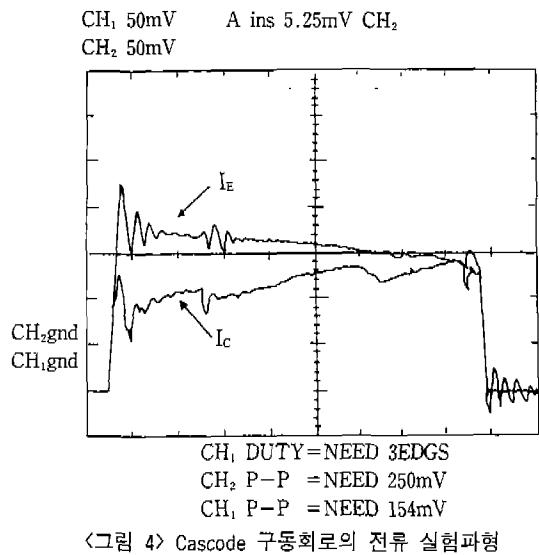


그림 4) Cascode 구동회로의 전류 실험파형

Clock이 다시 High로 갈 때까지 트랜지스터는 꺼지지 않게 된다. 이 상태는 트랜지스터 Q1이 가장 오래 켜지는 상태인데 Collector 전류가 Emitter 전류의 수준으로 증가할 때까지 계속된다. 반대로 Collector 전류가 Emitter 전류보다 큰 경우에는 Collector 전압이 줄어들지 않게 되고 R1, C1에 의해 바로 꺼지게 되므로 전류가 최소로 흐르는 동작을 하게 된다.

이 동작은 Collector 전류가 Emitter 전류의 수준으로 떨어질 때까지 계속된다. 그러므로 Collector 전류는 입력전압과 부하의 크기에 관계 없이 Emitter 전류와 같이 유지된다.

나. 보호회로 동작설명

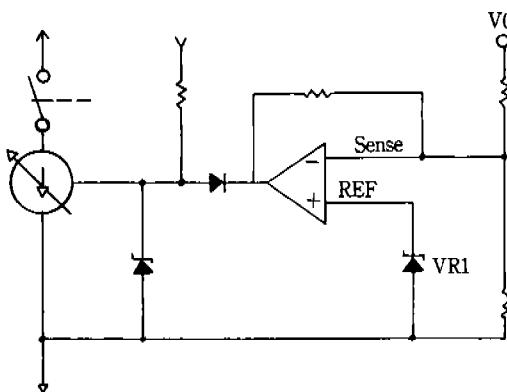
과전류는 Emitter 전류를 제한해 줌으로써 간단하게 방지할 수 있다. 순방향 Breakdown은 전압원의 양단이 Collector에 의해 단락되었을 경우 발생한다. 이런 경우에 트랜지스터에는 최대 공급전류가 흐르게 되는데 R1, C2의 시간지연이

끝나면 다음의 Clock까지 동작 전류가 흐르지 않게 된다. 전원 단락이 트랜지스터의 동작기간중에 (도통기간중에) 발생한다면 Collector 전류는 한계점까지 계속 증가하게 되고 Collector의 전압이 증가하게 되어 Emitter전류는 사라지게 되므로 전류가 제한된다. 보통의 동작에서는 전력소자는 점호시의 전력손실(Turn on Loss), 도통중의 전력손실(Conduction Loss) 그리고 소호시의 전력손실(Turn off Loss)의 합으로 정해지는데 이 회로는 이 세가지 손실을 최소화 하도록 동작한다. 처음에 Emitter가 구동되었을 때 Collector 전류는 0이므로 Base 전류가 Emitter 전류와 같은 크기가 되고 트랜지스터는 켜지면서 Collector 전류가 완전히 증가하는 포화된 동작을 하게 된다. 완전히 포화된 동작을 하므로 트랜지스터에는 최소의 전압만 인가되고, 따라서 도통 중의 전력손실이 최소로 된다. 트랜지스터를 끄고자 할 때는 Base 전류를 감소시킨다. Collector 전류가 어떤 지정된 값이 되었을 때 Emitter 구동을 멈춰버리면 Emitter는 개방(Open)된 것과 같아진다. 그러면 Collector전류는 모두 Base로 흐르게 되어 Base에 역전압이 걸리면서 전류가 뚝 떨어진다. 이런 과정을 거치면 최소의 시간에 소호를 할 수 있다.

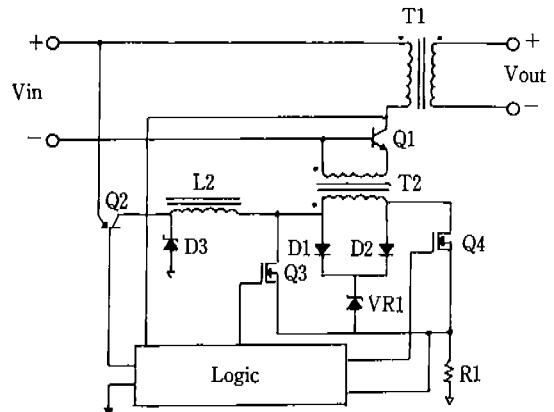
본 회로에서는 Latch에 의해 한 Cycle당 점호와 소호가 각각 한 번씩만 되도록 하고 있으므로 점호시와 소호시의 전력 손실은 어떤 값 이하로 제한된다.

Base 점지회로를 사용하게 되면 Collector 전압은 Vceo, Vcer, Vcex가 아니라 Vcbo가 된다. 이것은 입력전압이 높을 때 이점을 가지는데, 그 이유는 대전압용 트랜지스터는 Vcb/Vce의 비가 크기 때문에 정격전압이 높아질수록 포화특성과 스위칭 성질이 나빠지기 때문이다.

전력소모를 최소화하게 되면 열 방사가 최소화



〈그림 5〉 구동전류조절을 위한 전압제어회로



〈그림 6〉 Cascode 구동회로

되고 따라서 열적피로도 줄어들게 되므로 Voltage Avalanche 이외의 동작실패 원인은 방지된다.

다. 전압제어회로 동작설명

출력전압이 기준전압과 비교되고 그 차이에 따라 출력전압이 가감되어 기준 전압과 같은 전압이 출력되도록 해준다(그림 5 참조). 실제로 회로를 만들 경우 구동 전류는 최대치가 정해지고 전압을 조절하면 그 최대치보다 낮은 전류를 흘리게 된다. 이 회로는 항상 전류제한모드(Current Limiting Mode)에 있게 되는데 이 제한전류는 전압 제어기에 의해 정해진 최대전류보다 커질 수는 없다. 이런 제어는 전력용 트랜지스터의 포화 동작에 의해 Emitter 구동 전류를 직선적으로 감소시켜서 전류를 제어하고 있음을 보였다(그림 4 참조).

라. 구동전원의 요건

그림 6에서 보는 것과 같은 Switching Current Regulator를 사용해서 해결할 수 있다. 이 회로

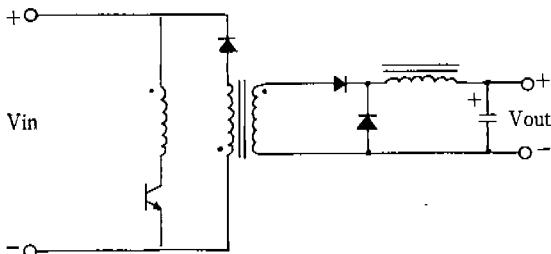
에서 Q2가 켜지고, Q3가 꺼지면 Q4가 껐지면서 Q1이 껐져 회로의 구동 에너지는 L2에 저장된다. R1의 전압에 의해 겸출되는 구동전류가 정해진 값에 이르면 Q2가 껐지고 L2에 저장된 에너지에 의해 D3와 Q3를 통하는 전류가 흐르게 된다. Q3가 껐지고 Q4가 켜지면 Q1이 켜지게 된다. 이때 L2를 통해 흐르고 있던 전류는 변압기 T2와 Q4를 통해 흐르게 된다. L2를 통해 흐르는 전류는 직선감소를 하면서 Q1의 Duty Cycle을 안정시킨다.

Q1을 끄기 위해서는 Q3을 켜고 Q4를 끄면 된다. L2의 에너지는 다시 D3와 Q3을 통해 흐르고 T2에 저장된 에너지는 VR1으로 넘어간다.

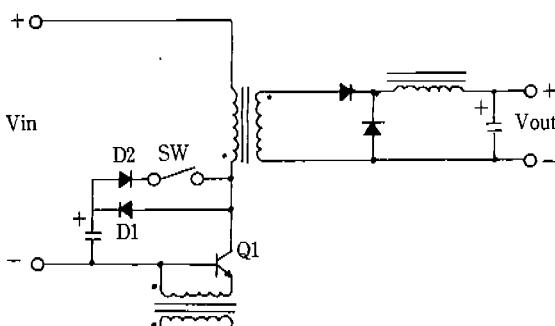
각부의 동작파형은 그림 5에 나타내었다. 구동 전류원 역시 전류제어 SMPS이므로 Duty Cycle의 안정화가 필요하다. 많은 경우에 Q1이 껐져 있는 동안 다음 Cycle에 필요한 구동 에너지를 생산하는 것은 비실용적이다. 따라서 Q2의 동작은 Q1의 동작과 일치되도록 하는 것이 좋다. 이렇게 할 경우 각각의 동작이 안정적이라도 상호 작용에 의해 불안정해질 수 있으므로 적절한 제어논리회로의 구성과 구동전류파형의 Scaling에 의해 안정화를 기해야 한다.

5. 회로의 개량형

본 방식의 구동 및 제어회로는 변압기를 하나 사용한 반파 정방향 컨버터에서 우수하게 동작한다. 그림 7과 같은 일반적인 반파 컨버터는 구성은 간단하지만 B-H곡선의 제1사분면에서 동작 하므로 코어의 손실이 많고 코어를 완전히 활용하지 못한다. 개량형 회로에서는 코어의 Reset을 위해서 커패시터와 반도체 소자 스위치를 사용한 회로를 채용함으로써 위의 문제점을 해결하고 있다(그림 8 참조). SW1은 Q1이 도통될 때는 켜져 있고 Q1이 꺼지면 꺼지는 동작을 해서, Q1이 꺼질 때 T1에 저장된 자기에너지가 D1을 통하여 C1으로 축적된다. 몇 Cycle동안의 이와 같은 동작이 반복되고 나면 C1에는 어느 크기의 전압이



〈그림 7〉 반파 순방향 컨버터



〈그림 8〉 개선된 반파 순방향 커버터

충전된다. 그러면 전류의 흐름은 반대가 되고 코어는 B-H 곡선의 3사분면으로 가게 된다. 손실을 무시한다면 처음 반주기 동안 C1에 축적된 만큼의 에너지가 나중 반주기 동안 회수된다. B-H곡선이 대칭일 때 코어의 손실이 최소화되며, 코어를 잘 활용할 수 있게 해준다. 이 회로는 반파 정류회로의 결점을 보완해 주고 있다.

모든 DC-DC 컨버터에 있어서 트랜지스터의 (전압) * (전류)는 최대 출력의 4배 이상이 되도록 설계한다.

여기서 Nq : 전력용 트랜지스터의 개수

V_{ce} : 트랜지스터의 Peak Voltage

I_c : 트랜지스터의 Peak Current

Pout : 최대 출력

또 모든 상용 정방형 컨버터에 있어서 트랜지스터 전압의 최대치는 입력전압에 비례하게 된다.

$$(Nq)(Vce)(Ic) \geq 4(P_{out}) \frac{V_{in\ max}}{V_{in\ min}} \dots\dots(2)$$

개량형이 있어서는 식(2)가 유효하지 않은데 그 이유는 동작중 역전류에 의해 생기는 전압은 입력 전압에 비례하지 않기 때문이다. Q1이 켜지는 시간이 꺼지는 시간에 비해 점점 증가할수록 역전류에 의해 전압은 감소하고 따라서 트랜지스터 전압의 최대치는 입력전압보다 덜 증가하게 된다. 실제로 Vec(Collector 전압의 최대치)와 Vin의 관계는 다음과 같다.

$$V_{ce} = \frac{Vin^2}{Vin - \frac{1}{2} Vin_{nom}} \quad \dots \dots \dots (3)$$

여기서 $V_{in\ nom}$: Duty Cycle이 50%일 때의 V_{in}

이 컨버터와 비슷한 광역 전압 입력 특성을 가지고 있는 컨버터로 CUK 컨버터가 있다. 이 컨버터의 경우 설계식은

$$(Nq)(V_{ce})(I_c) \geq 4(P_{out}) \left(\frac{V_{in} \max}{V_{in} \min} + 2\sqrt{\frac{V_{in} \max}{V_{in} \min}} + 1 \right) \quad (4)$$

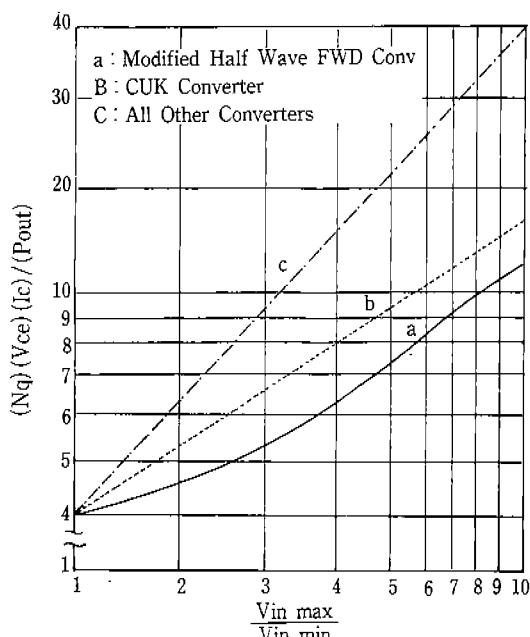
개량형 회로에선 최적 $V_{in nom}$ 을 고려하면

$$(Nq)(V_{ce})(I_c) \geq 4(P_{out}) \left(\frac{V_{in} \max}{V_{in} \min} + \frac{V_{in} \min}{V_{in} \max} + 2 \right) \quad (5)$$

이 식과 식 2와 식 4를 비교해서 그린 것이 그림 9이다.

지금까지 기술한 컨버터에 모두 Cascode 방식의 구동이 가능하다. 그럴 경우 전류의 제한치와 입력전압의 비를 일정하게 유지해 주기 위해서 출력전류를 검출하든지 최대 구동전류가 출력전압의 함수가 되도록 해주면 된다.

이상에서 설명한 바와 같이 개량형 반파 컨버터는 트랜ジ스터의 전압-전류 필요량을 줄일 수 있는 장점을 가지고 있다.



〈그림 9〉 트랜지스터 전압-전류와 입력전압 범위

◆ 결 론

SMPS에 있어서 전력용 트랜지스터의 고장을 제거하기 위한 새로운 제어회로와 구동회로에 대해 설명했다. 실제 구동회로의 각부 동작 및 Collector전류와 Emitter전류의 동작관계 과정을 제시했는데 이런 회로들은 개량된 반파 컨버터에서 사용되고 있고 또한 높은 출력을 얻기 위해 여러 개를 병렬로 연결했을 때 안정성 있게 동작하였다.

Darlington이 아닌 형태로 트랜지스터 회로를 구성시킨 것은 빠른 스위칭과 적은 도통손실을 위해서이며 다시 말해서 Cascode에서는 전류이득이 중요한 요소가 아니기 때문이다. 최적의 스위칭 주파수는 대략 컨버터 출력의 제곱에 반비례하는데 FET는 스위칭 주파수가 빨라서 높은 주파수로 동작하는 회로에서 Bipolar 트랜지스터보다 더 효율적이며 도통 저항이 작으므로 낮은 주파수에서 유리하다.

본고의 구동회로에서는 Bipolar가 낮은 도통전압을 유지할 수 있도록 FET보다 낮은 스위칭 주파수를 인가하였고 높은 구동전류는 빠른 도통을 일으킨다. 도통기간 동안의 초과된 Base 전류는 도통 손실을 최소로 하므로 트랜지스터의 초과된 전하를 없애기 위해 서서히 포화상태를 벗어나게 된다.

실험해 본 결과도 높은 출력의 SMPS일 경우 Cascode 회로를 가진 Bipolar 트랜지스터가 FET보다 우수하였다. 낮은 EMI와 높은 효율로 출력을 내기 위해서 높은 주파수로 동작시키려면 현재의 SMPS와는 다른 새로운 기술이 요구된다.

스위칭 속도의 선택에 있어서는 EMI와 효율과의 적당한 타협이 필요하다. 전류와 전압 Fall Time 등이 증가해야만 EMI가 감소하지만 높은 효율을 얻기 위해서는 제한이 필요하다.