

論文94-31A-12-12

Hot-Carrier에 의한 소자 노쇠화가 아날로그 회로에 미치는 영향

(A Study on the Effect of Device Degradation induced by Hot-Carrier to Analog Circuits)

柳 同 烈*, 朴 鍾 泰**, 金 鳳 烈*

(Dong Ryul Ryu, Jong Tae Park and Bong Ryul Kim)

要 約

회로 내부 소자의 노쇠화가 전체 회로에 미치는 영향을 알아보기 위하여 CMOS 전류영상기(current mirror)와 차동증폭기를 채택하였다. 채택된 회로의 내부 소자는 회로 동작중에 발생된 hot-carrier에 의하여 노쇠화되며 이에따른 소자 파라미터 변화에 의하여 전체 회로의 성능이 변하게된다. 전류영상기의 회로 노쇠화 현상을 알아보기 위하여 세 종류의 전류영상기를 분석하였으며 이들의 소자파라미터 변화와 회로 성능의 상관관계를 모델링하였고 hot-carrier 면역성을 비교하였다. 또한 차동증폭기의 성능지수가 회로 동작시에 받는 스트레스에 의하여 초기값으로부터 어떻게 변하는지를 분석하였다.

Abstract

We used CMOS current mirror and differential amplifier to find out how the degradation of each devices in circuit affect total circuit performance. The devices in circuit were degraded by hot-carrier generated during circuit operation and total circuit performance were changed according to the change of each device parameters. To examine the circuit performance phenomena of current mirror, we analyzed three different kinds of current mirrors and made correlation model between circuit performance and stressed device parameters, and compared hot-carrier immunity of these circuits. Also we analyzed how the performance of differential amplifier degraded from the initial value after hot-carrier stress in circuit operations.

1. 서 론

*正會員, 延世大學校 電子工學科
(Dept. of Elec. Eng., Yonsei Univ.)

**正會員, 仁川大學校 電子工學科
(Dept. of Elec. Eng., Incheon Univ.)

接受日字: 1994年 4月 11日

* 이 논문은 1992년도 교육부 지원 한국학술진흥재단의 대학부설연구소 과제 학술연구조성비에 의하여 연구되었음.

소자크기가 마이크론 이하로 줄어들면서 DRAM 등 전자회로의 집적도가 크게 증가하고 있으며 이에따른 회로의 신뢰성 문제가 크게 대두되고 있다. 그중 hot-carrier 에 의한 신뢰성 문제는 소자 스케일링에 커다란 제한요소로 등장하고 있다. 특히 이제까지 hot-carrier에 대한 연구는 주로 개별소자(NMOS 또는 PMOS)에 대한 직류 및 교류 테스트¹⁾에 머물러

있어서 실제 회로상황에는 부적합하였다. 이런 경우의 주요 측정대상은 소자 파라미터중 ΔI_d , ΔV_T , ΔG_m , ΔS , 소자수명시간 등이었다. 그러나 최근 이러한 단위소자의 파라미터 변화가 전체 회로에 미치는 영향에 대하여 연구가 활발하게 진행되게 되었으며² 본 연구에서는 회로 내부 소자의 노쇠화가 회로에 미치는 영향을 알아보기 위하여 전류영상기와 차동증폭기를 채택하였다.

채택된 회로 내부의 소자들은 회로 동작중에 각기 다른 정도의 스트레스를 받으며 노쇠화된다. 회로내의 어떤 소자는 노쇠화 정도는 크지만 회로의 성능에 미치는 영향이 적을 수 있으며 어떤 소자는 노쇠화 정도가 작지만 회로의 성능에 크게 영향을 끼칠 수 있다. 또한 동일한 동작을 하는 회로일지라도 회로 구성에 따라 hot-carrier 에 대한 저항력이 더 클 수도 있다. 본 연구에서는 3가지 종류의 전류영상기를 제시하였고 각 회로의 성능지수가 소자의 파라미터 변화와 어떻게 연관이 되는지를 모델링 하였으며 전류영상기의 종류에 따른 hot-carrier 저항력을 비교하였다.

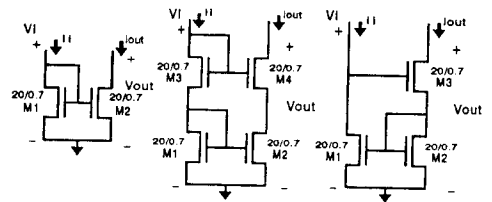
또 차동 증폭기 동작 영역에 따른 주요 노쇠화 소자를 채택한 후 그 소자의 노쇠화 정도에 따른 회로 성능지수의 상관 관계를 모델링하였고 차동 증폭기의 전체적인 hot-carrier 효과를 조사하였다.

II. 회로의 성능지수 설정

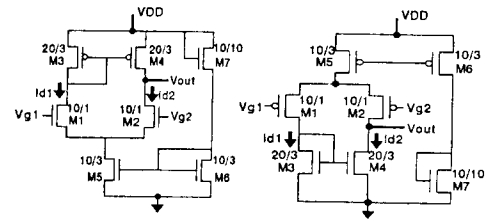
일반적으로 개별소자의 노쇠화 정도는 드레인 전류 변화($\Delta I_D/I_D$)나 전달 콘덕턴스 변화($\Delta G_m/G_m0$) 그리고 문턱전압변화($\Delta V_T/V_T0$) 등의 지수로 표현한다.³ 그러나 회로의 노쇠화 정도는 그 중요한 성능지수가 무엇인지 결정할 필요가 있다. 전류영상기의 경우는 입력에 대한 출력 전류의 비($AR=I_{out}/I_i$)와 최대 출력 전압 스윙을 위한 V_{outsat} 등의 성능지수가 있다. 전류영상기는 그 특성상 $AR=1$ 이지만 소자 노쇠화에 따라 비가 변화할 수 있다. 또한 V_{outsat} 값은 전류 영상기가 정상동작을 하기위한 범위를 나타내며 스트레스 후에 V_{outsat} 이 변화할수 있다. 차동증폭기의 성능 지수는 입출력 증폭비(AV), 전달 콘덕턴스($GMD = \partial I_{out} / \partial V_{id}$), 오프셋전압(V_{os}), Common Mode Range (CMR), 주파수 전달 특성 ($V_{out}(s)/V_{id}(s)$), CMRR (Common Mode Rejection Ratio), Slew Rate 등이 있다. 입출력 증폭비는 입력 신호의 변화량에 따른 출력신호의 증폭률이고 전달콘덕턴스는 차동입력신호에 대한 출력 전류의 비이며 오프셋전압은 차동입력신호가 0V 일

때의 출력전압이다. Common Mode Range는 회로 내의 소자들이 포화영역에서 동작하도록하는 입력신호의 허용범위이다. 차동증폭기의 성능지수 역시 소자노쇠화에 따라 변화할 수 있다.

본 연구에서 사용한 회로는 단순형 전류영상기(SC), 직렬형 전류영상기(CC), 월슨형 전류영상기(WC), 차동 증폭기 등이며 각각의 회로를 그림1에 나타내었다.



(a) Simple Mirror (b) Cascode Mirror (c) Wilson Mirror



(d) N-type Differential Amp (e) P-type Differential Amp

그림 1. 본 연구에서 사용한 회로도
Fig. 1. Ciucuits used in the Study.

III. CAS 시뮬레이션

채택된 회로를 CAS(Circuit Aging Simulator)⁴로 시뮬레이션한 결과가 표1에 제시되었다. 전류영상기의 시뮬레이션 조건은 출력전압이 7V 일때 입력전류가 2mA 이며 동작 시간은 100시간이다. 차동증폭기는 N형인 경우 $V_{DD} = 8V$, $V_{g1}=4V$, $V_{g2} = 2.65V$ 으로 동작할때 100 시간후의 결과이며 P형인 경우 $V_{DD} = 8V$, $V_{g1} = 4V$, $V_{g2} = 5.05V$ 으로 동작할때의 결과이다.

CAS 시뮬레이션 결과 SC에서는 M2가 CC에서는 M4가 그리고 WC에서는 M1이 주로 노쇠화 되는것을 알 수 있다. 위 표에서 AGE는 $\frac{I_m(t_{AG})}{WH(I_m)}$ 로 나타내어지며 임의의 스트레스 시간후의 노쇠화 정도를 나타낸다. SC에서 M2소자의 노쇠화가 큰 이유는 기판전류

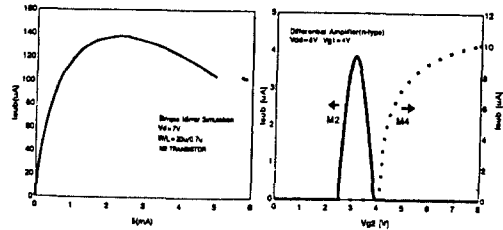
표 1. CAS 시뮬레이션 결과
Table 1. The Result of CAS Simulation.

회로		TR	AGE	기관전류	최대 노쇠화 소자
전류 영상기	SC	M1	0	0.32nA	
		M2	6.92E+01	136uA	○
	CC	M1	0	0.32nA	
		M2	0	0.56nA	
		M3	2.29E-16	0.32nA	
		M4	4.28E-06	4.4uA	○
WC	M1	1.09E-01	25.5uA	○	
	M2	0	0.18nA		
	M3	1.68E-5	2.65uA		
차동 증폭기	N형	M1	0	4.72pA	
		M2	9.8011	1.77uA	○
		M3	5.54E-17	47.2pA	
		M4	0	0	
		M5	0	0	
		M6	0	0.18pA	
		M7	0	3.41fA	
	P형	M1	67.884	3.54uA	△
		M2	6.40E5	10.9uA	○
		M3	0	0	
		M4	0	0	
		M5	0	0	
		M6	6.17E-15		
		M7	1.68E-05	2.65uA	

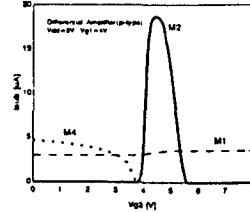
가 많이 발생하는 조건(VDS=7V, VGS=2.51V)에서 동작하기 때문이다. SC에서 입력전류에 따른 M2 소자의 기관전류량이 그림2(a)에 나타나있다. 입력전류가 2.3mA 일때 M2의 기관전류가 가장크다.

CMOS회로에서 게이트와 드레인을 연결시키면 능동저항으로 사용할 수 있는데 이러한 트랜지스터는 상대적으로 노쇠화가 적게되는 것으로 여겨진다. 그 이유는 능동저항형의 트랜지스터가 동작할때는 항상 VDS=VGS 인 영역에서 동작하기 때문에 최대 기관전류 발생조건(VDS=VGS/2)을 만족시키지 못하기 때문이다. 영상전류기에서 노쇠화가 적은 소자들은 능동저항형의 소자이거나 드레인 소오스간 전압이 작아서 기관전류발생이 적기때문이다. 차동 증폭기의 경우 N형에서는 입력단의 M2소자가 P형에서는 M2및 M1 소자가 주로 노쇠화됨을 알 수 있다. Vg1을 4V로 기준하고 Vg2를 변화시켰을때의 N형및 P형 차동증폭기의 기관전류변화가 그림2(b),2(c)에 나타나있다. 그림에 표시되지 않은 나머지 소자들은 회로동작시 기관전류발생이 상대적으로 적어서 소자노쇠화가 거의 없다.

N형은 Vg2가 2.65V일때 M2소자의 기관전류가 크고 Vg2가 4V이상 이 되면 M4(PMOS)의 기관전류가 증가함을 알 수 있다. 따라서 Vg2의 값에 따라 주요 노쇠화 소자가 달라짐을 알 수 있다. M4 소자의 노쇠화를 줄이기 위해서는 전류영상기형 로드보다는 능동 저항형 로드를 쓰는 것이 바람직하다. N형 차



(a) Simple Current Mirror (b) N-type Differential Amplifier



(c) P-type differential amplifier

그림 2. 회로내 주요 모니터 소자의 동작 영역에 따른 기관 전류 발생 곡선

Fig. 2. Substrate current curve of monitor device in circuit.

동증폭기의 M3,M6,M7 은 능동저항형의 트랜지스터로서 hot-carrier 에 의한 소자 노쇠화가 거의 일어나지 않으며 M1 및 M5 트랜지스터는 드레인 소오스간 전압이 상대적으로 작아서 소자 노쇠화가 적게 일어난다. P형 차동증폭기는 입력단 M2소자의 기관전류가 Vg2=5.05V에서 최대가 됨을 알 수 있다.

본 연구에서는 주로 M2의 노쇠화가 N형 차동증폭기에 미치는 영향에 대하여 알아보았다.

IV. 성능지수의 노쇠화 모델링

회로의 성능지수를 모델링하기 전에 단위소자의 hot-carrier현상을 이해하여야 하며 이에 대하여는 많은 물리적인 모델[5,6]이 제시되었으므로 그 구체적인 설명은 참고문헌을 이용하여 본 연구에서는 소자 파라미터의 노쇠화가 아날로그 회로에 미치는 영향을 모델링하였다. 전류영상기는 회로동작시 주로 포화영역에서 동작하게 되며 따라서 본 연구에서의 모델링도 포화영역만을 고려하였다.

1. 전류영상기

1)단순형 전류영상기

CAS 시뮬레이션 결과 M2가 주로 노쇠화됨을 알

수 있으므로 스트레스 후에 M2의 소자 파라미터중 계면상태와 전자 트래핑에 의하여 모빌리티(K)와 문턱전압(VT)이 변한다고 할 경우⁷⁾ 입력에 대한 출력 전류의 비(AR=Iout/Ii)와 최대 출력 전압 스윙을 위한 Voutsat은 아래와 같이 모델링된다.

$$A_R = \frac{i_o}{i_i} = \frac{K_2(V_T - V_{T2})^2}{K_1(V_T - V_{T1})^2} \quad \text{여기서}$$

$K_2 = \mu_2 C_{ox}$, $K_1 = \mu_1 C_{ox}$, 이고 $W_2/L_2 = W_1/L_1$ 으로 가정한다.

$$K = \frac{K_1 + K_2}{2}, \Delta K = K_2 - K_1, V_T = \frac{V_{T2} + V_{T1}}{2}, \Delta V_T = V_{T2} - V_{T1}$$

이러하면 다음과 같이 된다.

$$\frac{i_o}{i_i} = \frac{(K + 0.5\Delta K)(V_T - V_T + 0.5\Delta V_T)^2}{(K - 0.5\Delta K)(V_T - V_T + 0.5\Delta V_T)^2}$$

$$A_R = \frac{i_o}{i_i} \cong 1 + \frac{\Delta K}{K} - \frac{2\Delta V_T}{(V_T - V_T)}$$

Voutsat 은 M2가 포화영역에서 동작할 조건이며 이는 아래와 같이 표현된다.^[8]

$$V_{outsat} = \left(\frac{2i_i}{K_1} \right)^{1/2} \left(\frac{L_1}{W_1} \right)^{1/2} + V_{T1} - V_{T2}$$

2)직렬형 전류영상기

CC에서는 스트레스후에 M4가 주로 노쇠화 된다.(표1)

$$V_{GS3} = V_{GS1} = \frac{V}{2} = V_{GS2}$$

$$i_i = \frac{K_3}{2} \frac{W_3}{L_3} (V_{GS3} - V_{T3})^2 = \frac{K_1}{2} \frac{W_1}{L_1} (V_{GS1} - V_{T1})^2$$

그런데 $V_1 = V_{GS3} + V_{GS1}$ 이므로

$$V_1 = (2i_i)^{1/2} \left[\left(\frac{L_3}{K_3 W_3} \right)^{1/2} + \left(\frac{L_1}{K_1 W_1} \right)^{1/2} \right] + V_{T1} + V_{T3}$$

그런데 $K_3 = K_1$, $L_1 = L_3$, $W_1 = W_3$, $V_{T1} = V_{T3}$ 이므로

$$V_1 = 2(2i_i)^{1/2} \left(\frac{L_1}{K_1 W_1} \right)^{1/2} + 2V_{T1}$$

$$i_i = \frac{K_1}{2} \frac{W_1}{L_1} \frac{(V_T - 2V_{T1})^2}{2^2}, \quad i_o = \frac{K_2}{2} \frac{W_2}{L_2} (V_{GS2} - V_{T2})^2$$

$$V_{GS2} = \frac{V}{2} \quad \text{이므로} \quad i_o = \frac{K_2}{2} \frac{W_2}{L_2} \frac{(V_T - 2V_{T1})^2}{2^2}$$

그런데 $L_1 = L_3$, $W_1 = W_3$, $V_{T1} = V_{T3}$ 라면

$$A_R = \frac{i_o}{i_i} \cong \frac{K_2 (V_T - 2V_{T1})^2}{K_1 (V_T - 2V_{T1})^2} \cong 1 + \frac{\Delta K}{K} - \frac{4\Delta V_T}{(V_T - 2V_T)}$$

여기서 $K = \frac{K_1 + K_2}{2}$, $\Delta K = K_2 - K_1$ 이고

$$V_T = \frac{V_{T2} + V_{T1}}{2}, \quad \Delta V_T = V_{T2} - V_{T1} \quad \text{이다.}$$

또한 Voutsat은 아래와 같은 식으로 표현된다.

$$V_{outsat} = 2 \left(\frac{2i_i}{K_1} \right)^{1/2} \left(\frac{L_1}{W_1} \right)^{1/2} + 2V_{T1} - V_{T4}$$

3) 월순형 전류영상기

WC에서는 M1과 M3 소자가 노쇠화되는데 그중 M1의 노쇠화가 우세하다.

$$i_o = \frac{K_3}{2} \frac{W_3}{L_3} (V_{GS3} - V_{T3})^2 = \frac{K_2}{2} \frac{W_2}{L_2} (V_{GS2} - V_{T2})^2$$

$$i_i = \frac{K_1}{2} \frac{W_1}{L_1} (V_{GS1} - V_{T1})^2$$

$$V_1 = V_{GS3} + V_{GS2} \quad V_{GS1} = V_{GS2} \quad \text{이므로}$$

$$V_{GS1} = V_{GS2} = \frac{\sqrt{K_3} V_T - \sqrt{K_3} V_{T3} + \sqrt{K_2} V_{T2}}{\sqrt{K_2} + \sqrt{K_3}}$$

$$\text{또} \quad V_1 = \left(2i_o \frac{L}{W} \right)^{1/2} \left(\frac{1}{\sqrt{K_2}} + \frac{1}{\sqrt{K_3}} \right) + V_{T2} + V_{T3} \quad \text{이므로}$$

$$i_o = \frac{W_1}{2L_1} K_2 K_3 \frac{(V_T - V_{T2} - V_{T3})^2}{(\sqrt{K_2} + \sqrt{K_3})^2}$$

$$i_i = \frac{K_1}{2} \frac{W_1}{L_1} \left(\frac{(\sqrt{K_3} V_T - \sqrt{K_3} V_{T3} + \sqrt{K_2} V_{T2} - \sqrt{K_2} V_{T1} - \sqrt{K_3} V_{T1})^2}{\sqrt{K_2} + \sqrt{K_3}} \right)$$

$$\frac{i_o}{i_i} = \frac{K_2 K_3}{K_1} \frac{(V_T - V_{T2} - V_{T3})^2}{(\sqrt{K_3} V_T - \sqrt{K_3} V_{T3} + \sqrt{K_2} V_{T2} - \sqrt{K_2} V_{T1} - \sqrt{K_3} V_{T1})^2}$$

M2와 M3의 노쇠화가 거의 같으므로 $K_2 = K_3$ 이고 $V_{T2} = V_{T3}$ 라고하면 아래와 같이 된다.

$$A_R = \frac{i_o}{i_i} = \frac{K_2 (V_T - 2V_{T2})^2}{K_1 (V_T - 2V_{T1})^2} \cong 1 + \frac{\Delta K}{K} - \frac{4\Delta V_T}{(V_T - 2V_T)}$$

여기서 $K = \frac{K_1 + K_2}{2}$, $\Delta K = K_2 - K_1$ 이고

$$V_T = \frac{V_{T2} + V_{T1}}{2}, \quad \Delta V_T = V_{T2} - V_{T1} \quad \text{이다.}$$

또한 Voutsat은 아래와 같은 식으로 표현된다.

$$V_{outsat} = (2i_o)^{1/2} \left[\left(\frac{L_1}{K_2} \right)^{1/2} + \left(\frac{L_3}{K_3} \right)^{1/2} \right] + V_{T2}$$

이때 i_o 는 M1과 M2의 VT와 의 노쇠화에 따라 Voutsat을 변화시킨다.

2. 차동 증폭기

1) AV, GMD, Vos

$$v_{id} = V_{GS1} - V_{GS2} = \left(\frac{2i_{D1}}{\beta_1} \right)^{1/2} - \left(\frac{2i_{D2}}{\beta_2} \right)^{1/2} + V_{T1} - V_{T2}$$

$$I_{SS} = i_{D1} + i_{D2} \quad \Delta V_T = V_{T1} - V_{T2} \quad i_{D2} = I_{SS} - i_{D1}$$

$$V_1 = v_{id} - \Delta V_T \quad i_{D2} = I_{SS} - i_{D1} \quad \text{라 하면,}$$

$$V_1 - \frac{\sqrt{2i_{D1}}}{\beta_1} = - \frac{\sqrt{2I_{SS} - 2i_{D1}}}{\sqrt{\beta_2}}$$

양변을 제곱하여 정리하면,

$$V_1^2 + \frac{2i_{D1}}{\beta_1} + \frac{2i_{D1}}{\beta_2} - \frac{2I_{SS}}{\beta_2} = 2 \frac{\sqrt{2i_{D1}}}{\sqrt{\beta_1}} V_1$$

$$i_{D1}^2 + \left[\frac{\beta_1 \beta_2 (\beta_1 - \beta_2)}{(\beta_1 + \beta_2)^2} V_1^2 - \frac{2\beta_1}{(\beta_1 + \beta_2)} I_{SS} \right] i_{D1} + \frac{\beta_1^2 \beta_2^2}{4(\beta_1 + \beta_2)^2} V_1^4 + \frac{\beta_1^2}{(\beta_1 + \beta_2)^2} I_{SS}^2 - \frac{\beta_1^2 \beta_2}{(\beta_1 + \beta_2)^2} I_{SS} V_1^2 = 0$$

여기서 i_{D1} 을 구하면

$$i_{D1} = \frac{[2\beta_1(\beta_1 + \beta_2)I_{SS} - \beta_1 \beta_2(\beta_1 - \beta_2)V_1^2]}{2(\beta_1 + \beta_2)^2} + \sqrt{\frac{8\beta_1^2 \beta_2^2}{(\beta_1 + \beta_2)^3} I_{SS} V_1^2 - \frac{4\beta_1^3 \beta_2^3}{(\beta_1 + \beta_2)^4} V_1^4}$$

같은 방법으로 하면,

$$i_{D2} = \frac{[2\beta_1(\beta_1 + \beta_2)I_{SS} - \beta_1 \beta_2(\beta_1 - \beta_2)V_1^2]}{2(\beta_1 + \beta_2)^2} - \sqrt{\frac{8\beta_1^2 \beta_2^2}{(\beta_1 + \beta_2)^3} I_{SS} V_1^2 - \frac{4\beta_1^3 \beta_2^3}{(\beta_1 + \beta_2)^4} V_1^4}$$

$$i_{out} = i_{D1} - i_{D2} = I_{SS} \sqrt{\frac{8\beta_1^2 \beta_2^2}{(\beta_1 + \beta_2)^3} I_{SS} V_1^2 - \frac{4\beta_1^3 \beta_2^3}{(\beta_1 + \beta_2)^4} I_{SS}^2 V_1^4}$$

V_{OS} 는 $V_{id} = 0$ 일때의 오프셋이므로,

$$V_{OS} = R_L I_{SS} \sqrt{\frac{8\beta_1^2 \beta_2^2}{(\beta_1 + \beta_2)^3} I_{SS} \Delta V_T^2} - \frac{4\beta_1^3 \beta_2^3}{(\beta_1 + \beta_2)^4} I_{SS}^2 \Delta V_T^4$$

$$GMD = \frac{\partial i_{out}}{\partial v_{id}} \Big|_{V_{id}=0} = 0$$

$$= 8I_{SS} \left[\frac{-\beta_1^2 \beta_2^2}{(\beta_1 + \beta_2)^3} I_{SS} \Delta V_T + \frac{\beta_1^2 \beta_2^2}{(\beta_1 + \beta_2)^3} I_{SS} \Delta V_T \right] \sqrt{\frac{8\beta_1^2 \beta_2^2}{(\beta_1 + \beta_2)^3} I_{SS} \Delta V_T^2 - \frac{4\beta_1^3 \beta_2^3}{(\beta_1 + \beta_2)^4} I_{SS}^2 \Delta V_T^4}$$

$$A_v = GMD \cdot R_L =$$

$$R_L \left[\frac{-\beta_1^2 \beta_2^2}{(\beta_1 + \beta_2)^3} I_{SS} \Delta V_T + \frac{\beta_1^2 \beta_2^2}{(\beta_1 + \beta_2)^3} I_{SS} \Delta V_T \right] \sqrt{\frac{8\beta_1^2 \beta_2^2}{(\beta_1 + \beta_2)^3} I_{SS} \Delta V_T^2 - \frac{4\beta_1^3 \beta_2^3}{(\beta_1 + \beta_2)^4} I_{SS}^2 \Delta V_T^4}$$

2) CMR

CMR은 차동증폭기의 동작을 보장하는 입력전압 범위를 나타내며 아래와 같이 모델링된다.

$$V_{gl_{min}} = V_{DSS} + V_{GS2} = V_{DSS} + \left(\frac{I_{SS}}{\beta_2} \right)^{1/2} + V_{T2}$$

$$V_{gl} = V_{DD} - V_{SD4} - V_{DS2} + V_{GS2}$$

M2트랜지스터가 포화영역에서 동작하기 위해서는

$$V_{DS2} \geq V_{GS2} - V_{T2} \quad \text{이므로}$$

$$V_{gl_{max}} = V_{DD} - V_{SD4} + V_{T2}$$

$$CMR = V_{gl_{max}} - V_{gl_{min}} = V_{DD} - V_{SD4} + V_{DSS} - \left(\frac{I_{SS}}{\beta_2} \right)^{1/2}$$

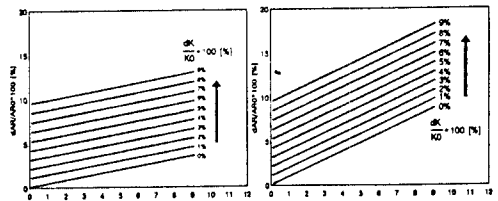
CMR은 β 의 변화에 따라 변하며 VT 와는 무관함을 알 수 있다.

3) AF

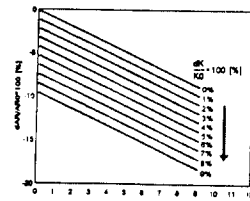
차동 증폭기의 주파수 특성은 다음과 같다.¹⁸⁾

$$AF_{(s)} = \frac{V_{out}(s)}{V_{in}(s)} \cong \left(\frac{g_{m1}}{g_{d2} + g_{d4}} \right) \left(\frac{w_2}{s + w_2} \right) = \left(\frac{g_{m1}}{C} \right) \left(\frac{1}{s + \frac{g_{d2} + g_{d4}}{C}} \right)$$

여기서 g_{d2}, g_{d4} 는 각각 M2와 M4의 드레인 출력저항이며 w_2 는 $(g_{d2} + g_{d4})/C$ 이다. C는 C_{bd2}, C_{bd4}, C_{gd2}, C_{gd4}로 구성된다. g_{d2} 는 스트레소후에 감소하므로 AF는 증가하게 된다.



(a) Simple Current Mirror (b) Cascode Current Mirror



(c) Wilson Current Mirror

그림 3. 소자 파라미터 변화에 따른 입력에 대한 출력 전류의 비

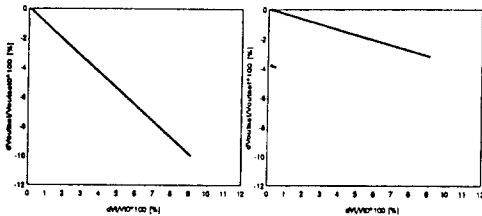
Fig. 3. The ratio of AR versus device parameter change.

V. 시뮬레이션 결과 및 고찰

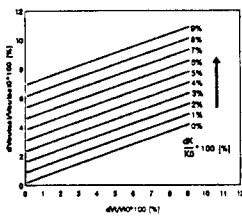
1. 전류영상기

모델에 따른 AR을 그림3에 도시하였다. 회로 내 모니터 소자의 파라미터 변화는 0%~10% 라고 하였다.

CC와 WC는 모델링 식이 같지만 노쇠화 소자가 다르기 때문에 VT와 K의 부호가 반대가 되어 서로 반대의 경향을 나타낸다. 내부 소자의(e.g. M2) $\Delta VT/VT0$ 와 $\Delta K/K0$ 가 동일한 양만큼 변할 경우 CC와 WC의 변화량이 SC보다 크며 특히 WC의 경우는 M1 소자의 노쇠화에 따라 AR이 증가하게 된다. 그러나 $\Delta VT/VT0$ 와 $\Delta K/K0$ 의 변화는 회로마다 다르며 SC의 M2 트랜지스터의 변화가 가장 크다. 또 실제 회로를 고려해보면 CC의 경우 M2소자의 노쇠화가 거의 없고 대부분의 노쇠화가 M4소자만 발생하므로 AR의 변화가 거의 없다고 할수있다. 즉 CC에서 M4의 노쇠화가 전체회로의 성능에 미치는 영향이 거의 없다고 할수있다. 그리고 SC의 경우 M2소자의 노쇠화가 매우 클뿐 아니라 직접적으로 회로의 성능에 영향을 미치므로 AR의 변화가 가장 심하다고 볼수있다. 따라서 회로 측면에서의 노쇠화는 SC > WC > CC 임을 알수있다.



(a) Simple Current Mirror (b) Cascode Current Mirror

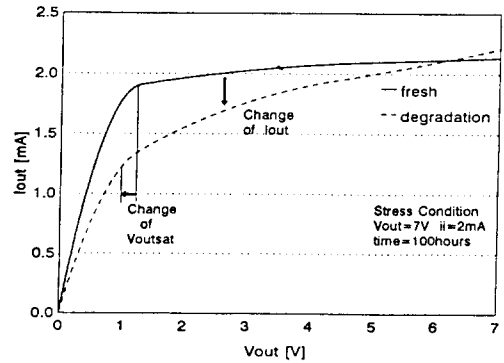


(c) Wilson Current Mirror

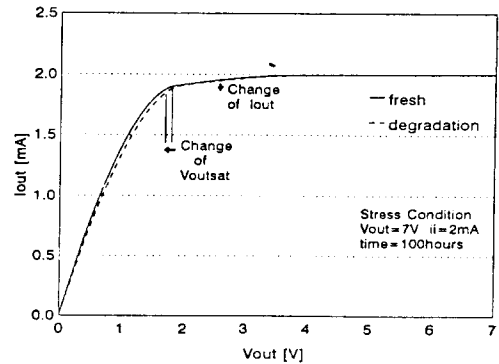
그림 4. 소자 파라미터 노쇠화에 따른 Voutsat 변화
Fig. 4. Voutsat change versus device parameter degradation.

Voutsat의 변화는 SC와 CC의 경우에 각각 M2와 M4의 문턱전압 변화만큼의 차이가 발생할 뿐이지만

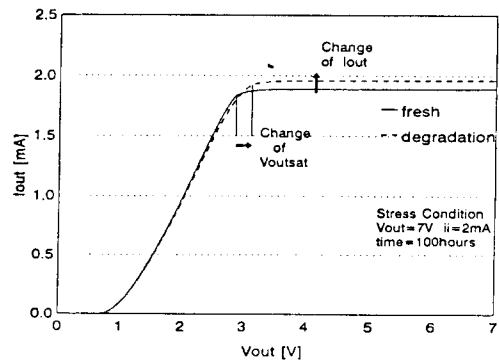
WC는 M1의 $\Delta K/K0$ 와 $\Delta VT/VT0$ 의 변화에 영향을 입는다. 그림4를 보면 해석적으로 SC, WC > CC 임을 알 수 있다. 또한 SC와 CC는 Voutsat 이 감소하는 반면 WC는 증가하여 최대 출력 스윙이 감소한다.



(a) Simple Current Mirror



(b) Cascode Current Mirror



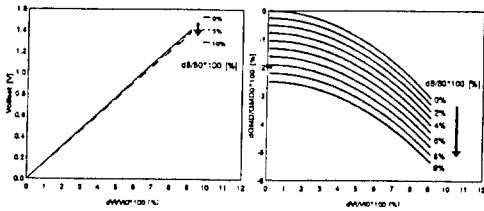
(c) Wilson Current Mirror

그림 5. 스트레스 전후의 드레인 출력특성 변이
Fig. 5. circuit performance degradation after stress.

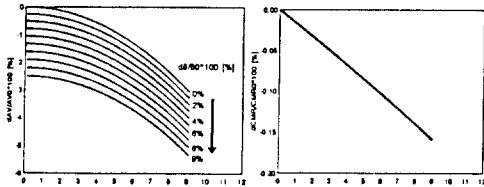
스트레스 전후 전류영상기의 드레인 전류 곡선을 그림5에 나타내었다. SC(그림5(a))의 $AR(=I_{out}/I_{in})$ 변화가 큰것을 알 수 있으며 CC(그림5(b))의 변화는 매우 적다. WC(그림5(c))는 스트레스 후에 전류 레벨이 증가하였다. V_{outsat} 의 경우 SC와 CC에서는 감소하지만 WC의 경우는 증가한다. 이는 모델링의 경우와 일치하는 것이다.

2. 차동증폭기

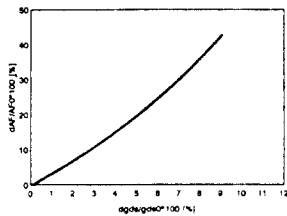
그림6을 보면 모델링에 의한 각 성능지수의 변화를 볼 수 있다.



(a) Offset Voltage (b) Transconductance



(c) Output Gain (d) Common Mode range



(e)

그림 6. 소자 파라메타 노쇠화에 따른 차동증폭기의 성능지수 변화

Fig. 6. performance monitor degradation of differential amplifier after device parameter degradation.

Voffset(그림6(a))은 소자의 W/L비나 공정에 따라 변화량이 달라지겠지만 $\Delta V_T/V_{T0}$ 의 변화에 따라 점차 증가하는 것을 알 수 있다. $\Delta\beta/\beta_0$ 에 의한 영향은 매우 적은편이다.

차동 입력신호에 대한 전달콘덕턴스(GMD-그림6(b))는 $\Delta V_T/\Delta V_{T0}$ 의 9% 변화에 대해 대략 3%의 변화를 하며 $\Delta\beta/\beta_0$ 에 대해서는 2.5%정도의 변화를 한다. 전달콘덕턴스는 스트레스 후 감소하여 회로의 성능이 떨어지며 $\Delta V_T/V_{T0}$ 변화가 클수록 급격히 감소함을 알 수 있다. 임출력증폭비(AV-그림6(c))는 소자 파라메타의 변화에 따른 노쇠화가 GMD와 매우 유사한데 그 이유는 수식적으로 GMD에 출력저항값을 곱하면 임출력 증폭비가 되기 때문이다. CMR(그림6(d))은 $\Delta\beta/\beta_0$ 의 변화에 따라 감소하는데 그 영향은 상당히 작은편이다. $\Delta\beta/\beta_0$ 에 대하여 0.16%정도의 변화를 한다. V_T 의 변화는 V_{g1max} 와 V_{g1min} 에 동시에 영향을 끼쳐서 그 차가 제로가 됨으로 CMR에 변화를 주지못한다.

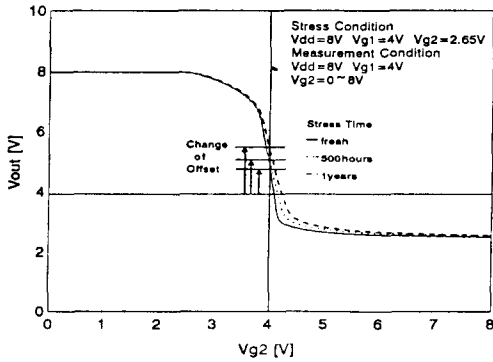
AF(그림6(e))는 gds2에 영향을 받으며 스트레스 후 gds2는 감소하기 때문에 AF는 증가하게된다. 위의 모델링은 가장 간단한 형태의 CMOS 드레인 전류 모델을 사용한것이다. 따라서 hot-carrier 효과가 발생하는 서브 마이크론 이하의 드레인 전류모델을 이용한 것과는 어느정도 오차가 있을 것이다. 하지만 hot-carrier에 의한 회로의 성능 변화를 예상하는데는 충분한 개념을 제시해준다.

스트레스 전후 차동증폭기의 성능지수 변화를 그림 7에 나타내었다.

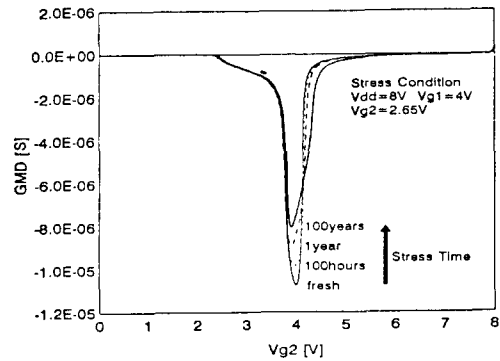
스트레스 시간에 따라 오프셋 전압(그림7(a))이 초기 1V에서 약 2V까지 증가하였다. 출력 전류의 차동 입력 신호에 대한 트랜스 콘덕턴스(GMD) 역시 100hours 스트레스후 10% 정도의 변화가 있음을 알 수 있다(그림7(b)).

모델링과 마찬가지로 AV(그림7(c))는 GMD와 비슷한 정도의 성능 감소를 초래한다. 주파수 이득(AF)에 대한 스트레스 전후의 출력 특성이 그림7(d)에 나타나 있으며 중간 주파수 범위에서는 hot-carrier에 의한 영향이 잘 나타나지 않으나 낮거나 높은 주파수에 대한 이득은 스트레스 후에 영향을 입으며 모델링에서 유도한것과 같이 약간의 증가가 있음을 알 수 있다. 1year 스트레스 후 1MHz 부근에서 $\Delta AF/AF_0 = 7\%$ 정도의 노쇠화가 있다.

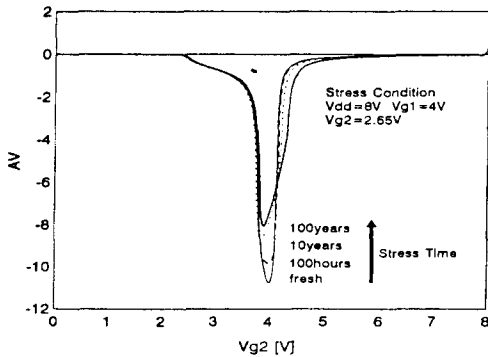
위 모델링에서는 언급하지 않았지만 CMMR(Common Mode Rejection Ratio)나 SR(Slew Rate) 등의 성능도 소자파라메타 변화에 대한 영향을 예상할 수 있다.



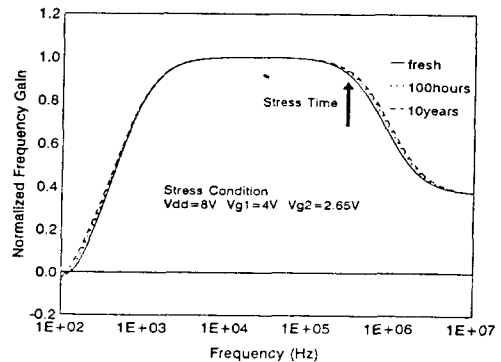
(a) Offset Voltage



(b) transconductance



(c) Output Gain



(d) Frequency Gain

그림 7. 스트레스 후의 차동증폭기 회로 성능 변화

Fig. 7. performance degradation of differential amplifier after stress.

Ⅶ. 결론

hot-carrier 효과가 회로 성능에 미치는 영향을 알아보기 위하여 전류영상기와 차동증폭기를 분석하여 다음과 같은 결론을 얻었다.

단순형 전류영상기는 회로내부 모니터 소자의 노쇠화가 클뿐아니라 회로성능에 직접적인 영향을 미치므로 회로의 노쇠화도 크다. 직렬형 전류영상기의 모니터소자는 회로동작시 받는 스트레스가 작을 뿐아니라 전체회로에 미치는 영향이 작아서 hot-carrier 면역성이 강하다. 월슨형 차동증폭기는 위 두 회로의 중간정도의 노쇠화를 받으며 스트레스에 따른 성능지수의 변화는 반대 방향으로 나타났다.

차동증폭기의 경우 입력 전압 범위에 따라서 주요 노쇠화 소자가 달라지는데 가령 N형 차동증폭기에서 Vg2가 4V 이상이 되면 M4소자의 노쇠화가 급격히

증가 한다. M4 소자의 노쇠화를 줄이기 위해서는 전류영상기형 로드보다는 능동 저항형 로드를 쓰는 것이 바람직하다. M2를 노쇠화 소자로 하였을때 전체 회로 성능지수인 오프셋 전압, 임출력 증폭비, Common Mode Range, 트랜스 컨덕턴스, 주파수 이득 등이 변화하였다. 이들 성능지수의 노쇠화는 시간에 따라서 증가하는 경향을 보였다. 따라서 차동증폭기의 hot-carrier 효과를 감소시키기 위해서는 M2 소자의 채널 길이를 길게 하거나 LDD등의 구조를 사용하여야하며 hot-carrier에 강한 회로구조를 연구할 필요가 있다.

參考文獻

[1] K. Mistry and Doyle, "The role of electron trap creation in enhanced hot-carrier degradation during AC stress."

- IEEE Electron Device Lett., vol. 11, pp. 267-269, 1990.
- [2] C. Hu, "IC Reliability Simulation," *IEEE J. Solid-State Circuits*, vol. 27, no. 3, pp. 241-246, 1992.
- [3] W. Weber and F. Lau, "Hot-carrier drifts in submicrometer p-channel MOSFET's," *IEEE Electron Device Lett.*, vol. EDL-8, no. 5, pp. 208-210, 1987.
- [4] D.M. Lee, M.M. Kuo, K. Keki, P.K. Ko and C. Hu, "Curcuit Aging Simulator(CAS)," in *IEDM Tech., Dig.*, Dec 1988, pp. 386-389.
- [5] C. Hu, S. Fam, K. Terrill, "Hot-electron induced MOSFET degradation model, monitor, and improvement," *IEEE Trans. Electron Devices*, vol. 32, pp. 375-384, 1985.
- [6] p. Heremans, R. Bellens, and H. Maes, "Consistant model for the hot-carrier degradation in n-channel and p-channel MOSFET's," *IEEE Trans. Electron Devices*, vol. 35, pp. 2194-2209, 1988.
- [7] S. Mohanedi, V. Chan, J. Park, et al., "Hot-electron induced input offset voltage degradation in CMOS differential amplifiers," *International Reliability Physics symposium(IRPS)*, pp. 76-80, 1992.
- [8] Phillip E. Allen and Douglas R. Holberg, *CMOS Analog Curcuit Design*, HOLT, RINEHART and WINSTON, p236, p384, 1987.

 著者紹介

柳 同 烈(正會員) 第 30卷 A篇 第 12號 参照
 현재 연세대학교 전자공학과 박사
 과정

朴 鍾 泰(正會員) 第 29卷 A篇 第 7號 参照
 현재 인천대학교 전자공학과 교수

金 鳳 烈(正會員) 第 25卷 第 1號 参照
 현재 연세대학교 전자공학과 교수