

論文94-31A-8-8

다중 양자우물 주사형 다이오드와 펄스-모드 신경회로망 구현을 위한 그 응용

(A Novel Mutli-Quantum Well Injection Mode Diode And Its Application for the Implementation of Pulse-Mode Neural Circuits)

宋 政 根 *

(Chung Kun Song)

要 約

펄스-모드 신경회로망 구현을 위한 신호처리 소자로서 새로운 반도체 소자를 설계, 제작하였다. 소자는 n^+ GaAs 캐소우드와 p^+ GaAs 애노우드 그리고 그 사이에 n^+ GaAs 양자우물층과 진성 AlGaAs 전위장 벽층이 주기적으로 반복되어 이루어진 다중 양자우물 영역으로 구성된다. 소자의 출력단에 저항과 캐패시터를 결합시킨 간단한 구조의 구동회로는 입력단에 직류 바이어스 전압을 인가하였을 때 신경세포의 axon hillock과 같이 전압 펄스열 (Pulse Train)을 생성하였다. 펄스열의 주파수는 입력 직류 전압과 sigmoid 함수 관계를 보여주었다. 본 소자를 사용하는 다양한 신경회로를 제안하였고, 광감지기를 집적한 화상인식 신경망칩을 제안하였다.

Abstract

A novel semiconductor device is proposed to be used as a processing element for the implementation of pulse-mode neural networks, which consists of alternating n^+ GaAs quantum wells and undoped AlGaAs barriers sandwiched between n^+ GaAs cathode and P^+ GaAs anode, and in simple circuit in conjunction with a parallel capacitive and resistive load the trigger circuit generates neuron-like pulse train output mimicking the function of axon hillock of biological neuron. It showed the sigmoidal relationship between the frequency of the pulse-train and the applied input DC voltage. In conjunction with MQW-IMD the various neural circuits are proposed, especially, a neural chip monolithically integrated with photodetectors in order to perform the pattern recognition.

1. 서론

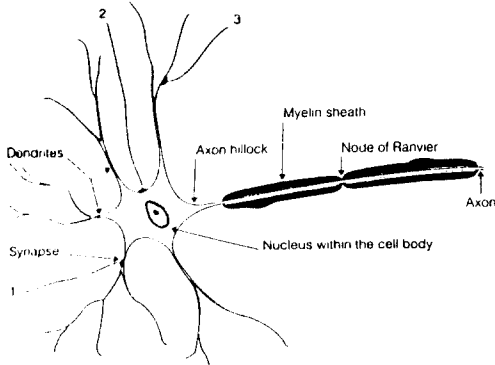
신호처리 관점에서 볼때 신경세포 (그림 1a)는

dendrite에서 다른 세포들로부터 전송된 펄스신호를 수신하여 synapses에서 가중 (weighting)한 다음, 세포막 (membrane)에 그 신호를 누적시킨다.

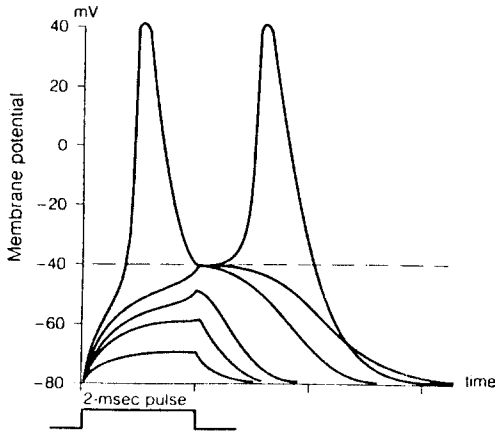
^[1] 세포막의 전위차가 약 -40 mV에 도달하면 axon hillock에서 그림 1b와 같이 활동전위 (action potential)열을 생성하고, 그 펄스는 axon을 따라 다른 신경세포에 전달되며, 그 주파수는 세포막의 평

*正會員, 東亞大學校 電子工學科
(Dept. of Elec. Eng., Dong-A Univ.)
接受日字: 1993年 10月 18日

균 전위차와 sigmoid 함수 관계를 갖는다. 이와같이 신경세포는 펄스열의 주파수 변조로써 정보를 전달한다. 이러한 펄스-모드 동작은 비동기성, 빠른속도, 저 전력소모, 저 잡음등의 장점이 있으며, 또한 신경조직의 특성 즉 병렬처리와 학습능력 그리고 내구성(robustness)등은 인공신경망의 구현을 위한 많은 연구를 촉진시켰다.



(a)



(b)

그림 1. (a) 신경세포의 개념도, (b) 활동전위의 생성
 Fig. 1. (a) The Schematic diagram of neuron, (b) the generation of action potential.

현재 대부분의 하드웨어 인공신경망 구현에 관한 연구는 고집적도를 실현할 수 있는 실리콘 VLSI 기술을 활용하여 회로 접근방식 (신경세포의 기능을 특수한 회로구성으로써 실현하려는 방식)을 사용하고 있다.³⁾ 그러나, 기존 트랜지스터의 특성은 위에서 언급한

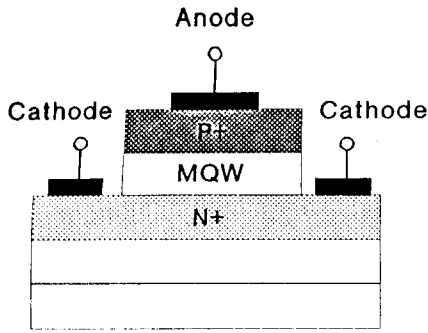
신경세포의 특성과는 현저히 다르기 때문에 이들을 기본 소자로 사용할 경우 자연히 회로가 복잡하게 되므로 집적도를 감소시킨다. 더욱이, 신경조직의 특유한 기능들은 많은 신경세포들의 밀접한 상호연결에 의해 이루어지는 것이기 때문에, 트랜지스터를 사용하는 복잡한 회로구성으로써는 필요한 집적도를 현재 구현하기 어려운 실정이다. 따라서, 기존의 트랜지스터를 사용하는 VLSI 회로 접근방식으로써 현재 약간의 성과가 있다고 하더라도 화상인식과 같은 복잡한 기능을 수행하기에는 근본적인 한계를 내포하고 있다.

본 연구에서는 새로운 전자소자를 개발하여 비교적 간단한 회로로써 신경세포의 펄스-모드 신호처리 특성을 회로 접근방식이 아니라 소자 접근방식으로 직접 구현하였다. 따라서, 트랜지스터를 사용할 경우 복잡한 회로로써 실현할 수 있었던 기능을 간단히 구현할 수 있으므로 집적도를 향상시킬 수 있고, 신경세포와 같이 펄스열의 주파수 변조를 정보전달 매개로 사용하기 때문에 고집적의 필수 조건인 저전력소모가 충족된다. 따라서, 화상인식과 같은 복잡한 기능도 수행할 수 있는 고집적 인공신경망칩의 구현도 가능하게 한다.

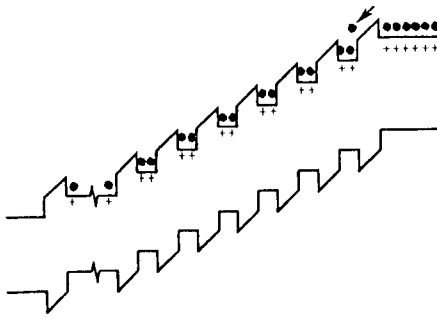
본 논문에서 개발된 소자를 다중 양자우물 주사형 다이오드 (MQW-IMD: Multi-Quantum Well Injection Mode Diode)라고 이름하였으며, 다양한 화합물 반도체 계열 즉 InP/InGaAs, GaAs/AlGaAs 등으로 제작할 수 있으나 본 논문에서는 가장 안정된 화합물 반도체인 GaAs/AlGaAs 로 제작한 소자의 연구결과를 소개한다.

II. MQW-IMD의 제작

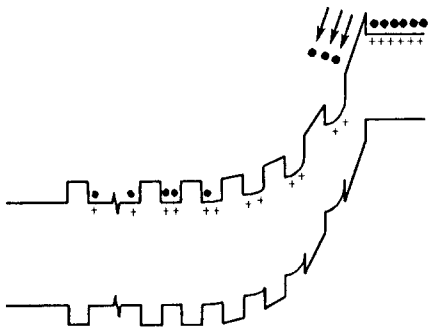
MQW-IMD는 반절연 (100) GaAs 기판위에 Vacuum Generators Model V80H, MBE를 사용하여 GaAs/AlGaAs 다중 양자우물영역을 적층하고, 간단히 4단계 mask 공정 (mesa 격리, n형 전극 증착, p형 전극 증착, interconnection)을 거쳐 제작되었다. 소자의 구조는 그림 2a와 같다. 양자우물은 10주기, n⁻ GaAs/undoped AlGaAs였고, n⁻ GaAs의 도핑농도는 10¹⁸ cm⁻³, n형 불순물로 Si를 사용하였으며, 두께는 각각 500/500 Å이다. n⁻ 캐소우드의 농도는 4.5x10¹⁶ cm⁻³이고, p⁻ GaAs 애노우드는 1.2x10¹⁸ cm⁻³이며, 두께는 금속증착을 위하여 충분히 두꺼운 1 μm로 하였다. p⁻ GaAs 애노우드에서 p형 불순물로 Be를 사용하였고, MBE로 도핑하지 않고 60 keV, 도우즈 5x10¹⁴ cm⁻²으로 이온주입한 후, 950 °C, 10% 포밍 가스 분위기에서 3초 동안 열처리 하였다.



(a)



(b)



(c)

그림 2. (a) 제작된 MQW-IMD의 단면도, (b) 저전도 상태의 에너지 대역도, (c) 고전도 상태의 에너지 대역도

Fig. 2. (a) The cross section of MQW-IMD, (b) the energy band diagram for the low conductance state, and (c) for the high conductance state.

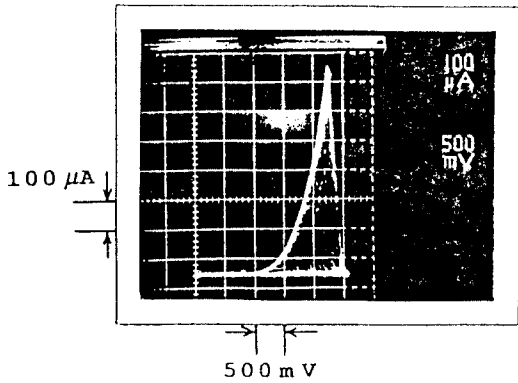
소자들은 mesa 격리, SiN 포장과 liftoff 공정을 거쳐 제작되었다. n형 음접촉 금속으로 AuGeNi를 사용하였고, p형으로는 AuMn (4%)를 사용하였으며, Al을 연결금속 (interconnection)으로 사용하였다. 450 °C, 4% 포밍가스 분위기에서 60초 동안 한 번 금속 열처리하여 음접촉을 이루었다.

Ⅲ. 동작원리

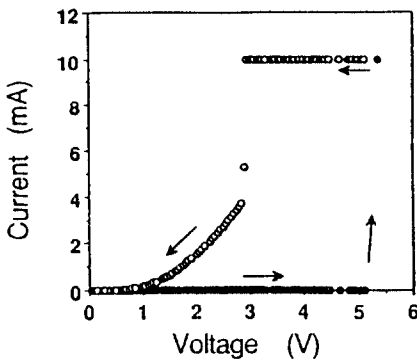
MQW-IMD는 고준위 도핑된 GaAs 양자우물층과 진성 AlGaAs 전위장벽층으로 이루어진 다중 양자우물 영역과 그 양 끝에 p⁺ GaAs 애노우드 그리고 n⁻ GaAs 캐소우드 영역으로 구성된다. 그 구조가 그림 2 가)에 나타나 있고, 그림 2b)에는 저전도, 그림 2c)에는 고전도 상태의 에너지 대역도가 각각 그려져 있다. 소자의 동작 원리는 다음과 같다. 고준위 도핑된 양자우물에서 도우너로부터 이온화된 전자들은 전위장벽에 의해 갇혀있고, 그 에너지는 양자화되어 있다. 그림 2b)와 같이 임계전압 (~ 2.5 V) 이하의 낮은 바이어스 상태에서는 일정한 크기의 전계가 전위장벽들에 분포되고 소자는 저전도 상태가 되며, 주로 캐소우드로부터 주입된 열전자에 의한 미소 전류가 흐른다. 임계전압 이상의 바이어스 상태에서는 캐소우드에서 주입된 전자들이 전위장벽을 이동하는 동안 높은 전계로부터 충분한 에너지를 공급받게 되므로 양자우물내에 갇혀있는 전자들과 충돌하여 그 갇힌 전자들을 양자우물 바깥으로 방출시키게 된다. 이러한 충돌이온화 현상에 의해 양자우물에 갇혀있던 전자들이 바깥으로 이온화되면 양자우물내의 도우너 양이온들에 의해 공간전하가 생성되고, 공간전하는 캐소우드에 접해있는 전위장벽의 전계를 증가시키며, 증가한 전계는 캐소우드로부터 열전자의 주입을 촉진시킨다. 이렇게 주입된 열전자들은 다시 충돌이온화 현상을 가속시킴으로써 이상과 같은 정방향 되먹임 (positive feedback) 현상에 의해 소자는 급격히 그림 2c)와 같은 고전도 상태로 전환되어 큰 전류를 출력한다. 따라서, 그림 3a)와 같이 S형 전류-전압 특성을 나타낸다. 그리고, 비록 바이어스가 다시 감소하더라도 캐소우드에서 주입된 전자들이 양자우물에 포획되어 공간전하를 중성화 시킴으로써 고전계에 의한 충돌이온화 현상이 감소할 때까지 여전히 고전도 상태에 머무르게 되므로 holding voltage, V_H (~ 1 V) 에 이를 때까지 비교적 큰 전류가 흐른다. 자세한 MQW-IMD의 S형 전류-전압 특성에 대하여는 참고문헌 [5]를 참조바란다.

그림 3a)에는 GaAs/AlGaAs로 제작된 MQW-

IMD의 curve tracer, b에는 HP 4145A로 측정된 전류-전압 특성이 각각 나타나 있다. 그림에서 보듯이 쌍안정 상태를 뚜렷이 확인할 수 있었다.



(a)



(b)

그림 3. (a) 다중 스위프와 (curve tracer), (b) 단일 스위프 상태 (HP 4145A)에서 측정된 MQW-IMD의 전류-전압 특성곡선

Fig. 3. The current-voltage characteristics of MQW-IMD measured by (a) the multi-sweep (curve tracer), and (b) the single sweep (HP 4145A).

IV. 이론

MQW-IMD에서 중심되는 물리현상인 충돌이온화율은 다음과 같이 계산하였다. 단위체적당 총 평균 충돌이온화율은^[6]

$$P_v = \frac{1}{V} \sum_{k_1} \sum_{k_2} \sum_{k_1'} \sum_{k_2'} P_{k_1 k_2}^{k_1' k_2'} f(k_1) f(k_2) [1 - f(k_1')] [1 - f(k_2')] \quad (1)$$

이며, 여기서 $f(k)$ 는 페르미 분포함수이고, $P_{k_1 k_2}^{k_1' k_2'}$ 은 k_1, k_2 양자상태에 있는 전자들이 충돌하여 k_1', k_2' 상태로 천이할 확율을 나타내며, V 는 체적을 뜻한다. 천이율은 페르미 황금율로부터 구해진다.

그림 4에는 GaAs/AlGaAs (200 Å/200 Å, $\Delta E_c = 0.35$ eV) 양자우물에 갇혀있는 전자의 양자 에너지별 이온화율과 총이온화율을 주입전자의 에너지에 따라 계산한 그래프가 나타나 있다. 주입전자의 에너지가 약 0.9 eV (약 $2.5x \Delta E_c$) 이상일때 충돌이온화율이 급격히 증가하였으며, 그 이상의 에너지에 대해서는 포화되었다.

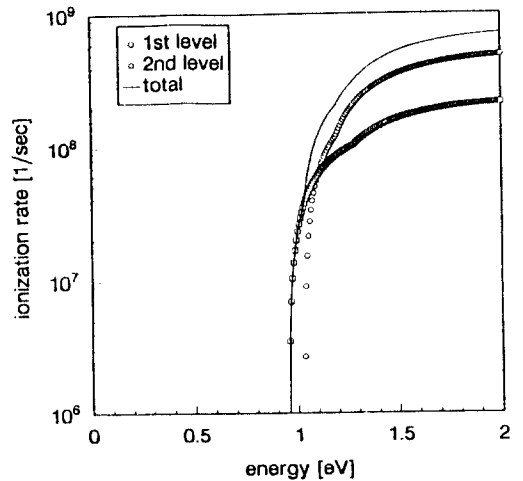


그림 4. 주입 전자의 에너지 크기에 따른 양자우물에 갇힌 전자의 충돌이온화율 (n⁺ GaAs-AlGaAs: 200/200 Å)

Fig. 4. The impact ionization rate of the confined electrons within the quantum well vs. the energy of the incident electron (n⁺ GaAs-AlGaAs: 200/200 Å).

그림에서 보듯이 두번째 양자 에너지에 있는 전자들이 보다 작은 에너지에서 이온화되지만 이온화율은 첫번째 양자 에너지의 전자 보다 작았다. 이것은 첫번째 양자 에너지에 더 많은 전자들이 있기 때문이다. 충돌이온화율은 다음식에서 충돌이온화 단면적, σ 로 변환되어 소자 모델 방정식에 사용된다.

$$\sigma = P_v A \quad (4)$$

여기서 A는 소자의 단면적이다.

MQW-IMD의 동작을 지배하는 방정식을 정리하면 아래와 같다.

$$j = A^*T^2 \exp\left[-\frac{\Delta E_c}{k_B T}\right] \exp\left[\frac{q\phi_c}{k_B T}\right] \quad (5)$$

$$F_c = \frac{(V - V_{bi})}{L} + \frac{1}{L\epsilon} \int_{x_c-w}^{x_c} xp(x) dx \quad (6)$$

$$\frac{\partial \rho(t)}{\partial t} = \sigma nj \quad (7)$$

$$j(t) = \frac{j(0)}{1 - \frac{t}{\tau}} \quad (8)$$

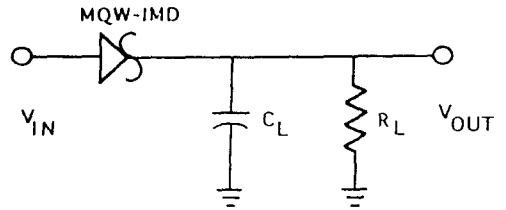
식 (5)는 캐소우드에서 주입되는 전류, j, 를 나타낸다. 여기서 A*는 Richardson 상수, T는 동작온도, F_c는 캐소우드에 인접한 전위장벽의 전계를 나타내며 식 (6)으로 표시된다. V는 바이어스 전압, V_{bi}는 내부전위, L은 총 전위장벽의 폭, L_n는 총 양자우물 영역의 폭, W_n는 공간전하 영역의 폭이다. 공간전하 영역의 시간에 따른 변화는 식 (7)에 의해 표현되며, ρ(t)는 공간전하 밀도, σ는 충돌이온화 단면적, n은 양자우물에 갇혀있는 전자 농도이다. 식 (5)-(7)로부터 전류의 시간적 변화는 식 (8)에 의해 표현된다. 자세한 사항은 참고문헌 [7-10]을 참조하기 바란다.

V. MQW-IMD 구동회로

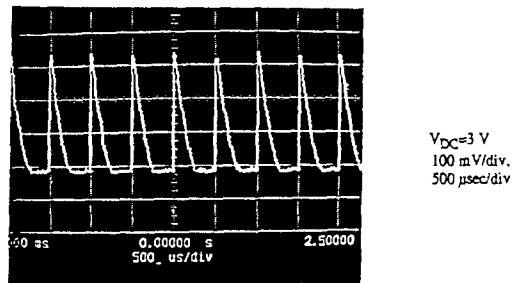
MQW-IMD의 쌍안정 S형 전류-전압 특성을 이용하여 그림 5a)와 같이 출력단에 저항과 캐패시터가 병렬로 연결된 간단한 구동회로를 구성하였다. MQW-IMD 구동회로는 입력단에 임계전압 이상의 직류전압을 인가하면 그림 5b)와 같이 비교적 균일한 크기 (320 mV)의 펄스열을 발생하였으며, 그 주파수는 인가 직류 전압의 크기에 따라 변하였다. 이것은 마치 신경세포에서 신경세포막의 평균 전위차가 임계전위를 증가하게되면 활동전위 펄스를 생성하는 axon hillock과 유사한 기능을 수행하는 것이다.^[1,2] 더우기 기존의 다른 하드웨어 구현방식^[3,4]과 비교하여 회로가 간단한 것이 특징이다. MQW-IMD 구동회로는 앞으로 소개할 다양한 신경회로의 구성을 가능케하는 중요한 기본적인 신호처리 회로이다.

구동회로의 동작원리는 다음과 같다. 임계전압 보다 큰 직류전압이 인가된 초기에는 MQW-IMD가 저전도 상태에 있으므로 거의 모든 전압은 소자에서 강

하되고, 열전자 방출에 의한 미소전류 식 (5)가 흐르며, 따라서 출력전압은 무시할 만큼 작다. 시간이 지남에 따라 충돌이온화에 의해 양자우물에 공간전하가 서서히 형성되어 식 (7) 이로인하여 캐소우드 전계 식 (6)도 증가하게된다. 전술한 정방향 되먹임 현상이 차츰 진전되어 어느 순간 MQW-IMD는 그림 2c)와 같이 급격히 고전도 상태로 전환되어 큰 전류 식 (8)가 흐르게 된다.



(a)



(b)

그림 5. (a) MQW-IMD 구동회로, (b)MQW-IMD로 부터 발생한 펄스열

Fig. 5. (a) The MQW-IMD trigger circuit, (b) the generated pulse train.

큰 전류에 의하여 캐패시터가 충전됨에 따라 출력 전압도 급격히 증가하게되고, 식 (9)에 의해 표현된다. MQW-IMD의 전압 식 (10)은 상대적으로 감소하여 다시 저전도 상태로 돌아간다. 그러면 MQW-IMD로부터 전류의 공급은 차단되어 식 (11) 캐패시터는 방전하기 시작하므로 출력전압도 함께 감소하게 된다. 출력전압이 감소하여 MQW-IMD의 전압이 증가하더라도 소자가 다시 고전도 상태로 전환되기 까지는, 전자가 양자우물에 포획되어 다시 충돌이온화 되어야 하기 때문에, 일정한 시간을 필요로 한다. 따라서, 소자로부터의 전류공급은 즉시 이루어지지 않게 되고, 출력전압은 R_LC_L 시정수로서 감소하게 되어 한

개의 펄스를 만들게 된다.

$$V_o(t) = \frac{A}{C_L} \int_0^t j(t') \exp[-(t-t')/R_L C_L] dt' \quad (9)$$

$$V(t) = V_{ix} - \frac{A}{C_L} \int_0^t j(t') dt' \quad (10)$$

$$j(t) = \frac{j(t_0)}{1 + \frac{t-t_0}{\tau_j}} \quad (11)$$

충분한 시간이 지난후 MQW-IMD가 완전히 저전도 상태로 돌아오면 펄스 발생 현상은 반복되어 결국 그림 5b와 같은 펄스열을 발생하게 된다. 이러한 펄스열 발생과정을 식 (5)-(11)을 사용하여 수치해석적으로 시뮬레이션하였으며, 여기서 t_0 는 최대전류가 발생하는 시간이다. 자세한 사항은 참고문헌 [7-10]을 참조하기 바란다. 그 결과를 그림 6에 보였다. 점선은 전류, 실선은 출력전압을 각각 나타낸다.

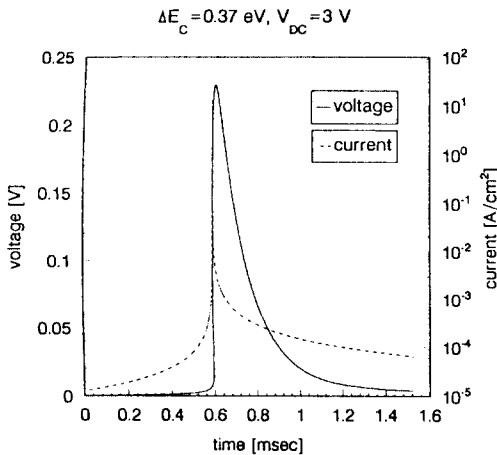
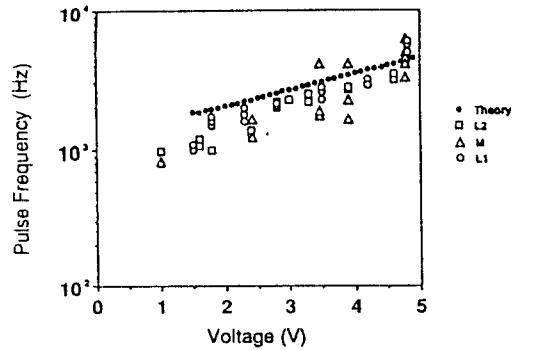


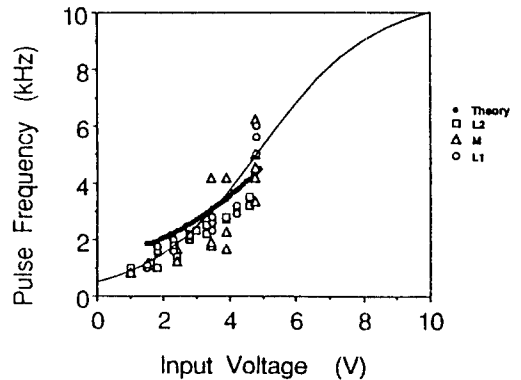
그림 6. 펄스열 발생의 시뮬레이션
Fig. 6. The simulation of the generation of pulse train.

MQW-IMD 구동회로는 신경세포의 중요한 몇가지 특징적 기능을 수행한다. 첫째, 임계값 이상의 전압이 인가되었을 때 펄스열을 발생하는 임계기능 (threshold behavior)이다. 이것은 신경세포에서 세포막의 전위차가 임계값 (-40 mV) 이상이 되면 활동전위열을 발생하는 기능과 유사하다.^[1] 둘째, 펄스열의 크기 (300 mV)가 비교적 균일하고 신경세포의 활동전위차열의 크기 (80 mV)와 비슷하다.^[2] 셋째, 출력 펄스열의 주파수는 입력 바이어스 전압에 따라 변한

다. 구동회로에서 출력 펄스열의 주파수는 그림 7과 같이 입력 전압에 대하여 지수함수적 변화를 보였다. 이것은 신경세포의 활동전위차열의 주파수가 세포막의 평균 전위차에 지수함수적 변화를 보이는 것과 같다.^[1] 이러한 주파수와 입력전압과의 지수함수적 관계를 일반적으로 sigmoid 함수로 표현하며^[11], 그림 7b에 실선으로 표시되어 있다. 마지막으로 큰 입력전압에 대하여 주파수는 포화되는데, 이것은 출력 캐패시터의 방전과 공간전하의 중성화를 위하여 일정한 시간이 필요하기 때문이다. 결과적으로 MQW-IMD 구동회로는 임계기능, 균일한 펄스열 발생과 같은 신경세포의 중요한 기능을 수행하며, 그 주파수와 입력전압은 sigmoid 함수 관계를 보여 주었다.



(a)



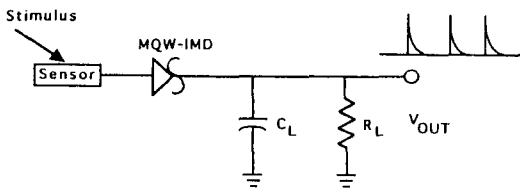
(b)

그림 7. 펄스열 주파수와 입력 직류 전압과의 관계 (a) linear scale, (b) log scale
Fig. 7. The frequency of the pulse train vs. the DC input voltage (a) in linear scale, and (b) in log scale.

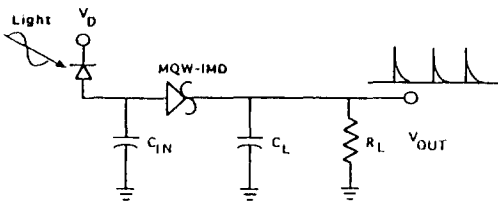
결론적으로 MQW-IMD를 사용함으로써 인공신경회로망 구현에 필요한 기능들을 간단한 회로 구성으로 실현할 수 있었다.

VI. MQW-IMD 구동회로를 응용한 신경회로들

기본적인 MQW-IMD 구동회로를 활용하여 몇 가지 중요한 신경회로를 구성할 수 있다. 그림 8a와 같이 구동회로 입력단에 외부의 자극을 전압으로 변환시키는 감지기를 연결하면 자극을 전기적 펄스 신호로 변환시키는 감각신경회로 (sensory neuron) 즉 일종의 변환기를 구성할 수 있다. 감지기에 입력된 외부 자극은 전압으로 전환되어 MQW-IMD의 입력 전압을 증가시키고, 그 전압이 임계값을 넘게되면 구동회로는 펄스열을 발생한다. 감지기의 종류에 따라서 어떠한 자극-온도, 압력등도 감지하고 정량화하여 다른 신경세포들이 수신하기에 적합한 전기적 신호로 변환할 수 있다. 만약 감지기가 전류를 생성하면 MQW-IMD 입력단에 캐패시터를 연결하여 전압으로 변환시킬 수 있다



(a)



(b)

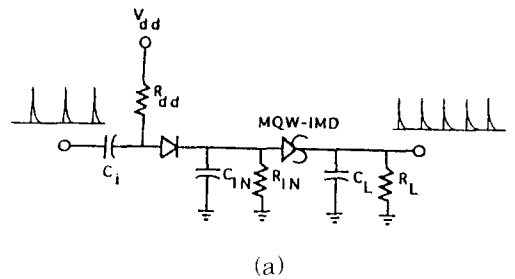
그림 8. MQW-IMD 구동회로를 응용한 감각신경회로의 구현 (a) 전압발생 변환기를 사용한 경우, (b) 전류발생 변환기를 사용한 경우

Fig. 8. The implementation of sensory neuron in conjunction with (a) voltage transducer, and (b) current transducer.

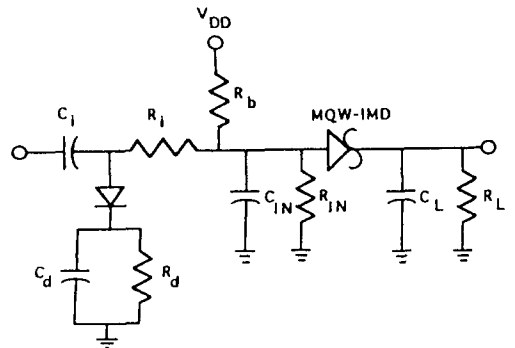
한 예로서 그림 8b에서 보듯이 빛을 감지하기 위해 광 다이오드를 입력단에 연결하면 광 다이오드에 조사된 빛은 전류로 변환되어 입력 캐패시터에 충전된다. 충전 전압이 임계값 보다 커지면 구동회로는 펄스열을 발생하게 되며, 그 주파수는 조사된 빛의 세기에 비례하므로 조사량을 정량화할 수 있게된다.

결론적으로 간단한 MQW-IMD 구동회로를 사용함으로써 외부자극을 신경세포들이 처리하기 용이한 펄스 신호로 변화시킬 수 있는 간단하면서 활용도가 높은 감각신경회로들을 구현할 수 있다. 이러한 회로들은 신경회로망의 pre-processor로 응용될 수 있다.

신경조직에서 신경세포간의 신호전송은 펄스로 이루어지며, 정보는 펄스의 주파수 변조로 전달된다. 이와같이 펄스신호를 처리하는 펄스신호처리 신경회로도 그림 9와 같이 MQW-IMD 구동회로를 변형시킴으로써 구현할 수 있다.



(a)



(b)

그림 9. (a) Excitatory 신경회로, (b) Inhibitory 신경회로

Fig. 9. (a) Excitatory Interneuron, (b) Inhibitory Interneuron.

그림 9a의 excitatory 입력 신경회로는 구동회로의 입력단자에 $R_{IN}C_{IN}$ 병렬회로와 기존의 다이오드로 구

성된 정류회로 그리고 입력 결합 캐패시터, C_i 가 결합되어 이루어진다. 입력단에 펄스가 인가되면 다이오드는 전도상태가 되고 입력 캐패시터 C_{IN} 에 전하를 충전하게 된다. 캐패시터 전압이 MQW-IMD의 임계 전압을 초과하게 되면 캐패시터에 충전된 전하의 일부가 출력 캐패시터로 전달되어 구동회로는 펄스열을 발생한다. 이 때 다이오드는 역방향 상태이므로 캐패시터에 충전된 전하가 입력단 쪽으로 전송되지 못한다. 따라서 입력 펄스열의 주파수가 증가할 수록 출력 펄스열의 주파수도 비례하여 증가한다. 그리고, 그 비례정도는 입력 캐패시터 C_i 의 크기에 의해 결정되며, 이것은 synapsis의 가중기능 (weighting function)에 해당한다. 반면에 inhibitory 입력 신경회로는 그림 9b와 같이 구성된다. 입력 펄스는 다이오드를 전도상태가 되도록 하여 입력 캐패시터에 충전되어 있던 전하를 다이오드 정류회로를 통하여 방전되도록함으로써 MQW-IMD 구동회로의 입력단 전압을 감소시킨다. 따라서 출력단의 펄스열의 주파수는 입력단에 인가되는 펄스열의 주파수가 증가할수록 감소하게 된다.

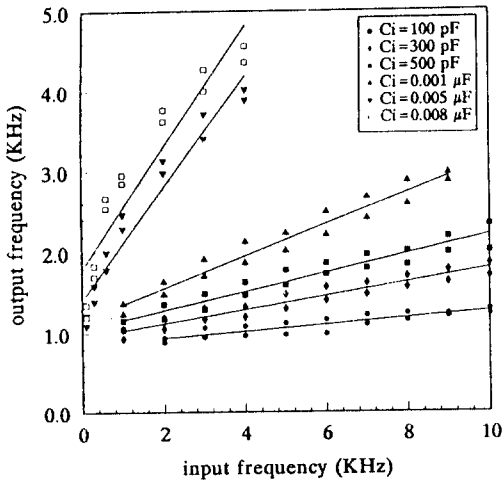


그림 10. 결합 캐패시터와 입력 주파수의 변화에 따른 출력 주파수 측정 그래프

Fig. 10. The relationship between the output frequency and the input frequency in accordance with the coupling capacitance.

그림 10에는 excitatory 신경회로에서 출력주파수를 입력주파수와 입력 결합 캐패시터, C_i 의 변화에 따라 측정한 그래프를 나타내었다. 예상한 바와 같이

출력주파수는 입력주파수에 비례하였고, 기울기는 즉 가중치는 결합 캐패시터, C_i 가 증가함에 따라 커졌다. 이것은 신경세포의 synapsis의 가중기능과 유사하다. 관계식은 다음과 같다.

$$f_o = \frac{C_i V_p}{C_L [V_{TH} - V_H]} f_i + \frac{I_b - \frac{V_{IN}}{R_{IN}}}{C_L [V_{TH} - V_H]} \quad (12)$$

여기서 V_{TH} 는 MQW-IMD의 임계전압, V_p 는 펄스의 최대전압, V_H 는 정지전압 (holding voltage), I_b 는 다이오드와 V_{dd} , R_{dd} 로 구성된 바이어스 회로에서 공급되는 전류 그리고 V_{in} 은 MQW-IMD의 입력단에 충전되는 전압을 나타낸다. 식 (9)에서 보듯이 출력 주파수, f_o 는 입력주파수, f_i 와 입력 캐패시턴스, C_i 에 비례한다.

다수의 입 출력단을 갖는 신경회로를 그림 11에서 볼 수 있다. 다른 신경회로로 부터 전송된 펄스 신호들이 excitatory와 inhibitory 입력단에서 수신되어 각 입력단의 결합 캐패시터, C_i 와 다이오드 바이어스 상태에 의해 결정되는 가중치에 의해 변조된후 입력 캐패시터, C_{IN} 에 누적된다. 입력 캐패시터의 전압이 MQW-IMD 구동회로의 임계전압을 초과하면 펄스열이 생성되어 출력 캐패시터, C_o 를 통하여 다른 신경회로들로 각각 전송됨으로써 정보를 교환한다. 이와 같이 다수의 fan-in, fan-out을 갖는 신경회로를 쉽게 구현할 수 있다. 출력주파수와 입력주파수의 관계는 다음과 같이 표현된다.

$$f_o = \frac{1}{C_L [V_{TH} - V_H]} \left\{ \sum_{n=1}^N [C_{in} V_{in} f_{in}] - \sum_{m=1}^M [C_{im} V_{im} f_{im}] - \frac{V_{IN}}{R_{IN}} + \sum_{n=1}^N I_{in} + \sum_{m=1}^M I_{im} \right\} \quad (13)$$

괄호 안의 첫째 항은 excitatory 입력에 의한 주파수 증가를 나타내고, 두번째 항은 inhibitory 입력에 의한 감소를 나타낸다. 그리고, 세째 항은 입력 $R_{IN}C_{IN}$ 회로에 의한 손실을 표현하며, 만약 입력단으로 부터 전류의 주입이 없으면 C_{IN} 에 충전된 정보가 서서히 R_{IN} 을 통해 소멸되는 것을 의미하며, 신경세포의 "forgetting" 효과에 해당한다.^[12] 네째와 다섯째 항은 각각 excitatory와 inhibitory 입력단의 다이오드 바이어스 회로로 부터 공급되는 전류를 표시한다. 그림 2 가)에 있는 신경세포의 구조와 비교해 보면, 다수 입력단은 신호를 수신하는 dendrite의 기능을 하고, 입력 $R_{IN}C_{IN}$ 회로는 수신된 신호를 누적하는 세포막 (membrane)에 해당한다. 그리고, MQW-IMD 구동회로는 활동전위를 생성하는 axon hillock

과 같으며, 출력 R_1C_1 회로는 신호를 전송하는 axon과 유사하다. 마지막으로 출력단에 연결되어 있는 캐패시터, C_{out} 은 다른 신경세포의 결합 캐패시터로서 수신된 신호를 가중시키는 synapsis의 기능을 한다. 이와같이 간단한 방법으로 많은 fan-in과 fan-out을 구현할 수 있다.

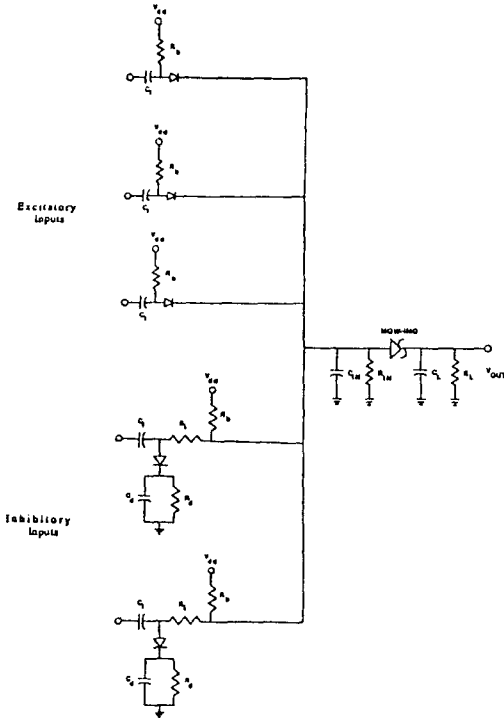


그림 11. 다수 입력과 출력을 갖는 신경회로
Fig. 11. The multiple input and output interneuron.

VII. 화상인식 신경망칩

앞 절에서 제안된 MQW-IMD를 사용하는 신경회로는 구조가 간단하고, 펄스열을 정보 전달의 수단으로 사용하기 때문에 전력소모가 적다. 이러한 잇점들은 고집적 신경망칩의 구현을 가능하게 한다. 그리고, 화합물 반도체를 사용하기 때문에 다른 소자들 즉 HEMT, HBT 전자소자 특히 LD, APD와 같은 광소자와의 집적화를 용이하게 한다. 더우기 최근에는 FIB (Focused Ion Beam)와 MBE를 결합한 시스템을^[13] 사용하여 묘화공정 (Lithography)없이 3차원 고집적을 이루는 연구가 진행되고 있음을 볼

때, 이와같은 기술을 바탕으로 앞 절에서 제안한 그림 8의 감각신경회로와 그림 9의 펄스신호처리회로를 집적화한 화상인식 신경망칩을 구현할 수 있을 것으로 생각된다.

그림 12에는 화상인식 신경망칩의 예상도가 그려져 있다. 상단부는 광 감지기를 사용하는 감각신경망층으로서 조사된 화상을 감지하여 적절한 전기 펄스신호로 변환시킨다. 이렇게 변환된 화상신호는 그 아래에 있는 펄스신호처리 신경회로들로 구성된 다층구조 신경망에서 반복학습을 통하여 정보로 저장된다. 저장된 정보는 다시 감각신경망층에 조사된 부분적인 화상정보를 바탕으로 읽어낼 수 있다.

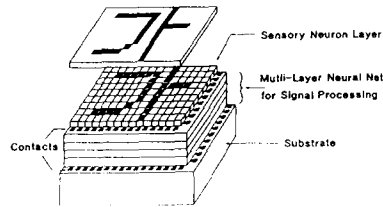


그림 12. 화상인식 신경망칩
Fig. 12. The proposed Neural chip for pattern recognition.

VIII. 결론

펄스-모드 신경망 구현을 위한 새로운 반도체 소자 즉 MQW-IMD를 개발하였다. MQW-IMD는 GaAs/AlGaAs를 사용하여 제작 되었으며, 쌍안정 S형 진류-전압 특성을 보여주었다. MQW-IMD를 사용하였을 때 간단한 회로 구성으로써 신경세포의 중요한 신호처리 기능을 수행할 수 있음을 보였다. MQW-IMD 구동회로는 임계값 (~2.5 V) 이상의 직류 입력전압이 인가되었을 때, 균일한 크기 (~300 mV)의 펄스열을 생성하였고, 그 주파수 (수 KHz)는 인가된 전압에 대하여 sigmoid 함수 관계를 보여주었다. MQW-IMD 구동회로를 사용하여 외부자극을 펄스신호로 변환하는 감각신경회로와 펄스신호를 처리하는 신경회로를 제안하였다. 측정된 펄스신호처리회로의 출력 주파수는 입력 주파수에 비례하였고, 가중치 비례상수는 결합 캐패시터의 크기에 의해 결정되었으며, 이것은 신경세포의 synapsis의 기능과 유사하다. 저잡음, 저전력소모, 간단한 회로 구성등의 잇점은 고집적 신경망칩의 구현을 가능하게 하며,

최근의 집적화 기술을 바탕으로 감각신경회로와 펄스 신호처리신경회로를 함께 집적한 화상인식 신경망칩을 제안하였다.

參 考 文 獻

[1] A.L. Hodgkin and A.F. Huxley, "Measurement of current-voltage relations in the membrane of the giant axon of Loligo," J. Physiology, vol-116, p424, 1952.

[2] C. Mead, Analog VLSI and Neural Systems, Ch4, Addison Wesley, 1989.

[3] H.P. Graf and L.D. Jackel, "Advances in neural network hardware," IEDM, p766, 1988.

[4] D.B. Schwartz and R.E. Howard, "A programmable analog neural network chip," IEEE Custom Integrated Circuits Conference, 10.2.1, 1988.

[5] C. Song and K.P. Roenker, "S-type switching characteristics from transverse transport in multiquantum well diodes," J. Appl. Phys., vol-72, p4417, 1992.

[6] S.L. Chuang and K. Hess, "Impact ionization across the conduction-band-edge discontinuity of quantum-well heterostructures," J. Appl. Phys., vol-59, p2885, 1986.

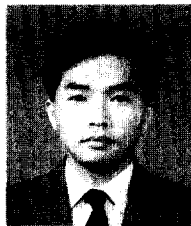
[7] , [8] , [9] , [10] C. Song and K.P. Roenker, Proc. Elect. Chemical Soc. Meeting, Hawaii, May, 1993, Proc. Inter. Confer. VLSI and CAD, Taejon, p450, 1993, submitted to Solid State Electronics and accepted by IEEE, Neural Networks.

[11] J.J. Hopfield and D.W. Tank, "Computing with Neural Circuits: A Model," Science, p625, Aug., 1986.

[12] J.A. Anderson and E. Rosenfeld, Neurocomputing: Foundations of Research, MIT Press, 1989.

[13] A.J. Steckl, "Particle-Beam Fabrication and In Situ Processing of Integrated Circuits," Proc. IEEE, vol-74, p1753, 1986.

著 者 紹 介



宋 政 根(正會員)

1980年 3月 서울대학교, 전자공학과(학사). 1984年 3月 서울대학교, 전자공학과(석사). 1992年 3月, Univ. of Cincinnati, 전기 및 컴퓨터 공학과(박사). 1992年 3月 ~ 현재 동아대학교 전자공학과 전임강사. 주관심 분야는 고속

소자 및 유전체 박막 등임.

특허: 미국특허 No.5,302,838.