

새로운 측정방법을 이용한 바이폴라 트랜지스터에서의 직류 및 교류 전류 편중 효과에 관한 해석

(The Analysis of DC and AC Current Crowding Effects Model in Bipolar Junction Transistors Using a New Extraction Method)

李興洙*, 李成玟*, 金鳳烈**

(Heung-Soo Rhee, Seonghearn Lee and Bong Ryul Kim)

要約

고주파 및 고속 바이폴라 트랜지스터에 대한 직류 및 교류 전류 편중효과를 새로운 Z-변수 측정기법을 이용하여 면밀하게 분석하였다. 또한 본 논문에서는 교류동작의 SPICE 시뮬레이션을 위하여 교류 편중효과를 포함하는 새로운 소자모델을 제안하였다. 아울러 위에서 언급한 새로운 측정기법을 이용하여 바이폴라 트랜지스터의 미세구조에서 나타나는 직류 및 교류 편중효과를 측정된 수치를 이용하여 명확하게 규명하였다. 본 논문에서의 측정기법은 바이폴라 트랜지스터의 Z-변수 소신호 등가회로와 2단자 회로망 이론에 근거한다. 교류 편중효과를 모델하기 위해서 본 논문에서는 베이스 캐퍼시턴스로 정의되는 용량성분을 저항성분과 병렬로 연결하여 베이스 저항을 베이스 임피던스로 취급한다. 직류 편중효과에서는 콜렉터 전류가 증가함에 따라 베이스 저항은 감소하며 전류가 매우 높은 상태에서는 베이스 저항값은 에미터의 면적에 관계없이 임의의 한계점에 접근한다. 또한 교류 편중효과 분석에서는 콜렉터 전류가 증가함에 따라 교류 편중효과를 설명하게 되는 베이스 캐퍼시턴스가 증가함을 보인다. 마지막으로, 회로 시뮬레이션에 교류 편중효과를 적용할 수 있도록 하기 위하여 베이스 캐퍼시턴스를 수식적으로 표현하였다.

Abstract

DC and AC current crowding effects⁽¹⁾⁽³⁾ for microwave and high speed bipolar transistors are investigated in detail using a new and accurate measurement technique based on Z-parameter equations. Using the new measurement technique, dc and ac current crowding effects have been explained clearly in bipolar junction transistors. To model ac crowding effects, a capacitive element defined as base capacitance(C_b), called ac crowding capacitance, is added to base resistance in parallel, thereby treating the base resistance(R_b) as base impedance, Z_b . It is shown that base resistance decreases with increasing collector current due to dc current crowding, and approaches to a certain limited value at high collector currents regardless of the emitter size. It is also observed that, due to ac current crowding, base capacitance increases with increasing collector current. To quantify the ac crowding effects for SPICE circuit simulation, the base capacitance(C_b) including the base depletion and diffusion components has been modeled with an analytical expression form.

*正會員, 韓國電子通信研究所
(Electronics and Telecommunications
Research Institute)

**正會員, 延世大學校 電子工學科
(Dept. of Elec. Eng., Yonsei Univ.)
接受日字: 1993年 12月 7日

I. 서론

고주파 및 고속 바이폴라 트랜지스터에 있어서, 교류 편중효과는 이러한 소자들의 ac 특성을 예측하는데 있어서 매우 중요한 변수가 되고 있다. 교류 편중효과를 정확하게 특성화 함으로서 고주파 영역에서의 콜렉터 전류에 따른 트랜지스터의 베이스 저항을 보다 정확하게 추출할 수 있게 된다. 최근의 고속 바이폴라 트랜지스터의 칩 크기는 점점 소형화되면서 필수적으로 이러한 교류 편중효과를 수반하게 된다. 더우기, 트랜지스터의 수직면적이 줄어드는 현상으로 인하여, 베이스의 두께는 더욱 줄어들고 그에 따라 실제 베이스 영역의 면저항은 커지게 된다. 이러한 경우, 전류가 증가함에 따라 대부분의 직류 전류가 높은 저항때문에 에미터의 중심부분 보다는 주변에 몰리게 된다. 이러한 직류 편중현상은 위에서 언급한 바와 같이 에미터의 둘레에 가까울수록 현저해지며, 여기에 비례하여 확산용량은 중심보다는 주변에서 더욱 커지게 된다. 이러한 직류전류의 에미터 주변에 쌓이는 현상은 곧바로 교류 전류가 주파수와 비례하여 에미터 영역의 주변에 밀집되어 쌓이는 원인이 되며 이것을 소위 교류전류 편중효과라고 부른다. 이러한 교류 편중효과는 고주파에서 베이스 영역의 주변을 따라 불규칙적인 수직전류 성분을 발생하게 되는데 이것은 RC 회로망 개념을 도입함으로써 효과적으로 설명할 수 있게 된다. 따라서 고주파 회로설계 및 시뮬레이션에서 베이스 영역을 효과적으로 분석하기 위해서는 RC 회로망을 사용하는 것이 매우 효과적이다. 그러나 기존 Hybrid-Pi 모델에서는 베이스 영역을 위의 교류 편중 효과를 나타내는 베이스 커패시턴스를 전혀 고려하지 않은채 단순히 베이스 저항(R_b)만으로 표현되어짐으로서 실제 측정치와 시뮬레이션 결과 사이에 근본적인 편차가 존재한다. 이러한 이유 때문에 고주파 및 고속 바이폴라 디바이스에서 전류 편중효과에 대한 연구가 매우 중요하게 고려되어진다. 베이스 영역에서의 RC 모델은 베이스 임피던스의 크기는 주파수가 증가함에 따라 감소한다는 유사한 특성에 의해서 설명할 수 있다.

본 교류 편중효과에 해서는 여러 논문들이 발표 되었으며^{[1] [2] [3]}, 이러한 논문들은 베이스 저항(R_b)이 베이스 임피던스(Z_b)로 취급되어야 한다는 정당성을 밝혔다. 그럼에도 불구하고 대부분의 논문에서는 베이스 임피던스를 추출하는 적절한 방법을 제시하지 못했다. 본 논문에서는 고주파 및 고속 바이폴라 트랜지스터에서의 교류 편중효과를 포함하는 베이스 임피던스를 추출하는 새로운 방법을 제시한다. 본 Z-변

수 추출기법은 기존 방법에서 수행하지 못하는 교류 편중효과를 분석할수 있을 뿐만 아니라 추출방법이 매우 단순하면서도 정확한 것이 특징이다. 본 측정기법의 기본 개념은 베이스 임피던스가 Z-변수의 일종인 것에 착안하여, 그림 1에서 보는 바와 같이 2단자 Z-변수 회로망 이론을 이용하여 곧바로 유도해낼수 있다는데 근거한다.

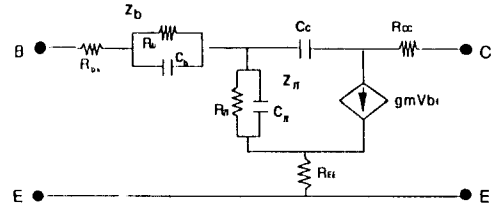


그림 1. 교류편중효과를 모델하기 위하여 제안된 Z_b 모델에 대한 PSA BJT의 소신호 등가 회로

Fig 1. A small-signal PSA BJT equivalent circuits with Z_b model to explain current crowding effect.

교류 편중효과를 모델하기 위하여 그와 동일한 효과를 나타내는 용량성분(C_b)을 베이스 저항과 병렬로 첨가함으로써 결국, 베이스 저항은 베이스 임피던스로 취급될 수 있다. 이러한 측정기법을 이용하여 여러가지 에미터 크기를 갖는 폴리 실리콘 자기 접합형 (PSA) 바이폴라 트랜지스터에서의 콜렉터 전류에 의한 R_b 및 C_b 의존성을 명확하게 보임으로서 전류 편중효과를 밝혀내게 된다. 본 측정기법은 기존 베이스 저항 측정기법들, 예를들면, Y변수 측정기법^[4], 입력 임피던스 서클 방법^[5]에 비해 여러가지 장점들을 갖고 있다. 첫째로, 본 논문에서 제안하는 Z-변수 측정기법은 그 수식이 Y변수 기법에 비해 매우 단순해서 수식의 계산과정에서 발생할수 있는 오류의 가능성을 배제할 수가 있다. Y-변수 기법은 gm, Y_{11} , Y_{12} , Y_{21} , 및 Y_{22} 와 같은 여러가지 변수를 포함 함으로서 그 수식 및 계산과정이 매우 복잡하게 되는 반면에, Z-변수 기법은 단지 Z_{11} 및 Z_{12} 변수만이 사용됨으로서 측정 및 데이터 처리에 어떠한 모호성도 배제할 수 있게 된다. 둘째로, Y-변수 기법에서는 단지 에미터 저항이 매우 작다는 이유로 무시된다. 그러나 최근의 고속 바이폴라 트랜지스터에서는 폴리실리콘을 사용하는 자기접합형 (PSA) 트랜지스터로서 에미터 저항은 기존 소자와는 달리 매우 높게 되어, 결코 무시될 수 없게 된다. 셋째로, 입력 임피

던스 서클 방식의 정확도는 베이스 저항을 추출하기 위하여 반원(semi-circle)을 작성하는 과정에 크게 의존된다. 뿐만 아니라, 에미터 저항이 얼마나 정확하게 측정되느냐에 따라 추출되는 베이스 저항값의 정확도가 크게 영향을 받게 된다. 따라서, 이 방법은 에미터 저항이 큰 고주파 및 고속 디바이스에는 적합치 않다. 이와 달리, Z-변수 측정기법은 에미터 저항에 전혀 영향을 받지 않게 됨으로서, 보다 정확한 베이스 저항 값을 구할 수 있게 된다. 더우기, 위에서 언급한 두 방법은 베이스 저항을 단순히 R_b 로 나타냄으로서 교류 편중효과가 고려되지 않은 결점이 있다. 본 논문의 목적은 교류 편중효과를 분석하기 위하여 그와 관계가 있는 베이스 확산용량(C_{bd})을 명확하게 밝혀내는 것이며, 궁극적으로는 본 논문에서 제안한 베이스 임피던스 모델을 SPICE와 같은 시뮬레이션에 적용할 수 있도록 수식적으로 표현하는 것이다. 측정실험에는 측정 및 초기화 작업이 매우 정밀하게 수행되어야 한다.

II. Z_b 모델링

본 Z-변수 측정기법에 사용되는 변수들은 그림 1의 등가회로로 부터 루프 방정식을 이용하여 다음과 같은 4개의 식을 구할 수 있다.

$$Z_{11} = Z_b + R_{EE} + \frac{Z_\pi}{1 + g_m Z_\pi} + R_{bx} \quad (1)$$

$$Z_{12} = R_{EE} + \frac{Z_\pi}{1 + g_m Z_\pi} \quad (2)$$

$$Z_{21} = R_{EE} + \frac{Z_\pi}{1 + g_m Z_\pi} \left[1 - \frac{g_m}{j\omega C_c} \right] \quad (3)$$

$$Z_{22} = R_{CC} + R_{EE} + \frac{1}{j\omega C_c} + \frac{Z_\pi}{1 + g_m Z_\pi} \left[1 - \frac{g_m}{j\omega C_c} \right] \quad (4)$$

여기에서,

$$Z_\pi = \frac{r_\pi}{1 + j\omega r_\pi C_\pi} \quad (5)$$

이다. 외부 베이스 저항 값(R_{bx})을 포함한 베이스 임피던스는 다음과 같이 나타낼 수 있다.

$$Z_{11} - Z_{12} = Z_b + R_{bx} \quad (6)$$

베이스 임피던스는 베이스 저항과 베이스 커패시턴스가 병렬로 연결되어 있으므로 베이스 임피던스의 역수는 다음과 같이 나타낼 수 있다.

$$\frac{1}{Z_b} = \frac{1}{R_b} + j\omega C_b \quad (7)$$

또는

$$\frac{1}{Z_b} = \frac{1}{\text{Re}(Z_b) + j\text{Im}(Z_b)} \quad (8)$$

위의 (7)식과 (8)식을 이용하여 R_b , C_b , $\text{Re}(Z_b)$ 및 $\text{Im}(Z_b)$ 는 다음 시과 같이 유도 되어진다.

$$R_b = \frac{\text{Re}^2(Z_b) + \text{Im}^2(Z_b)}{\text{Re}(Z_b)} \quad (9)$$

$$\omega C_b = \frac{-\text{Im}(Z_b)}{\text{Re}^2(Z_b) + \text{Im}^2(Z_b)} \quad (10)$$

$$\text{Re}(Z_b) = \frac{R_b}{1 + \omega^2 R_b^2 C_b^2} \quad (11)$$

$$\text{Im}(Z_b) = \frac{-\omega R_b^2 C_b}{1 + \omega^2 R_b^2 C_b^2} \quad (12)$$

III. 디바이스 측정 및 분석

본 측정에는 S-변수 측정을 위하여 HP8510B 와 HP8753 회로망 분석기와 "on-wafer" probe 가 함께 사용되었다. 본 측정에 사용된 디바이스는 폴리실리콘 자기접합형 바이폴라 트랜지스터(PSA BJT)로서 에미터 크기가 1x2 에서 2x8 평방 마이크로 미터까지의 6가지 종류이다. 이 디바이스들은 모두 에미터 스트립이 한개인 것을 사용하였으나 본 측정결과 는 스트립이 다수인 디바이스인 경우에도 무리없이 적용될 수 있다. 2단자 회로망 이론에 근거하여 S-변수 측정 데이터는 Z-변수로 치환되어지며, 위의 식 (9)부터 (12)까지는 프로그램에 의해 그래프로 나타내진다. R_{bx} 에 대해서는, 그림 1의 등가회로 및 식 (6)으로부터 $\text{Re}(Z_{11} - Z_{12})$ 가 다음의 식과 같이 나타낼 수 있으므로,

$$\text{Re}(Z_{11} - Z_{12}) = \frac{R_b}{1 + \omega^2 R_b^2 C_b^2} + R_{bx} \quad (13)$$

매우 높은 주파수에서는 식(13)의 첫째 항은 소거되어 $\text{Re}(Z_{11} - Z_{12}) \approx R_{bx}$ 가 된다. 측정되는 R_{bx} 값은 측정 주파수 대역과 에미터 면적에 따라 다소 다를 수 있겠으나, 본 실험에서 측정한 26.5Ghz의 고주파 대역에서는 측정한 모든 디바이스에서 40~45 ohm 의 값을 얻었다.

식(13)에 R_b , C_b 및 R_{bx} 를 대입하여 계산된 Re

($Z_{11} - Z_{12}$)의 주파수 응답 그래프를 실제 측정 그래프와 일치 되는지를 비교 하였다.

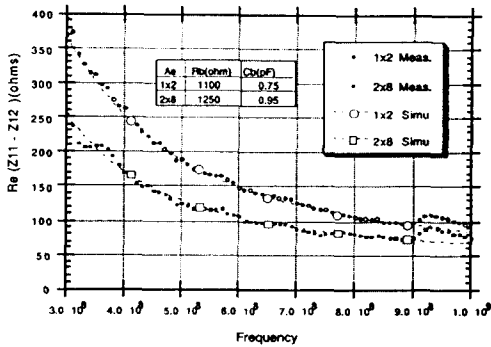


그림 2. 제안된 모델이 모든 측정 주파수 대역에서 적용 가능한지를 보기위한 측정 그래프 및 모델식에 의한 계산치와의 비교 ($I_b=30 \mu A$)

Fig. 2. The comparison of measured and modeled curves to show the validity of the Zb model as suggested in Fig. 1 ($I_b=30 \mu A$).

그림 2의 비교에서 측정치와 계산치의 두 그래프가 잘 일치함으로서 본 논문에서 제안한 모델이 측정된 모든 주파수 대역에서 무리없이 적용될 수 있음을 보여준다. 그림 3은 베이스 저항을 베이스 전류함수로써 나타낸 그래프이다.

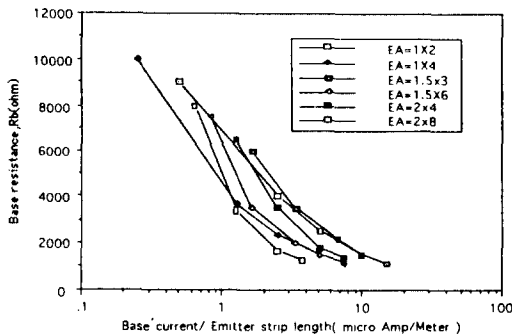


그림 3. 직류 편중 효과를 분석하기 위하여 에미터 길이에 의해 표준화된 베이스 전류로 나타낸 에미터 크기별 각 디바이스의 베이스 저항의 변화

Fig. 3. The variation of base resistance vs. normalized base current for emitter sizes to show dc current crowding effect.

그림에서 베이스 전류는 전류 편중효과를 디바이스에 대하여 상대적으로 비교하기 위해 에미터 면적으로 표준화(normalization) 하였다. 그림 3의 결과로부터 여러가지 특성을 논할 수 있는데, 첫째로, 에미터 스트립 길이가 동일한 조건(1x4 와 2x4 μm^2)에서는 에미터 폭이 큰쪽이 베이스 저항도 크게 나타났으며, 또한 베이스 전류에 의한 베이스 저항도 보다 빨리 포화상태에 이르게 됨을 볼때 직류 편중효과가 상대적으로 일찍 일어남을 알 수 있다. 둘째로, 에미터 폭이 동일한 3쌍의 디바이스들, 예를들면, (1x2)대 (1x4), (1.5x3)대(1.5x6) 및 (2x4)대(2x8)에서, 에미터 스트립 길이가 길수록 베이스 저항은 낮은 값을 갖는 것을 볼 수 있다. 그러나 높은 전류에서는 에미터 면적의 크기에 관계없이 베이스 저항이 더이상 줄어들지 않고 포화상태에 이르게 됨을 볼 수 있다. 다시 말하면, 전류가 낮은 상태에서는 에미터의 길이 및 폭에 따라 베이스 저항의 크기가 뚜렷한 차이를 보이지만, 베이스 전류가 점차 증가함에 따라 각 디바이스의 베이스 저항은 에미터의 폭이나 길이에 관계없이 어느 일정한 포화상태에 도달하게 된다. 따라서, 이러한 직류편중 효과로 인하여 에미터 면적을 어느정도 이상 줄이게 되더라도, 높은 전류에서는 더 이상 베이스 저항이 줄어들지 않고 어느 일정한 값에 이르게 됨을 추정할 수 있다. 이것은 곧, 에미터 면적이 줄어든다고 해서 그 속도 및 주파수 특성이 전류특성에 관계없이 무한히 개선되지 않음을 알 수 있다.

IV. 교류편중효과 모델

그림 4는 에미터 영역으로 흐러들어오는 베이스 전류함수로 베이스 커패시턴스를 나타낸 그림이다. 교류편중 커패시턴스라고도 불리는^[2] 베이스 커패시턴스(C_b)는 확산용량성분과 접합용량성분을 포함하고 있으며, 교류편중현상을 나타내는 확산용량성분은 일반적으로 베이스 전류에 비례한다. 베이스 확산용량을 모델하기 위해서는 두 커패시턴스를 따로 분리할 필요가 있다. 그림 5는 베이스 커패시턴스를 베이스 전류에 따라 에미터 면적의 함수로 나타낸 것인데, 그림에서 그래프의 기울기는 면적의 함수로서 접합용량과 관계를 가지며, y축과의 교차점은 면적과는 무관하므로 확산용량의 크기로 볼 수 있다. 그림 5로부터 베이스 전류에 대한 베이스 확산 용량을 분리하여 그림 6에 나타 내었다. 그림 6에서 베이스 전류에 대한 C_{bd} 의 증가는 베이스 영역 안에 교류 편중효과가 존재함을 명확하게 보여준다. 이러한 효과를 수식적으로 나타내기 위해서 실제 그래프를 적절하게 모델할 수 있

는 2차원 수학적식을 식(14)와 같이 제안한다.

$$C_{bd} = -cI_c^2 + dI_c + e \{ \text{for 2nd order curve fitting} \} \quad (14)$$

여기에서, I_c 와 C_b 의 단위는 각각 μA 와 pF이다. 본 논문측정에서는 $c=2.5$, $d=1.8$ 그리고 $e=0.49$ 이었다.

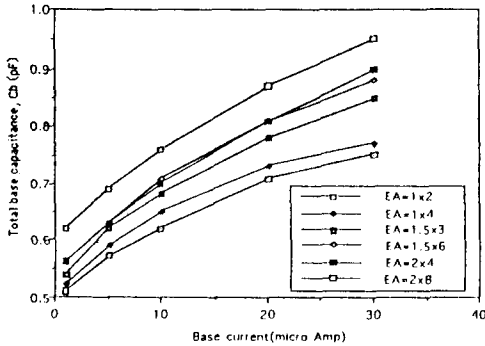


그림 4. 디바이스 별 베이스 전류 증가에 따른 전체 베이스 캐퍼시턴스 변화

Fig. 4. Total base capacitance varied with the base current for the device sizes.

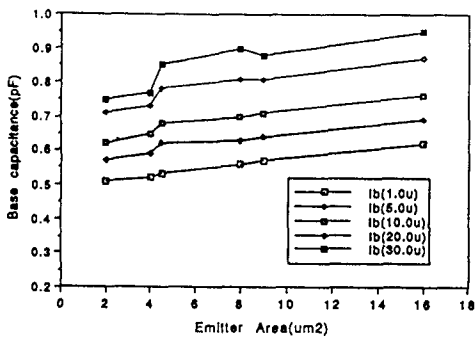


그림 5. 확산용량을 추출하기 위하여 인가된 각각의 베이스 전류에 대하여 트랜지스터 에미터 면적에 대한 전체 베이스 캐퍼시턴스의 변화

Fig. 5. The variation of total base capacitance vs. the devices emitter areas for the several base current levels.

그림 6에서의 실선은 식(14)를 그래프로 나타낸 것인데 측정치와 일치함으로써 식(14)의 표현이 적절하였음을 보인다. 일반적으로 확산용량은 전류에 비례하여 증가하지만, 그림에서 전류가 증가할 수록 그래

프가 휘어지는 이유는 전류의 증가에 따라 기생저항에 의한 전압강하가 원인일 것으로 판단되어 진다.

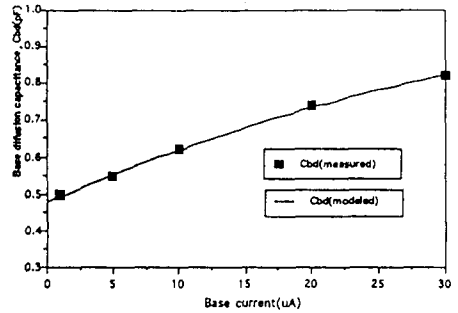


그림 6. 교류편중효과 를 모델링하기 위한 콜렉터 전류의 베이스 확산 용량(C_{bd})에 대한 측정치와 계산치와의 비교

Fig. 6. The comparison between the measured and modeled plot of the base diffusion capacitance(C_{bd}) vs. the collector current.

본 논문에서의 또 다른 관심은 R_b 와 C_b 의 함수인 Z_b 의 특성을 명확하게 규명하여 이것을 SPICE와 같은 회로 시뮬레이션에 적용할 수 있도록 수식화 하는 것이다. 베이스 임피던스는 앞에서 언급한 것처럼 베이스 저항과 베이스 캐퍼시턴스로 구성되어 있다. 그런데 베이스 저항은 이미 기존 모델에서 충분히 모델화 되어 있으므로 여기에서는 R_b 와 병렬로 연결되어 있는 베이스 캐퍼시턴스에 대해서만 논하도록 한다. 베이스 캐퍼시턴스는 확산용량과 접합용량으로 구성되어 있는데, 확산용량에 대해서는 앞절에서 이미 다루었으므로, 베이스 캐퍼시턴스를 수식화 하기 위해서는 접합용량을 수식으로 나타낼 필요가 있다. 그림 5에서 접합용량은 에미터 면적에 대한 베이스 캐퍼시턴스의 기울기로 정의할 수 있다. 그림에서 기울기는 각 전류의 크기에 따라 다소 다르기는 하지만 거의 비슷한 값을 갖는다고 볼 수 있기 때문에 전체 기울기의 평균값(k)을 택하는 것이 합리적이다. 따라서, 교류편중효과에 의한 베이스 캐퍼시턴스는 식(14)에 접합용량(kAe)을 추가하여 다음과 같이 나타낼 수 있다.

$$C_b = kAe - cI_c^2 + dI_c + e \{ \text{for 2nd order curve fitting} \} \quad (15)$$

여기에서, Ae 는 트랜지스터의 에미터 면적이며, k 는 베이스 접합용량을 나타내는 에미터 면적에 대한 C_b

의 기율기이다. k 의 단위는 $\{\text{Farad/m}^2\}$ 이며, 본 실험에서는 그 값이 10^{-2} 으로 계산되어 졌다. 매우 높은 베이스 전류에서의 베이스-콜렉터 접합용량의 변화는 전체 베이스 커패시턴스에 비해 매우 작기 때문에 여기에서 무시된다. 위의 식(15)를 SPICE와 같은 회로 시뮬레이션에 응용할경우, 교류 편중효과는 물론 베이스 임피던스를 모델하는데에 대해 매우 효과적으로 적용될 수 있으리라고 본다.

V. 결론

고주파 및 고속 바이폴라 디바이스에서의 전류 편중효과를 특성화하기 위하여 단순하면서도, 새로운 측정기법을 제안하였다. 이 측정기법은 Z_b 모델을 포함하는 소신호 등가회로와 Z-변수 2단자 회로망 이론에 근거한다. 이 측정기법을 이용하여 교류 편중효과를 포함하는 베이스 임피던스를 수식적으로 모델 하였다. 더우기 Z-변수는 측정 및 데이터 처리과정에서 어떠한 모호성이 포함되지 않음으로서, 본 측정방법에 의해서 얻어진 R_b 및 C_b 값은 매우 신뢰할만 하다. 본 측정실험에는 에미터의 크기가 1×2 부터 $2 \times 8 \mu\text{m}^2$ 까지인 여러가지 디바이스가 사용되어졌다. R_b 는 콜렉터 전류에 따라 10K 에서 1K 까지 변화하였다. 본 실험에 사용된 모든 디바이스에서는 높은 전류에서 직류 전류 편중현상으로 인하여 대략 1K ohm으로 수렴 접근하였다. 이결과로부터 어느 한계 이상에서는 에미터 스트립의 폭 및 길이를 지나치게 줄인다고 해서 디바이스의 속도특성이 개선되는 데에 큰 잇점이 없음을 알았다. 한편, 베이스 커패시턴스는 에미터 면적이나 콜렉터전류가 증가함에 따라 동

시에 0.5 pF 에서 1.0 pF 까지 증가한다. 베이스 확산용량(C_{bd})에 대한 변화를 수식으로 표현함으로써, 교류 편중효과의 존재를 명확하게 밝혔다. 또한 교류편중 캐퍼시턴스라고도 불리는 베이스 커패시턴스(C_b)를 특성화하여 이것을 수식화 함으로서 본 모델이 SPICE와같은 회로 시뮬레이션에 적절히 응용될 수 있음을 보였다. 이러한 새로운 측정기법을 이용한 전류 편중효과의 정확한 모델링은 최종적으로 회로 시뮬레이션의 특성을 효과적으로 개선할 수 있으리라고 기대한다.

參 考 文 獻

- [1] H.N. Ghosh, IEEE Trans. Electron Devices, ED-12, p.513, (1965).
- [2] M.P.J.G. Versleijen, IEEE Bipolar Circuits and Techonology Meeting 1991, p. 85-88.
- [3] H. Cho, and D.E. Burk, IEEE Bipolar Circuits and Techonology Meeting 1990, p.106-109.
- [4] P. Vandelloo, Proc. IEEE Int. Conference on Microelectronic Test Structures, Vol.2, No.1(1989).
- [5] T. Nakadai, and K. Hashimoto, IEEE Bipolar Circuits and Techonology Meeting 1991, p.200-203.
- [6] M.E. Van Valkenburg, "Network Analysis", 2nd edition, p.304, Prentice-Hall, 1964.

著者紹介



李興洙(正會員)

1953年 12月 7日生. 1979年 2月 연세대학교 전자공학과 졸업. 1987年 7月 미국 Florida Institute of Tech., 전기공학과 석사. 1994年 8月 연세대학교 전자공학과 박사. 1979年 3月 ~ 1984年 12月 금성반도체(주) 공정 및 디바이스 엔지니어. 1988年 ~ 현재 한국전자통신연구소 반도체연구단 선임연구원. 주관심 분야는 바이폴라 소자의 측정, 변수추출, 모델링 및 아날로그 회로설계 등임.



李成玆(正會員)

1962年 6月 24日生. 1985年 2月 고려대 공대 전자공학과 졸업. 1989年 6月 미국 University of Minnesota 전기공학과 석사학위 취득. 1992년 2月 미국 University of Minnesota 전기공학과 박사학위 취득. 1992年 ~ 현재 한국전자통신연구소 반도체연구단 선임연구원. 주관심 분야는 바이폴라 소자 모델링 및 회로설계, 고주파소자 측정 및 변수추출 등임.

金鳳烈(正會員) 第 25卷 第 11號 參照

현재 연세대학교 전자공학과 교수