

論文94-31A-1-11

SDB 웨이퍼를 사용한 쇼트키다이오드의 제작 및 특성

(Fabrication and Characteristics of Schottky Diodes using the SDB(Silicon Direct Bonded) Wafer)

姜秉魯*, 尹錫男*, 曹永虎**, 崔然益***

(Byeong Ro Kang, Seok Nam Yoon, Young Ho Cho and Yearn Ik Choi)

要約

SDB 웨이퍼를 사용하여 평면형 및 식각된 메사 구조를 갖는 Al-Si 쇼트키 다이오드를 제작하고 그 특성을 조사하였다. 제작된 소자의 ideality factor는 1.03, barrier height는 0.77eV 로 측정되었고, cut-in 전압은 0.35V 이었다. 역방향 특성에서 식각된 메사 구조는 항복 전압이 180 V 이었고, 평면형 구조는 90 V 로 측정되어 식각한 구조가 약 2 배 정도 개선되었다.

Abstract

Schottky diodes have been fabricated using the SDB wafer, and their characteristics have been investigated. For comparison, conventional planar and etched mesa structure were made on the same substrate. The ideality factor and barrier height of the fabricated devices are found to be 1.03 and 0.77eV, respectively. Breakdown voltage of the etched mesa Schottky diode has been increased to 180V, whereas it is 90V for the planar diode. Schottky diode with an etched mesa exhibits twice improvement in breakdown voltage.

1. 서론

쇼트키 다이오드는 금속과 반도체의 접합으로 이루어진 diode로서 정류기와 스위칭 소자로 많이 쓰인

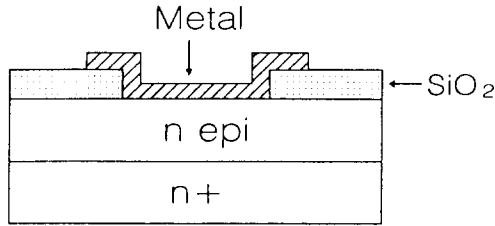
다. 쇼트키 다이오드는 소수 캐리어의 축적 효과가 없기 때문에 pn 접합 다이오드에 비해 스위칭 속도가 빠르고 순방향 전압 강하가 작다는 장점이 있다. 그러나 쇼트키 다이오드는 누설전류가 크고 항복 전압이 낮은 단점이 있다. 따라서 쇼트키 다이오드를 고전압 스위칭 소자로 사용하기 위해서는 항복 전압의 개선이 필요하다. 항복 전압을 높이기 위한 기존의 방법으로는 접합 가장 자리의 영향을 감소시키기 위하여 그림1과 같이 MOS형 금속중첩구조^[1]를 이용하거나 diffused guard ring^[2]을 사용하는 방법 등이 있으나 이러한 방법은 개선 효과가 미흡하거나 제작 공정이 추가로 필요한 단점이 있다.

* 學生會員, 亞洲大學校 電子工學科
(Dept. of Elec. Eng., Ajou Univ.)

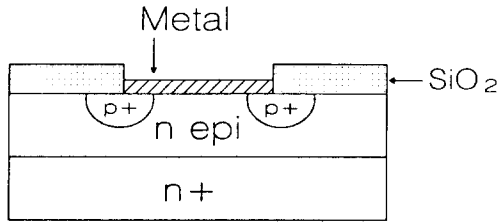
** 正會員, 大宇電子部品 Hybrid IC팀
(Daewoo Electronic Co. LTD))

*** 正會員, 亞洲大學校 電子工學科
(Dept. of Elec. Eng., Ajou Univ.)

接受日字 : 1993年 6月 15日



(a)



(b)

그림 1. 쇼트키 다이오드 의 항복 전압을 높이기 위한 방법

- (a) 금속 중첩 구조
- (b) p⁺ guard-ring 을 사용한 구조

Fig. 1. Junction termination of the Schottky diodes.

- (a) metal overlap structure.
- (b) p⁺ guard-ring structure.

SDB(Silcon Direct Bonded)웨이퍼는 구조 상의 특성으로 인해 소자의 절연 격리(dielectric isolation)가 용이하여 여러 가지 전력 IC 소자에 응용되고 있다. [3] 에피층의 농도와 두께를 적절히 선택하여 완전히 공핍된 소자를 만들면 표면 전계 감소(RESURF:REduced SURface Field)효과로 높은 항복 전압을 얻을 수 있으므로 최근 많은 연구가 이루어지고 있다. [4] 본 논문에서는 SDB 웨이퍼를 이용하여 특별한 junction termination 기술을 사용하지 않고 식각된 mesa 구조를 갖는 쇼트키 다이오드를 제작하여 일반적인 평면형 구조와 항복 전압 특성을 비교하고자 한다.

II. 소자의 제작

소자의 평면도(layout)는 원형으로 설계하여 사각형일 경우 모서리에서 발생하는 항복전압의 저하를 최소화 하였다. 제작에 사용된 출발 웨이퍼 (starting

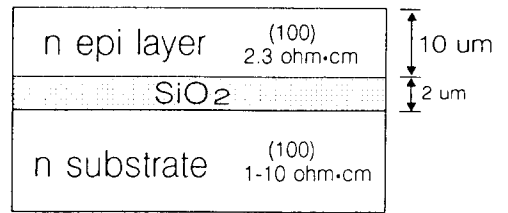
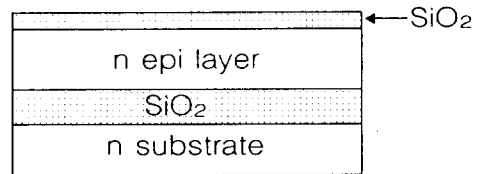


그림 2. SDB 웨이퍼의 단면구조

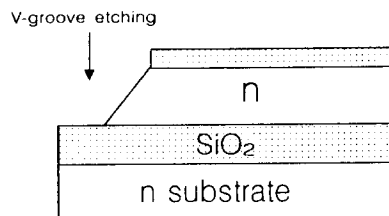
Fig. 2. Cross-sectional view of the SDB wafer.

wafer)는 그림 2와 같이 두께가 2μm인 매몰된 산화막이 있고 그 위에 비저항이 2.3Ω·cm이고 두께가 10μm인 (100)방향의 단결정 실리콘이 형성된 Shin-Etsu 사의 SDB 웨이퍼이다.

제작 공정 순서를 그림 3에 나타냈으며 간단히 설명하면 다음과 같다. 초기 웨이퍼에 습식 산화법(wet oxidation)으로 0.5μm 두께의 산화막을 성장시킨 후 캐소드(cathode) 부분을 BOE (NH₄F:HF=6:1)를 사용하여 산화막을 식각했다. 캐소드 영역을 만들기 위해 실리콘을 비등방성 식각 액을 사용하여 매몰 산화막이 있는 곳까지 V-groove 식각을 했다. H₂O:KOH:Isopropanol을 3:2:1의 비율(체적비)로 혼합한 V-groove 식각액을 사용하여 60에서 중탕(double boiling)으로 50분간 식각했다. 식각률은 약 0.23μm/min 이었고 식각된 면은 표면과 54.7°의 각도를 이룬다. 여기에 오옴 접촉(Ohmic contact)을 위해 고체소 스인 PH1000을 사용하여 1000℃에서 20분간 phosphorus를 선확산 한 후 다



(a)



(b)

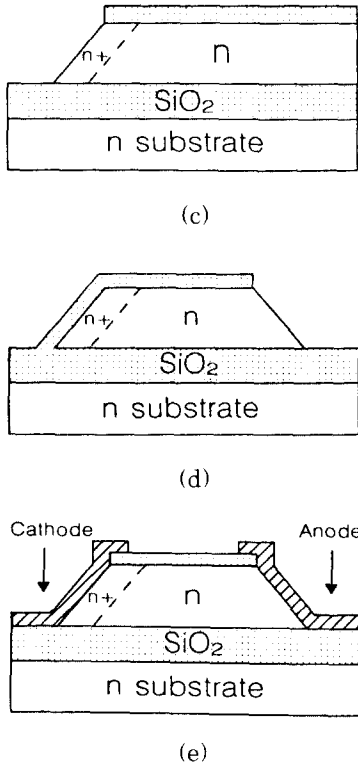


그림 3. 소자의 제작공정 순서

- (a) 초기 산화
- (b) 캐소드 식각
- (c) phosphorus 확산
- (d) 아노드 식각
- (e) 금속 증착

Fig. 3. Cross-sectional view of the fabrication steps.

- (a) initial oxidation.
- (b) anisotropic etching for cathode.
- (c) phosphorus diffusion.
- (d) anisotropic etching for anode.
- (e) metallization.

서 1100℃에서 습식 산화막을 형성시키면서 40분간 후확산을 했다. 아노드(anode) 영역을 만들기 위해 전술한 방법으로 실리콘 V-groove 식각을 수행하였다. 캐소드 전극을 위한 접촉창을 열고 알루미늄을 증착하여 쇼트키 접합을 형성시킨 후, 450℃에서 10분간 alloy를 함으로써 제작을 완료하였다. 일반적인 평면형 구조의 다이오드는 같은 웨이퍼에 아노드, 캐소드 영역을 식각하는 공정을 생략하여 제작했다.

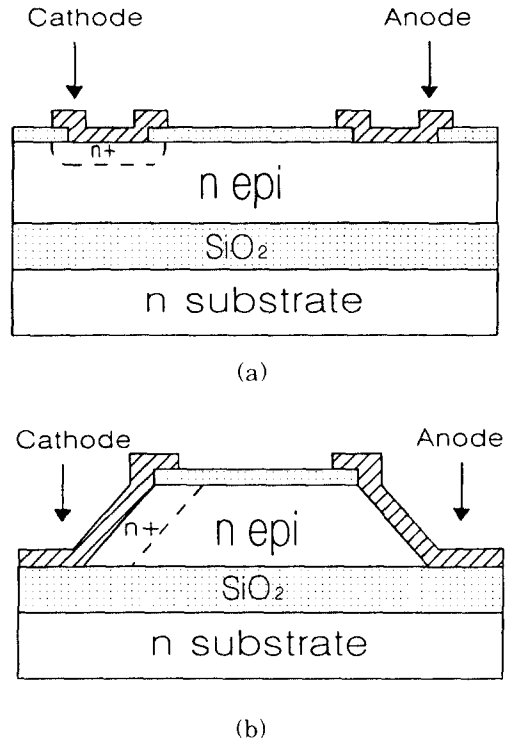


그림 4. 제작한 쇼트키 다이오드의 단면도

- (a) 일반적인 평면형 구조
- (b) 식각된 메사 구조

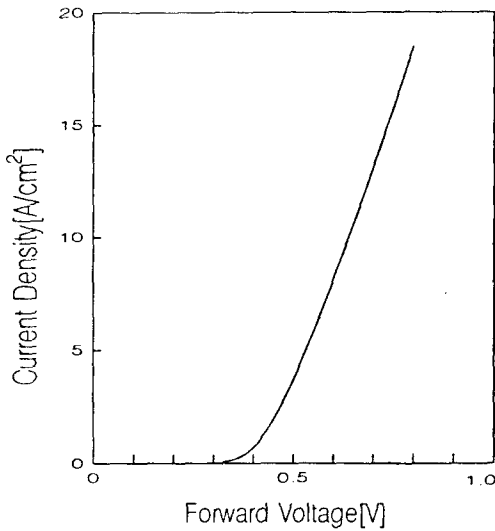
Fig. 4. Cross-sectional view of the fabricated Schottky diodes.

- (a) conventional planar structure.
- (b) etched mesa structure.

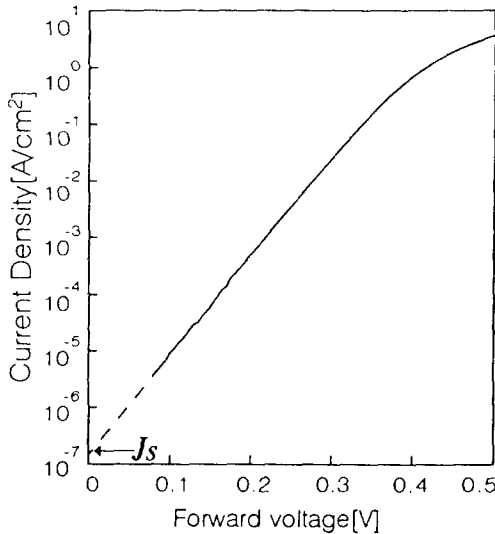
제작한 평면형 및 메사 구조의 소자 단면을 그림 4에 나타냈으며, 다이오드의 활성 면적(active area)은 각각 $5.03 \cdot 10^{-5} \text{ cm}^2$, $2.86 \cdot 10^{-5} \text{ cm}^2$ 이다.

III. 결과 및 고찰

제작한 쇼트키 다이오드의 순방향 전류-전압 특성을 그림 5에 나타냈다. 그림 5(a)로부터 전류 밀도가 0.1 A/cm^2 일 경우 cut-in 전압이 0.35V로서 전형적인 쇼트키 다이오드의 순방향 전압 강하 특성을 알 수 있다. 그림 5(b)는 제작한 Al-Si 쇼트키 다이오드의 순방향 전류-전압 특성을 반대수(semi-log) 방안에 나타냈다. 열방출-확산 이론에 의하면 쇼트키 다이오드의 순방향 특성은 다음 식으로 나타낼 수 있다.⁵⁾



(a)



(b)

그림 5. 제작한 쇼트키 다이오드의 순방향 전류 전압 특성

Fig. 5. Forward I-V characteristics of the fabricated Schottky diode.

$$J = A^{**} \cdot T^2 \exp\left(\frac{-q\phi_{Bn}}{kT}\right) \left[\exp\left(\frac{qV}{nkT}\right) - 1 \right] \quad (1)$$

여기서 A**는 Richardson 상수로서 실리콘의 경우 110A/cm²/T²이고 k는 Boltzmann 상수, T는

절대 온도, n은 ideality factor, ϕ_{Bn} 는 Schottky barrier height 이다. 다이오드의 ideality factor, n은 그림 5(b)의 직선영역의 기울기를 측정하여 $n = \frac{q}{kT} \frac{\partial V}{\partial(\ln J)}$ 로부터 구할 수 있으며, 약 1.03이다. Al-n Si 쇼트키 다이오드의 barrier height, ϕ_{Bn} 은 직선 영역의 연장선이 V=0과 만나는 전류 밀도, J_s 를 이용하여 다음 식으로부터 구해진다.

$$\phi_{Bn} = \frac{kT}{q} \ln\left(\frac{A^{**}T^2}{J_s}\right) \quad (2)$$

이때 barrier height는 0.77eV 정도로서 일반적으로 발표된 값과 대체로 일치한다.

역방향 항복 전압 특성을 그림 6에 나타냈다. 항복전압은 식각된 메사 구조인 경우 약 180V이고 평면형 구조는 약 90V로 측정이 되어 식각된 구조가 항복전압이 2배 정도 증가하였다. 항복 전압에 대한 이론적인 식은 $BV_{FP} = 5.34 \times 10^{13} \cdot N_D^{0.75}$ 로 알려져 있으며¹⁶ 비저항이 2.3Ω·cm인 경우 항복 전압은 180V로 계산된다. 제작한 메사 쇼트키 다이오드는 이론적인 항복 전압과 일치하는 매우 우수한 특성을 얻었다. 평면형 접합구조의 경우 가장자리에서의 전계증가로 인해 항복 전압이 낮아지는데, 식각된 구조는 역방향 전압이 증가함에 따라 공핍층이 수평 방향으로 확장되면서 가장자리의 곡률 반경이 평면형 구조보다 커져서 공핍층의 최대 전계가 작아지기 때문

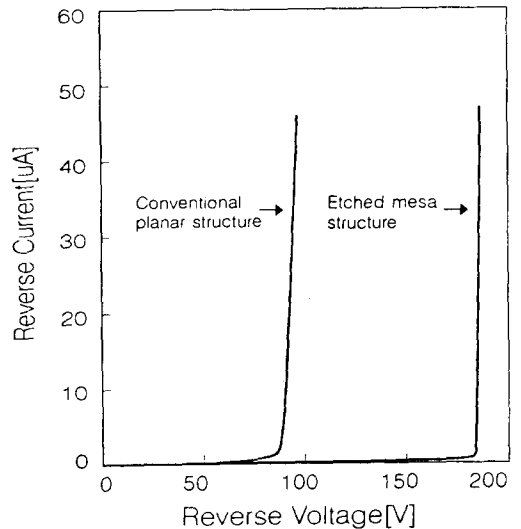


그림 6. 식각된 메사 및 평면형 쇼트키 다이오드의 항복전압 특성

Fig. 6. Breakdown Voltage of the etched mesa and planar Schottky diodes.

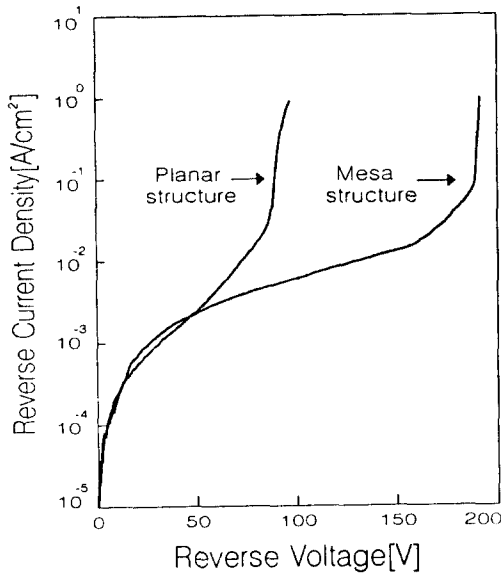


그림 7. 식각된 메사 및 평면형 쇼트키 다이오드의 역방향 누설전류

Fig. 7. Reverse leakage current of the etched mesa and planar Schottky diodes.

에 항복 전압이 증가하는 것으로 판단된다. 역방향 누설전류의 측정 결과를 그림 7에 나타냈다. 역방향 전압이 70V 인가되었을 때 식각된 메사 구조의 역방향 전류 밀도는 3.7mA/cm^2 이었고 평면형 구조는 8.5mA/cm^2 로 측정되어 메사 구조가 누설전류 특성에서도 좋은 특성을 나타내고 있다. 역방향 누설전류는 공핍층의 최대 전계가 클수록 증가하기 때문에, 메사 구조의 경우 누설전류가 감소하는 것으로 생각된다.

IV. 결론

SDB 웨이퍼를 사용하여 평면형 구조와 식각된 메

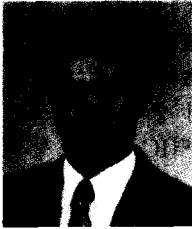
사 구조를 갖는 쇼트키 다이오드를 실험 제작하여 그 특성을 비교하였다. 메사 구조 쇼트키 다이오드의 항복 전압은 180V를 얻어 p-guard-ring 이나 MOS 증첩구조를 사용하지 않고도 평면형 구조에서보다 매우 높은 항복 전압을 얻을 수 있었다. 실험 결과로부터 식각기술을 잘 활용하여 횡방향 다이오드를 만들 경우 접합 가장자리의 곡률 반경효과를 극소화하여 쇼트키 다이오드의 항복 전압을 효과적으로 개선할 수 있음을 확인하였다. SDB 웨이퍼 상에서 구현시킨 쇼트키 다이오드는 절연 격리된 전력IC 분야에 활용될 수 있으리라 기대된다.

* 본 연구는 한국전력공사의 연구비 지원으로 기초전력공학 공동연구소에서 수행 되었음.

參考文獻

- [1] A.Y.C.Yu and C.A.Mead, "Characteristics of Al-Si Schottky barrier diode," *Solid State Electron.*, vol.13, pp.97-104, 1970.
- [2] M.P.Lepselter and S.M.Sze, "Silicon Schottky barrier diode with near-ideal I-V characteristics," *Bell Syst. Tech. J.*, vol.47 pp.195-208, Feb. 1968.
- [3] A.Nakagawa, "Impact of dielectric isolation technology on power ICs," *Proc.ISPSD*, pp.16-21, 1991.
- [4] Y.S.Huang and B.J.Baliga, "Extention of RESURF principle to dielectrically isolated power devices," *Proc.ISPSD*, pp.27-30, 1991.
- [5] S.M.Sze, *Physics of Semiconductor Devices*, 2nd ed. New York:Wiley, 1981.
- [6] B.J.Baliga, *Modern Power Devices*, New York:Wiley, 1987.

著者紹介



姜秉魯(學生會員)

1968年 3月 1日生. 1991年 한양대 공대 전자공학과 졸업. 현재 아주대 대학원 전자공학과 석사과정. 주관심 분야는 전력반도체 소자 등임.



尹錫男(正會員)

1968年 8月 9日生. 1992年 아주대 공대 전자공학과 졸업. 현재 아주대 대학원 전자공학과 석사과정. 주관심 분야는 전력반도체 소자 등임.



曹永虎(正會員)

1968年 10月 13日生. 1991年 아주대 공대 전자공학과 졸업. 1993年 아주대 대학원 전자공학과 졸업(석사). 주관심 분야는 전력반도체 소자 등임.



崔然益(正會員)

1953年 11月 23日生. 1976年 서울대 공대 전자공학과 졸업. 1981年 한국과학기술원 전기 및 전자공학과 졸업(공학박사). 1982年 UC Berkeley 전기 및 전산공학과 Research Associate. 현재 아주대 공대 전자공학과 교수 주관심 분야는 전력반도체 소자, TFT 등임.