

## SnO<sub>2</sub> 박막을 이용한 Ta<sub>2</sub>O<sub>5</sub> 박막 커패시터의 유전특성

김진석 · 정강민\* · 이문희

수원대학교 전자재료공학과

\*성균관대학교 전자공학과

Dielectric properties of Ta<sub>2</sub>O<sub>5</sub> thin film capacitor with SnO<sub>2</sub> thin film underlayer

Jin-Suck Kim, Kang-Min Chung\*, Moon-Hee Lee

Dept. of Electronic Materials Science, The University of Suwon

\*Dept. of Electronic Engineering, Sungkyunkwan University

초 록 본 연구에서는 Ta 박막 밑에 SnO<sub>2</sub> 박막층을 입혀서 Ta/SnO<sub>2</sub> 이중박막이 산화될 때 산소의 공급원을 2원화 함으로써 Ta<sub>2</sub>O<sub>5</sub>의 stoichiometry를 향상시켜 Ta<sub>2</sub>O<sub>5</sub>박막 커패시터의 누설전류를 줄이고자 하였다. Tantalum을 실리콘 웨이퍼 위에 기판온도를 변화시켜 가면서 전자빔증착이나 스퍼터링 방법으로 입히고 500°C~900°C에서 산화시켜 Al/Ta<sub>2</sub>O<sub>5</sub>/p-Si/Al 또는 Al/Ta<sub>2</sub>O<sub>5</sub>/SnO<sub>2</sub>/p-Si/Al과 같은 MIS형 커패시터를 만들어 유전상수 및 누설전류를 측정하였으며 XRD, AES, ESCA등을 이용하여 박막의 결정성 및 특성을 분석하였다.

SnO<sub>2</sub> 박막층을 입힌 커패시터는 SnO<sub>2</sub>층을 입히지 않은 커패시터보다 10배 이상 큰 200정도의 유전상수 값을 나타내었다. 그리고 산화온도가 높으면 박막의 결정화로 인하여 유전상수는 증가하지만 누설전류도 약간 증가하는 것이 확인되었다. 또한 높은 증착온도는 일반적으로 누설전류를 낮추는 것으로 나타났다. 특히 SnO<sub>2</sub>층을 입힌 경우에 기판온도를 200°C로 하고 800°C에서 산화시켜 만든 커패시터의 경우에  $4 \times 10^5$  V/cm의 전장강도에서  $10^{-7}$  A/cm<sup>2</sup>의 낮은 누설전류 값을 나타내었다. Ta<sub>2</sub>O<sub>5</sub> 박막은 700°C 이상에서 박막이 결정화되고, Ta/SnO<sub>2</sub> 이중박막을 산화시키면 처음에는 Ta박막과 SnO<sub>2</sub>박막 계면에서 SnO<sub>2</sub>로부터 Ta박막에 산소가 공급되지 않는 점차 Sn이 Ta 박막쪽으로 확산되어 결국에는 Ta-Sn-O계의 새로운 ternary oxide가 생성되는 것으로 나타났다.

**Abstract** Our investigation aimed to reduce the leakage current of Ta<sub>2</sub>O<sub>5</sub> thin film capacitor by layering SnO<sub>2</sub> thin film layer under Ta thin film, thereby supplying extra oxygen ions from the SnO<sub>2</sub> underlayer to enhance the stoichiometry of Ta<sub>2</sub>O<sub>5</sub> during the oxidation of Ta thin film. Tantalum was evaporated by e-beam or sputtered on p-Si wafers with various deposition temperatures and was oxidized by dry-oxygen at the temperatures between 500°C and 900°C. Aluminum top and bottom electrodes were formed to make Al/Ta<sub>2</sub>O<sub>5</sub>/p-Si/Al or Al/Ta<sub>2</sub>O<sub>5</sub>/SnO<sub>2</sub>/p-Si/Al MIS type capacitors. LCR meter and pico-ammeter were used to measure the dielectric constants and leakage currents of the prepared thin film capacitors. XRD, AES and ESCA were employed to confirm the crystallization of the thin film and the compositions of the films. Dielectric constant of Ta<sub>2</sub>O<sub>5</sub> thin film capacitor with SnO<sub>2</sub> underlayer was found to be about 200, which is about 10 times higher than that of Ta<sub>2</sub>O<sub>5</sub> thin film capacitor without SnO<sub>2</sub> underlayer.

In addition, higher oxidation temperatures increased the dielectric constants and reduced the leakage current. Higher deposition temperature generally gave lower leakage current. Ta<sub>2</sub>O<sub>5</sub>/SnO<sub>2</sub> capacitor deposited at 200°C and oxidized at 800°C showed significantly lower leakage current,  $10^{-7}$  A/cm<sup>2</sup> at  $4 \times 10^5$  V/cm, compared to the one without SnO<sub>2</sub> underlayer. XRD showed that Ta<sub>2</sub>O<sub>5</sub> thin film was crystallized above 700°C. AES and ESCA showed that initially the SnO<sub>2</sub> underlayer supplied oxygen ions to oxidize the Ta layer, however, Sn also diffused into the Ta thin film layer to form a new Ta<sub>x</sub>Sn<sub>y</sub>O<sub>z</sub>, ternary oxide layer after all.

## 1. 서 론

최근 반도체 집적기술의 발전으로 소자의 고집적화가 이루어지고 있으며 DRAM에서는 64M-DRAM의 양산단계까지 와있다. 이와 같은 64M-DRAM 이상에서는 지금까지 유전박막재료로 사용하던  $\text{SiO}_2$ 의 유전상수는 5-6으로서 그 두께를 줄이는데 한계가 있다. 따라서  $\text{SiO}_2$ 를 대체할 유전상수가 큰 새로운 유전재료가 필요하게 되었다. 그 후보로는  $\text{Ta}_2\text{O}_5$ <sup>1~3)</sup>, PZT<sup>4~7)</sup>,  $\text{SrTiO}_3$ <sup>8)</sup>, 또는  $(\text{Ba}, \text{Sr})\text{TiO}_3$ <sup>9)</sup> 등이 연구되고 있으나 이들 재료들은 유전상수는 상당히 크나 비교적 큰 누설전류를 갖고 있어 문제가 되고 있다. 그 중에서  $\text{Ta}_2\text{O}_5$ 의 누설전류를 줄이고자 새로운 박막 제작방법<sup>10~12)</sup>, 공정조건의 개선<sup>13~14)</sup> 또는 새로운 어닐링 방법<sup>15~18)</sup>의 개발에 대한 연구가 진행되었다. 그 중에서 어닐링방법의 개선으로 누설전류를 줄이고자 하는 연구가 활발히 진행되어 Tzeng 등<sup>19)</sup>은 양극산화법을 연구하여 박막내의 pin-hole등을 줄여 누설전류를 감소시킬 수 있다고 하였으며 Matsui 등<sup>20)</sup>은 UV하에서 어닐링함으로써 photochemical 반응에 의하여 산소를 생성시켜  $\text{Ta}_2\text{O}_5$ 박막내에 공급함으로써 보다 낮은 누설전류를 나타냈다고 보고하였다. 또한, Hasimoto 등<sup>21)</sup>은 Hydrogen을 도핑하여 성공적이었다고 하였으며 Nishioka 등<sup>22)</sup>은 처음에는 UV- $\text{O}_3$ 으로 어닐링하고 그 후에 dry- $\text{O}_2$  어닐링을 하는 2단계 어닐링(two-step 어닐링 방법)이 누설전류를 줄이는데 효과적이었다고 보고하고 있다. 그러나 본 연구에서는 Ta박막을 산화시킬 때 산소의 공급원을 2원화 함으로써 Ta 박막이 산화될 때  $\text{Ta}_2\text{O}_5$ 의 stoichiometry를 향상시켜 이 박막 커패시터의 누설전류를 감소시키고자 하였다. 즉, Ta 박막 밑에  $\text{Ta}_2\text{O}_5$ 보다 그 산화물 생성 깃스자유 에너지(Gibbs free energy of oxide formation,  $4G_f^0$ )이 훨씬 작은  $\text{SnO}_2$ 를 입혀서 Ta/ $\text{SnO}_2$ 와 같은 이중박막을 산화시킬 때  $\text{SnO}_2$ 로부터 Ta가 산소를 빼앗아 완전한 stoichiometry를 갖는  $\text{Ta}_2\text{O}_5$ 를 형성하는데 도움이 되게 하여 그 누설전류를 줄여보고자 하였다. 또한, 어닐링 온도에 따른 박막의 결정화로 인하여 그 유전상수 및 누설전류에 어떤 영향을 미치는가를 알아보고자 하였으며 나아가서 증착온도가 누

설전류에 미치는 영향을 조사함으로써  $\text{Ta}_2\text{O}_5$  유전박막의 누설전류를 낮추는 공정조건을 찾고자 하였다.

## 2. 실험방법

MIS형 커패시터의 제작은 P가 도핑된 실리콘 웨이퍼를 50%의 HF acid와 물을 1:10로 희석시킨 용액으로 30초 동안 세척한 후 Edwards Auto 306 system을 이용하여 전자빔(e-beam) 증착과 스퍼터링 방법으로  $7 \times 10^{-6}$  torr 진공하에서 99.99%의  $\text{SnO}_2$ , Ta 및  $\text{Ta}_2\text{O}_5$ 를 약 20-40nm 두께로 박막을 형성하였다. 기판의 온도는 radiant heating 방법으로 200°C까지 조절하였다. 박막의 두께는  $\alpha$ -step 및 ellipsometer로 측정하였다. 이와 같이 만든 박막을 산화로에서 400°C부터 900°C 사이에서 1시간에서 4시간 동안 dry- $\text{O}_2$ 로 산화시켜 산화막을 형성하였다. 그리고 직경 1mm의 shadow mask를 이용하여 aluminum(순도 99.99%)으로 top electrode는 dot형태로 진공증착시키고 bottom electrode는 웨이퍼의 뒷면에 blanket type으로 진공 증착하여 Al/ $\text{Ta}_2\text{O}_5$ /p-Si/Al 또는 Al/ $\text{Ta}_2\text{O}_5$ / $\text{SnO}_2$ /p-Si/Al과 같은 MIS형의 커패시터를 제작하였다. 산화로는 직경 50mm $\phi$ 의 관상로를 사용하였으며  $\pm 5^\circ\text{C}$ 까지 온도제어를 하였다. 산소는 반도체용 고순도 산소를 사용하였으며 잔류  $\text{H}_2\text{O}$ 를 제거하였다. 산소의 흐름은 모든 산화 과정 중에 500sccm을 유지하였다. 제작된 커패시터의 정전용량 및 유전상수는 LCR meter(Hioki: 3530)로 100kHz 또는 1MHz에서 측정하였다. 모든 측정은 probe station을 이용하여 한 시편에서 4-5번 측정하였다. 누설전류의 측정은 dc power supply와 pico-ammeter(Keithly 485)를 사용하여 0 volt에서 10 volt까지 약 30초 간격을 두고 측정하였다. 이런 방법으로 한 개의 커패시터 시편에서 5~7개의 서로 다른 지점의 누설전류를 측정하여 그 평균값을 취하였다. 박막의 특성분석은 XRD(모델: Rigaku Ru-200B), AES(모델: Perkin-Elmer, PHI-670) 및 ESCA(모델: SSI 2803-S)을 이용하였다.

### 3. 결과 및 고찰

#### 3.1 박막 커패시터의 유전특성

그림 1은 두께 20nm의 Ta 박막을 400°C~700°C의 온도에서 산화시켜 만든 박막 커패시터와 두께 20nm의 Ta박막 밑에 두께 20nm의 SnO<sub>2</sub> 박막을 입힌 Ta/SnO<sub>2</sub> 이중 박막을 같은 온도 범위에서 산화시켜 만든 커패시터의 유전상수를 나타낸 것이다. 이 그림에서 보는 바와 같이 Ta/SnO<sub>2</sub> 이중박막을 산화시킨 경우 Ta만을 산화시켰을 때 보다 현저한 유전상수의 증가를 보이고 있다. 즉 SnO<sub>2</sub> 층을 입히지 않은 경우에는 유전상수가 15~18로 측정되었으며 SnO<sub>2</sub> 박막층을 입힌 경우는 100 이상의 유전상수 값을 나타내었다. 이와 같은 100 이상의 유전상수는 Ta/SnO<sub>2</sub> 이중박막이 산화되면서 SnO<sub>2</sub>층으로부터 산소를 공급받아 Ta<sub>2</sub>O<sub>5-x</sub>의 stoichiometry를 보다 완전하게 함으로써 유전상수가 증가되었다고 보기에는 너무 큰 증가이다. 왜냐하면 만일 Ta가 Ta<sub>2</sub>O<sub>5-x</sub>로 산화되고 SnO<sub>2</sub>층이 그대로 남아 있다면 Al/Ta<sub>2</sub>O<sub>5-x</sub>/SnO<sub>2</sub>/Al로 되어 두개의 커패시터가 직렬로 연결된 형태가 되어 이론적으로 더 낮은 정전용량을 나타내야 하기 때문이며, 또한 SnO<sub>2</sub>로부터 O<sup>2-</sup>이 표면으로 확산되어 산화되고 있는 Ta 박막층으로 들어가고 SnO<sub>2</sub>는 SnO<sub>2-x</sub>와 같은 반도체가 되어 Al과 함께 전극 역할을 하여 Al/Ta<sub>2</sub>O<sub>5</sub>/SnO<sub>2-x</sub>/Al 형태의 커패시터가 된다고 생각하여도

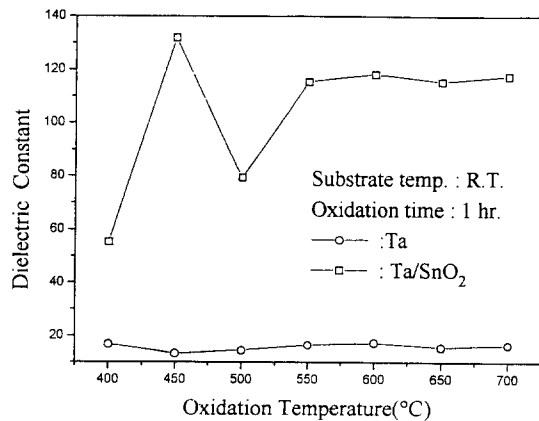


Fig. 1. Dielectric constants of Ta<sub>2</sub>O<sub>5</sub> and Ta<sub>2</sub>O<sub>5</sub>/SnO<sub>2</sub> thin film capacitors oxidized at various oxidation temperatures.

Ta<sub>2</sub>O<sub>5</sub>의 유전상수가 80~130과 같은 큰 값은 될 수 없다. 따라서 앞으로 AES 및 ESCA 결과를 토대로 설명하겠지만 어떤 새로운 형태의 Ta-Sn-O계의 산화물이 Ta의 산화과정에서 형성되고 있지 않은가 하는 생각이다. 그리고 이 그림 1로부터 Ta 박막을 산화시킨 경우에는 산화온도가 증가함에 따라 그 유전상수도 미소하게 증가함을 알 수 있으며 이 경우에는 산화온도가 Ta<sub>2</sub>O<sub>5</sub>가 결정성을 갖는 온도(700°C)이하였기 때문에 유전상수도 비교적 작게(15~18) 나타나고 있는 것으로 생각된다.

그림 2는 Ta 박막을 입힐 때 증착온도(기판온도)를 R.T., 100°C 및 200°C로 하여 증착시킨 후 500°C~850°C 온도에서 dry-O<sub>2</sub>로 산화시켜 만든 커패시터의 유전상수를 나타낸 것이다. 이 그림에서 보는 바와 같이 기판온도를 200°C로 한 경우에 기판온도가 상온 또는 100°C인 경우에 비하여 유전상수가 약간 크게 나타나고 있음을 볼 수 있다. 이와 같이 기판온도가 높아지면 일반적으로 박막내에 존재하는 전위밀도가 낮게 되며 또한 결정입자가 커지기 때문에 기판온도를 높게 한 경우에 유전상수가 크게 나타난 것으로 생각된다. 그리고 이 그림에서 볼 수 있듯이 산화온도를 800°C로 하여 산화시킨 커패시터가 500°C에

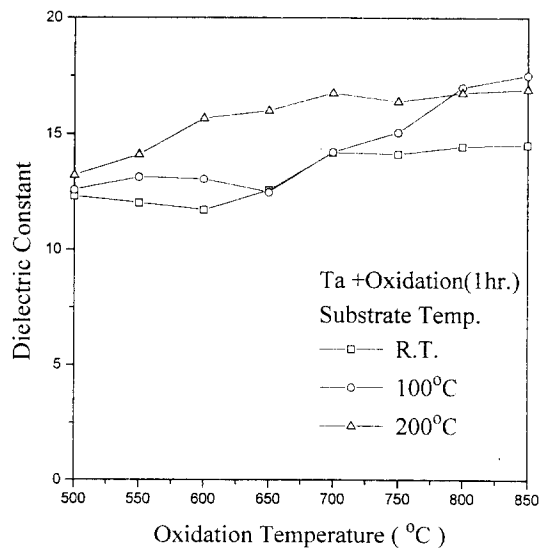


Fig. 2. The variation of dielectric constants of Ta<sub>2</sub>O<sub>5</sub> thin film capacitors deposited at various substrate temperatures.

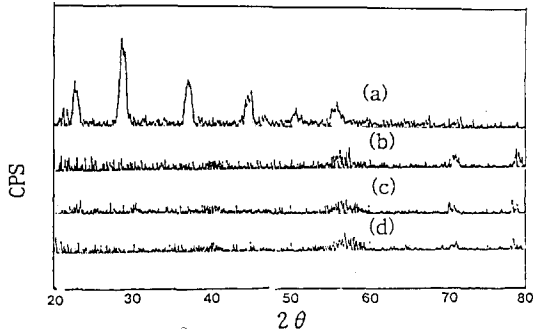


Fig. 3. XRD spectra of  $Ta_2O_5$  thin film oxidized at a) 750°C b) 650°C c) 600°C d) 550°C, for 1 hour, respectively.

서 산화시켜 만든 커패시터보다 기판온도에 관계없이 큰 유전상수 값을 나타내고 있다. 그 이유는 산화온도가 높을수록 보다 stoichiometric한  $Ta_2O_5$ 에 가까운 유전 박막이 형성되고 또한, 800°C에서는 이 박막이 결정화되었기 때문으로 생각된다.<sup>11)</sup>(그림 3 참조) 또한 650°C~700°C 근처에서 유전상수가 비교적 큰 증가를 보이고 있음을 알 수 있으며 그 이상의 산화온도에서는 큰 변화가 없음을 알 수 있다. 그 이유도  $Ta_2O_5$  박막이 700°C를 전후하여 결정화가 되기 때문으로 생각된다. 그림 3은 Ta 박막을 550°C~750°C 사이에서 1시간 동안 산화시킨 후 XRD로 그 결정성을 조사한 것이다. 이 그림에서 보듯이 650°C 이하에서 산화시킨 박막은 결정화되지 않고, 750°C에서 산화시킨 박막만이 결정성을 나타내고 있음을 알 수 있다. 이 결과는 Kimura<sup>13)</sup>의 결과와도 일치한다.

그림 4는  $SnO_2$  박막을 20nm 정도로 기판온도 상온에서 먼저 입히고 기판온도를 변화시키면서 Ta 박막을 20nm 정도로 증착시킨 Ta/ $SnO_2$  이중박막을 500°C~850°C에서 1시간 동안 산화시켜 만든 커패시터의 유전상수를 나타낸 것이다. 이 그림에서 볼 수 있듯이 산화온도가 높아짐에 따라 유전상수 값이 점차 증가하는 것은  $SnO_2$  박막층을 입히지 않았을 때 (그림 2)보다 현저하게 나타났으며 또한 650°C~700°C의 산화온도에서 유전상수가 비교적 크게 변화하는 것도 그림 2의 경우와 비슷하며 그 이유도 앞에서 설명한 대로

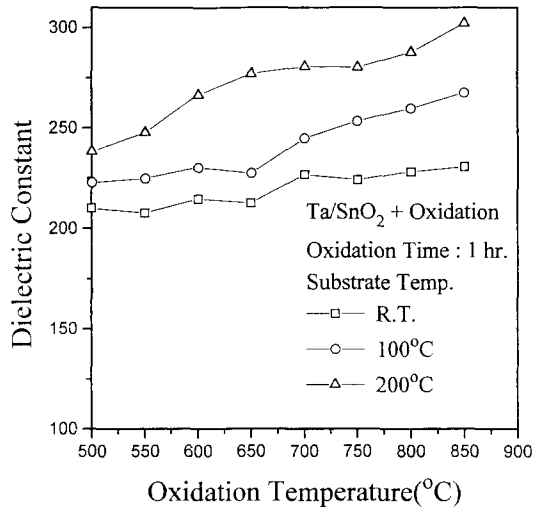


Fig. 4. The variation of dielectric constants of  $Ta_2O_5$  thin film capacitors with  $SnO_2$  underlayer deposited at various substrate temperatures.

설명될 수 있을 것이다. 다만, 이  $SnO_2$ 층을 입히지 않은 그림 2의 경우에는 유전상수 값이 15~18정도 나타나고 있는데 비하여  $SnO_2$  박막층을 입힌 그림 4의 경우에는 200~300 정도의 큰 유전상수 값이 나타나고 있으며 이는 그림 1의 경우보다도 높게 나타나고 있는데 그 이유는 이 경우에는 Ta-Sn-O계의 산화물이 보다 더 잘 형성된 것으로 생각된다. 특히, 낮은 산화온도인 500°C에서 산화시키고 기판온도도 상온으로 하여 제작한 커패시터의 경우에도 200 이상의 유전상수 값을 보이고 있는 것은 Ta/ $SnO_2$  이중 박막을 산화시키면 초기에는  $Ta_2O_{5-x}$ 가 형성되지마는 점차 Sn이 Ta층으로 확산되어 결국에는 Ta-Sn-O 3원계의 산화물이 형성되는 것을 뒤에 설명되는 AES, ESCA 분석으로 알 수 있다.

다음은 이와 같은 Ta 또한 Ta/ $SnO_2$ 를 산화시켜 만든 박막 커패시터의 누설전류에 대한 것이다. 그림 5에 나타낸 것은 기판온도를 상온으로 하고 Ta 박막을 증착시킨 후 500°C~800°C의 온도에서 1시간 산화시켜 만든 커패시터의 전장강도에 따른 누설전류 값을 나타낸 것이다. 이 그림에서 보는 바와 같이 전장강도가 증가하면 누설전류가 증가하는 것을 알 수 있다. 그리고 500°C, 600°C 및 700°C에

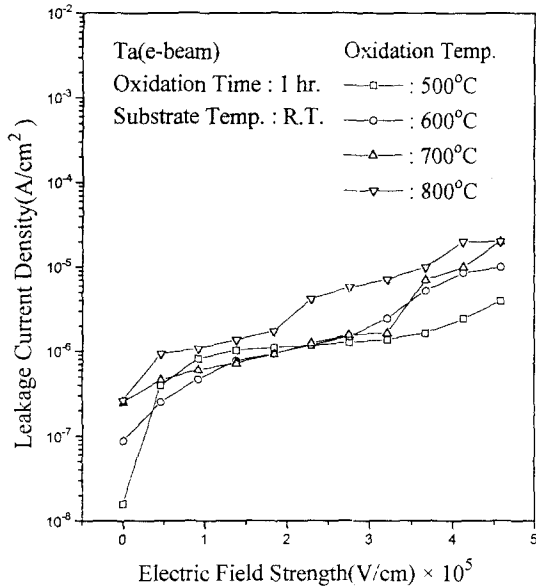


Fig. 5. Leakage current densities of Ta<sub>2</sub>O<sub>5</sub> thin film capacitor oxidized at the temperatures between 500°C and 800°C at various electric field strengths.

서 산화시켜 만든 커패시터는 거의 비슷한 누설전류 값을 보이는데 비하여 800°C에서 산화시킨 것이 약간 큰 누설전류를 나타내고 있는데 그 이유는 800°C에서는 Ta<sub>2</sub>O<sub>5</sub>박막이 이미 결정화되고 있기 때문으로 생각되며 이는 그림 3의 XRD 분석결과와도 일치하는 것이다. 이러한 결과는 타 연구자<sup>13)</sup>의 결과와도 일치한다. 다만 누설전류를 타 연구자들의 결과와 비교하여 보면  $5 \times 10^5$  V/cm 전장강도에서 Oehlein<sup>10)</sup>의 경우 산화온도에 따라  $10^{-4} \sim 10^{-7}$  A/cm<sup>2</sup>의 넓은 범위에 걸쳐 누설전류가 나타나고 있는데 비하여 본인의 결과는 산화온도가 500°C~700°C인 경우에는 같은 전장강도에서 산화온도에 따라 약간의 차이는 있으나 대체로  $10^{-5} \sim 10^{-6}$  A/cm<sup>2</sup>를 나타내고 있다.

다음 그림 6에 나타낸 것은 기판온도를 200°C로 하고 Ta박막 밑에 SnO<sub>2</sub> 박막을 입혀서 만든 커패시터의 누설전류를 나타낸 것이다. 500°C 및 600°C에서 산화시킨 것은 비교적 큰 누설전류 값을 나타내는데 비하여 오히려 700°C 및 800°C에서 산화시킨 것은 낮은 누설전류 값을 보이고 있다. 이는 앞에서 설명한 SnO<sub>2</sub> 박막층을 입히지 않은 경우와는

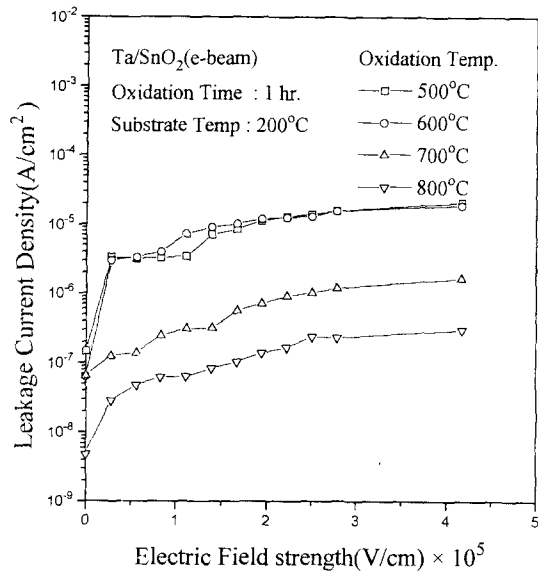


Fig. 6. Leakage current densities of Ta<sub>2</sub>O<sub>5</sub>/SnO<sub>2</sub> thin film oxidized at the temperatures between 500°C and 800°C at various electric field strengths.

상반된 결과를 보여주고 있다. 또한 800°C에서 Ta/SnO<sub>2</sub> 이중박막을 산화시켜 만든 커패시터의 경우에는  $4 \times 10^5$  V/cm의 전장강도에서 그 누설전류가  $10^{-7}$  A/cm<sup>2</sup>로서 SnO<sub>2</sub>층을 입히지 않은 그림 5의  $10^{-5}$  A/cm<sup>2</sup>보다 약 2 order 정도 낮게 나타남을 알 수 있다. 이와 같이 낮은 누설전류를 나타내는 이유는 다음과 같이 두 가지로 생각할 수 있다. 즉, 800°C 정도의 높은 온도로 산화시킨 경우에 Ta<sub>2</sub>O<sub>5</sub> 박막은 결정화가 진행되어 그 누설전류를 증가시키는 요인은 있지마는 첫째로 Ta-Sn-O계의 ternary oxide가 형성이 안된다고 가정할 경우에는 SnO<sub>2</sub> 박막층으로부터 O가 공급되어 Ta가 산화될 때 O의 공급원이 2원화되어 Ta<sub>2</sub>O<sub>5</sub>의 stoichiometry를 향상시켜서 이것이 더 지배적인(dominant) 것으로 생각되며 둘째로 ternary oxide층이 형성된다고 가정할 경우에는 SnO<sub>2</sub> 박막층으로부터 Sn 또는 O 원자가 확산이 잘되어 Ta-Sn-O계의 ternary oxide의 형성이 높은 온도에서 더 잘되었기 때문으로 생각된다. 현재로서는 앞에서 설명한 유전상수의 급격한 상승(Ta/SnO<sub>2</sub> 이중박막을 산화시켰을 때 유전상수가 200 이상으로 나타났음) 및 뒤에서 설명될 ESCA 및

AES 분석결과로 판단하건데 후자의 경우인 새로운 3원계 산화물이 생성될 때 Sn 원자가 Ta 박막층으로 확산되어 산화되면서 Ta-Sn-O계의 ternary oxide가 보다 잘 형성된 때문으로 생각된다.

### 3.2 박막의 특성분석

다음으로 Ta/SnO<sub>2</sub> 이중 박막을 800°C에서 5시간 산화시킨 시편의 결정성 및 새로운 산화물의 형성여부를 조사하기 위하여 XRD 분석을 하였다. 그림 3에 나타난 바와 같이 750°C에서 1시간 어닐링을 하여 결정성이 나타났으므로 이번에는 그보다 높은 온도인 800°C에서 5시간 산화를 하였다. 그림 7에 나타난 바와 같이 이러한 산화조건에서 산화시킨 박막도 확실한 결정성을 보이고 있다. 다만 Ta/SnO<sub>2</sub> 이중 박막을 산화시킨 경우에는 이중 박막의 형태가 없어지고 Ta-Sn-O계의 새로운 ternary oxide가 만들어지는데 이것이 어떤 조성을 가진 산화물인지 알고자 하였다.

그림 7에서 보듯이 주 피크가 Ta<sub>2</sub>O<sub>5</sub> 또는 SnO<sub>2</sub> 각각의 회절 피크들과는 완전히 일치하지 않음을 알 수 있으며 일부는 SnO<sub>2</sub>의 회절 피크와 상응하며 일부는 Ta<sub>2</sub>O<sub>5</sub> 회절 피크와 상응되는 것으로 보아 이 두 산화물이 어떤 형태로든 섞여 있거나 아니면 새로운 Ta-Sn-O계의 ternary oxide를 만들고 있음을 알 수 있다. 따라서 현재 JCPDS에 나타나 있는 Ta-Sn-O계의 ternary oxide인 SnTa<sub>2</sub>O<sub>6</sub> 또는 SnTa<sub>2</sub>O<sub>7</sub>의 회절 피크들과 비교해 보았으나 역시 정확히 일치하지는 않는다. 즉,  $2\theta = 20.8^\circ$ 의 피크는 SnTa<sub>2</sub>O<sub>6</sub>과 일치하며 다른 많은 피크는 오히려 SnTa<sub>2</sub>O<sub>7</sub>과 일치한다. 따라서 이

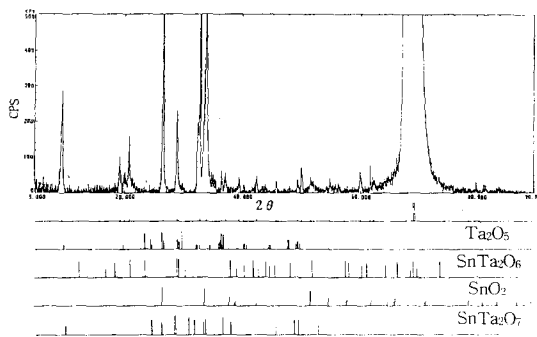


Fig. 7. XRD pattern of Ta<sub>x</sub>Sn<sub>y</sub>O<sub>z</sub> thin film annealed at 800°C for 5 hours.

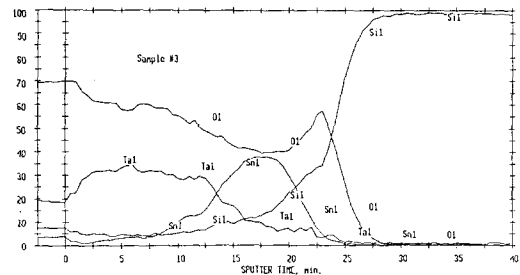


Fig. 8. Auger depth profile of Ta/SnO<sub>2</sub> thin film oxidized at 600°C for 1 hour.

박막은 단순한 SnO<sub>2</sub>와 Ta<sub>2</sub>O<sub>5</sub>의 혼합상은 아니고 Ta<sub>2</sub>O<sub>5</sub>/SnO<sub>2</sub> 이중박막의 형태가 없어지고 Sn 및 O가 Ta층으로 확산되어서 SnTa<sub>2</sub>O<sub>6</sub>와 SnTa<sub>2</sub>O<sub>7</sub>의 혼합상으로 또는 새로운 형태의 Ta<sub>x</sub>Sn<sub>y</sub>O<sub>z</sub> 박막이 형성되는 것으로 생각된다.

그림 8은 비교적 두꺼운 200nm 정도의 Ta/SnO<sub>2</sub> 이중 박막을 600°C에서 1시간 산화시킨 시편의 AES 분석결과를 원자 퍼센트로 나타낸 것이다. 이 그림에서 나타난 바와 같이 표면근처에서는 비교적 stoichiometric한 Ta<sub>2</sub>O<sub>5</sub>가 얻어지고 있으나 내부로 들어갈수록 O/Ta비가 낮아져서 Ta<sub>2</sub>O<sub>5-δ</sub> ( $\delta=1$ )이 얻어지고 있음을 알 수 있다. 또한 SnO<sub>2</sub> 박막층으로부터 Sn원자 및 O원자가 표면으로 상당히 확산되어 있음도 알 수 있다. 즉, Sn과 O의 원자농도비가 대략 1로서 SnO<sub>2</sub> 박막이 SnO<sub>2-x</sub> (이 경우에는 X는 대략 1)와 같은 O의 결핍(deficiency)이 많은 산화물층으로 바뀌고 있음이 나타나고 있다. 또한, 그림에서 보듯이 SnO<sub>2</sub>층과 Si의 경계에 얇은 SiO<sub>2</sub>층이 생김도 알 수 있다. 그리고 이 이중박막의 경우에는 그 두께가 좀 두껍고 산화온도가 비교적 낮고 산화시간도 짧아서 Sn의 확산이 활발하지 않았기 때문에 새로운 형태의 Ta-Sn-O계의 산화물이 생긴 것으로는 판단되지 않는다.

다음에 Ta/SnO<sub>2</sub> 이중박막의 두께를 40nm (20nm/20nm)로 하고 산화온도를 800°C, 산화시간을 4시간으로 한 시편의 Auger depth profile을 원자 퍼센트로 그림 9에 나타냈다. 먼저 이 그림에서 보듯이 SnO<sub>2</sub> 박막층으로부터 Sn이 표면까지 상당히 많이 확산되어 Sn이 전체 박막에 걸쳐서 비교적 균일하게 20

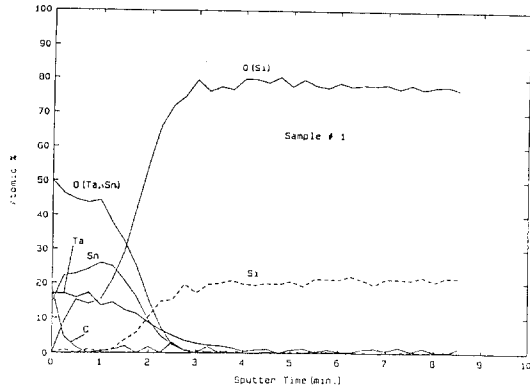


Fig. 9. Auger depth profile of Ta/SnO<sub>2</sub> thin film oxidized at 800°C for 4 hours.

~25 원자 퍼센트로 존재하고 있음을 알 수 있으며 Ta<sub>2</sub>O<sub>5</sub>층과 SnO<sub>2</sub> 박막층은 구별되어 나타나고 있지 않다. 즉, Ta/SnO<sub>2</sub> 이중박막의 형태가 없어지고 Ta-Sn-O계의 ternary oxide 층이 형성된 것으로 판단된다. 그리고, 이 산화온도 및 시간에서 박막의 표면에서 O(Ta, Sn)/Ta+Sn의 비가 대략 2로 나타나고 있음을 알 수 있다. 즉, 새로 생긴 박막층이 Ta<sub>2</sub>O<sub>5</sub>와 SnO<sub>2</sub>만의 혼합 상은 아니며 JCPDS에 보고된 Ta<sub>2</sub>SnO<sub>7</sub> 또는 Ta<sub>2</sub>SnO<sub>6</sub>와 같은 Ta-Sn-O계 산화물이 부분적으로 생겼거나 이들 상이 SnO<sub>2</sub> 및 Ta<sub>2</sub>O<sub>5</sub>와 혼합되어 있는 것으로 판단된다. 왜냐하면 이들 삼원계 산화물의 O(Ta, Sn)/Ta+Sn비는 대략 2로서 그림 9의 O(Ta, Sn)/Ta+Sn 원자 퍼센트 비와 거의 일치하고 그림 7의 XRD 분석결과에서 보듯이 일부의 회절피크는 SnTa<sub>2</sub>O<sub>6</sub> 또는 SnTa<sub>2</sub>O<sub>7</sub>와 일치하고 일부는 Ta<sub>2</sub>O<sub>5</sub> 및 SnO<sub>2</sub>와도 일치되는 것이 있기 때문이다. 다만 이 Auger depth profile에서 나타난 것으로는 Sn이 Ta보다 많은 양이 나타난 것으로 보아 Sn이 rich한 어떤 새로운 Ta-Sn-O계의 산화물이 생성되었을 가능성도 있다. 또한 이 Auger depth profile로부터 Si과 새로 생긴 박막층과의 경계에 두터운 SiO<sub>2</sub>층이 생기고 있음을 알 수 있는데 이것은 박막층은 얇은데 비하여 산화온도가 너무 높았거나 산화시간이 4시간으로서 너무 길어 이와 같은 SiO<sub>2</sub>층이 생긴 것으로 판단된다.

그림 10은 Ta/SnO<sub>2</sub> 박막을 1000°C에서 1

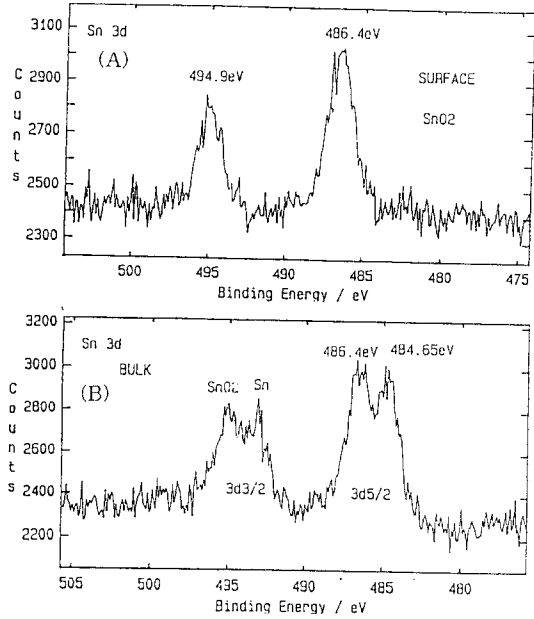


Fig. 10. (A) XPS spectra of Ta/SnO<sub>2</sub> thin film oxidized at 1000°C for 1 hour obtained from the surface of the film. (B) XPS spectra of Ta/SnO<sub>2</sub> oxidized at 1000°C for 1 hour obtained from the inside of the film.

시간 산화시킨 박막시편의 표면(surface) 및 박막의 내부(bulk)에서의 Sn의 ESCA 스펙트럼이다. 이 스펙트럼으로부터 표면에는 Sn이 SnO<sub>2</sub>의 산화물 상태(486.4 eV)로 존재하고 있음을 알 수 있고 박막의 내부에는 Sn이 원자 상태(484.65 eV)와 SnO<sub>2</sub>상태로 공존하고 있음을 알 수 있다. 따라서 이와 같은 AES 및 ESCA분석 결과로 종합적으로 판단하건대 Ta/SnO<sub>2</sub> 이중박막을 산화할 때 SnO<sub>2</sub> 박막층이 Ta 박막층과 Ta+SnO<sub>2</sub>=Ta<sub>x</sub>O<sub>y</sub>+Sn와 같은 고체간의 반응이 일어나서 SnO<sub>2</sub> 박막층에서 Sn이 원자상태로 되어 Ta박막층으로 확산하며 O는 Ta가 산화되는 과정에서 Ta 박막층으로 확산되어 Ta의 산화에 도움을 주며 산화시간이 길어지거나 산화온도가 높게 되면 박막의 표면과 내부에 각기 다른 stoichiometry를 가진 Sn-Ta-O계의 ternary oxide가 형성된다고 판단된다.

#### 4. 결 론

Ta<sub>2</sub>O<sub>5</sub> 박막은 700°C 이상에서 결정화되며

이 결정화에 의하여 박막의 유전상수는 증가하나 누설전류도 함께 증가하므로  $Ta_2O_5$  박막 커패시터의 제작시 산화온도 및 어닐링의 온도, 어닐링 시간의 선택이 중요하다. 그리고 박막을 증착시킬 때 기판의 온도를 높게 하는 것이 유전상수를 크게 하는 효과가 있는 것으로 나타났다.

Ta/SnO<sub>2</sub> 이중박막을 산화시켜 만든 커패시터의 유전상수는 200~300으로 나타났으며 누설전류는 높은 온도(700°C 이상)에서 산화시킨 경우에  $Ta_2O_5$  커패시터보다 상당히 작게 나타났으며 그 이유로는 SnO<sub>2</sub>층이 Ta가 산화될 때  $Ta_2O_5$ 의 stoichiometry를 향상시키는데 도움을 주었거나 또는 새로운 Ta-Sn-O계의 ternary oxide가 생성된 때문으로 생각된다.

### 후 기

이 연구는 1992-1993년도 한국과학재단 기초연구(921-0600-023-2)로 수행되었으며 이에 감사를 드립니다.

### 참 고 문 헌

1. A-Perinafi, *Electrocomponent Science and Technology*, vol. 4, 69 (1977).
2. M. Ohta and Y. Tarui, *IEEE* vol. ED-29, No. 3, 368 (1982).
3. H. Shinriki and K. Mukai, *IEEE Electronic Device*, vol. 37, No. 9., 1939 (1990).
4. K. Torii, T. Kushida, H. Takeuchi and E. Takeda: *Jpn. J. Appl. Phys.* 30, 3562 (1991).
5. R. Moazzami, C. Hu and W. H. Shephar: *IEEE Electron Device Lett.* 11, 454 (1990).
6. K. Kashiwara, H. Itoh, K. Tsukamoto and Y. Akasaka: *Extended Abstract of the 1991 International Conference on Solid State Devices and Materials*, Yokohama, 192 (1991).
7. S. Yamamichi, T. Sakuma, K. Takemura and Y. Miyasaka: *Jpn. J. Appl. Phys.* 30, 2197 (1991).
8. H. Yamaguchi, S. Matsubara and Y. Miyasaka: *Jpn. J. Appl. Phys.* 30, 2197 (1991)
9. Y. Miyasaka and Y. Matsubara: *Proc. 7th Int. Symp. the Applications of Ferroelectrics*, New York (1991).
10. G. S. Oehlein, *J. Appl. Phys.*, 59, 1587 (1986).
11. G. S. Oehlein and A. Reisman, *J. Appl. Phys.*, 54, 6520 (1983).
12. E. Kaplan, M. Balog, and D. Frohman-Bentchkowsky, *J. of Electrochem. Soc.*, vol. 123, 1570 (1976).
13. S. Kimura and K. Mukai, *J. of Electrochem. Soc.*, vol. 130, 2414 (1983).
14. H. Shinriki and K. Mukai, *IEEE ED-10*, 514 (1989).
15. S. Tamimoto and Y. Tarui, *J. of Electrochem. Soc.*, 139, 320 (1992).
16. H. Shinriki and S. Tachi, *International Conference on Solid State Device and Materials*, Yokohama, 198 (1991).
17. S. Kamiyama and I. Nishiyama, *International Conference on Solid state Device and Materials*, Tsukuba, 521 (1992).
18. H. Shinriki and M. Nakata, *IEEE EDvol.* 38, 435 (1991).
19. S. Byeon and Y. Tzeng, *IEEE EDvol.* 37, 972(1990).
20. M. Matsui. and Y. Tarui, *Jpn. J. of Appl. Phys.*, 27, 56 (1988).
21. S. Ohfuji and C. Hashimoto, *J. Vac. Sci. Technol.* 134, 714 (1986).
22. Y. Nishioka and K. Oguie, *IEEE ED-34*, 1957 (1987).