

반구형 다결정 실리콘 박막의 결정학적 성장방위

신동원, 박찬로, 박찬경, 김종철*

포항공과대학교 재료금속공학과

*현대전자산업(주) 반도체 연구소

Crystallographic Growth Orientation of Polycrystalline HSG Silicon Film

D.W.Shin, C.R.Park, C.G.Park and J.C.Kim*

Dept. of Materials Science and Engineering Pohang University of Science and Technology(POSTECH)

*Semiconductor R & D Lab.,
Hyundai Electronics Industries Co. Ltd.

초 록 본 연구에서는 반구형(HSG) 다결정 실리콘 박막을 제조하여 박막에 존재하는 결정립들의 특성과 각 결정립들의 형성기구를 예측하고자 하였다. LPCVD 법으로 실리콘 박막을 증착하여 미세구조를 관찰, 분석한 결과 575°C 증착온도에서 HSG 다결정 실리콘 박막이 형성되었음을 관찰하였다. 이 HSG 박막은 비정질 및 결정질 상으로 구성되어 있었으며 결정립은 박막의 표면에 존재하는 upper grain들과 SiO₂와의 계면에 존재하는 lower grain들로 구분되었다. Upper grain은 실리콘 원자의 표면확산에 의하여 형성되었으며, lower grain은 고상성장(고상정화)에 의하여 형성되었다. 성장한 결정립들의 성장방위를 분석한 결과 주로 upper grain은 <110>, lower grain은 <311>과 <111>방위를 나타내었다. 이러한 방위관계는 각 결정립들의 형성기구(formation mechanism)의 차이에 기인한다고 사료된다. 또한 HSG 박막의 미세구조와 진공열처리한 시편을 관찰한 결과 HSG 박막의 형성은 실리콘 원자의 표면확산에 의해 지배됨을 알았다.

Abstract The purpose of present study is to find out the formation mechanism of hemi-spherical grained(HSG) polysilicon film. Silicon film was deposited using LPCVD. Polycrystalline silicon film was deposited at 575°C contained crystalline HSG in the amorphous matrix phase. The crystalline HSG can be categorized into two grains : lower grains and upper grains. Lower grains are located at interface between silicon dioxide and silicon film, and upper grains are located at surface. The growth orientations of HSG were identified as <311> or <111> directions for lower grains and preferentially <110> direction for upper grains. This difference of growth orientations seems to be caused by the difference of formation mechanisms. That is, lower grain is formed by solid phase crystallization, on the other hand, upper grain is formed by surface diffusion of silicon atoms. It was thus, proposed that the formation of practical HSG polysilicon film is mainly controlled by surface diffusion of silicon atoms.

1. 서 론

DRAM 소자의 집적도를 높이기 위해 capacitor의 정전용량(capacitance)을 극대화시키는 방안이 다각적으로 모색되고 있다. 정전용량은 절연막의 두께에 반비례하며, 유전율과 전극 면적에 비례한다. 즉, 절연막의 두께를 감소시킬 경우(Teff = 50 Å)에 정전용량을 증가

시킬 수 있다. 그러나 누설전류 및 양자 터널링 효과로 인해 절연막의 두께 감소로 인한 정전용량의 증가에는 한계가 있다. 또한, 보다 높은 유전율을 갖는 절연막으로서 응용 가능성이 있는 Ta₂O₅, PZT 박막에 관한 연구가 많이 진행되고 있으나 현재까지 소자에 응용하기에는 여러 문제점들이 남아있다.

보다 실용적인 방법으로서, capacitor 전극

의 표면형상을 변화시켜 전극의 유효면적을 증가시키는 연구가 많이 되고있다.^{1~9)} 전극재료로는 다결정 실리콘이 사용되며 증착조건 및 열처리 조건에 따라 박막의 내부 미세구조와 표면 형상이 변한다. 즉, 실리콘 박막을 비정질/결정질 천이온도 구간에서 증착시키면 박막의 표면에 결정립을 형성시킬 수 있고, 후속 열처리를 통해 실리콘 박막의 표면 형상을 조절할 수 있는 점을 이용하는 것이다. 이 경우, 박막의 표면형상을 반구형형태(hemispherical grained : HSG)로 제조함으로써 단위면적당 유효 표면적을 증가시킬 수 있다. 이러한 HSG 다결정 실리콘 박막을 capacitor의 하부전극으로 사용하였을 경우 약 2배의 capacitance 값을 나타내는 것으로 보고되고 있다.^{1, 2)} 이러한 HSG 다결정 실리콘 박막은 실제 소자에 사용되는 전극재료인 다결정 실리콘 박막의 제조공정 변화를 통하여 보다 큰 충전용량을 확보할 수 있는 장점을 지니고 있다.

HSG 다결정 실리콘 박막에 관한 연구는 실험적인 측면(공정 조건 확립 및 현상 변화)에서 많이 진행되었으나, 그에 반하여 형성기구를 비롯한 기본적인 이해에 관하여는 거의 알려지지 않았다. 다만, 실리콘 박막의 표면형상은 주로 박막의 표면에 존재하는 결정립들의 형상 및 결정화도에 따라 변화하며, 실리콘 원자들의 표면확산(surface diffusion)에 기인한다는 정성적인 연구결과들이 보고되었다.^{1, 3)}

본 연구에서는 HSG 다결정 실리콘 박막을 형성시키고, 그 제조공정 조건에 따른 박막의 미세구조 변화를 TEM 단면분석법을 통해 살펴보았다. 아울러 박막내외부에 존재하는 결정립들의 결정학적 성장방위 관계를 분석하고 HSG 다결정 실리콘 박막의 형성기구를 예측하고자 하였다.

2. 실험 방법

실리콘 박막의 증착은 LPCVD 법을 이용하였다. 시편의 제조는 (주)현대전자에서 수행하였으며, 증착온도와 후속 열처리 조건을 각기 달리하여 제조하였다. 증착 압력, 반응 기체, 기체의 유입량 등의 증착변수는 증착온도와 상호 밀접하게 관련되며, HSG 다결정 실

리콘 박막의 형성조건은 이들 증착변수들에 민감하게 반응한다고 알려져있다.²⁾ 박막의 증착은 실리콘 박막의 비정질/결정질 천이온도 영역인 550~585°C에서 수행되었으며, 일반적으로 HSG 다결정 실리콘 박막은 이러한 온도 범위에서 잘 형성되는것으로 알려져있다.^{1~9)} 증착후 후속 열처리는 박막 표면에 자연 산화막 생성을 방지하기 위해 박막 증착후 곧이어 반응기내에서 600°C에서 5분간 열처리하였다.

증착된 박막의 미세구조 변화 및 결정립 방위 분석은 XRD와 300KV의 투과전자현미경(TEM, Philips CM 30)을 이용하였다. 박막내에 존재하는 결정립들은 박막의 표면에 upper grain이나, 박막과 SiO₂와의 계면에 lower grain으로 존재하기 때문에, 이들 결정립들을 구별하여 분석하기위해 TEM 단면 분석(cross-sectional analysis)을 수행하였다. 박막내에 존재하는 결정립들의 성장방위는 (100) 실리콘 기판을 기준으로하여 SiO₂ 박막에 수직인 방향으로 정의되며, 단면 TEM image와는 그림 1과 같은 관계를 갖는다. 즉,

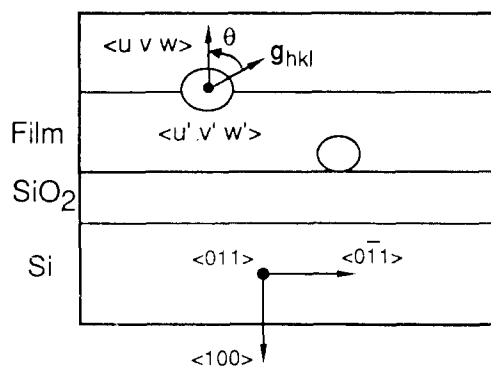


Fig. 1 Orientation relationship between the upper grain, lower grain and silicon substrate.

실리콘 기판의 <110> 정대축(zone axis)을 전자선과 평행하게 고정시키고 단면 TEM image로부터 분석하고자하는 결정립을 선택한 후, 하나의 결정립에서 미소 회절(micro diffraction) 패턴을 얻는다. 이때, 미소 회절 패턴은 spot 패턴으로서 최소한 2종류 이상의 회절 벡터(g vector)로부터 결정립의 정대축 <u'v'w'>을 구할 수 있다. 이때 (100) 실리

큰 기판에 수직인 결정립의 성장방위 $\langle u \ v \ w \rangle$ 는 정대축 방향 $\langle u' \ v' \ w' \rangle$ 및 g vector로부터 구할 수 있게된다. 단, 이와같은 분석 시에 반드시 회절패턴과 image 사이에 존재하는 전자현미경 렌즈의 rotation calibration이 정확히 선행되어야 한다.

3. 실험 결과 및 고찰

1. HSG 다결정 실리콘 박막의 형성

일반적으로 다결정 실리콘 박막의 미세구조는 증착 및 후속 열처리 공정에 따라 크게 변화한다. 특히, 비정질/결정질 천이온도 영역에서 증착된 시편의 미세구조는 복잡한 양상을 지닌다. 증착온도가 550~585°C인 경우 실리콘 박막의 표면 미세구조는 그림 2와 같다. 그림 2(a)와 (b)의 550°C 및 570°C의 증착온도에서 박막 표면은 평탄한 비정질 상으로 관찰되었다. 즉, 증착온도가 낮을 경우, 증착되

는 실리콘 원자들의 표면확산이 활발하지못해 준 안정상태인 비정질 구조를 갖는다는 사실을 잘 나타내고 있다. 반면에 증착온도가 약간 증가된 575°C인 시편의 경우(그림 2(c)) 박막의 표면에 반구형 형태의 결정립들이 발견되기 시작하였고, 더 높은 온도인 585°C에서 (그림 2(d)) 표면에는 지름 50~70 μm 정도의 반구형 형태의 많은 결정립들이 관찰되었고, 결정립들이 서로 중첩되는 양상까지 보였다. 실리콘 박막의 표면에 반구형 결정립들이 형성됨에 따라 박막의 표면적이 증가할 것으로 생각되었으나, 표면에 존재하는 결정립들이 중첩되는 현상은 표면적 증가에 별로 좋지않은 효과를 줄 것으로 예상되었다. 따라서 그림 2의 결과로부터, 575~585°C 증착온도에서 실리콘 박막이 최대의 표면적을 갖는다고 판단되었다.

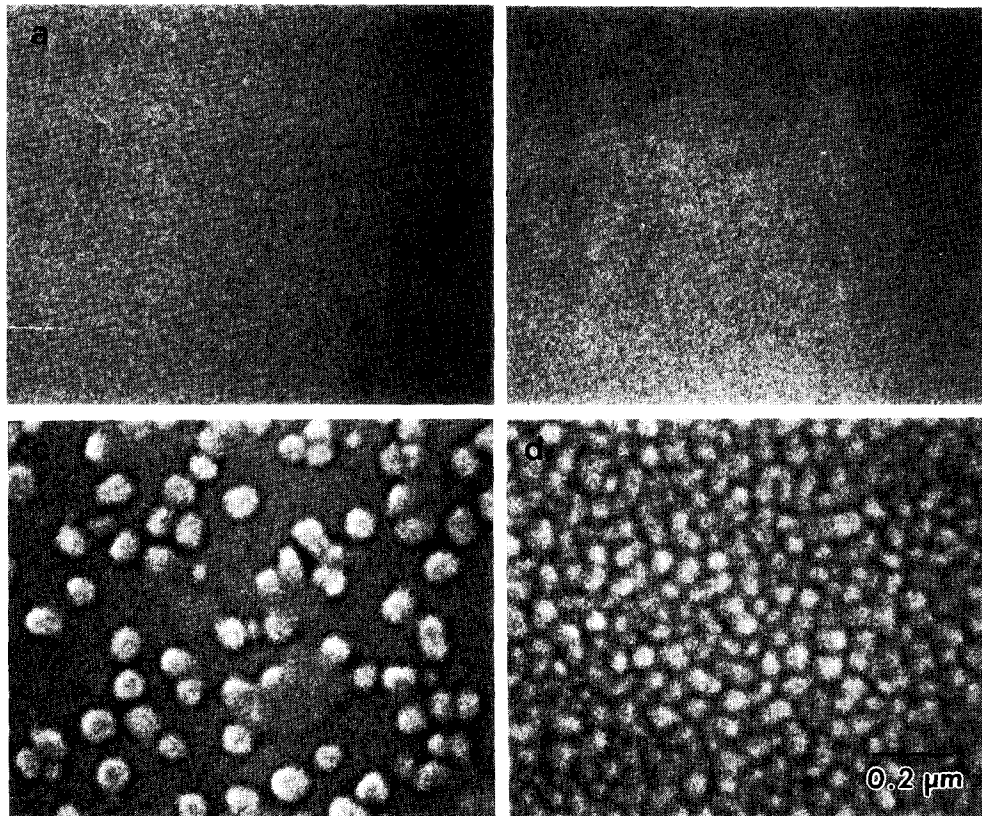


Fig. 2. SEM micrographs showing the silicon film deposited at various temperatures : (a) 550°C, (b) 570°C (c) 575°C, and (d) 585°C

그림 2의 plain view 미세구조를 단면방향으로 관찰한 결과, 그림 3과같이 결정립 형성이 표면부에만 국한되지 않았음을 알 수 있었다. 즉, 570°C에서 증착한 시편의 경우(그림 3(b)) 실리콘 박막의 표면에는 비정질상으로 존재하나 SiO₂와의 계면에 50~100 μ m 크기의 lower grain이라 불리는 결정립들이 존재함을 관찰할 수 있었다. 또한 575°C에서 증착한 시편(그림 3(c))의 경우는 박막 표면에 upper grain 형태뿐만 아니라 SiO₂와의 계면에 lower grain 형태의 결정립들이 존재하였다. 이러한 lower grain의 존재는 박막의 미세구조 분석시 단면 미세구조 분석의 중요성을 나

타내주는 단적인 증거이다. 그림 2 및 3의 결과로부터, 낮은 온도(570°C)에서 증착되는 경우 lower grain들만 대부분 관찰되었으며, 증착온도가 약간 높은 경우(575°C) upper grain과 lower grain들이 관찰되었다. 이러한 현상들로부터 lower grain은 upper grain에 비해 생성온도가 낮음을 예상할 수 있다. 또한 그림 3(c)에서, upper grain의 양쪽에 groove를 (화살표) 발견할 수 있었다. 이러한 groove의 존재는 upper grain의 형성이 실리콘 원자의 표면확산에 주로 기인한다는 증거이며, 이는 기존의 다른 연구자들에 의해서도 보고된다.^{1, 3)}

Upper grain의 형성을 결정하는 주요 인자

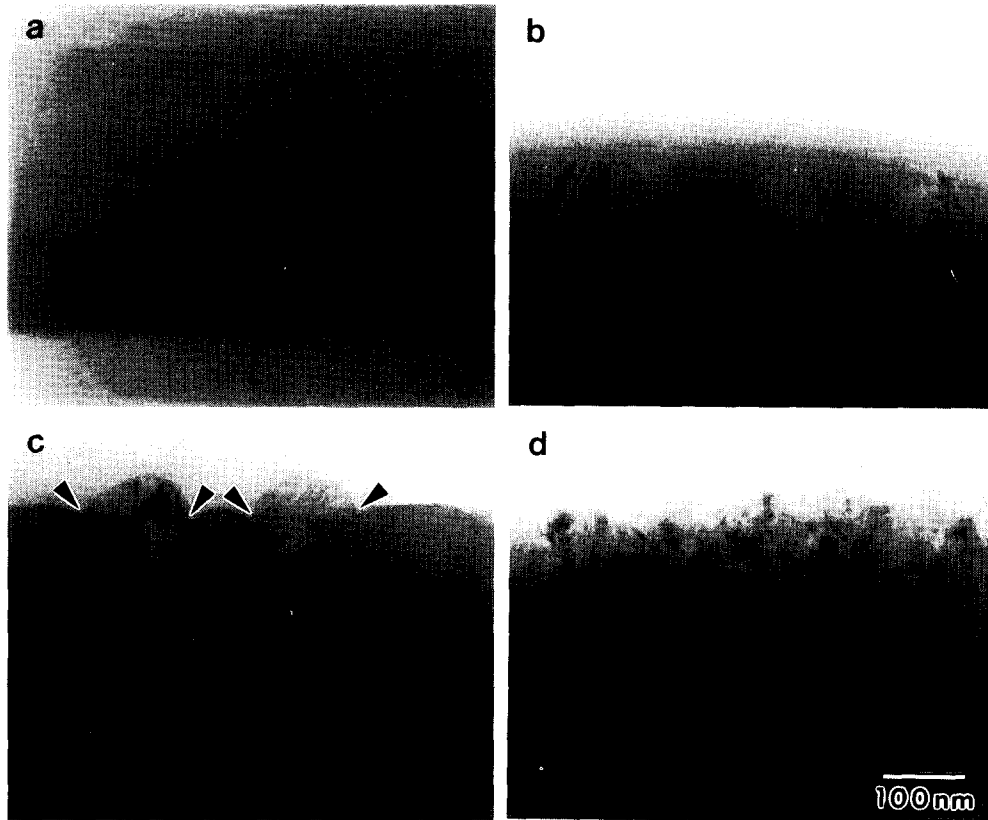


Fig. 3 Cross-sectional TEM micrographs showing the silicon films deposited at various temperatures : (a) 550°C (b) 570°C (c) 575°C, and (d) 585°C

는 실리콘 원자의 표면확산이라는 사실을 upper grain 양쪽에 존재하는 groove를 확인함으로써 알 수 있었다. 그러나 Lower grain은 형성기구가 upper grain의 그것과의 상이점을 살펴보았다. 그림 4는 570°C 증착온도에

서 증착두께를 각각 500, 1500 Å으로 변화시켰을때의 단면 미세구조이다. 500 Å 두께의 시편(그림 4(a))에서 결정립들은 거의 형성되지 않은 반면, 1500 Å 두께의 시편(그림 4(b))에서는 상당수의 lower grain들이 형성되었다. 즉, lower grain은 증착 초기에는 형성

되지 않고 있으나 증착두께가 두꺼워질수록 즉, 증착시간이 길어짐에 따라, self annealing 효과에 의해 산화층과의 계면에서 핵생성이

되어 성장하는 고상 결정화(solid phase crystallization : SPC)현상에 의해 형성되는 것으로 판단되었다.

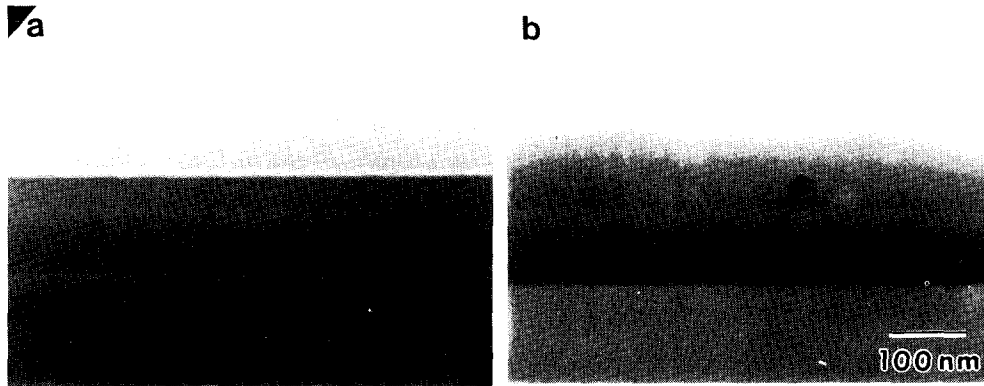


Fig. 4. Cross-sectional TEM micrographs showing the silicon film deposited at 570°C with different film thickness : (a) 500 Å and (b) 1500 Å

그림 4의 두 시편을 600°C에서 5분간 곧바로 열처리한 미세조직은 그림 5와 같다. 두 경우 모두 결정화가 거의 끝난 단계임을 알 수 있었으며 박막의 표면이 매우 rough하게 형성된 것을 관찰할 수 있었다. 그림 5(a)는 실리콘 박막의 두께가 500 Å인 시편을 열처리한 것으로서 초기의 박막 두께보다 더 큰 결정립들도 관찰이 되었다. 아울러 결정립 양 쪽에는 실리콘 박막이 존재하지 않는 depletion 영역도 관찰되었다. 이러한 현상은 열처

리시 실리콘 원자가 결정립으로 표면확산에 기인된 것으로 생각할 수 있다. Depletion 영역의 존재는 capacitor의 breakdown을 야기할 수 있어 박막의 열처리 전 초기두께가 너무 얇지않게 열처리 조건을 적절히 조절할 필요가 있다. 그러나 그림 5(b)에서, 열처리 전 초기 박막 두께가 1500 Å인 경우에는 열처리 후에도 depletion 영역이 보이지 않는 것으로 보아 이 정도의 두께로 증착된 비정질 박막에서 HSG 결정립 형성이 양호하게 될 수 있음을 보여준다.

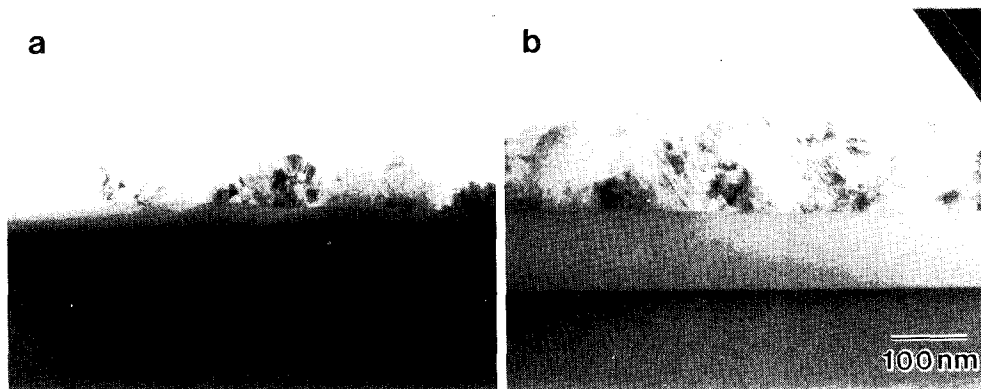


Fig. 5. Cross-sectional TEM micrographs showing the polycrystalline silicon film subsequently annealed at 600°C for 5 min. with different thickness : (a) 500 Å and (b) 1500 Å

후속 열처리에 의해 형성된 HSG 박막은 열처리된 미세구조, 즉 upper/lower grain의

존재여부에 관계없이 형성되었음을 그림 4와 그림 5를 통하여 알 수 있다. 다시말하면 열

처리에 의한 비정질 실리콘 박막의 결정화시 열처리된 실리콘 박막에 존재하는 결정립들은 HSG 박막이 형성되기 위한 필요조건이 아닌 것으로 생각된다. 비정질 실리콘 박막의 열처리시 실리콘 박막은 내부에서 결정화가 진행되고, 아울러 박막의 표면에서 실리콘 원자의 표면확산에 의해 박막의 표면형상이 HSG 형태로 결정화된다는 사실을 짐작할 수 있다. 따라서 후속 열처리에 의한 HSG 박막 형성은 upper grain 형성과 마찬가지로 실리콘 원자의 표면 확산에 기인하며, 결과적으로 HSG 박막의 주요 형성기구는 실리콘 원자의 표면 확산임을 알 수 있다.

지금까지의 실험결과로부터, upper grain의 형성은 주로 실리콘 원자의 표면 확산에 기인되며 lower grain은 570°C 이상의 온도에서

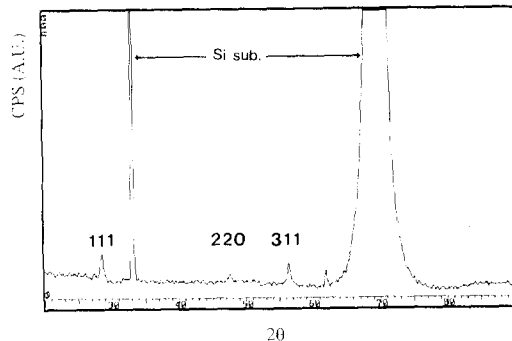


Fig. 6. X-ray diffraction peaks of the HSG polysilicon film deposited at 575°C

self annealing 효과로 인한 고상 결정화에 의해 형성됨을 알 수 있었다. 즉, HSG 다결정 실리콘 박막에 존재하는 upper/lower grain들은 형성기구의 차이로 인하여 서로 다른 특징을 나타낼 것으로 판단된다. 따라서 형성기구가 다른 각 결정립들의 특징을 결정학적 성장방위 관계로 고찰하고자 한다.

2. 결정립들의 결정학적 방위

앞에서 살펴보았듯이 HSG 다결정 실리콘 박막은 비정질상으로부터 선택적으로 형성되며, 박막내에서 존재하는 위치에 따라 upper grain과 lower grain으로 구별된다. 이러한 upper/lower grain들의 성장방위관계를 결정학적으로 분석하여 결정립들의 형성기구와 관련하여 고찰하고자 한다.

박막내 존재하는 upper/lower grain들의 각각에 대한 방위를 분석하기에 앞서, 먼저 박막의 전체적인 우선방위를 XRD패턴으로 조사하였다. 그림 6은 HSG박막에 upper/lower grain이 모두 존재하고 있는 증착온도가 575°C인 시편의 XRD 결과이다. 실리콘 표준 분말시편의 피크 크기와 비교해볼때 {311} 피크의 크기가 상대적으로 크게 나타났다. 이러한 XRD 결과로부터 HSG실리콘 박막은 {311} 우선방위를 갖는다고 할 수 있다. 그러나 upper grain과 lower grain들 각각의 성장방위는 XRD 패턴으로 각기 구분하여 나타낼 수 없기 때문에 TEM 미소회절(micro diffraction) 기법을 사용하여 결정립들의 성장방위를 분석하였다. 물론 이러한 기법은 박막내 존재하는 결정립들의 방위를 각각 분석할 수 있는 장점은 있으나, 박막의 전체적인 우선방위를 논하기에는 부적합하다. 따라서 본 절에서는 박막의 우선방위 측면이 아닌 각 결정립, 즉 upper/lower grain간의 성장방위 관계에 관하여 논하기로 한다.

Upper 및 lower grain들의 성장방위를 분석하기 위해 약 20~30개의 결정립들에 대한 방위를 각각 분석하였다. 실제로 결정립들의 미소회절 패턴은 많이 얻을 수 있었으나, 앞에서 설명한 바와 같이 최소한 2종류 이상의 회절벡터를 나타내는 미소 회절 패턴에 한정시켜 분석하였다. Upper/lower grain들의 성장방위 분포를 그림 7에 도시하였다. 그림 7은 (001) standard stereographic projection 상에 upper grain과 lower grain의 성장방향을 각각 그림 7(a)와 (b)에 표시하였다. Upper grain의 성장방위는 대부분 upper grain들은 주로 <110> 방위로 나타났으며, 경우에 따라 <001>, <111>도 관찰되었다. 반면에 lower grain들은 <311> 또는 <111> 방위들이 주로 관찰되었다.

각 결정립들의 방위는 약간의 deviation을 나타내고 있으며, 이는 결정립의 정대축을 구할 때 미소 회절 패턴이 spot패턴이기 때문에 정확한 정대축과는 오차가 있다. 이러한 spot 패턴에 의한 정확한 정대축과의 오차 한계는 약 15° 정도로 알려져 있으며¹⁰⁾, 본 연구에서 분석한 결정립들의 방위오차는 대부분 15° 범위내에 존재하였다.

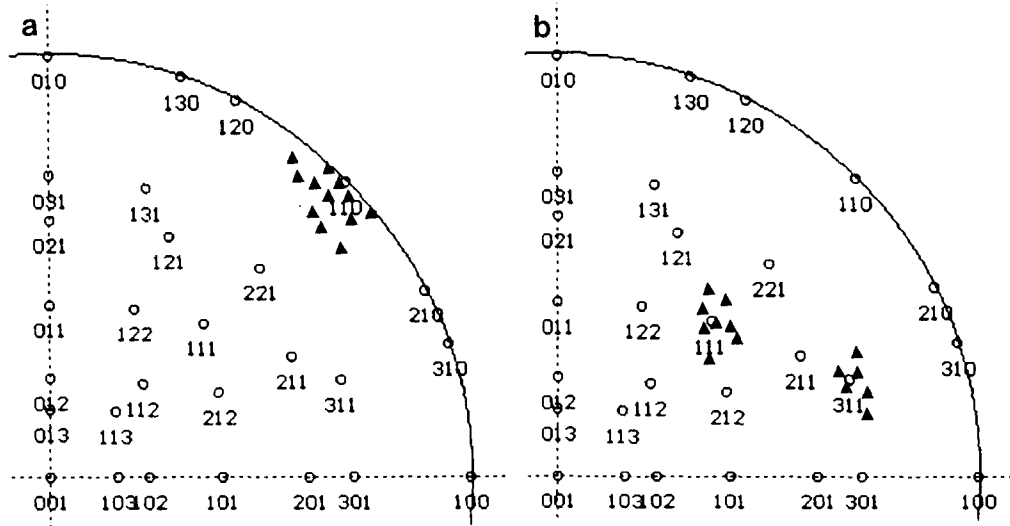


Fig. 7. Stereographic projections showing orientation of HSG polycrystalline silicon films containing upper and lower grains, (a) upper grains and (b) lower grains.

HSG 다결정 실리콘 박막의 형성시 우선방위는 주로 $\langle 311 \rangle$ 방위를 갖는다는 보고가 있으나,^{11, 12)} 본 미소회절 실험에 의하면 이것은 upper grain에 의한 영향이 아니라 lower grain의 방위를 나타낸 것으로 보인다. 실제로 HSG 다결정 실리콘 박막에서 표면적 증가에 미치는 중요한 요인은 upper grain의 형성이며, 따라서 HSG 다결정 실리콘 박막의 방위는 upper grain들의 방위인 $\langle 110 \rangle$ 방위가 되어야 할 것이다.

결정립 형성기구가 각기 다른 upper grain과 lower grain들의 성장방위는 역시 다른 경향을 나타냈다. 즉, upper grain들은 $\langle 110 \rangle$, lower grain들은 $\langle 311 \rangle$ 또는 $\langle 111 \rangle$ 의 방위를 주로 나타내었다. 박막의 표면에서 표면 확산에 의해 형성되는 upper grain들이 $\langle 110 \rangle$ 방위를 나타내는 현상은 실리콘 박막 증착시 {220} plane의 성장속도가 다른 plane의 그것에 비해 더 빠르다는 기존의 연구결과와 일치하는 현상을 나타낸다.^{12, 13)} 그러나 고상 결정화에 의해 형성되는 lower grain의 성장방위는 upper grain과는 다를 것으로 사료된다. 실리콘 박막을 비정질/결정질 천이온도에서

증착시켜 우선방위를 분석한 R.Bisaro 등의 연구¹³⁾에 의하면 $\langle 311 \rangle$ 및 $\langle 111 \rangle$ 방위를 갖는 lower grain들의 형성이유를 실리콘의 결정구조로써 설명한다. 즉, 고상 결정화에 의해 형성된 결정립의 성장방위는 표면자유에너지(surface free energy)가 가장 작은 $\langle 111 \rangle$ 성장방위를 나타내는 것이 일반적이다. 또한 $\langle 311 \rangle$ 성장방위를 나타내는 결정립들의 형성이유는 실리콘 결정구조(diamond-type structure)의 특징으로서, 표면 원자가 격자의 diagonal 방향으로 이동하는 것이 에너지적으로 유리하기 때문이다.

이상의 실험결과들로부터 upper 및 lower grain의 성장방위는 각기 표면확산과 고상 성장에 의해 형성되는 결정립들의 대표적인 성장방위를 나타내고 있음을 알았다. 따라서 HSG 박막의 미세구조 관찰을 통해 추측하였던 upper grain 및 lower grain들의 성장기구의 상이점을 각 결정립들의 성장방위를 분석함으로써 확인하였다.

3. HSG 박막 형상 및 형성 기구

HSG 다결정 실리콘 박막은 크게 두 가지

방법에 의해 형성된다. 첫째로는 실리콘 박막의 증착조건을 정확히 제어하여 형성시키는 방법이며 본 연구에서는 증착온도가 575°C일 때 HSG 박막이 형성되었다(그림 2(c) 참조). 증착조건을 조절에 의해 형성된 HSG 박막은 결정립(upper/lower grain)들과 비정질상의 혼합상으로 이루어져있음을 그림 3(c)를 통하여 알 수 있었으며, 비정질상은 후속 열처리 또는 소자제조시 후속 고온 공정에 의해 결정화될 수 있다.

실제로 증착조건을 조절에 의해 형성되는 HSG 박막의 표면 형상을 변화시키는 인자는 upper grain이며, 최대의 표면적을 얻기 위해서는 upper grain의 크기와 밀도를 조절해야 한다. Upper grain은 실리콘 원자의 표면확산에 의해 형성되기때문에 실리콘 박막 증착시 첨원자(adatom)들의 평균자유행로를 결정짓는 증착압력과 원자의 이동도(mobility)를 결정짓는 증착온도 설정이 중요한 변수로 작용한다. 이러한 upper grain은 비정질/결정질 천이구간에서 증착했을때 형성되며, 박막의 표면에서 결정화가 일어날때 결정립의 인접 원자들의 표면확산에 의해 형성되었음을 upper grain의 양쪽에 존재하는 groove를 통해 알 수 있었다(그림 3(c) 참조).

이에 반하여, HSG 박막을 형성시키는 또다른 방법으로서 증착후 바로 열처리하여 형성시키는 방법이다(그림 5 참조). 이때, 만약 실리콘 박막 표면에 얇은 자연산화막이 존재할 경우, 열처리시 박막 내부에서만 결정화가 진행되어 평탄한 표면을 갖는 다결정 실리콘 박막이 형성된다. 반면에, 비정질 실리콘 박막 증착후 대기중에 노출시키지않은 상태에서 직접 열처리하여 자연산화막의 생성을 최대한 억제한 본 실험의 경우(그림 5), HSG 박막이 잘 형성되었다. 즉, 증착된 실리콘 박막의 열처리시 박막의 표면에 존재하는 자연 산화막은 실리콘 원자의 표면확산을 방해하는 역할을 한다. 따라서 HSG 박막을 보다 잘 형성시키기 위해서는 실리콘 원자의 표면 확산을 억제하는 자연 산화막을 제거하기위해 특별한 세척작업을 하든지, 또는 증착기내에서 직접 열처리하여야할 것이다.

앞에서 언급한 바와 같이 두가지 방법에 의해 형성되는 HSG 박막의 형상을 그림 8에도식적으로 나타내었다. 그림 8(a)는 upper grain의 형성과 인접 실리콘 원자의 표면확산에 기인한 HSG 박막의 형상을 나타내주며, (b)는 비정질 실리콘 박막 증착후 열처리시 결정화 및 표면확산에 의해 형성되는 HSG

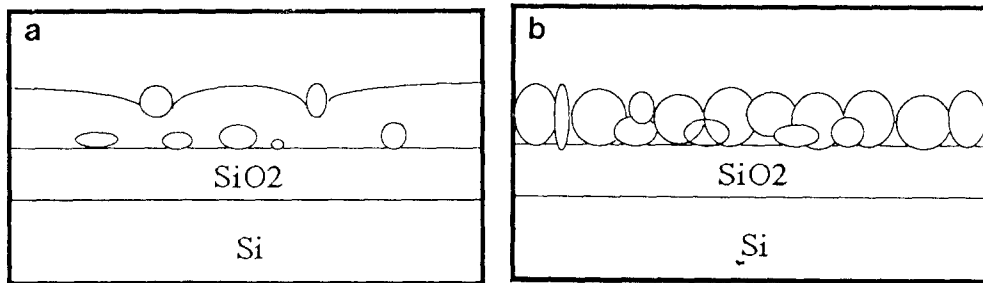


Fig. 8. Schematic diagrams showing the geometry of the formation of polysilicon HSG from amorphous silicon film through direct deposition (a) and subsequent annealing (b).

박막의 형상을 보여준다. 열처리에 의해 형성된 HSG 박막의 경우, 열처리 온도(600°C)에서 박막 전체에 걸쳐 결정화가 진행되며 또한 박막 표면에 노출되어있는 결정립계(grain boundary)에서 실리콘 원자들의 표면확산에 의한 grooving 현상으로 인해 HSG 박막이 형성되는 것으로 판단된다. 따라서, 두가지 방법

에 의한 HSG 박막의 형성은 모두 실리콘 원자의 표면확산이 지배적인 형성기구임을 알 수 있다.

4. 결 론

HSG 형상을 갖는 다결정 실리콘 박막에 대하여 증착조건 변화에 따른 미세구조 변화

와 결정립들의 방위를 분석한 결과 다음과 같은 결론을 얻었다.

1. LPCVD를 이용한 실리콘 박막 증착시 575~585°C 증착온도에서, 그리고 600°C, 5분간 후속 열처리에 의하여 HSG 다결정 실리콘 박막을 형성시킬 수 있었다.

2. 실리콘 박막의 증착시 형성된 HSG 다결정 실리콘 박막의 미세구조는 결정질상과 비정질상이 혼재하였으며, 결정립들은 박막의 표면에 존재하는 결정립(upper grain)들과 산화층과의 계면에 존재하는 결정립(lower grain)으로 구분되었다.

3. Upper grain 및 lower grain들의 결정학적 방위를 분석한 결과 upper grain들은 주로 <110> 방위를 나타내었으며 lower grain들은 <311> 및 <111> 방위를 나타내었다.

4. Upper grain 및 lower grain들은 서로 다른 형성기구, 즉 upper grain은 실리콘 원자의 표면확산, lower grain은 고상 결정화에 의해 형성되었으며 형성기구의 차이는 두 결정립들의 성장 방위에 영향을 미치는 것으로 나타났다.

후 기

본 연구는 1993년도 교육부(반도체공동연구소) 지원으로 수행되었으며 이에 감사드립니다.

5. 참고 문헌

1. H.Watanabe, N.Aoto, S.Adachi, and T. Kikkawa, J. Appl. Phys., 71(7), p. 3538 (1992)
2. 박영진, 전하응, 이승석, 이석희 외, 현대

- 전자 반도체기술논문집, 4(1), p.29 (1991)
3. N.Matsuo, H.Ogawa, T.Kouzaki, and S. Okada, Appl. Phys. Lett., 60(21), p. 2607 (1992)
4. A.Sakai, H.Ono, K.Ishida, T.Niino, and T. Tatsumi, J.J. App. Phys., 30(6A), p.L941 (1991)
5. A.Sakai and T.Tatsumi, Appl. Phys. Lett., 61(2), p.159 (1992)
6. 라사균, 정호영, 노재성, 김동원, 김우식, 전자공학회지, 18(9), p.669, (1991)
7. H.Watanabe, A. Sakai, T. Tatsumi, and T. Niino, Solid State Technology, p.29 July (1992)
8. H.Watanabe, N.Aoto, S.Adachi, T.Ishijima, E.Ikawa, and K.Terada, App. Phys. Lett., 58(3), p.251 (1991)
9. V.K.Mathews, Mat. Res. Soc. Symp. Proc. vol.230, p.207 (1992)
10. C.Laid, E.Eichen and W.R.Bitler, J. Appl. Phys., 37(6), p.2225 (1966)
11. G.Harbeke, L.Krausbauer, E.F.Steigmeier, A.E.Widmer, H.F.Kappert, and G. Newgebauer, J.Electrochem. Soc., 131(3), p.675 (1984)
12. P.Joubert, B.Loisel, Y.Chouan, and L.Haji, J. Electrochem. Soc., 134(10), p.2541 (1987)
13. R.Bisaro, J.Magarino, N.Proust, and Zellama, J. Appl. Phys., 59(4), p.3538 (1986)