

RF Magnetron Sputtering에 의한 $(\text{Ba}_{0.5}, \text{Sr}_{0.5})\text{TiO}_3$ 박막의 제조와 전기적 특성에 관한 연구

박 상 식 · 윤 순 길
충남대학교 재료공학과

Preparation and Electrical Properties of $(\text{Ba}_{0.5}, \text{Sr}_{0.5})\text{TiO}_3$ Thin Films by RF Magnetron Sputtering

Sang-Shik Park and Soon-Gil Yoon

Dept. of Materials Engineering, Chungnam National University
Daeduk Science Town, Taejeon 305-764, Korea

초 록 256 Mb DRAM에서 박막 커패시터로의 적용을 위해서 $(\text{Ba}_{0.5}, \text{Sr}_{0.5})\text{TiO}_3$ (BST) 박막이 RF Magnetron Sputtering 방법에 의해 제조되었다. BST 박막의 결정화도는 기판온도가 높아짐에 따라 증가하였고 증착된 박막의 조성은 $(\text{Ba}_{0.48}, \text{Sr}_{0.48})\text{TiO}_{2.93}$ 이었다. 이때 Pt/Ti 장벽층은 Si의 BST계면으로의 확산을 억제하였다. 100kHz에서의 유전상수 및 유전손실은 각각 320 및 0.022이었다. 인가전계에 따른 용량의 변화가 미소하여 상유전 특성을 나타냈으며 0.15MV/cm의 인가전계에서 축적전하밀도(Charge Storage Density)는 $40\text{fC}/\mu\text{m}^2$, 누설전류밀도(Leakage Current Density)는 $0.8\mu\text{A}/\text{cm}^2$ 로서 RF Magnetron Sputtering 방법에 의해 제조된 BST 박막이 256Mb DRAM 적용 가능성을 보였다.

Abstract $(\text{Ba}_{0.5}, \text{Sr}_{0.5})\text{TiO}_3$ (BST) thin films were prepared for the application of 256 Mb DRAM by RF magnetron sputtering. The crystallinity of BST thin films increased with increasing deposition temperature. The composition of thin films was $(\text{Ba}_{0.48}, \text{Sr}_{0.48})\text{TiO}_{2.93}$. Pt/Ti barrier layer suppressed the diffusion of Si into BST layer. The films showed a dielectric constant of 320 and a dissipation factor of 0.022 at 100 kHz. The change of capacitance of the films with applied voltage was small, showing paraelectric property. The charge storage density and leakage current density were $40\text{fC}/\mu\text{m}^2$ and $0.8\mu\text{A}/\text{cm}^2$, respectively at a field of 0.15 MV/cm. The BST films obtained by RF magnetron sputtering appeared to be potential thin film capacitors for 256 Mb DRAM application.

1. 서 론

최근 Perovskite계 박막은 DRAM용 커패시터, phase shifter, IR detector, electro-optic device, SAW device, piezoelectric transducer 등의 응용에 유망한 재료로 활발히 연구되고 있다. 특히 DRAM용 커패시터 분야에서 설계, 공정, 경제성의 문제로 고밀도 DRAM에 강유전체 박막의 적용은 필수적이 되었다¹⁾. 메모리 소자가 소형화됨에 따라 단위면적당 요구되는 축적전하밀도는 증가하게 되므로 기존의 $\text{SiO}_2/\text{Si}_3\text{N}_4$ 구조에 근거한 trench 및 stacked-capacitor 소자기술은 한계를 맞게 되었다. 이러한 문제점의 해결을 위하여 Ta_2O_5 ($\epsilon_r : 20 \sim$

25)와 Y_2O_3 ($\epsilon_r : 12 \sim 16$) 등이 제안되었으나 그들 또한 어느 한계 이상을 벗어날 수가 없었다²⁾.

강유전성을 갖는 고유전율 재료로 BaTiO_3 (BT), SrTiO_3 (ST), $\text{Pb}(\text{Zr}, \text{Ti})\text{O}_3$ (PZT) 등이 연구되고 있으나 BT와 PZT는 천이온도(T_c)가 상온 이상이므로 DRAM 사용온도와 겹치게 되는 문제가 있고 ST의 경우는 천이온도가 상온 이하이나 유전상수가 약 200 정도로 낮은 것이 단점이다.

그래서 천이온도가 상온 이하인 높은 유전상수를 갖는 박막재료를 얻기 위해 BaTiO_3 에 Sr을 첨가한 $(\text{Ba}_{1-x}, \text{Sr}_x)\text{TiO}_3$ (BST)가 활발히 연구되고 있다. Reactive coevaporation 방법에

의해 Pd 코팅된 사파이어(sapphire)기판위에 증착된 박막의 경우 누설전류가 크고 (Ba + Sr)/Ti의 비가 증가함에 따라 유전상수는 감소하고 누설전류는 증가함을 보였다³⁾. MIBERS (multi ion beam reactive sputtering)에 의해 Pt/Si기판위에 증착된 1200nm 두께의 박막은 100kHz에서 219의 유전상수를 보였다⁴⁾. PEMOCVD방법에 의해 Pt/Ti/ONO/Si과 Pt/Ta/ONO/Si 기판위에 증착된 박막은 300이상의 유전상수와 1MV/cm의 절연 파괴강도를 보였다⁵⁾. 또한 LSCVD방법에 의해 제조된 148nm 두께의 박막은 4V에서 $\sim 10^{-4}$ A/cm²의 누설전류 밀도를 보였다¹⁾.

ULSI DRAM에의 적용을 위해 소자가 가져야 할 성질은 정상적인 DRAM 사용온도범위 (0~100°C)에서 상변화가 일어나지 않는 조성, 뒤틀림이 적은 입방정의 상유전체, 높은 유전상수, 낮은 손실계수, 낮은 누설전류밀도 등이 있다⁶⁾.

본 연구에서는 RF magnetron sputtering 방법에 의해 (Ba_{0.5}, Sr_{0.5})TiO₃박막의 안정한 상을 얻고 SEM, AES, RBS등을 이용한 미세구조 및 조성의 분석을 통하여 증착층의 구조를 밝혔으며 MIM(metal-insulator-metal)구조를 만들어 capacitance-voltage(C-V), 전류-전압(I-V)등의 전기적 특성을 측정하여 256 Mb DRAM에의 적용 가능성을 조사하였다.

2. 실험방법

2-1. 시편의 제조

타겟은 (Ba_{0.5}, Sr_{0.5})TiO₃의 조성을 갖도록 칭량하여 혼합후 5cm직경의 펠렛으로 성형하여 사용하였다. 기판의 형태는 (100) Si wafer 위에 1000nm의 SiO₂를 형성시킨후 그위에 하부전극으로 Ti 및 Pt이 각각 50nm, 150nm의 두께를 갖도록 DC sputtering에 의해 증착되어 최종기판의 형태는 Pt/Ti/SiO₂/Si을 이루었다. 타겟과 기판사이의 거리는 6cm로 조절되었고 캐리어 가스는 Ar과 O₂가 사용되었으며 이들의 유동속도비는 10sccm : 10sccm을 갖도록 하였다. 스퍼터링 전의 기본압력은 5×10^{-6} torr를 유지하였으며 스퍼터링시 압력은 5mtorr로 일정하게 하였다. 이때 타겟에 인가되는 RF 전력은 200W 이었고 기판온도는 500~600°C로 유지하였다. 스퍼터링은 2시

간 동안 진행되었다.

2-2. 측정

증착된 시편의 두께는 Tencor alphastep 200으로 박막의 위치를 이동하면서 surface profile을 하였으며 증착온도는 단위시간당 증착된 박막의 두께(Å/min)로 결정하였다. 미세구조 및 조성분석을 위해서 XRD(siemens 500), RBS(National Electrostatics사)와 AES/SAM(VG Scientific사 Microlab 310-D) 사용되었다.

전기적 특성은 증착된 BST박막위에 0.6mm 직경의 Pt 상부전극이 스퍼터링에 의해 증착되어 MIM 커패시터 구조를 만들었다. 이때 사용된 계측기는 Impedance/Gain Phase Analyzer(Hewlett-Packard사 4194A)와 Electrometer(Keithley사 617 A)가 사용되었으며 capacitance-frequency(C-F), C-V, I-V등의 특성이 측정되었다.

3. 결과 및 고찰

Figure 1은 시편의 증착온도에 따른 X선회

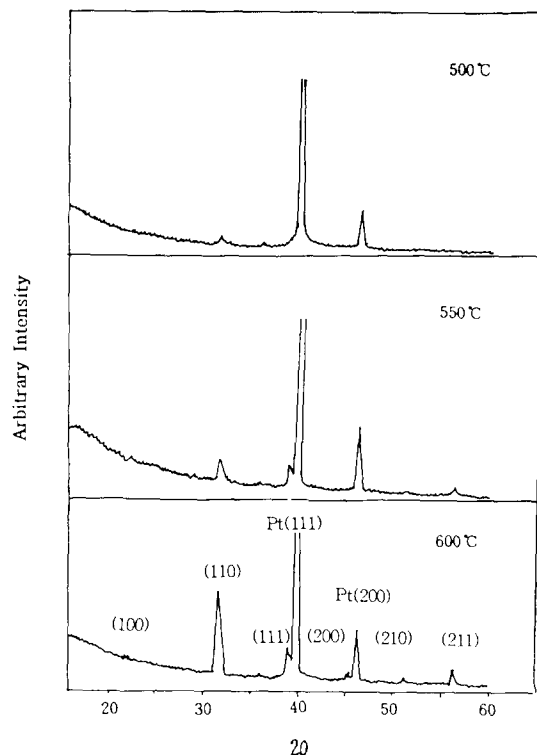
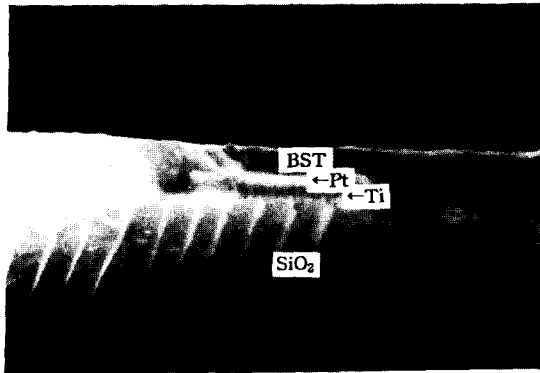


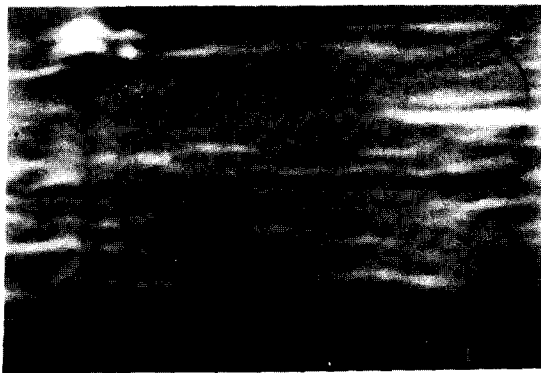
Fig. 1. XRD pattern of as-grown (Ba_{0.5}, Sr_{0.5})TiO₃ films deposited at 500°C, 550°C and 600°C

절(XRD) 패턴을 보이고 있다. 기판온도 500°C 이상에서 (110)를 비롯한 (111)과 (211)을 나타내는 피크가 나타나고 있으며 600°C 에 이르러 완전한 입방정상(cubic phase)의 피크가 나타나고 있다. 또한 기판온도가 증가함에 따라 피크의 강도가 증가함을 볼 수 있다. 이러한 원인은 증착온도가 올라갈수록 증착되는 원자가 안정한 위치로 이동하기 위한 활성화 에너지가 증가하여 결정화가 증가하는 원인 때문이다.

Fig. 2는 600°C 에서 증착된 시편의 주사전자현미경(SEM)으로 관찰한 미세조직이다. Fig. 2(A)는 파단면을 Figure 2(B)는 표면을 보이고 있다. Figure 2(A)에서 BST/Pt/Ti/ SiO_2 의 다층이 관찰되고 있으며 이들의 대략적인 두께는 alphastep을 이용하여 측정된 두



(A)



(B)

Fig. 2. Scanning electron micrographs of the fracture surface(A) and the surface(B) of film deposited at 600°C

께와 거의 일치하고 있다. 또한 Fig. 2(B)로부터 표면이 치밀한 상태를 알 수 있다.

증착층의 조성은 RBS와 AES로 분석하였다. Fig. 3은 RBS 스펙트럼을 보이고 있다. 점선은 software Hypra 1.1을 이용한 $(\text{Ba}_{0.5}\text{Sr}_{0.5})\text{TiO}_3$ 박막의 이론적 모사이고 실선은 증착시편의 수율(yield)을 보이고 있다. Ba, Sr, Ti층과 Pt층의 채널이 중첩된 상태이나 채널 분리를 한 결과 $(\text{Ba}_{0.48}\text{Sr}_{0.48})\text{TiO}_{2.93}$ 의 조성을 가짐을 알 수 있었다. RBS의 측정 허용오차가 4%라는 것을 고려해 볼 때 이러한 조성은 타겟의 조성과 일치한다고 할 수 있다. 여기에서 Pt미량이 BST층으로 침투되었음이 확인되었다. 이러한 원인은 상온에서 압축응력을 받고있던 Pt이 BST증착시의 고온에서 응력의 완화를 위한 hillock 형성 등으로 인하여 BST층으로 침투 되는 것으로 보고 되고 있다⁷⁾.

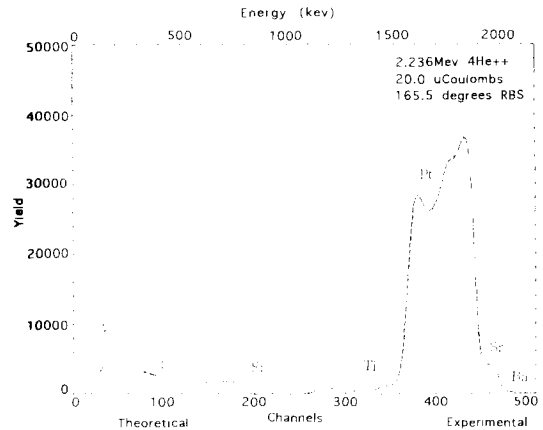


Fig. 3. RBS analysis of $(\text{Ba}_{0.5}\text{Sr}_{0.5})\text{TiO}_3$ film deposited at 600°C

Fig. 4는 시편의 증착두께에 따른 조성분포를 확인하기 위하여 행해진 AES depth profile을 보이고 있다. 그림에서 보듯이 BST층의 증착두께에 관계없이 일정한 조성을 유지함을 알 수 있다. RBS분석에서 나타난 바와 같이 Pt/Ti의 장벽층은 Si의 BST계면으로의 확산을 충분히 억제하였음을 알 수 있다. 이것은 실제로 Si의 BST계면으로의 확산으로 인한 유전상수의 감소를 초래할 수 있는 문제를 해결하였다는데 큰 의미가 있다. 결국 Pt/Ti의 장벽층은 MIM(metal-insulator-metal)커패시

터 구조의 하부전극으로 유용하다. RBS분석에서 나타난 결과와 마찬가지로 Pt층이 BST층으로 확산 되었음이 보이고 있다.

위와같이 증착된 시편의 실제 256Mb DRAM에의 적용가능성을 조사하기 위해 유전특성 및 전기적 특성이 조사되었다.

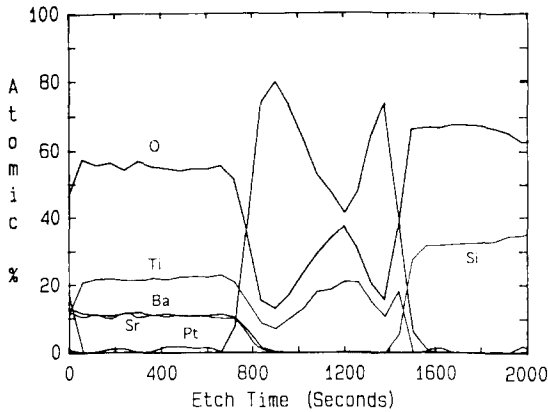


Fig. 4. Auger depth profile of an as-grown film

Fig. 5는 주파수에 따른 유전상수와 손실계수를 보이고 있다. 100Hz에서 1MHz까지의 주파수 영역에서 유전상수는 340에서 320으로 거의 변화가 없으며 손실계수는 100kHz에서 0.02의 낮은 값으로 감소하는 경향을 보이다가 이 주파수를 넘어서면서 급격히 증가하는 특성을 보이고 있다. 이러한 손실계수의 급증은 Fig. 6에 나타난 바와 같이 10~15MHz

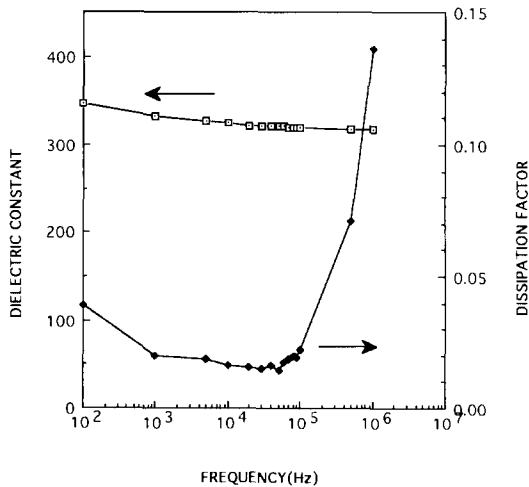


Fig. 5. Dielectric constant and dissipation factor of BST thin film as a function of frequency.

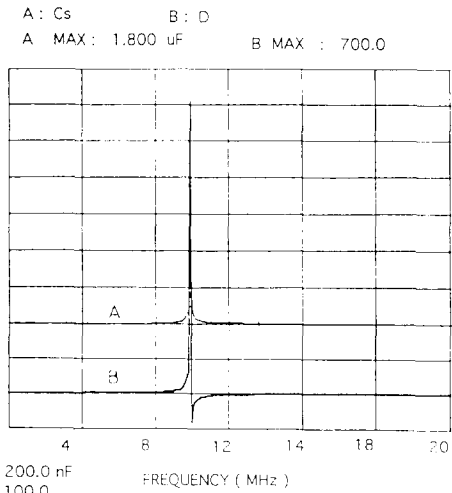


Fig. 6. Electrical resonance of thin film as a function of frequency.

범위에서 일어나는 공진(resonance)현상에 기인한 것이다. 등가회로에서의 공진주파수는 다음식을 따른다.

$$f_r = 1/2\pi\sqrt{LC}$$

여기에서 L과 C는 각각 등가회로의 인덕턴스와 커패시턴스이다. 0.60mm의 전극직경을 갖는 BST박막의 정전용량은 약 3nF의 범위이다. 이러한 공진주파수 범위는 전극면적의 변화로 인한 다른 정전용량 범위를 가질 경우의 박막과 커다란 차이를 보였다. 이러한 이

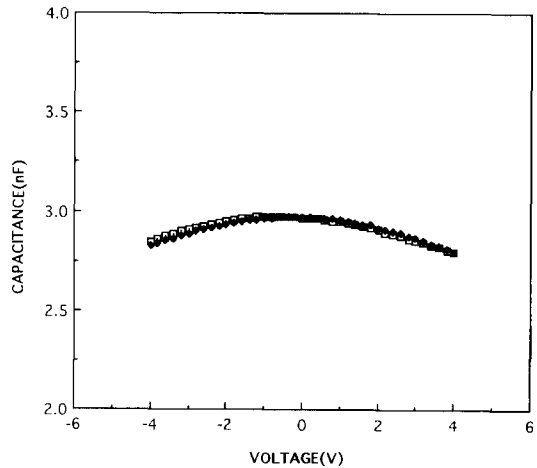


Fig. 7. Capacitance-voltage characteristics of thin films in MIM(metal-insulator-metal) configuration.

유로 공진은 등가회로의 정전용량에 의존한다. 즉 박막에 사용된 전극의 크기에 따라 다르게 나타나게 됨을 알 수 있다.

Fig. 7은 인가전압에 따른 정전용량의 변화를 알아본 것이다. 그림에서 보는 바와 같이 0의 바이어스 전압으로 부터 양 혹은 음의 전압 인가에 따른 정전용량의 변화는 미세한 것으로 나타나 본 연구에서 요구되어진 상유전(paraelectric)특성을 보이고 있다.

Fig. 8은 Fig. 7로 부터 얻어진 결과로 부터 계산된 축적전하밀도(charge storage density)이다. 축적전하밀도(Q_c)는 $Q_c = \epsilon_0 \epsilon_r E$ 의 관계식을 이용하여 계산되었다. 여기에서 ϵ_0 는 진공상태에서의 유전상수($8.854 \times 10^{-12} \text{F/m}$)이며 ϵ_r 은 BST의 비유전상수이고 E 는 인가전계이다. 실제로 256 Mb DRAM에의 적용을 위해서는 200nm 두께의 박막의 경우 0.2MV/cm의 전계하에서 $40 \text{fC}/\mu\text{m}^2$ 의 축적전하밀도가 필요한 것으로 보고되고 있다. 20nm의 두께를 갖는 본시편의 경우 0.15MV/cm의 인가전계하에서 $40 \text{fC}/\mu\text{m}^2$ 의 축적전하밀도를 보이고 있어 충분히 적용가능하다.

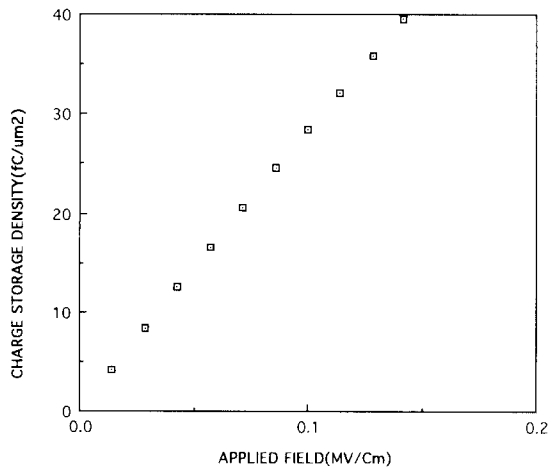


Fig. 8. Charge storage density as a function of applied field.

DRAM을 위한 또 하나의 중요한 특성은 누설전류밀도(leakage current density)인데 256Mb DRAM을 위해 요구되는 값은 적어도 0.2MV/cm의 인가전계하에서 $3 \mu\text{A}/\text{cm}^2$ 이하의 값을 가져야 한다. Fig. 9는 증착된 박막의 누설전류 특성을 보인것으로 누설전류밀도는 0.

15MV/cm의 인가 전계하에서 $0.8 \mu\text{A}/\text{cm}^2$, 0.2MV/cm의 인가전계하에서는 $10 \mu\text{A}/\text{cm}^2$ 의 다소 큰값을 보였다. 그러나 $(\text{Ba}_{0.5}, \text{Sr}_{0.5})\text{TiO}_3$ 의 화학당량(stoichiometry)을 이루고 RTA (rapid thermal annealing)치리를 거칠경우 더 감소 시킬수 있는 것으로 보고(3) 되어있어 본 연구에서 제조된 BST박막은 256 Mb DRAM으로 적용 가능할 것으로 판단된다.

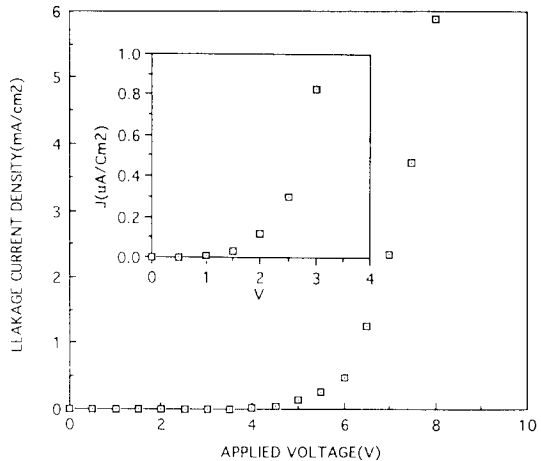


Fig. 9. Leakage current density of BST thin film as a function of applied field.

4. 결 론

본 연구에서는 256Mb DRAM에의 적용을 위한 유전체 재료인 $(\text{Ba}_{0.5}, \text{Sr}_{0.5})\text{TiO}_3$ 박막이 RF magnetron sputtering방법에 의해 제조되었다.

제조된 박막의 특성으로 부터 다음과 같은 결론을 얻었다.

1. $(\text{Ba}_{0.5}, \text{Sr}_{0.5})\text{TiO}_3$ 박막은 증착시 기판온도가 증가할수록 결정화도가 증가하며 스퍼터링 압력 : 5.0mtorr, RF전력 : 200W, Ar : O_2 유동비 : 1 : 1, 기판온도 : 600°C 에서 가장 결정화도가 증가하였으며 미세구조는 치밀한 구조를 보였다.

2. RBS와 AES 분석결과 박막은 타겟과 거의 동일한 조성의 화학양론비를 이루었으며 Pt/Ti의 장벽층은 BST층으로 Si의 확산을 억제하여 하부전극 재료로써 유용하다.

3. 유전상수 및 유전손실은 100kHz에서 각각 320 및 0.022를 나타냈으며 MIM 구조를

갖는 박막의 정전용량-인가전압(C-V)특성은 전압에 따라 이력특성을 나타내지 않았다. 또한 0.15MV/cm의 인가전계에서 축적전하밀도(charge storage density)와 누설전류밀도(leakage current density)는 각각 40fC/ μm^2 와 0.8 $\mu\text{A}/\text{cm}^2$ 를 나타내었다.

참 고 문 헌

1. L.D. McMillan, T.L. Roberts, M.C. Scott and C.A. Paz de Araujo, Proc., ISIF 666 (1992)
2. R. Moazzami, C. Hu and W. H. Shepherd, IEEE Trans. Elec. Dev. 39(9), 2044(1992)
3. H. Yamaguchi, S. Matsubara, K. Take-mura and Y. Miyasaka Proc., ISAF 285 (1992)
4. C.J. Peng, H. Hu and S.B. Krupanidhi, Proc., ISAF 305(1992)
5. P.C. Van Buskirk, R. Gardiner, P.S. Kerlin, S.B. Krupanidhi and S. Nutt, Proc., ISIF 473(1992)
6. L.H. Parker and A.F. Tasch, IEEE Circ. Div. Mag. 17, Jan.(1990)
7. H.N. Al Shareef, K.D. Gifford, P.D. Hren, S.H. Rou, O. Auciello and A.I. Kingon, Proc., ISIF 181 (1992)