

초청정 Si기판에 동시 증착된 TiSi₂의 상전이 및 형성

강응열 · 조윤성* · 박종완 · R.J. Nemanich** · 전형탁

한양대학교 금속공학과
*현대전자

**Dep't of Physics, North Carolina State Univ., Raleigh, NC 27695

Phase Transition and Formation of TiSi₂ Codeposited on Atomically Clean Si(111)

Eungyoul-Kang, Y.S. Cho*, J.W. Park, R.J. Nemanich** and Hyeongtag Jeon

*Dep't of Metallurgical Engineering, Hanyang Univ. Seoul, Korea 133-791

**Hyundai Electronics Industries Co., Ltd. Icheon Korea

초 록 초청정 실리콘 기판위에 동시증착(codeposition)하여 형성된 Ti-silicide의 상전이와 표면 및 계면 형상을 조사하였다. UHV(Ultra Highvacuum) 챔버에서 200 Å Ti와 400 Å Si을 400~800°C로 가열한 실리콘 기판위에 동시증착하였다. XRD, SEM, TEM으로 상전이와 계면 및 표면을 관찰하였다. 비교적 평편한 형상을 갖는 C49상은 500°C와 600°C에서 형성되었으며 응집화 현상은 관찰되지 않았다. 700°C에서 형성된 C54는 표면과 계면의 형상이 거칠어졌다. 기판의 온도가 800°C로 증가할때 이런 현상은 더욱 뚜렷히 관찰되었다. 400°C와 500°C에서 TiSi와 관련된 XRD peak가 관찰되었고, TEM사진에서 기판과 박막계면에 작은 결정들이 존재하는 것이 보이고 있다.

ABSTRACT The phase transition and the surface and interface morphologies of TiSi₂ formed on atomically clean Si substrates are investigated. 200 Å Ti and 400 Å Si films on Si(111) have been co-deposited at elevated temperatures (400°C ~ 800°C) in ultrahigh vacuum. The phase transition of TiSi₂ is characterized with using XRD. The results distinguish the formation of the C49 and C54 crystalline titanium silicides. The surface and interface morphologies of titanium silicides have been examined with SEM and TEM. A relatively smooth surface is observed for the C49 phase while a rough surface and interface are observed for C54 phase. The islanding of the C54 phase becomes severe at high temperature (800°C). Islands of TiSi₂ have been observed at temperatures above 700°C but no islands are observed at temperatures below 600°C. For films deposited at 400°C and 500°C, weak XRD peaks corresponding to TiSi were observed and TEM micrographs exhibited small crystalline regions of titanium silicide at the interface.

I. 서 론

소자의 집적도가 증가함에 따라 TiSi₂, TaSi₂, MoSi₂와 같은 고용점 저저항 실리사이드를 ULSI소자에 적용하기 위한 연구가 활발히 진행되고 있다. 이러한 재료들중 TiSi₂는 가장 낮은 비저항값을 가지고 있고, 고온 안정성이 있어 MOS소자에서 접촉부와 배선재료, 폴리실리콘 게이트의 적층구조등에 사용이 유력시되고 있다.^{1~3)} 그러나 고온에서 실리사이드 박막의 응집화와 같은 표면 형상의 변화는 ULSI소자에 적용하기 전에 해결해야 할 과제

로 남아 있다.⁴⁾

Ti과 Si의 반응에 의해 형성되는 TiSi₂는 준안정상인 C49와 안정상인 C54의 두가지 구조가 있으며⁵⁾ 일반적으로 C49 TiSi₂상은 450°C ~ 600°C에서 형성되어 650°C 이상에서 안정상인 C54 TiSi₂상을 상전이가 일어난다. 이 두상은 Ti원자를 중심으로 Si이 육각배열(hexagonal array)을 하는 비슷한 원자배열을 하지만 적층의 순서가 다르기 때문에 (C49 : ABAB, C54 : ABCDABCD) 인접원자와의 다른 결합 상태를 보인다.

본 실험은 UHV 챔버내에서 Ti과 Si을 초

청정 실리콘 기판위에 동시에 증착하여 상전이와 표면 및 계면형상을 XRD, SEM, TEM으로 조사하였다. 초청정 실리콘 기판의 분석은 AES와 LEED로 하였다.

II. 실험 방법

본 실험에 사용된 실리콘 기판은 P-doped n-type Si(111)이며 기판의 크기는 직경이 25.4mm이고 저항은 0.8~1.2 Ω cm이며 실험은 실리콘 기판 세정과 증착 과정, 그리고 분석으로 나눈다.

실리콘 기판 세정은 첫 단계로서 유기물을 제거하기 위해 UV/O₃ 세정을 하였다. 이때 실리콘 기판위의 탄소수화물은 UV/O₃ 램프에서 발생된 오존과 산소 원자에 의해 휘발성이 큰 CO₂나 H₂O와 같은 분자로 치환되어 제거된다.⁶⁾ 이때 실리콘 기판의 표면도 역시 산화되어 산화막을 형성한다. 이 산화막은 HF+H₂O+ethanol=1:1:10의 용액으로 spin etch⁷⁾하여 제거한 후 기판을 load lock에 장입한다. 이 때 실리콘 기판은 수소로 passivation되며 소수성 성질을 갖게 된다. 챔버내에 장입된 기판은 800°C에서 10분간 가열하여 수소와 잔류 불순물을 제거한다.

Ti과 Si은 공동 증착 장비내에서 이와 같은 방법으로 세정한 실리콘 기판위에 200Å Ti과 400Å Si이 동시에 증착 되었다. 증착시 실리콘 기판의 온도는 400°C에서 800°C로 가열하였다. Ti과 Si막의 증착 속도는 quartz crystal oscillator로 조절하였으며 그 속도는 Ti이 2Å/sec이고 Si이 4Å/sec로 유지하였다. 증착후 박막은 약 500Å의 두께를 형성하였다. 증착장비의 기본 진공(base pressure)은 약 1×10⁻¹⁰torr이며 증착시 진공은 1~2×10⁻⁹torr로 유지되었다. 이와 같이 형성된 Ti-silicide막은 XRD, SEM과 TEM을 사용하여 분석하였다.

III. 실험 결과

각 세정 과정 후의 AES spectra는 각 세정 단계 후 제거되는 화합물의 종류를 보여주고 있다[그림 1]. 또한 UHV 챔버내에서 800°C로 10분간 가열한 후 실리콘 표면의 재구성(reconstruction)된 7×7 Si(111) 구조는 [그림 2]에 나타내었다. 이 두 분석의 결과는 실

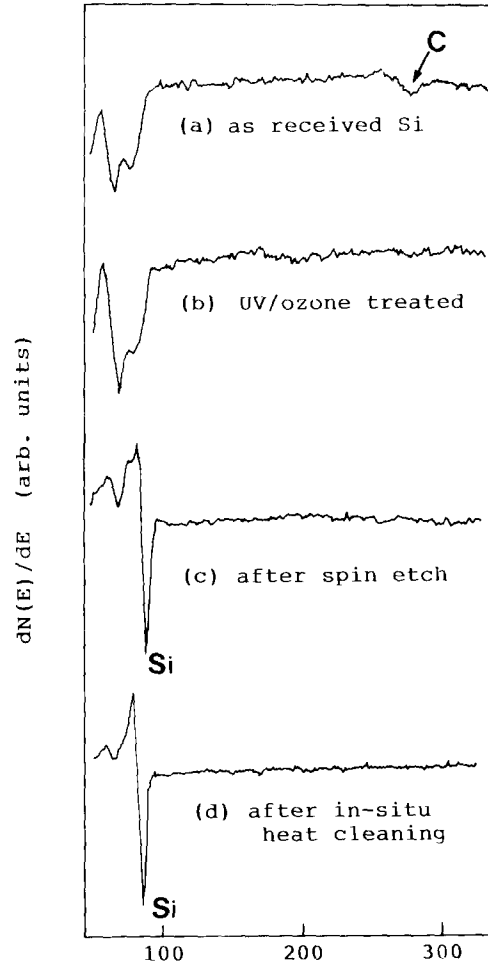


Fig. 1. AES spectra from (a) as received Si substrate (b) UV/O₃ treated wafer (c) spin etch cleaning (d) in-situ heat cleaning.

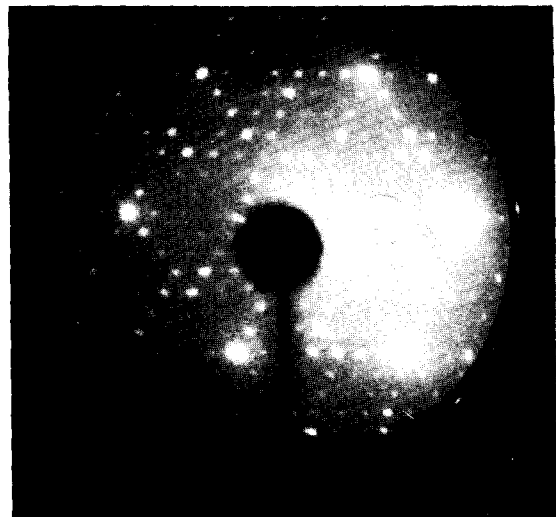


Fig. 2. LEED pattern 7×7 of the reconstructed Si(111).

리곤 표면이 매우 청정하다는 것을 보여주고 있다.

증착온도에 따른 Ti-silicide상의 확인된 XRD로 분석하였다. [그림 3]에서 보이는 XRD data는 400°C~800°C 온도에서 확인된 Ti-silicide상의 결과이다. 400°C에서 TiSi 상에 해당하는 약한 XRD peak가 관찰되었고 500°C에서 증착된 시편에서 TiSi와 C49 $TiSi_2$ 상이 동시에 존재하는 것을 발견하였다. 그러나 600°C에서 증착된 시편의 경우 C49 $TiSi_2$ 상이 유일한 상으로 관찰되었다. C54 $TiSi_2$ 상의 형성은 700°C 이상의 온도에서 관찰되었다.

표면과 계면의 형상은 TEM과 SEM으로 조

사하였다. 이러한 표면과 계면 형상의 변화는 [그림 4]의 TEM과 SEM사진에 나타내었다. 400°C 증착 시편은 평편(smooth)한 표면과 계면의 형상을 보이고 있다. 600°C에서 형성된 C49 $TiSi_2$ 상도 역시 비교적 평편한 계면을 보이고 있으나 800°C 시편의 C54 $TiSi_2$ 상은 구불구불한 계면(wavy interface)을 보인다. [그림 4]의 SEM사진에서 Ti-silicide의 표면은 600°C 증착의 경우에 균일하게 박이 덮여 있으나 800°C에서 증착된 경우에는 거칠어졌음을 볼 수 있다. 표면에 형성되는 island는 C54상이 형성된 후 관찰되었다.

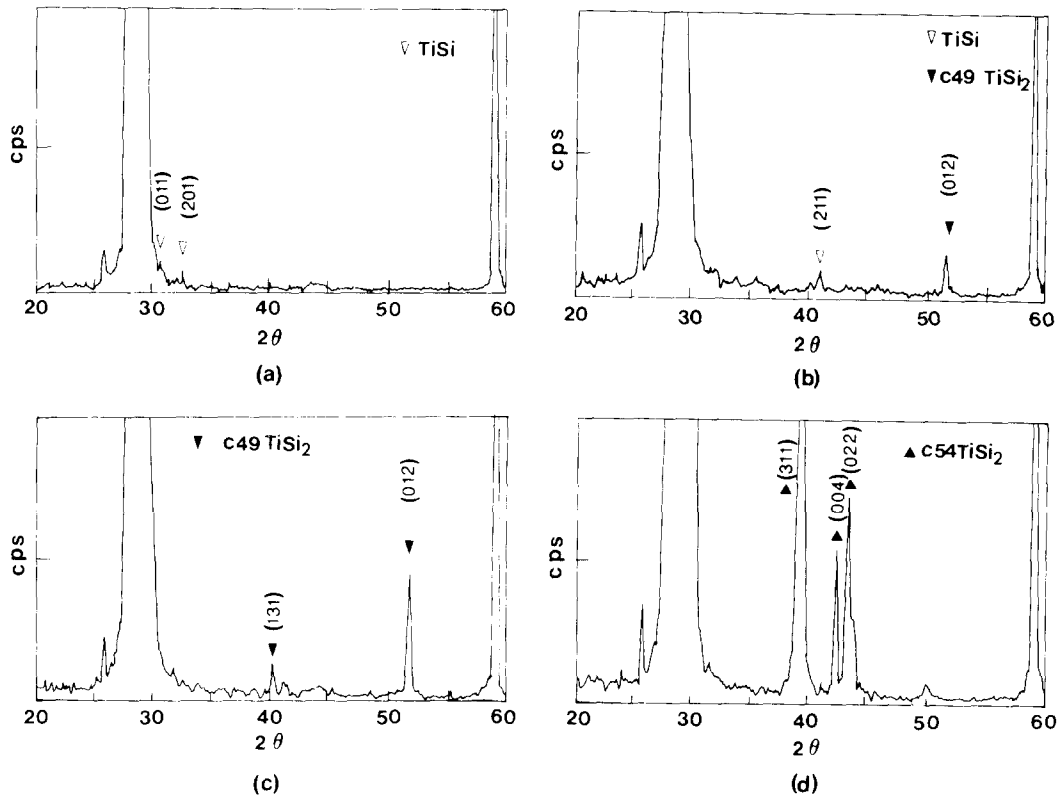


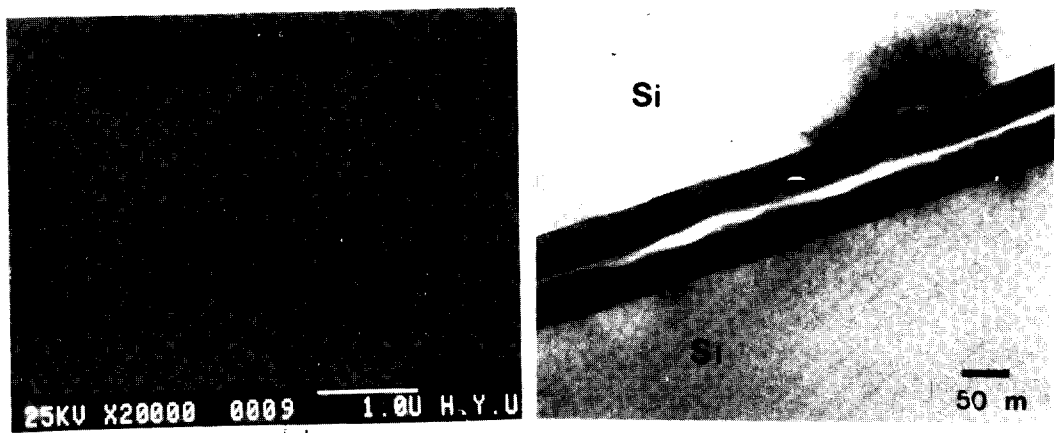
Fig. 3. XRD data of titanium silicides formed at temperatures of (a) 400°C, (b) 500°C, (c) 600°C and (d) 800°C.

IV. 고 찰

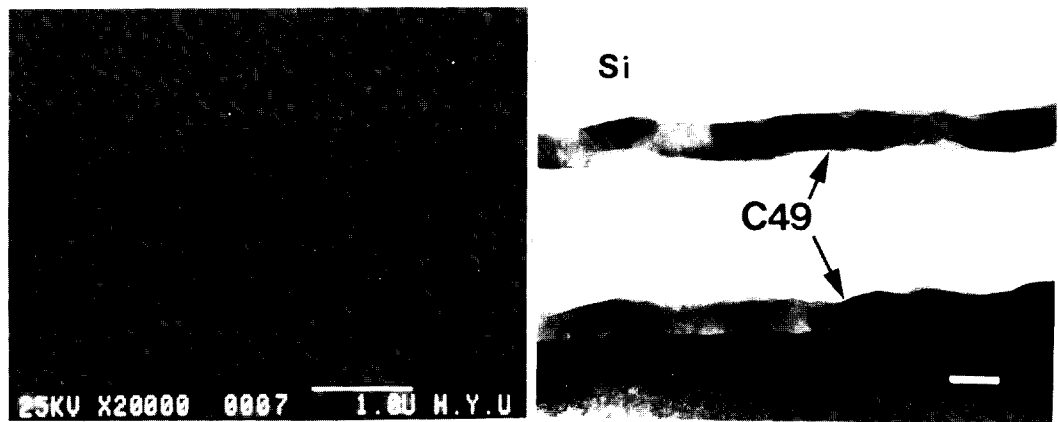
Si(111) 기판상에 동시 증착된 Ti과 Si의 반응에 의해 형성된 Ti-silicide의 상전이와 표면 및 계면 형상의 변화를 연구하였다. Ti-silicide 형성 과정은 400°C 이하의 온도에서 Ti과 Si의 상호 혼합(intermixing)과 450~650°C에서

준안정상(C49)의 형성, ~700°C에서 안정상(C54)으로 상전이를 거친다.^{5,9,10)} C49상에서 C54상으로 상전이가 일어날때 Ti-silicide막막의 응집화가 발생한다.

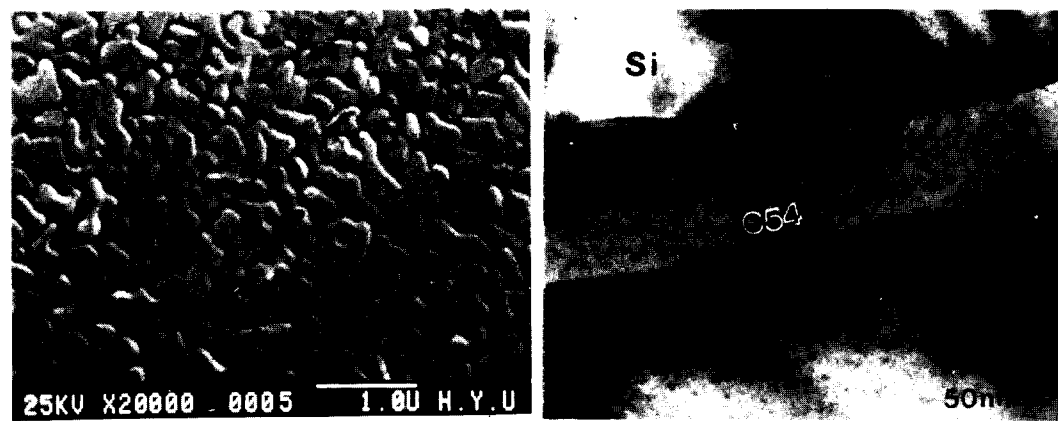
400°C에서 형성된 Ti-silicide막의 TEM 단면 사진에서 기판과의 계면에 매우 작은 결정이 있음을 볼 수 있는데 이것은 이 온도에서 초



(a)



(b)



(c)

Fig. 4. SEM and TEM micrographs of titanium silicide formed at temperatures of (a) 400°C, (b) 600°C and (c) 800°C

기 상호 작용을 통하여 상호 확산된 층(interdiffused layer)과 TiSi₂상 이외의 초기 실리사이드 상이 형성됨을 보이는 것이다. XRD 분석결과 400°C에서 형성된 Ti-silicide의 약한 peak는 TiSi상에 해당하는 peak이다. 그러므로 TEM과 XRD결과로부터 동시 증착된 Ti-silicide에서 형성되는 첫번째 상은 기판과 박막의 계면 사이에 존재하며 TiSi와 같은 구조를 갖는 상으로 여겨진다. 이 TiSi상은 500°C에서 준안정상(C49 TiSi₂)과 공존하고 있다. 이와 유사한 결과를 M. H. Wang등도 관찰하였으며 500°C에서 열처리를 할 경우 비정질 중간층(amorphous interlayer)과 실리콘 기판과의 계면에서 C49상과 TiSi가 공존함을 보고 하였다.¹¹⁾ 실리사이드 형성의 경우 표면 에너지와 계면 에너지측면에서 볼 때 오직 하나의 실리사이드 상이 존재하는 것이 이론적으로 타당하다. 그러나 실험결과와 같이 두가지 상이 공존하는 이유에 대해 몇가지 설명을 고려할 수 있으나 본 실험과 관련하여 다음과 같이 생각할 수 있다. 낮은 온도에서 형성되는 Ti-silicide는 Ti과 Si의 상호 혼합(intermixing)이나 서로 다른 방향으로 성장된 Ti-silicide에 따라 핵생성 에너지 장벽이 변할 수 있기 때문이다.

TEM과 SEM 사진은 비교적 평편(smooth)한 계면의 C49상과 거친(rough)계면의 C54상을 보인다. 각 실험 온도로 가열된 Si(111) 기판상에 Ti과 Si의 박막 반응으로 표면과 계면 형상이 모두 변화한다. 즉 평편한 계면의 C49상과 island가 형성되는 C54상이 생긴다. C49상이 평편한 계면형상을 갖는 것은 Ti와 Si을 동시 증착했기 때문이다. 박막반응에 의한 Ti-silicide의 형성에 있어 주 확산원소는 Si원자이다. 그러나 동시 증착의 경우 Si원자가 기판 실리콘에서 공급되는 것이 아니라 대부분이 evaporation한 Si에 의해 공급되므로 기판 실리콘의 확산이 크게 영향을 주지 않을 것으로 생각된다. 이 결과 C49상은 비교적 평편한 계면을 유지한다. 그러나 Ti만을 기판에 증착시켜 C49상을 형성시킨 선행실험 결과는 C49상이 거친 계면을 가지고 있음을 보였다.⁹⁾ 즉 거친 계면은 Si원자가 Ti박막과 Si기판의 계면을 균일하게 확인하지 않았다는 것을 의미하며 이런 불균일한 확산은 증착된 Ti박막내

에서 다른 방향을 갖는 미세한 결정과 입계의 특성에 기인한 것이다. 그러나 동시증착한 박막의 경우 C49 TiSi₂상은 뚜렷히 다른 계면형상을 보여준다. TiSi₂의 island형성은 상전이가 일어날 때 관찰되었다. 이 island의 형성은 C54상의 핵생성과 TiSi₂와 Si의 상호 확산에 기인한다. 700°C 이상의 온도에서 C49상에서 C54상으로의 상전이가 일어나는 것은 안정상을 형성하기에 충분한 에너지가 공급되기 때문이다. 일단 안정한 C54상이 핵생성되면 TiSi₂의 island형성은 TiSi₂와 Si기판 사이의 표면과 계면의 에너지를 감소시키기 위해 계속 진행된다. 이것은 C54 TiSi₂의 표면대 체적비를 감소시키며 실리콘 기판이 박막사이로 노출되는 면적을 증가시킨다.

V. 요약

본 연구에서는 UVH챔버에서 동시증착된 Ti-silicide의 상전이와 표면 및 계면형상을 조사하였다. C49상에서 C54상으로의 상전이는 700°C에서 일어났음을 XRD분석으로 확인하였다. 400°C와 500°C에서는 초기상인 TiSi의 peak가 관찰되었으며 또한 TiSi와 C49 TiSi₂상이 500°C에서 동시 존재함을 확인하였다. 600°C에서 형성된 C49 TiSi₂상은 비교적 평편한 표면과 계면형상을 보였다. Ti-silicide박막의 표면 및 계면형상의 변화는 상전이가 일어나는 700°C에서 뚜렷히 나타났고, C54 TiSi₂상이 핵생성되었을 때 island가 관찰되었다.

*본 연구는 1993년도 한양대학교 교내 연구비 지원의 일부로 수행된 과제임.

VI. 참고 문헌

1. S. P. Murarka, and D. B. Fraser, *J. Appl. Phys.*, **51**, 342 (1980)
2. F. M. d'Heurle, *J. Mater. Res.*, **3**, 167 (1988)
3. C. K. Lau, Y. C. See, D. B. Scott, J. M. Bridges, S. M. Perma, and R. D. Davis, *IEDM Tech. Dig.*, 714 (1982)
4. C. Y. Ting, F. M. d'Heurle, S. S. Iyer, and P. M. Fryer, *J. Electrochem. Soc.*, **133**, 1621 (1986)
5. R. Beyer, and R. Sinclair, *J. Appl. Phys.*, **57**, 5240 (1985)

6. J. R. Vig, J. Vac. Sci. Technol., **A3**, 1027 (1985)
7. D. B. Fenner, D. K. Biegelsen, and R. D. Bringans, J. Appl. Phys., **66**, 419 (1989)
8. T. Takahagi, I. Nagai, A. Ishtani, and H. Kuroda, J. Appl. Phys., **64**, 3516 (1988)
9. H. Jeon, C. A. Sukow, J. W. Honeycutt, G. A. Rozgonyi, and R. J. Nemanich, J. Appl. Phys., **71**, 4269 (1992)
10. K. Holloway, and R. Sinclair, J. Appl. Phys., **61**, 1359 (1987)
11. M. H. Wang, and L. J. Chen, Appl. Phys. Lett., **59**, 2460 (1991)