

광 CVD에 의한 비정질 실리콘 박막 특성 향상

논문

7-2-1

The Improvement of Characteristics for Hydrogenated Amorphous Silicon Thin Films by Photo-Induced CVD

김 용 상¹, 이 성 규¹, 전 명 철¹, 박 진 석¹, 한 민 구²

(Yong-sang Kim, Seong-kyu Lee, Myung-chul Jun, Jin-seok Park, Min-koo Han)

Abstract

The purpose of this work is to investigate the interface characteristics of hydrogenated amorphous silicon thin films prepared by PECVD and photo-induced CVD and to examine the annealing effects of ultraviolet irradiation on hydrogenated amorphous silicon thin films which were degraded by visible light illumination. The interface layer thickness of films deposited by photo-induced CVD was about 600~900 Å while that by PECVD was about 1000~1300 Å. These results can show that the quality of interface layer in photo-induced CVD film is better than that in PECVD sample. The electrical properties are improved by ultraviolet irradiation on visible light soaked a-Si:H films using photo-CVD light sources, probably due to the fact that UV generates phonons in a-Si:H films and anneal the meta-stable defects.

Key Words(중요용어) : Hydrogenated amorphous silicon(수소화된 비정질 실리콘), Photo-induced CVD(광 CVD), PECVD(PECVD), Interface layer(계면특성), Degradation(열화), Ultraviolet light(자외선).

1. 서 론

수소화된 비정질 실리콘(Hydrogenated Amorphous Silicon, a-Si:H)은 우수한 광학적 특성을 갖고 있으며 초박막 형태까지 비교적 대면적의 증착이 가능하므로 태양전지, 광센서, 액정 평판 표시기 등의 광전 소자로의 응용이 확대되고 있다.^[1,2] 비정질 실리콘은 글로우 방전을 이용한 Sputtering, PECVD(Plasma-Enhanced Chemical Vapor Deposition), Evaporation, 그리고 광 CVD(Photo-Induced Chemical Vapor Deposition)^[3]등의 다양한 방법으로 증착할 수 있으나 가장 널리 사용되는 방법인 PECVD의 경우, Plasma의 에너지에 의한 ion bombardment의 가능성성이 있어서 기판이나 계면의 damage를 발생시키는 것으로 알려져 있다.

본 연구에서는 PECVD 및 광 CVD로 제작된 비정질 실리콘 박막에 대하여 두께에 따른 전도도의 의존성을 조사하고 계면의 공간 전하 밀도가 고려된 이론적 모델 식에 의하여 bulk층의 전도도

및 계면층의 두께를 정량적으로 분석하였다. 비정질 실리콘 박막의 전도도는 내재적인 국부상태 밀도에 의하여 제작조건(기판온도, 가스 유입량 및 반응성 압력) 및 측정 분위기(온도, 습도 등)에 따라서 민감한 영향을 받는 것으로 알려져 있다. 기판위에 비정질 실리콘이 증착될 때 기판과의 계면은 구조적 및 조성적 불균일이 존재하게 되어 공간 전하가 축적되게 된다. 즉, 이러한 가판과의 계면 사이에서의 Fermi level의 위치는 박막의 bulk에서의 위치와 다르게 나타나게 되며 band-bending을 초래한다.^[4] 이때 계면사이의 공간 전하의 밀도는 기판의 종류, 박막의 증착 조건 및 측정 조건등에 따라서 영향을 받기 때문에 전기 전도도의 변화를 유발시킨다. 이러한 전기 전도도의 변화를 이용하여 기판과의 계면층의 영향을 분석, 비교하였다. 또한, 이미 열화된 비정질 실리콘 박막에 광 CVD에서의 자외선을 조사함으로써 비정질 실리콘 박막의 특성이 '향상되는 효과를 분석하였다. 열화된 비정질 실리콘 박막은 열처리에 의해 이전의 상태로 복원되는데, 본 연구에서는 가시 광선 조사에 의해 열화된 박막에 자외선을 조사하여 열처리와 같은 효과를 얻을 수 있음을 확인하였다.

* : 서울대학교 공대 전기공학과

접수일자: 1993년 11월 5일

심사완료: 1993년 12월 30일

2. 실험 방법

비정질 실리콘 박막은 Corning 7059 유리 기판 위에 PECVD 및 광 CVD 방법에 의하여 650~4000Å의 다양한 두께 범위로 증착되었으며, 그 증착 조건을 표 1에 요약하였다. PECVD의 경우에는 반응 가스로서 SiH₄를 사용하지만, 저압 수은등을 이용한 광 CVD의 경우에는 발광 파장이 185 및 254 nm이므로 Si₂H₆ (광 흡수 한계 파장 : 210 nm)가스를 이용하였으며, 수은 증류기를 사용하지 않고 직접 광분해 하였기 때문에 증착율이 PECVD 경우의 1/10 정도이지만, 박막내의 수은의 오염 문제가 없어서 양질의 비정질 실리콘 박막을 증착할 수 있다. 증착된 비정질 실리콘 박막의 두께는 ellipsometer와 alpha-step을 이용하여 측정되었다.

비정질 실리콘 박막의 전도도를 측정하기 위하여 Al 전극을 전자빔 evaporator를 이용하여 증착하였다. 잘 세척된 비정질 실리콘 박막위에 4×10^{-6} torr의 진공도에서 증착된 Al 전극의 두께는 3000Å이었으며, 균일성을 확인하기 위하여 다양한 크기의 전극이 제작되었다.

증착된 비정질 실리콘의 전기 전도도의 측정은 비정질 실리콘 표면의 흡착가스의 영향을 감소시

표 1. PECVD 및 광 CVD에 의한 비정질 실리콘박막의 제작 조건

Table 1. Preparation condition of a-Si:H deposited by PECVD and photo-CVD.

	PECVD	photo-CVD
base pressure [torr]	7.0×10^{-7}	7.0×10^{-7}
operating pressure [torr]	0.5	0.5
reactant gas	SiH ₄	Si ₂ H ₆
gas flow rate [sc-cm]	16	5
substrate temperature [°C]	250	250
rf power intensity [mW/cm ²]	20	-
light intensity [mW/cm ²]	-	5
deposition rate [Å/sec]	3	0.3

키기 위하여 진공 챔버 내에서 수행하였다. 이는 공기중에 존재하는 NH₃, N₂O등이 박막의 표면에 electron donor로 작용하여 박막의 표면 부근에 부분적인 공간 전하가 축적되고 이에 따라 band-bending이 발생하여 박막의 전기적 특성이 변하기 때문이다.^[5]

3. 실험결과 및 고찰

3-1. 두께에 따른 전기 전도도의 변화

PECVD 및 광 CVD방법에 의하여 650~4000Å의 다양한 두께 범위로 증착된 비정질 실리콘 박막의 전기 전도도를 planar 방법으로 측정하여 그

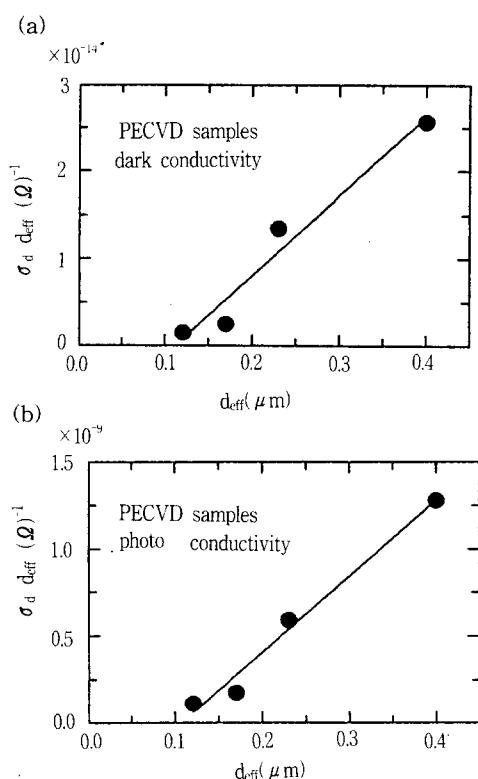


그림 1 PECVD에 의해 제작된 비정질 실리콘 박막에서 전기 전도도의 두께 의존성. 박막의 두께는 0.07~0.4μm이다.
 (a) 암 전도도 (b) 광 전도도

Fig. 1 Thickness dependence of conductivity on a-Si:H films deposited by PECVD. The film thickness were 0.07~0.4μm .
 (a) dark conductivity
 (b) photo-conductivity

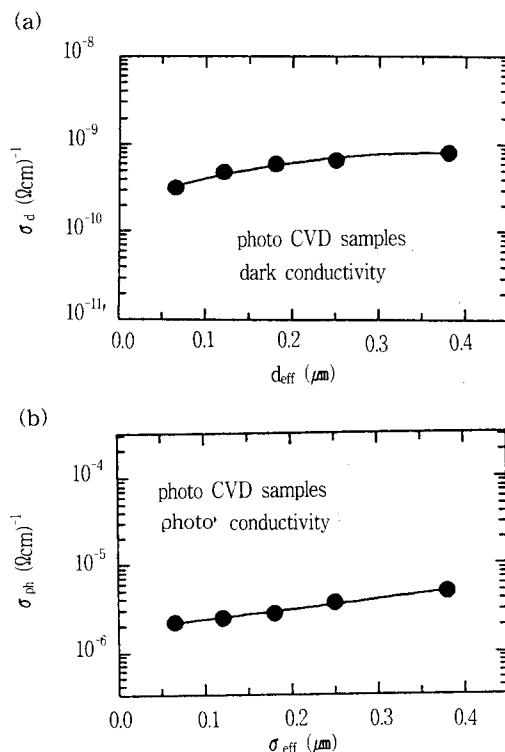


그림 2 광 CVD에 의해 제작된 비정질 실리콘 박막에서 전기 전도도의 두께 의존성. 박막의 두께는 $0.065\sim0.38\mu m$ 이다.

(a) 암 전도도 (b) 광 전도도

Fig. 2 Thickness dependence of conductivity on a-Si:H films deposited by photo-induced CVD. The film thickness were $0.065\sim0.38\mu m$

(a) dark conductivity
(b) photo conductivity

두께 의존성을 그림 1 및 2에 도시하였다. PECVD 및 광 CVD 박막 모두 암 전도도 및 광 전도도가 비정질 실리콘 박막의 두께에 따라서 증가함을 알 수 있다. 이것은 박막의 두께가 증가하면 상대적으로 전기 전도도가 낮은 계면층에 의한 효과가 적어지고 bulk층의 영향이 커지기 때문이다. 두께가 얇은 비정질 실리콘 박막의 경우에는 계면층의 효과가 더욱 크게 나타나 전기 전도도가 작아지게 된다.

본 연구에서는, 비정질 실리콘 단층막을 비정질 실리콘 박막의 전체적인 전도도에 미치는 상대적인 영향에 따라서 계면층과 비정질 실리콘 bulk층으로 구분하여 planar구조를 갖는 비정질 실리콘 박막에 대한 관계식을 표현하였다.

$$\sigma_{eff} \cdot d_{eff} = \sigma_b \cdot d_b + \sigma_i \cdot d_i \quad (1)$$

여기서, σ_{eff} 와 d_{eff} 는 각각 비정질 실리콘 박막 전체의 전도도 및 두께를, σ_b 와 d_b 는 각각 비정질 실리콘 bulk층의 전도도 및 두께를, σ_i 와 d_i 는 각각 비정질 실리콘 박막과 가판과의 계면층의 전도도 및 두께를 나타낸다.

또한 계면층의 두께가 일정하면 전체 두께는 계면층과 bulk층의 두께의 합으로 표시되며 다음과 같이 정리된다.

$$\sigma_{eff} \cdot d_{eff} = \sigma_b \cdot d_{eff} - d_i (\sigma_b - \sigma_i) \quad (2)$$

식 (2)로부터 $\sigma_{eff} \cdot d_{eff}$ 와 d_{eff} 의 관계는 선형성이 나타나며 이 때의 기울기는 bulk 층의 전도도를 나타내는 값이 되며, 절편으로부터 계면층의 두께를 근사적으로 계산할 수 있다.

측정된 전기 전도도의 결과로 부터 $\sigma_{eff} \cdot d_{eff}$ 의 함수로 도시하여 PECVD 및 광 CVD 비정질 실리콘 박막에 대하여 각각 그림 3 및 4에 나타내었다. 식 (2)에서 예상한 바와 같이 $\sigma_{eff} \cdot d_{eff}$ 와 d_{eff} 사이에는 선형적인 관계가 나타나고 있음을 알 수 있으며 그 기울기와 절편으로부터 bulk층의 전도도 및 계면층의 두께를 얻을 수 있다.

표 2에 전기 전도도의 두께 의존성으로부터 얻은 PECVD 및 광 CVD 비정질 실리콘 박막에 대한 bulk층의 전도도 및 계면층의 두께를 나타내었다. 이와같이 이론적 모델식에 전도도의 두께 의존성 결과를 대입하여 얻어진 bulk층의 전도도는 그림 1 및 2에서 보여준 두꺼운 박막에 대한 전도도의 값과 거의 일치함을 알 수 있다. 즉, 약 3000\AA 이상의 박막에 대해서는 bulk층의 두께가 상대적으로 커서 계면에 존재하는 공간전하의 영향이 거의 없는 것을 알 수 있으며, 이는 제시한 모델식이 타당하다는 것을 보여 주는 결과임을 나타낸다. PECVD박막의 경우에 계면층의 두께는 약 $1000\sim1300\text{\AA}$ 이었으나, 광 CVD 박막에서는 $600\sim900\text{\AA}$ 으로 더 작은 것을 알 수 있다. 이 결과는 PECVD에서는 전극사이에 비교적 높은 전위차가 존재하기 때문에 ion-bombardment에 의하여 박막에 결함을 초래하여 계면 상태 밀도가 높아질 수 있지만 광 CVD에서는 양호한 계면 특성을 갖는 비정질 실리콘 박막의 제조가 가능하다는 것을 보여 주고 있다.

3-2. 광 CVD에 의한 Annealing 효과

본 연구에서는 가시광선에 의해 열화된 비정질 실리콘 박막에 대하여 광 CVD반응기에서 자외선을 조사하여 그 특성을 분석하였다. 비정질 실리콘

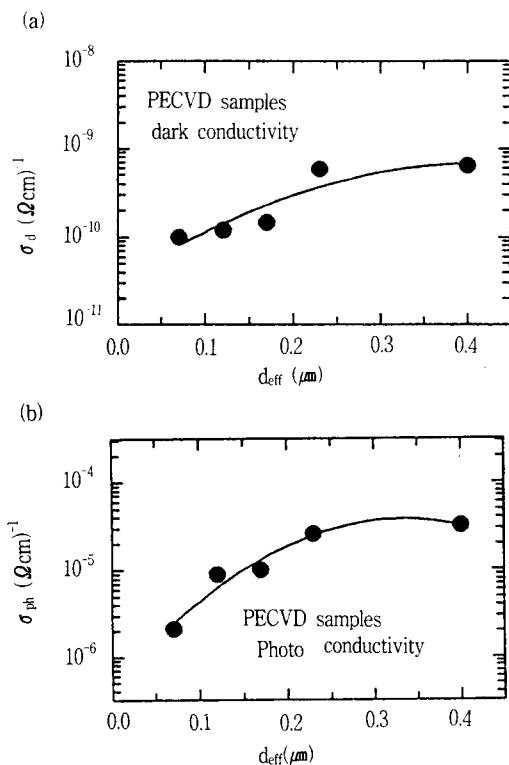


그림 3 PECVD에 의해 제작된 비정질 실리콘 박막에서 $\sigma_{eff} \cdot d_{eff}$ 대 d_{eff} 의 그래프. 기울기는 bulk층의 전도도를 나타낸다.

Fig. 3 Plots of $\sigma_{eff} \cdot d_{eff}$ vs. d_{eff} for a-Si:H films deposited by PECVD. The slope indicates the conductivity of bulk layer.
 (a) dark conductivity
 (b) photo conductivity

박막에 가시광선을 조사하면 소위 Staebler-Wronski 효과로 알려져 있는 결함 생성(defect creation)에 의하여 전기적 특성의 열화가 나타난다.^[6,7] 이러한 결함상태는 200°C에서 1시간 정도의 열처리에 의해 복원이 되는 것으로 알려져 있으나, 본 연구에서는 열화된 비정질 실리콘 박막에 자외선을 조사함으로써 결함 상태가 복원되는 현상을 고찰하였다.

먼저, PECVD방법에 의해 증착된 비정질 실리콘 박막에 가시광선을 조사하여 준 안정적 결함 상태(meta-stable defect states)가 생성된 이후에 자외선을 조사하고 다시 200°C에서 1시간 동안 열처리하여 전기적 특성의 변화를 측정하여 그림 5에 나타내었다. 가시광선이 조사된 비정질 실리콘 박막의 광 전도도 및 암 전도도가 초기 상태의 값

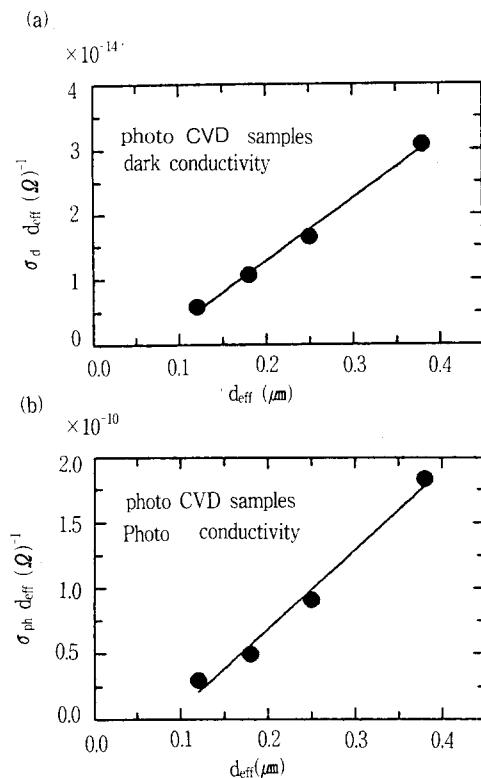


그림 4 광 CVD에 의해 제작된 비정질 실리콘 박막에서 $\sigma_{eff} \cdot d_{eff}$ 대 d_{eff} 의 그래프. 기울기는 bulk층의 전도도를 나타낸다.

Fig. 4 Plots of $\sigma_{eff} \cdot d_{eff}$ vs. d_{eff} for a-Si:H films deposited by photo-induced CVD. The slope indicates the conductivity of bulk layer.
 (a) 암 전도도
 (b) 광 전도도

보다 현저히 감소하는 현상을 알 수 있으며 이러한 광 열화 현상은 이미 잘 알려진 사실이다. 가시광선 조사에 의해 감소된 전기 전도도가 자외선 조사에 의해 다시 증가하는 현상이 나타났는 바, 이는 자외선 조사에 의하여 결함 상태가 복원되는 현상으로 생각되어진다. 그러나, 이 후에 열처리를 하면 전기 전도도가 다시 증가하게 되는데 이는 자외선 조사에 의해 완전한 결함 상태의 복원이 이루어지지 않고 일부분만이 복원되는 현상을 나타낸다.

4. 결 론

표 2. PECVD 및 광 CVD에 의해 제작된 비정질 실리콘 bulk층의 전기전도도 및 계면층의 두께

Table 2. Conductivity of bulk layer and thickness of interface layer in a-Si:H films deposited by PECVD and photo-CVD.

		bulk conductivity($\Omega \text{ cm}^{-1}$)	thickness of interface layer(Å)
PECVD samples	dark	7.88×10^{-10}	1050
	photo	4.46×10^{-6}	1130
photo-induced CVD samples	dark	8.82×10^{-10}	660
	photo	6.02×10^{-6}	850

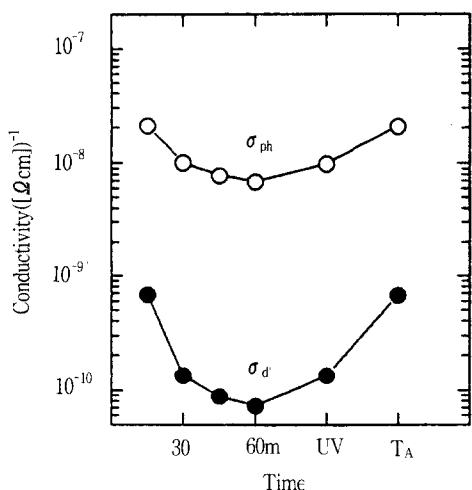


그림 5 여러가지 조건에서 측정된 비정질 실리콘 박막의 암 전도도 및 광 전도도의 변화. 시간은 가시광선 조사 시간을 나타내며, UV는 자외선 조사, TA는 열처리를 각각 나타낸다.

Fig. 5 Changes in dark conductivity and photo-conductivity of a-Si:H films under various conditions. Time, UV, and TA represent the visible light illumination time, ultraviolet irradiation, and thermal annealing, respectively.

본 연구에서는 PECVD 및 광 CVD에 의하여 제작된 수소화된 비정질 실리콘 박막에 대한 계면

특성을 비교하였으며, 광 열화된 비정질 실리콘 박막에 대하여 광 CVD 반응기를 이용하여 자외선을 조사하여 전기적 특성의 향상을 확인하였다.

비정질 실리콘 박막을 증착하는데 널리 이용되고 있는 PECVD 방법을 이용하여 증착한 박막의 경우 기판과 박막과의 계면층의 두께가 약 1000~1300 Å이었으나, 본 연구에서 사용한 광 CVD를 이용하여 증착한 박막에서는 600~900 Å으로 더 작은 것을 알 수 있었다. 이 결과는 PECVD에서는 전극사이에 비교적 높은 전위차가 존재하기 때문에 ion-bombardment에 의하여 박막에 결함이 발생하여 계면 상태 밀도가 높아질 수 있지만 광 CVD에서는 양호한 계면 특성을 갖는 비정질 실리콘 박막의 제조가 가능하다는 것을 보여주고 있다.

또한, 가시광선에 의해 열화된 비정질 실리콘 박막에 광 CVD를 이용하여 자외선을 조사하여 열화된 비정질 실리콘 박막의 전기적 특성이 복원되는 현상을 확인하였는 바, 이는 자외선에 의하여 비정질 실리콘 박막 내의 phonon이 발생함으로써 이에 의한 열처리 효과가 일부분 나타난 것으로 생각된다.^[8]

■ 본 연구는 92년도 교육부 신소재분야 연구 지원(Ministry of Education Research Fund for Advanced Materials)에 의해 이루어졌음.

참 고 문 헌

- [1] D.E. Carlson, "Amorphous Silicon Solar Cells," IEEE Trans. Electron. Devices, ED-24, pp.449, 1977.
- [2] M.J. Powell, "The Physics of Amorphous Silicon Thin Film Transistors," IEEE Trans. Electron. Devices, ED-36, pp.2753, 1989.
- [3] K. Kurata, U. Itoh, Y. Yoyoshima, N. Tanaka, H. Anzai, and A. Matsuda, "Photochemical Vapor Deposition of Hydrogenated Amorphous Silicon Films from Disilane and Trisilane using a Low Pressure Mercury Lamp," Appl. Phys. Lett., Vol. 48, pp.1380, 1986.
- [4] D.G. Ast and M.H. Brodsky, "Thickness and Temperature Dependence of the Conductivity of Phosphorus-doped Hydrogenated Amorphous Silicon," Phil. Mag. B41, pp.273, 1980.
- [5] Y.S. Kim, J.S. Park, H.S. Choi, C.H. Oh, and

- M.K. Han, "An Accurate Conductivity Measurement of Hydrogenated Amorphous Thin Films," 5th Int. PVSEC(Kyoto, Japan, Nov.), 1990.
- [6] D.L. Staebler and C.R. Wronski, "Optically Induced Conductivity Changes in Discharge Produced Hydrogenated Amorphous Silicon," J. Appl. Phys., Vol. 51, pp.3263, 1980.
- [7] 박 진석, 한 민구, 이 정한, "수소화된 비정질 실리콘의 가시광선 조사에 의한 열화현상", 대한전기학회 논문지 제 25권 5호, pp.29, 1986.
- [8] J. Dutta and G. Ganguly, "Optically Induced Restructuring of a Hydrogenated Amorphous Silicon Thin-Film Surface," Appl. Phys. Lett., Vol. 57, pp.1227, 1990.

저자소개

김용상



1965년 6월 5일생. 1988년 서울대 공대 전기공학과 졸업. 1990년 서울대 대학원 전기공학과 졸업(석사). 현재 동 대학원 박사과정.

이성규



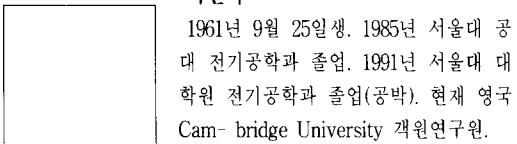
1963년 9월 7일생. 1987년 서울대 공대 전기공학과 졸업. 1989년 서울대 대학원 전기공학과 졸업(석사). 현재 동 대학원 박사과정.

전명철



1961년 4월 26일생. 1988년 서울대 자연대 물리학과 졸업. 1988년-현재 금성사 안양연구소 주임연구원. 현재 서울대 공대 전기공학과 석사과정.

박진석



1961년 9월 25일생. 1985년 서울대 공대 전기공학과 졸업. 1991년 서울대 대학원 전기공학과 졸업(공박). 현재 영국 Cambridge University 객원연구원.

한민구



1948년 7월 21일생. 1971년 서울대 공대 전기공학과 졸업. 1979년 미국 Johns Hopkins Univ. 졸업(공박). 1979년 미국 뉴욕 주립대 조교수. 현재 서울대 전기공학과 교수.